

38 GHz 하이브리드 전력증폭기 모듈 개발에 관한 연구

정희원 윤양훈*, 김홍득*, 권영우*

A Study on the Development of 38 GHz Hybrid Power Amplifier Module

Yanghoon Yoon*, Hong-Teuk Kim*, Youngwoo Kwon* *Regular Members*

요약

본 연구에서 GaAs pHEMT와 도파관-마이크로스트립 변환구조를 이용하여 38 GHz 대역 하이브리드 전력증폭기 모듈이 개발되었다. 10 mil duroid 기판이 전력증폭기와 도파관-마이크로스트립 변환구조 제작에 사용되었다. 제작된 도파관-마이크로스트립 변환구조는 32 - 40 GHz 대역까지 약 1 dB 삽입손실(back to back)의 측정 결과를 보였다. 전력증폭기 모듈의 측정 결과, 36.8 - 38.5 GHz에서 대략 출력 전력 29 dBm(P1.5 dB), 전력 이득은 7.2 dB, PAE 는 11.2 % 였다.

ABSTRACT

In this work, a 38 GHz hybrid 2-stage power amplifier module using GaAs pHEMTs and waveguide to microstrip transitions has been successfully developed. A 10 mil thickness duroid substrate was used for fabrication of the power amplifier and the waveguide to microstrip transitions. The fabricated waveguide to microstrip transition showed about 1 dB insertion loss(back to back) at 32 - 40 GHz. The measured results of power amplifier module showed 29 dBm output power(P1.5dB), 7.2 dB associated gain, and 11.2 % power-added efficiency(PAE) at 36.8 - 38.5 GHz.

1. 서론

근래 급격히 늘어나는 정보량을 처리하기 위해 다양한 통신 수단이 개발되고 있고, 따라서 높은 주파수 대역에의 관심이 날로 높아지고 있다. 30 GHz 이상의 밀리미터파 주파수 대역은 현재까지 상용으로는 활용이 미진했지만 미래의 광대역 무선 통신을 위해서는 개발이 필수적인 새로운 주파수 자원이다. 외국의 경우에는 최근 이러한 밀리미터파 대역의 상업적 활용 움직임이 활발해지고 있으며 이를 위한 심도 있는 시스템 및 부품 개발이 진행되고 있다.^[1-3] 외국의 밀리미터파의 상업적 활용 예로는 30 GHz 대역의 PCN, 60 GHz 대역의 무선 LAN, 77 GHz 대역의 자동차 충돌방지 레이더 등

이 있으며, 이외에도 밀리미터파 대역은 인공 위성 간의 중계기, 지상에서 인공위성으로의 uplink 등의 초고속 광대역 통신을 위해서 사용되고 있다. 이러한 밀리미터파 시스템의 상용화 시기는 앞으로 3~4년 후가 될 것이며 시장규모는 머지 않은 장래에 현재의 cellular 시장규모를 능가하리라 예상된다.^[1-2] 한편 현재의 cellular, PCS 용도의 휴대전화기에 사용되는 RF 부품 중에서도 가장 고가이며 수익성이 높은 부품은 송신부의 말단에 들어가는 전력증폭기이다. 전력증폭기는 고효율, 선형성, 고출력 등의 삼박자를 모두 갖추어야 하므로 기술적으로 어려운 부품이며 또한 기술개발의 효과가 가장 큰 부품이다. 이러한 관점에서, 밀리미터파 대역에서의 전력증폭기 설계, 제작 기술 확보는 향후 30 GHz 이상

* 서울대학교 전기공학부 밀리미터파 집적 시스템 연구실(htkim@snu.ac.kr)

논문접수번호: 00112-0330, 접수일자: 2000년 3월 30일

※ 본 논문은 1999년도 한국과학기술재단의 RRC 과제(99-08-03-04-A-1) 및 전자재료 및 부품 연구센터의 관리로 수행되었습니다.

대역에서의 무선 통신 시스템 구현을 위해 반드시 요구되어지는 연구과제이다.

본 연구에서는 인공위성 통신 uplink 시스템에 사용되는 38 GHz 대역 하이브리드 전력증폭기 모듈이 설계, 제작되었다. 논문 내용은 38 GHz 전력증폭기 모듈의 설계, 제작 및 측정 결과로 구성된다. Toshiba사로부터 제공된 pHEMT 칩의 S-parameter와 실험실에서 직접 측정된 I-V 곡선을 이용한 전력증폭기 설계와 odd mode 발진을 막기 위한 방안이 서술되었다. 38 GHz 대역 waveguide to microstrip transition의 최적화 설명과 측정 결과가 서술되었다. 전력 증폭기와 waveguide to microstrip transition으로 최종 제작된 전력증폭기 모듈은 주파수 36.8 - 38.5 GHz 대역에서 대략 29 dBm 출력 전력($P_{1.5dB}$), 7.2 dB 이득, 11.2 % PAE를 보였고 이 측정치는 도파관-마이크로스트립 변환구조 손실(1dB)을 포함한 것이다. 이 결과는 향후 국내 밀리미터파 통신 시스템 구축에 좋은 밑바탕이 될 것으로 판단된다.

II. 전력 소자의 특성

전력증폭기를 설계하기 위해서는 저전력 회로와는 달리 출력과 관계 있는 능동 소자의 특성을 잘 고려하여 능동 소자를 결정해야 한다. 본 연구에서는 Toshiba사에서 판매 중인 38 GHz 대역 전력 능동 소자 pHEMT JS9P05-AS를 사용하였는데, 이 pHEMT 칩 상에는 실제 게이트 폭 $12 \times 50 \mu\text{m}$ 인 두 개의 pHEMT가 병렬로 나란히 놓여 있고, 그 게이트와 드레인이 각각 마이크로스트립 구조의 전력 분배기, 전력 결합기 형태로 연결된 채 선정합(prematching) 되어있다. 아래 표 1에 능동 소자 pHEMT JS9P05-AS의 특성이 나타나 있다.

표 1. Toshiba pHEMT JS9P05-AS의 특성

Toshiba pHEMT	JS9P05-AS
Gate Width	$2 \times 12 \times 50 \mu\text{m}$ (pair TR)
Die size	1.73mm x 0.9 mm
Die thickness	100 μm
Idss	750 mA
P_{1dB} $V_{ds} = 4.5V$, $I_{ds} = 540mA$ @ 38 GHz	27.5 dBm
G_{1dB} $V_{ds} = 4.5V$, $I_{ds} = 540mA$ @ 38 GHz	6.5 dB

능동 소자의 선택은 표 1과 같이 38 GHz 동작 주파수 대역에서 요구 출력이 나오는 점과, 그리고, 이 능동 소자 칩과 하이브리드 회로간의 와이어 본딩이 비교적 쉽게 구현되는 점이 우선적으로 고려되었다.

판매 회사 Toshiba에서 제공하는 pHEMT에 대한 정보는 A급 동작점에서의 30 - 40 GHz 소신호 S-parameter 뿐이다. 그리고, 이 pHEMT 칩은 on-wafer 측정이 어려워 전력 증폭기의 출력 전력을 시뮬레이션 하기 위한 대신호 모델을 구현할수 없었다. 하여, 본 연구에서는 그림 1과 같이 직접 측정된 pHEMT의 I-V 곡선을 이용하여 출력 최적 부하를 근사적으로 결정하였다.^[5] pHEMT 칩의 RF 특성은 주어진 S-parameter로 등가화 하였다.

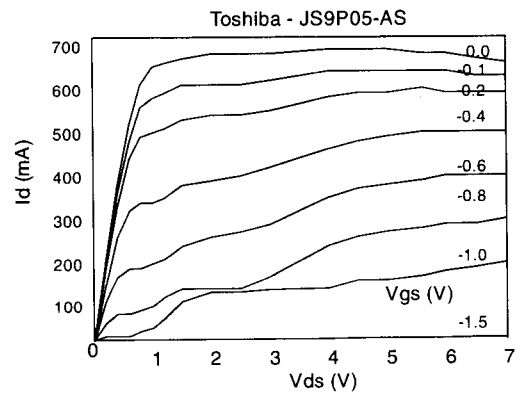


그림 1. pHEMT의 측정 I-V 곡선

III. 38 GHz 대역 2단 전력증폭기 설계 및 제작

3개의 Toshiba pHEMT 칩(JS9P05-AS)과 10 mil 두께의 duroid 기판($\epsilon_r=2.2$, $t=18 \mu\text{m}$)을 이용하여 마이크로스트립 형태로 38 GHz 대역 하이브리드 2단 전력증폭기를 그림 2와 같은 토폴로지로 설계, 제작하였다. 이 때 사용한 CAD는 Libra이다. 구동단은 pHEMT 칩 1개를 이용하였고, 출력 부하가 최적 출력 부하 근방에 위치하면서 전체 전력증폭기의 이득이 광대역에서 평탄하도록 입출력 임피던스 정합을 하였다. 전력단은 최대 출력을 위해 2개의 pHEMT 칩을 전력 분배기와 전력 합성기를 이용하여 연결하였다. 이 때, 전력 분배기는 dc block과 전력단의 odd mode 발진을 방지하기 위해 38 GHz $\lambda/4$ coupled line coupler를 이용한 구조로

설계되었다. 대부분 odd mode 발진은 전력단의 수동 전력 분배기, 전력 결합기와 능동 소자 간에 형성된 페루프 공진에 기인하는데, 이 페루프 내에 coupled line coupler가 있으면 in-band 이하의 주파수 신호에서는 이 coupler가 높은 임피던스의 직렬 캐패시터로 작용 하여 루프 이득(loop gain)을 감소시키므로, 회로의 저주파 odd mode 발진이 제거되는 것이다. 그리고, 전력단 전력 결합기의 특성 임피던스와 길이는 최적 전력 정합을 위해 $\lambda/4$ 임피던스 트랜스포머 형태로 설계하였다. 두 개의 내부 pHEMT로 병렬 구성된 pHEMT 칩(JS9P05-AS) 내의 각각의 pHEMT의 최적 출력 부하값은 그림 1의 I-V 곡선을 이용하여 근사적으로 결정하였다. 그 결과, A급($V_{ds}=4.5$ V, $I_d=450$ mA) 동작에서는 최적 출력 부하값이 22 Ω 이 되며, AB급($V_{ds}=7$ V, $I_d=300$ mA) 동작에서 43 Ω 이 됨을 알 수 있었다. 본 연구에서는 고출력과 효율을 고려하여 후자의 AB급을 선택하였다. 전력증폭기 입출력단의 dc block은 도파관-마이크로스트립 변환구조를 이용하였고, pHEMT 칩과 마이크로스트립라인 간에 연결된 직경 0.8mil 본딩 와이어(bonding wire)는 설계 시 1 nH/1 mm로 고려하였다.

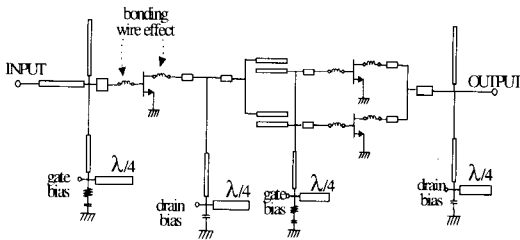


그림 2. 전력증폭기의 Schematic

그림 3은 설계된 38 GHz 대역 전력증폭기의 소신호 시뮬레이션 결과이다. 36.5 - 39.2 GHz에서 11 dB 이상의 이득을 보이고 있다. 이 때, S11과 S22는 각각 -8 dB 이하이다. 이 결과는 도파관-마이크로스트립라인 변환구조의 특성(back-to-back loss : 1 dB)이 포함되지 않은 것이다. 그림 4는 duroid 기판 상에 설계된 회로의 layout이다. 전체 회로는 도파관-마이크로스트립 변환부와 회로 입력부, 회로 inter-section부, 출력부와 마이크로스트립-도파관 변환부로 크게 3부분으로 나뉘어지고, 먼저 3부분이 각각의 지그 위에 제작된다. 그 후 각 부분을 전체로 조립하고, 맨 마지막으로 와이어 본딩을 통해 바이어스 회로 및 pHEMT 칩과 하이브리드

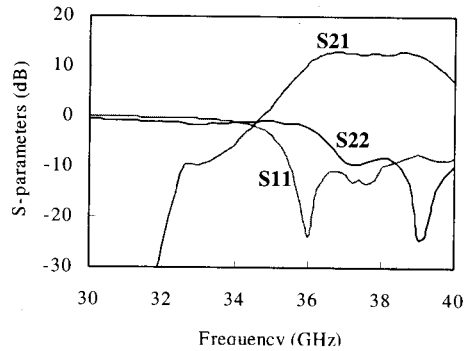


그림 3. 전력증폭기의 소신호 시뮬레이션

간의 연결을 형성한다. 그림 4 에서 볼 수 있듯이, 2개 pHEMT 칩에 게이트 바이어스를 동시에 가할 수 있도록 2개 pHEMT 칩의 게이트를 기판 상에서 폭 0.1 mm 라인으로 연결하였다. 이것은 게이트 앞에서 형성되는 하이브리드 페루프를 없애는 역할을 겸하므로 odd mode 방지의 효과도 가지고 있다. 그리고, 전력증폭기 설계 오차와 제작 오차로 말미암아 발생하는 RF 특성 저하를 보상하기 위해 마이크로스트립 라인 근방에 작은 tuning pad을 만들어 놓았다. 실제 전력증폭기 모듈 제작 후, 회로 입력부의 open stub 끝 부근에 폭 0.5 mm인 copper tape으로 길이 1 mm 가량 덧붙여 S11을 약 7dB 정도 개선하였다.

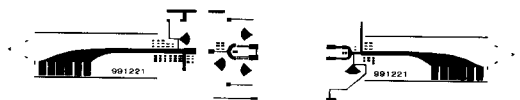


그림 4. 전력증폭기의 layout
(위 :front side 아래 :back side)

전력증폭기 모듈의 소신호 측정을 위해 K-band 상용 cal kit WR-28 (26.5 - 40 GHz) / HP R11644A 을 이용하여 calibration을 수행하였다. 그림 5는 network analyzer HP8510C를 이용하여 측정한 AB급 동작점($V_{gs}=-0.9$ V, $V_{ds}=7$ V, $I_d=0.55$ A)의 전력증폭기 모듈의 소신호 특성인데, 36.8 - 38.5 GHz에서 S21은 8.5 dB 이상, S11은 -10 dB 이하, S22는 -6 dB 이하였다. 여기서, AB급 동작점

은 최대 출력을 위해 실험적으로 선택되었다. 그러나, 실제 소신호 이득은 A급 동작점에서 더 우수한 특성을 보였다. A급 동작점($V_{gs}=-0.35$ V, $V_{ds}=4$ V, $I_d=1.2$ A)에서의 소신호 측정 결과, 34.5 - 38.5 GHz 에서 S21이 10 dB 이상 나왔다. 그림 6은 38 GHz에서 측정된 대신호 특성인데, 선형 전력 이득은 대략 8.7 dB, P_{1dB} 는 28.5 dBm, P_{sat} 은 29.1 dBm, PAE는 11.2 %였다.

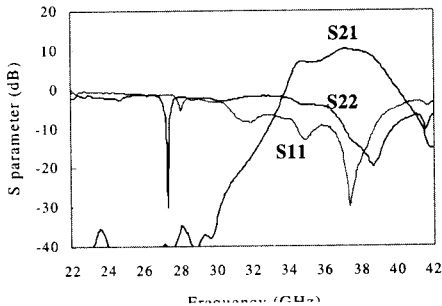


그림 5. 전력증폭기의 소신호 측정

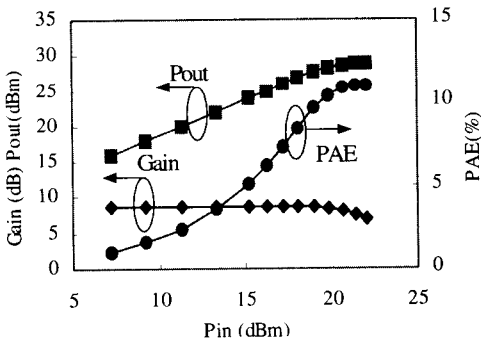


그림 6. 측정된 Pout vs. Pin @ 38 GHz

그리고, 그림 7에 나타나 듯이 37.5 GHz에서 최대 9.1 dB 선형 전력 이득과 29.2 dBm 포화 출력 전력이 보여졌다. 한편, 전력증폭기의 전력 측정에서 입력 전력(P_{in})이 커짐에 따라 실제 전력증폭기의 dc 드레인 전류(0.5 - 0.85 A)가 점점 증가하였다. 이러한 현상은 동작점 AB급 전력증폭기에서 흔히 일어나는 것으로 게이트에 입력되는 전력에 따라 pHEMT 드레인 전류의 피크치와 conduction angle 이 변하기 때문이다. 이리하면, 드레인 전류의 왜곡이 변하여 드레인 전류의 하모닉과 dc 성분이 달라지게 된다.^[5] 본 전력증폭기의 경우, 입력 전력이 13 dBm에서 19 dBm로 증가할 때 드레인 dc 전류는 0.51 A에서 0.77 A로 증가하였고, 출력 전력은

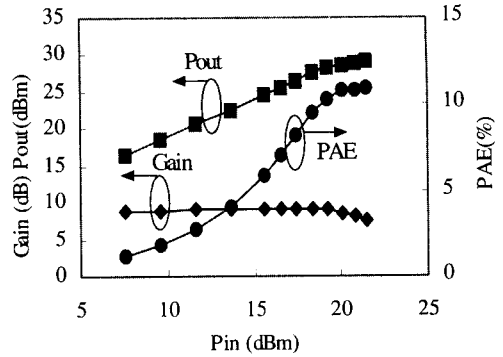


그림 7. 측정된 Pout vs. Pin @ 37.5 GHz

21.9 dBm에서 27.8 dBm으로 선형적으로 증가하였다. 실제 pHEMT의 게이트 전압에 따른 드레인 전류의 곡선적인 비선형성을 고려할 때, AB급의 이러한 선형성은 A급이나 B급보다 더 큰 출력 전력까지 확보되는 것으로 알려져 있다. 이는 비록 드레인 전류가 왜곡이 되어 dc 와 하모닉 성분이 발생하지만, 이로 인하여 드레인에서 출력될 수 있는 기본 주파수 성분 전류의 최대 피크치도 커지기 때문이다.^[5] 측정 장비 부족으로 제작된 전력증폭기에서 IMD (Intermodulation)와 같은 하모닉 특성을 직접 측정하지 못했다. 그리고, 위의 전력 특성 결과는 도파관-마이크로 스트립라인 변환구조의 특성(back-to-back loss: 1dB)이 포함된 실제 전력증폭기 모듈에 대한 측정값이다. 그림 8은 입력 전력이 22 dBm 일 때의 주파수에 따른 출력 전력과 전력 이득의 측정값인데, 36.8 - 38.5 GHz 대역에서 대략 29 dBm의 출력 전력을 보였고, 전력 이득은 7.2 dB 였다. 그림 9는 실제 제작된 38 GHz 대역 전력증폭기 모듈의 사진이다. inter-section부에 하이브리드 회로가 있고, 입출력 양쪽에 도파관-마이크로

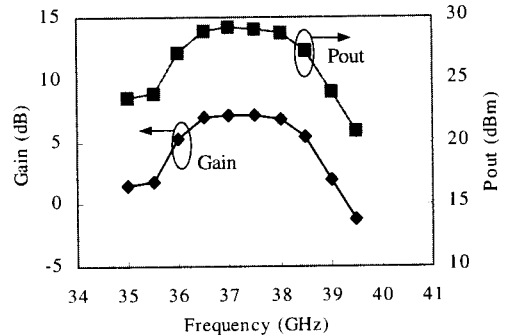


그림 8. 측정된 Pout vs. Frequency (Pin=22 dBm)

스트립 변환구조가 있다. 제작된 전력증폭기 모듈의 크기는 $5.7 \times 3.7 \times 3.5 \text{ cm}^3$ (가로x세로x높이)이다.

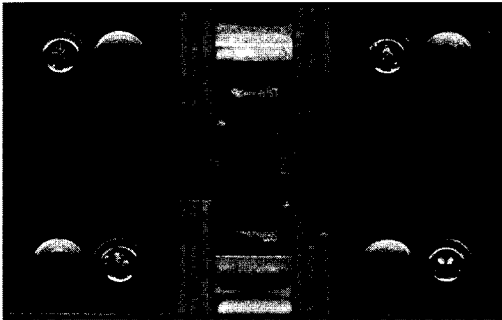


그림 9. 제작된 전력 증폭기의 모듈 사진

IV. 38 GHz 대역 도파관-마이크로스트립 변환구조(transition)

그림 10은 도파관-마이크로스트립 변환구조와 그 원리를 나타낸다. 도파관의 E-plane에 삽입된 기관이 E-field의 90도 회전을 가능하게 하여 변환이 이루어진다. 도파관의 E-field는 TE₁₀ mode(그림 10의 A)로서 antipodal finline을 거치면서 E-field가 회전한다(그림 10의 B). 그리고, antipodal finline의 backside metalization은 마이크로스트립 라인의 ground plane으로, frontside metalization은 마이크로스트립 라인으로 tapering된다. 그러면 최종적인 마이크로스트립 라인의 field 분포가 D처럼 생겨서 변환이 완성된다. 본 연구에서는 이미 수행되어진 연구에서 tp, L을 바꾸어 가며 수치 해석과 실험적 방법으로 최적 설계를 구현하였다.^[4]

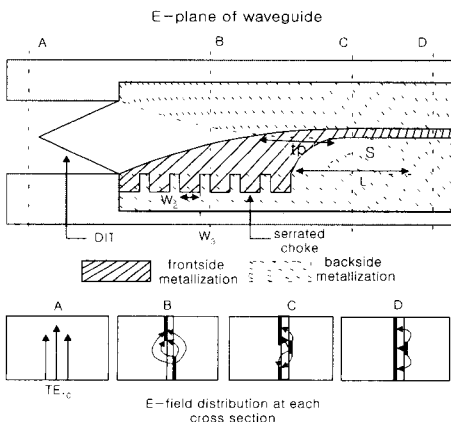


그림 10. 도파관 - 마이크로스트립 변환 구조와 그 원리

그림 11은 그림 4의 하이브리드 회로 layout에 포함되어 있는 도파관-마이크로스트립 변환구조 (back to back)의 측정 결과이다. 32 - 40 GHz 에서 대략 1 dB 정도의 손실을 나타내고 있다. 측정은 HP8510C network analyzer와 cal kit WR-28 (26.5 - 40 GHz) / HP R11644A 을 이용하였다.

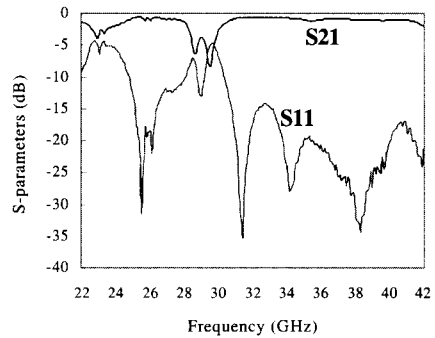


그림 11. 도파관-마이크로스트립 변환 구조의 측정 결과 (back to back)

V. 결론

본 연구에서 38 GHz 대역 0.8 W급 전력증폭기 모듈이 성공적으로 개발되었다. 이 결과로부터, pHEMT의 소신호 S-parameter와 I-V 곡선만을 이용한 근사적 최적 출력 정합 방법이 밀리미터파 전력증폭기 설계에도 효과적으로 사용될 수 있음을 알 수 있었다. 전력증폭기 모듈의 입출력부인 도파관-마이크로스트립 변환구조는 실험적 최적화 방법을 통해 32 - 40 GHz 에서 대략 1 dB 정도의 삽입손실로 제작되었다. 전력증폭기 모듈의 소신호 특성 측정 결과, 36.8 - 38.5 GHz 대역에서 소신호 이득은 8.5 dB 이상, S11은 -10 dB 이하, S22는 -6 dB 이하였다. 대신호 특성 측정 결과, 36.8 - 38.5 GHz에서 대략 출력 전력 29 dBm(P_{1.5 dB}), 전력 이득은 7.2 dB, PAE 는 11.2 % 였다.

본 연구를 바탕으로 적절한 전력 결합기 구조를 전력증폭기 모듈에 이용한다면, 앞으로 40 GHz 근방에서 수 W급 전력증폭기 개발도 가능하리라 기대된다.

참고 문헌

- [1] "The Road Ahead: Things to Watch in 1999," *Compound Semiconductor Journal*, January/February 1999, pp. 25-40.

- [2] "GaAs MMICs Go The Last Mile," *Compound Semiconductor Journal, Fall II 1998*, pp. 22-27.
- [3] T. Yoneyama, "Millimeterwave Research Activity in Japan," *IEEE Trans. on MTT*, pp. 727-733, 1988.
- [4] 정진호, 권영우, 장영춘, 천창을, "Ka-band에서의 구형 도파관-마이크로스트립 변환구조의 설계 및 제작에 관한 연구", *한국통신학회지*, pp.1770-1776, 7월호, 1998.
- [5] S.C. Cripps, *RF Power Amplifiers for Wireless Communications, Artech House, 1999.*

권 영 우(Youngwoo Kwon)

정회원



1988년 2월: 서울대학교
전자공학과 학사

1990년: University of
Michigan M.S.E.E

1994년: University of
Michigan Ph.D

1994년~1996년: Rockwell International Science
Center, MTS

1996년~현재: 서울대학교 전기·컴퓨터 공학과 조
교수

<주관심 분야> MMIC 설계, 밀리미터파 회로 및
시스템, 능동소자 모델링, RF MEMS

윤 양 훈(Yanghoon Yoon)

준회원



1998년 2월: 서울대학교
전기공학부 학사

2000년 2월: 서울대학교
전기공학부 석사

2000년~현재: LG정보통신
연구원

<주관심 분야> 발진기 비선형 위상 잡음 해석

김 흥 득(Hong-Teuk Kim)

준회원



1991년 2월: 부산대학교
전자공학과 학사

1993년 2월: 한국과학기술원
전기·전자공학과 석사

1993년~현재: LG종합기술원
선임연구원

1998년~현재: 서울대학교 전기·컴퓨터공학과 박사
과정

<주관심 분야> MMIC 및 RF MEMS 설계, 저 위
상잡음 발진기 연구