

論文2000-37SD-2-1

공통컬렉터 잡음등가회로 해석에 의한 베이스저항의 추출 및 특성

(Extracting and Characterization of the Base Resistance based on Analysis of the Equivalent Noise Circuit for Common Collector)

具 會 佑 * , 李 奇 榮 *

(Hoo-Woo Koo and Kie-Young Lee)

요 약

공통컬렉터 잡음등가회로 해석에 기초한 베이스저항 추출방법을 제시하였다. 측정은 BiCMOS공정으로 제조되고 폴리에미터 구조를 갖는 소자에 대해서 실행 되었다. 베이스저항 측정은 서로 다른 베이스전류와 구조에 따라 수행되었다. 낮은 베이스전류에서 측정된 실험값은 이론적으로 예측된 값과 매우 잘 일치하는 결과를 얻었다

Abstract

We presented a method for extracting the base resistance r_{bb} based on analysis of the equivalent noise circuit for common collector. Measurements were conducted on devices with poly-emitter structure fabricated by BiCMOS process. Base resistance measurements have been performed for different base currents and structure. For low base current it is shown that the experimental data agree with theoretical expectations.

I. 서 론

최근의 반도체 소자가 계속적으로 작아 지고 있는 추세에서 바이폴라 접합 트랜지스터(Bipolar Junction Transistor; BJT)의 베이스저항 값의 크기도 수 [K Ω] 까지 커지고 있다. 베이스저항의 증가는 잡음 측면에서 볼 때 열잡음 및 $1/f$ 잡음의 증가와 고주파 회로의 주파수 특성을 저하시키고, 마이크론 규격 이하의 소자에서는 더욱 심각한 문제로나타난다.^[1]

그러나 이러한 문제점에도 불구하고 베이스저항을 구하기는 쉽지 않은 문제로 남아있다.^[2-3] 베이스저항을

정확하게 구하려는 이론 및 실험적 방법이 많이 제시되어 왔으며, 근래에는 여러 기하학적 구조에서 베이스전류의 흐름을 고려하여 수치계산방법으로 베이스저항을 계산하는 연구가 다수 보고된 바 있다.^[4-5] 베이스저항을 실험적으로 측정하는 방법은 일반적으로 잘 알려진 입력 임피던스를 복소수 평면에 표시하는 polar diagram방법^[6]이 있으나, 고주파영역에서 트랜지스터의 외부 캐패시터 등으로 인해 반원(semi circle)에서 벗어나는 단점을 갖고 있다. 그리고, Gumel그림(Gummel plot)으로부터 구하는 방법^[7] 베이스 전류가 상대적으로 큰 영역에서 측정하므로 매우 부정확한 결과를 도출할 수 있다. 그 외 저주파 펄스 측정방법, 2-port network측정 방법 등이 있으나, 베이스저항은 이러한 측정방법의 다양성에도 불구하고 측정방법에 따라 그 값의 크기의 차가 크게 존재한다. 최근에는 베이스저항에서 소비하는 전력계산방법이 가장 많이 사용되고 있다.^[8]

* 正會員, 忠北大學校 電子工學科

(Dept. of Electronic Eng., Chungbuk National Univ.)

接受日字: 1999年8月2日, 수정완료일: 1999年12月29日

노이즈 측정에 의해 베이스저항을 구하는 방법은 기존에도 발표되었지만^[9], 본 논문에서는 공통 이미터회로 방식이 아닌 공통컬렉터회로 방식의 잡음등가회로 해석을 통하여 BiCMOS공정으로 제작된 폴리-이미터 구조를 갖는 트랜지스터의 베이스 저항을 구하였고, 그 결과를 기존의 이론적 모델과 비교하였다. 또한, 동작점의 변화에 따른 베이스저항 값의 변화가 소자의 기하학적구조에 따라 영향을 받고 있음을 실험적으로 분석하고자 한다.

II. 잡음등가회로(공통컬렉터)해석

바이폴라 트랜지스터의 공통컬렉터 잡음등가회로는 그림 1과 같다.

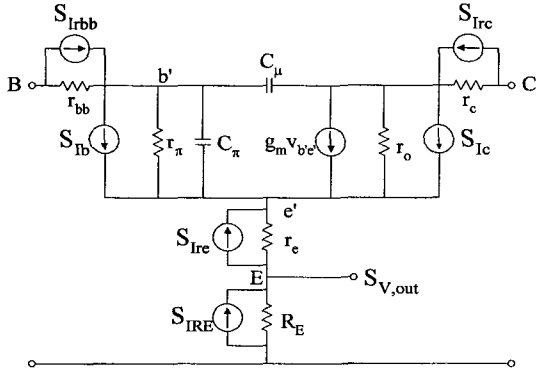


그림 1. 잡음해석을 위한 소신호 등가회로
Fig. 1. Small-signal equivalent circuit for noise analysis.

그림 1의 잡음등가회로에서 각 잡음원은 $1/f$ 잡음표현형을 제외하면 다음과 같은 크기로 계산된다.

$$S_{Ib} = 2qI_b \quad (1)$$

$$S_{Irb} = \frac{4k_B T}{r_{bb}} \quad (2)$$

$$S_{Ire} = \frac{4k_B T}{r_e} \quad (3)$$

$$S_{Ic} = 2qI_c \quad (4)$$

$$S_{IRE} = \frac{4k_B T}{R_E} \quad (5)$$

$$S_{Irc} = \frac{4k_B T}{r_c} \quad (6)$$

여기서 I_b , I_c 는 각각 dc 정상상태에서 베이스, 컬렉터 및 이미터 전류의 평균값이며, k_B 는 Boltzmann 상수이고, T 는 소자의 동작온도, q 는 전자 전하량이다.

공통컬렉터회로의 출력 측에서 백색잡음 성분은 그림 1의 등가회로 해석으로부터 쉽게 다음과 같은 식으로 표시할 수 있다^[10].

$$S_{V,out} = \frac{2qI_b R_E^2 [r_\pi - \beta(r_{bb} + R_B)]^2}{Z^2} - \frac{8k_B T(1+\beta) R_E^2}{Z} + \frac{4k_B T R_E^2 (1+\beta)^2 (r_{bb} + R_B + r_e + R_E)}{Z^2} + \frac{2qI_c R_E^2 [r_{bb} + r_\pi + R_B]^2}{Z^2} + 4k_B T R_E \quad (7)$$

여기서 $Z = R_B + r_{bb} + r_\pi + (1+\beta)(R_E + r_e)$, R_E 는 외부 이미터저항, R_B 는 외부 베이스저항, r_π 는 순방향 이미터-베이스저항, β 는 컬렉터/베이스 전류이득, r_{bb} 는 베이스저항, r_e 는 이미터 벌크저항을 표시한다. BJT의 열 및 산탄잡음은 각각 Nyquist와 Schottky잡음식으로 추정할 수 있음을 가정하고 $1/f$ 잡음이 충분히 무시되는 주파수 범위에서 베이스저항 r_{bb} 는 식 (7)로부터 추정할 수 있다. 잡음측정으로부터 얻어진 베이스저항 값의 비교는 이론적으로 베이스저항에서 소비하는 전력을 계산한 모델식과 비교하는 것이 바람직하다.

전류집중효과(current crowding effect)가 일어나기 전, 즉 베이스 전류가 적을 때는 비교적 간단한 방법으로 베이스저항이 계산된다. 전류집중을 방지하고 고주파에서 좋은 특성을 위해 이미터 주변길이를 베이스면적으로 나눈 aspect ratio를 증가시키는 기하학적구조에서는 구조인자 F_b 를 포함하는 다음과 같은 식으로 표시된다.^[11]

$$r_{bb} = \frac{1}{F_b} \frac{1}{N_A q \mu_p} \frac{L}{W_B B}, \quad \text{for npn transistors} \quad (8)$$

여기서 N_A 는 억셉터 농도, μ_p 는 홀 이동도, W_B 는 베이스 폭, L 은 이미터길이, B 는 베이스전류에 수직 방향의 이미터 폭이다. 베이스 접촉이 이미터의 양쪽에

각각 하나씩 있는 간단한 모델에서 $F_b = 12$ 로 계산된다.

III. 실험결과

실험에 사용된 소자의 기하학적 구조는 표 1에 보였다. 식 (7)에 포함된 소자의 dc파라미터 값들은 HP4156A를 이용하여 측정하였고, 출력스펙트럼 $S_{v,out}$ 은 100kHz까지 측정할 수 있는 HP3562A로 측정하였다. 표 1에 있는 소자들의 r_e 값은 6~10Ω, r_o 는 250~300kΩ으로 추출되었다.

표 1. BiCMOS공정으로 제조된 npn트랜지스터
Table 1. npn transistors fabricated by a BiCMOS process.

Device Name	Description (unit= μm^2)
N1A3	Emitter Area = 1×3, 1E-1B-1C
N1A6	Emitter Area = 1×6, 1E-1B-1C
N1A24	Emitter Area = 1×24, 1E-1B-1C
N2A3	Emitter Area = 1×3, 1E-2B-1C
N2A6	Emitter Area = 1×6, 1E-2B-1C
N3A3	Emitter Area = 1×3, 2E-3B-1C
N3A24	Emitter Area = 1×24, 2E-3B-1C

※ xE-xB-xC x : number of fingers

식 (7)로부터, 베이스저항은 출력측에서 측정된 스펙트럼 값 $S_{v,out}$ 으로부터 역으로 환산하여 구할 수 있다. 식 (7)을 베이스저항 r_{bb} 에 관하여 정리하면 2차방정식의 해를 구하는 것으로 귀결된다. 본 논문에서는 측정된 스펙트럼 값 $S_{v,out}$ 으로부터 반복법을 이용하여 역으로 베이스저항의 값을 구하였다. 낮은 베이스전류에서 공통 컬렉터 방법으로 구한 베이스저항을 기존의 이론적 모델식 (8)과 비교한 결과를 표 2에 보였다. 측정된 베이스저항 값은 이론적인 예측과 거의 유사하다.

그림 2는 베이스전류에 따른 베이스저항 값의 변화

를 측정된 것으로 베이스저항 값은 이미터 주변과 베이스접촉 사이의 저항, 이미터 아래의 베이스저항 값이 모두 포함된다.

표 2. 베이스저항(저전류에서)
Table 2. Base resistance r_{bb} (at low current).

Device name	측정값(Ω) (공통 컬렉터 방법)	간단한 모델식 (8)로 계산되는 r_{bb} 의 상대적 비율 (기준소자 : N1A3)
N1A3	2150	1
N1A6	1070	1/2
N1A24	310	1/8
N2A3	610	1/4
N2A6	350	1/8
N3A3	330	1/6
N3A24	40	1/48

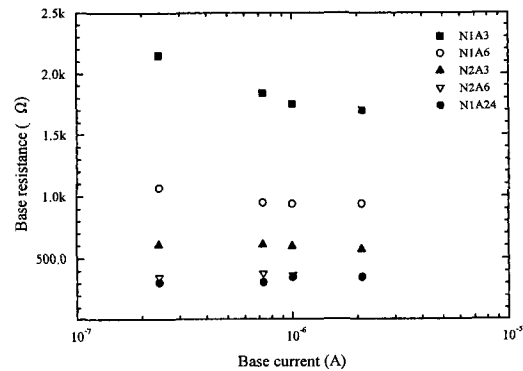


그림 2. 베이스 전류에 따른 베이스저항
Fig. 2. Base resistance dependent on base current.

베이스저항 값은 이미터길이가 같을 때 이미터 면적이 작고 베이스접촉(base contact) 개수가 적은 소자에서 크게 측정되었고, 동작점의 변화에 따라 다른 소자보다 명확하게 바이어스 의존도가 있음을 볼 수 있다. 베이스와 이미터접촉이 2개이상인 소자에서는 바이어스 의존도가 거의 나타나지 않았다.

IV. 결론

베이스저항 값이 공통컬렉터 바이어스 회로를 이용

한 노이즈 측정방법을 통해 구할 수 있음을 보였다. 이러한 방법으로 구한 베이스저항 값을 기하학적 구조가 서로 다른 소자에 대하여 측정한 결과 기존의 이론식과 매우 잘 일치하는 결과를 얻었고, 동작점의 변화에 따른 베이스저항 값이 소자의 기하학적구조에 크게 영향을 받고 있음을 실험을 통하여 확인할 수 있었다. 공통 컬렉터 방법을 이용하여 구한 베이스저항의 측정방법과 바이어스 의존도 및 기하학적구조에 기인하는 특성 결과는 베이스저항 값이 중요시 되는 바이폴라 트랜지스터의 고주파회로 특성개선에 기여할 수 있을 것으로 기대된다.

참 고 문 헌

- [1] Kenneth R. Laker, and Willy M. C. Sansen, *Design of Analog Integrated Circuits and Systems*, McGraw-Hill., 1994.
- [2] I. E. Getreu, *Modeling the Bipolar Transistor*, Elsevier Scientific Publishing Company.
- [3] Giuseppe Massobrio, Paolo Antognetti, *Semiconductor Device Modeling with SPICE*, McGraw-Hill., 1997.
- [4] J. E. Lary and R. L. Anderson, "Effective base resistance of bipolar transistors," *IEEE Trans. Electron Devices*, vol. ED-32, pp. 302-309, 1986
- [5] M. Schröter, "Simulation and modeling of the low-frequency base resistance of bipolar transistors and its dependence on current and geometry," *IEEE Trans. Electron Devices*, vol. 38, pp. 538-544, 1991.
- [6] M. Schröter, "modeling of the low-frequency base Resistance of Single Base Contact Bipolar Transistors," *IEEE Trans. Electron Devices*, vol. 39, pp. 1966-1992, 1991.
- [7] T. H. Ning and D. D. Tang, "Method for Determining the Emitter and Base Series Resistances of Bipolar Transistors," *IEEE Trans. Electron Devices*, ED-31, 409. 1984.
- [8] P. A. H. Hart, *Bipolar and Bipolar-MOS Integration*, Elsevier Science B. V., 1994.
- [9] S. T. Hsu, "Noise in High-Gain Transistors and Its Application to the Measurement of Certain Transistor Parameters," *IEEE Trans. Elec. Dev.*, ED-18, pp. 425-431, 1971.
- [10] T. G. M. Kleinpenning, "Location of Low-Frequency Noise Sources in Submicron Bipolar Transistors," *IEEE Trans. Elec. Dev.*, ED-39, pp. 1501-1506, 1993.
- [11] D. J. Roulston, *Bipolar Semiconductor Devices*, McGraw-Hill., 1990.

저 자 소 개



具 會 佑 (正會員)

1991년 서강대학교 물리학과 졸업 (이학사). 1991년 현대전자 반도체 사업부 근무. 현 충북대학교 박사과정 재학. 주 관심 분야는 반도체 소자 물리 및 모델링 $1/f$ 잡음

李 奇 榮 (正會員) 第 36卷 C編 第 5號 參照