

증착조건 및 열처리조건에 따른 ZrO₂ 박막의 미세구조와 전기적 특성에 관한 연구

유정호 · 남석우 · 고대홍 · 오상호* · 박찬경*

연세대학교 세라믹공학과, *포항공대 재료공학과
(2000년 3월 6일 접수)

A study of the microstructures and electrical properties of ZrO₂ thin film on Si(100)

J. H. Yoo, S. W. Nam, D. H. Ko, S. H. Oh,* and C. G. Park*

Department of Ceramic engineering, Yonsei University, Seoul 120-749, Korea

*Department of Materials Science and Engineering, Pohang University of
Science and Technology (POSTECH), Pohang 790-784, Korea

(Received March 6, 2000)

요 약 - p형 Si (100) 기판 위에 reactive DC magnetron sputtering으로 증착한 ZrO₂ 박막에 대하여 증착 조건과 열처리 조건에 따른 미세구조의 변화 및 전기적 특성 변화를 관찰하였다. 증착 및 열처리 온도가 증가하고 power가 증가할수록 ZrO₂의 굴절율은 증가되어 이상적인 2.0~2.2에 근접하였다. 상온에서 증착된 ZrO₂ 박막은 비정질이며 300°C에서 증착한 경우 ZrO₂ 박막은 다결정이었다. 산소 분위기에서 열처리를 수행한 박막의 RMS 값은 증착직후보다 높아지고 계면 산화막은 산소의 확산에 의해 두께가 증가하였다. Al/ZrO₂/p-type Si (100)의 C-V와 I-V 특성을 관찰하였고, 그 결과 산소분위기에서 열처리하는 경우 계면 산화막의 두께증가로 Cmax 및 누설전류가 감소함을 알 수 있었다.

Abstract - We investigated the microstructures and the electrical properties of ZrO₂ thin films deposited by reactive DC magnetron sputtering on (100) Si with different deposition conditions and annealing treatments. The refractive index of the ZrO₂ thin films increased with annealing temperatures and deposition powers, and approached to the ideal value of 2.0~2.2. The ZrO₂ thin films deposited at the room temperature are amorphous, and the films are polycrystalline at the deposition temperature of 300°C. Both the thickness of the interfacial oxide layer and the root-mean-square (RMS) value of surface roughness increased upon annealing in the oxygen ambient. The Cmax value and leakage current value decreased with the increase of thickness of the interfacial oxide thickness.

1. 서 론

반도체 소자의 고집적화 및 고속화가 요구됨에 따라 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 게이트 유전막으로 사용되고 있는 SiO₂ 층의 두께를 감소시키려는 노력이 이루어지고 있다. 이러한 게이트 산화막으로서의 SiO₂는 높은 bandgap을 갖는 비정질 절연막으로 실리콘 기판위에서 안정하게 성장되고 유지되는 장점을 가지고 있다. 그러나, 향후 0.1 μm급 소자를 위해서는 20 Å 이하의 두

께를 갖는 SiO₂가 요구되는데 이러한 두께 감소는 게이트 누설전류, boron penetration, 폴리실리콘 게이트의 공핍효과등의 문제점을 나타내어, 그 두께의 감소에 한계를 보이고 있다 [1, 2]. 이러한 한계를 극복하기 위해 절연성이 뛰어나고 유전율이 높으며 유전 손실이 적은 고유전 물질의 개발이 시급하게 요구되고 있다. 고유전 재료는 SiO₂에 비하여 상대적으로 두꺼운 두께로 동일한 반전층 특성을 유지할 수 있고, 캐리어 터널링을 줄일 수 있어 EOT(Equivalent Oxide Thickness)를 더욱 축소시킬 수 있다는 장점이 있다 [3]. 이러한

SiO₂의 대체 물질인 고유전 물질 재료로 Al₂O₃ [4], Y₂O₃ [5-7], CeO₂ [8, 9], Ta₂O₅ [10-12], TiO₂, STO [13] 그리고 BST 등이 연구되어 왔다. 이러한 고유전 재료 중 Ta₂O₅, TiO₂, STO, BST는 실리콘 기판과 직접 접촉시 계면에서 상호확산으로 반응을 일으키게 되어 이를 방지하기 위한 buffer layer가 필요한 것으로 보고되고 있다 [14]. 그러므로 실리콘 기판과 열역학적으로 안정한 ZrO₂ [15-20]가 대체 물질로 최근 관심을 끌고 있다. ZrO₂는 20~25의 비교적 높은 유전상수와 5.16~7.8 eV의 큰 bandgap을 가지며 [21, 22], HF 용액에 에칭될 수 있는 장점을 가지고 있어 MOSFET 구조의 게이트 절연막으로 사용하기에 가장 적합한 물질 중의 하나로 여겨지고 있다. 본 연구에서는 ZrO₂ 박막을 실제 소자에 적용하기 위하여 필수적으로 요구되는 증착조건 및 열처리조건에 따른 ZrO₂ 박막의 미세구조 변화 및 전기적 특성 변화에 대한 연구를 수행하였다. 이를 위해, ZrO₂ 박막을 reactive DC magnetron sputtering 방법으로 증착하고, XRD(x-ray diffraction), TEM(transmission electron microscopy), AFM(atomic force microscopy)을 사용하여 ZrO₂ 박막의 미세구조 변화를 관찰하였으며, C-V 및 I-V 특성을 측정하여 ZrO₂ 박막의 전기적 특성을 관찰하였다.

2. 실험 방법

비저항이 8~15 Ω·cm인 p형 (100) 실리콘 웨이퍼를 RCA 세정후 sputtering chamber에 장입하여 3-inch 직경의 Zr metal target (99.99%)을 사용하여 reactive DC magnetron sputtering 방법으로 증착하였다. 설비의 초기 압력은 2×10⁻⁷ torr이었고, 증착전 target 표면 위의 오염을 제거하기 위해 pre-deposition을 실시한 후 아르곤과 산소가 5:1로 혼합된 분위기로 6 mtorr의 증착 압력을 유지하였다. 기판 온도는 상온부터 400°C 까지, power는 100 W부터 400 W까지로 조절하였고 증착된 여러 조건의 ZrO₂ 박막을 ellipsometer를 이용하여 두께와 굴절율을 측정하였다.

ZrO₂ 박막이 증착된 시편을 산소 분위기의 furnace에서 450°C에서 850°C의 온도범위에서 각각 30분 동안 열처리하여 굴절율의 변화를 관찰하였고, XRD(X-ray diffraction), AFM(atomic force microscopy) 그리고 단면 투과 전자현미경(transmission electron microscopy)을 사용하여 ZrO₂ 박막의 미세구조를 관찰하였다.

열처리에 따른 ZrO₂ 박막의 전기적 특성 변화를 관찰하기 위하여, 상부 전극으로 알루미늄을 증착하여 Al/ZrO₂/Si의 MOS(metal-oxide-silicon)CAP 구조를 제작한 후 HP4284A를 사용하여 상부 전극에 -5 V에서 +5 V의 전압을 sweep하면서 1 MHz HFCV(high frequency CV)를 측정하였고, HP4145B로 상부 전극에 0 V에서 +1.5 V의 전압을 sweep하면서 IV를 측정하였다.

3. 결과 및 고찰

그림 1은 증착 power에 따른 ZrO₂ 박막의 굴절율과 증착 속도의 변화를 나타낸 것이다. 증착 power가 증가함에 따라 증착 속도는 크게 증가하고, 굴절율은 2.15 정도까지 점차 증가하다가 400 W에서 약간 감소

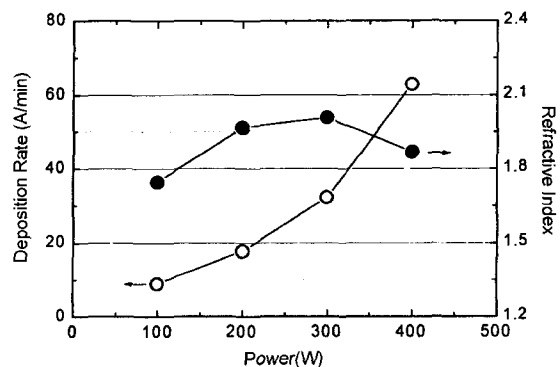


그림 1. The deposition rate of ZrO₂ thin films and the refractive index of as-deposited ZrO₂ thin films with the deposition powers.

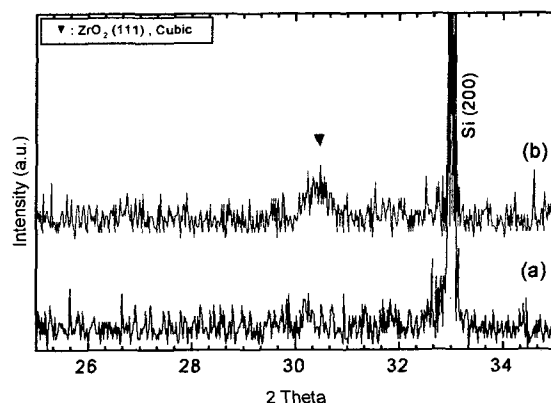


그림 2. XRD spectra of ZrO₂ thin films sputtered at R.T. on Si(100) substrate; (a) as-deposited and (b) annealed at 850°C for 30 min in O₂ ambient.

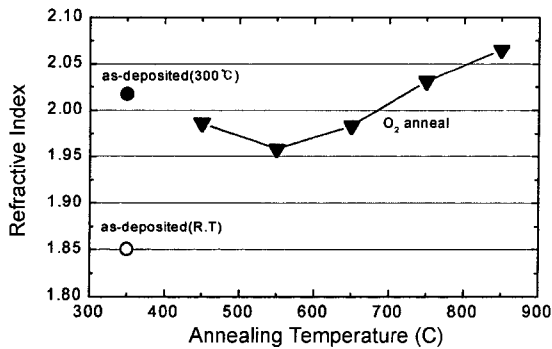


그림 3. The refractive index of as-deposited ZrO₂ thin films at the deposition condition of 300 W, 300°C and the refractive index of ZrO₂ thin films with the annealing temperatures.

하였다. 이러한 굴절율의 증가는 ZrO₂ 박막이 증착 power의 증가에 따라 치밀해지기 때문인 것으로 생각된다. 그림 1에서 굴절율이 2.0 이상이 되는 조건인 증착 power가 300 W인 ZrO₂ 박막의 XRD 패턴을 분석한 결과(그림 2) 증착 온도가 상온일 때는 비정질이고, 이 박막을 산소분위기에서 850°C, 30분간 열처리하면 ZrO₂ (111), tetragonal 상을 갖는 결정질인 것을 알 수 있다.

그림 3는 증착 power가 300 W이고 기판온도가 300°C 인 조건으로 증착된 ZrO₂ 박막을 산소분위기에서 450°C, 550°C, 650°C, 750°C 그리고 850°C로 각각 30분 동안 열처리하였을 때의 굴절율의 변화를 나타낸 그림이다. ZrO₂ 박막의 굴절율은 열처리 온도의 증가에

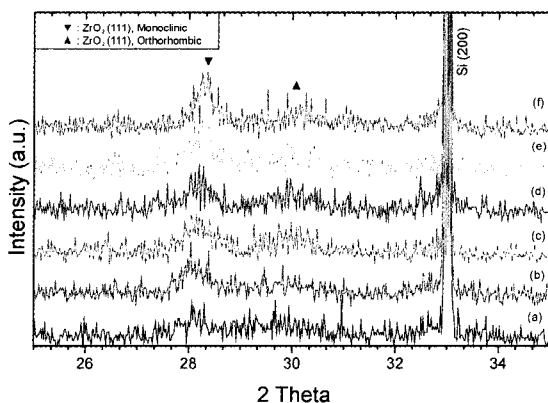


그림 4. XRD spectra of ZrO₂ thin films sputtered at 300 W, 300°C on Si(100) substrate; (a) as-deposited and annealed at (b) 450°C, (c) 550°C, (d) 650°C, (e) 750°C, (f) 850°C for 30 min in O₂ ambient.

따라 550°C까지 감소하고, 650°C 이상의 온도에서의 열처리 후 증가하는 경향을 보였다. 이는 650°C 이상의 열처리 동안 증착된 ZrO₂ 박막이 치밀해지기 때문인 것으로 생각된다. 증착 power가 300 W이고 기판온도가 300°C인 조건으로 증착된 ZrO₂ 박막의 XRD 패턴을 그림 4에 나타내었다. 28° 부근과 30° 부근에서 각각 (111) monoclinic, (111) tetragonal 상의 peak이 관찰되고, 열처리 온도의 증가에 따라 28° 부근의 ZrO₂ (111) peak이 점차 커지는 것을 관찰할 수 있었다.

그림 5는 p형 실리콘 기판 위에 ZrO₂ 박막을 증착한 직후의 (110) 단면 투과 전자 현미경 사진이다. 약 190 Å 두께의 ZrO₂ 박막이 균일하게 실리콘 기판 위에 증착되어 있음을 알 수 있으며, 증착된 ZrO₂ 박막과 실리콘 기판과의 사이에 밝은 콘트라스트를 갖는 비정질의 계면 산화막 층이 약 15~20 Å 정도 형성되어 있음을 관찰할 수 있다. 이러한 비정질의 계면 산화막 층의 형성은 증착전 자연산화막, 또는 ZrO₂ 증착전에 300°C의 실리콘 기판으로 주입되어지는 산소에 의하여

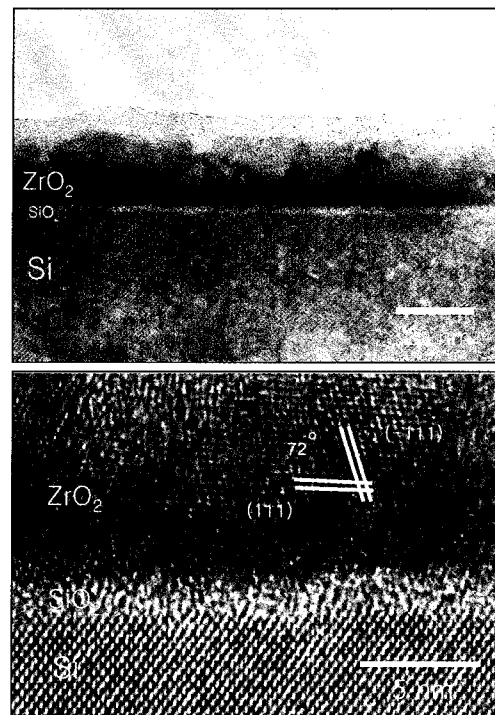


그림 5. Cross-sectional TEM micrograph of as-deposited ZrO₂ thin film on Si(100) substrate. (a) Low magnification (b) High resolution.

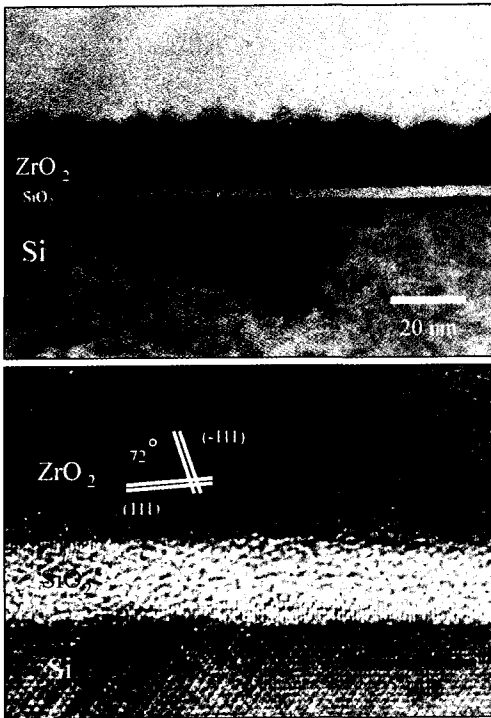


그림 6. Cross-sectional TEM micrograph of ZrO₂ thin film on Si(100) substrate after annealing at 750°C for 30 min in O₂ ambient (a) Low magnification (b) High resolution.

기판이 산화되어진 것으로 생각된다. 상온에서 증착된 ZrO₂ 박막이 비정질인 것에 비해 그림 5의 투과 전자 현미경 사진에서 명확하게 볼 수 있듯이 300°C에서 증착된 ZrO₂ 박막은 결정질인 것을 관찰할 수 있다. 고분해능 투과전자 현미경 사진의 면간 거리 분석을 통해서 ZrO₂ 박막내 (111)과 (-111)면의 monoclinic 구조를 갖는 결정립을 관찰할 수 있었고, 이는 그림 4의 XRD의 결과와 일치함을 알 수 있었다. 그림 6는 p형 실리콘 기판 위에 증착된 ZrO₂ 박막을 산소 분위기에서 750°C 30분 동안 열처리한 후의 (110) 단면 투과 전자 현미경 사진이다. 증착 직후 관찰되었던 약 15-20 Å의 계면 산화막 층은 열처리시 주입되는 산소가 ZrO₂ 박막을 통해 확산되어 약 35 Å으로 증가하였고, 결정립내와 결정립계의 확산속도의 차이로 ZrO₂ 박막의 표면이 거칠어진 결과를 관찰할 수 있었다. 증착 직후의 ZrO₂ 경우와 같이 고분해능 투과전자 현미경 사진을 통해서 ZrO₂ 박막내에 (111)과 (-111)면의 monoclinic 구조를 갖는 결정립을 관찰할 수 있었다.

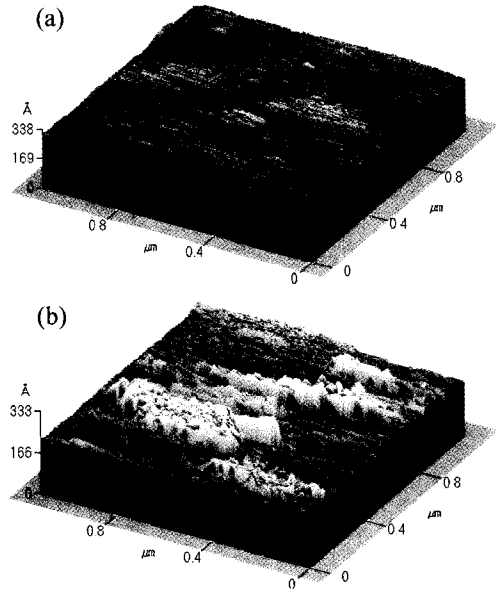


그림 7. AFM images of surface morphology of ZrO₂ thin film on Si(100) substrate (a) as-deposited (b) after annealing at 750°C for 30 min in O₂ ambient.

그림 7은 증착 직후의 ZrO₂ 박막과 산소 분위기에서 750°C 30분 동안 열처리한 ZrO₂ 박막의 AFM 측정 결과를 보여준다. 산소 분위기에서 열처리한 ZrO₂ 박막의 RMS(root-mean-square) roughness 값(23.2 Å)이 증착 직후의 ZrO₂ 박막의 RMS roughness 값(8.87 Å)에 비해 약 3배 정도 큰 것을 알 수 있었고, 이는 TEM 사진에서 관찰한 결과를 정량적으로 나타낸 것이라고 할 수 있다.

열처리에 따른 ZrO₂ 박막의 전기적 특성을 관찰하기 위하여 Al/ZrO₂/Si의 MOSCAP 구조를 이용해 C-V와 I-V 특성을 측정하였다. 산소분위기로 450°C, 650°C, 850°C에서 열처리하였을 경우 열처리 온도가 650°C 이상으로 증가함에 따라 계면의 산화막 층이 두꺼워져서 capacitance 값은 점차 감소하고, 박막내 존재하였던 고정전하는 치유되어 곡선은 오른쪽으로 이동하였다(그림 8a). 그리고 열처리 온도의 증가에 따른 계면 산화막 층의 증가는 누설전류를 점차 감소시키는 결과를 나타내었다(그림 8b). 그러나 450°C의 열처리는 증착 직후에 비해 누설전류를 열화시키는 결과를 보였다. 이러한 결과로부터 전기적 특성 향상을 위해서는 650°C 이상의 열처리가 요구되어지는 것을 알 수 있었다.

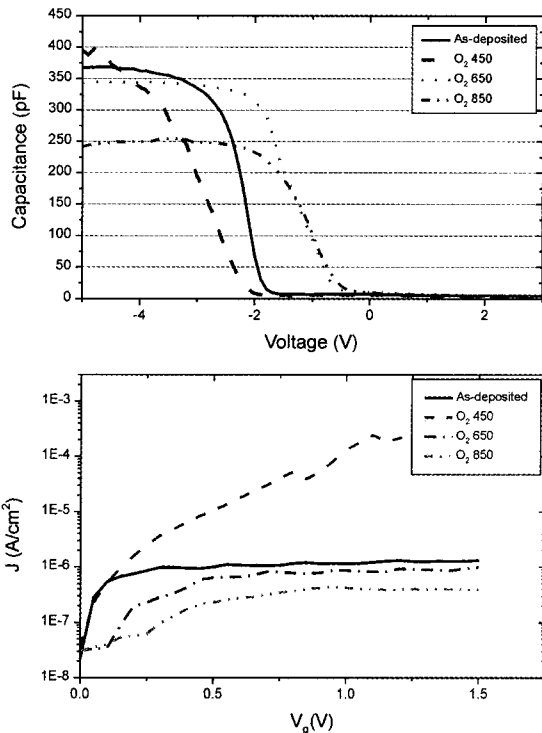


그림 8. (a) Capacitance-Voltage (C-V) characteristics of Al/ZrO₂/Si (b) Current-Voltage (I-V) characteristics of Al/ZrO₂/Si.

4. 결 론

p형 (100) 실리콘 기판 위에 reactive DC magnetron sputtering 방법을 이용하여 ZrO₂ 박막을 증착하고 산소 분위기에서 열처리하여, ZrO₂ 박막의 미세구조 변화 및 전기적 특성의 변화를 관찰하였다. 증착 power 및 증착 온도, 그리고 증착 후의 열처리 온도가 증가함에 따라 ZrO₂ 박막은 치밀해져서 굴절율이 2.0 이상으로 증가하였다. 상온에서 증착된 ZrO₂ 박막은 비정질이나, 300°C에서 증착된 ZrO₂ 박막은 다결정임을 관찰하였다. ZrO₂ 박막을 산소 분위기에서 열처리하면 ZrO₂ 박막의 표면은 거칠어지고 ZrO₂와 실리콘 사이의 계면 산화막 층은 두꺼워지는 것을 관찰하였다. Al/ZrO₂/Si의 MOSCAP 구조로 열처리에 따른 ZrO₂ 박막의 전기적 특성을 C-V와 I-V 측정을 통해 분석하였는데, 산소 분위기에서 650°C 이상으로 열처림에 따라, 계면 산화막이 두꺼워져 Cmax는 감소하나 박막내 존재하는 고정전하는 치유되고 누설전류는 향상되었다.

참고문헌

- [1] R. N. Sharma, S. T. Lakshmikummar and A. C. Rastogi, *Thin Solid Films* **199**, 1 (1991).
- [2] Peter, M. Zeitzoff, SEMTECH Inc., Austin, TX, USA, *Semiconductor Fabtech-10th Edition*, pp. 275-282.
- [3] Y. Nishioka, S. Kimura, H. Shinriki and K. Mukai, *J. Electrochem. Soc.* **134**, 410 (1987).
- [4] J. Kok and E. L. Heasell, *Solid State Electronics* **23**, 101 (1980)
- [5] S. K. Kang, D. H. Ko, E. H. Kim, M. H. Cho and C. N. Whang, *Thin Solid Films* **353**, 8 (1999).
- [6] T. S. Kalkur, R. Y. Kwor and C. A. Pazde Araujo, *Thin Solid Films* **170**, 185 (1989).
- [7] L. Manchanda and M. Gurvitch, *IEEE Electron Devices Lett.* **EDL-9**, 180 (1988).
- [8] T. Inoue, T. Ohsuna, Y. Obara, Y. Yamamoto, M. Satoh and Y. Sakurai, *Jpn. J. Appl. Phys.* **32**, 1765 (1993).
- [9] T. Chikyow and S. M. Bedair, *Appl. Phys. Lett.* **65**, 1030 (1994).
- [10] Y. Nishioka, N. Homma, H. Shinriki, K. Mukai, K. Yamaguchi, A. Uchida, K. Higeta and K. Ogiue, *IEEE Trans. Electron Devices* **ED-34**, 9 (1987).
- [11] H. Shinriki, T. Kisu, S. I. Kimura, Y. Nishioka, Y. Kawamoto and K. Mukai, *IEEE Trans. Electron Devices* **37**, 9 (1990).
- [12] G. S. Oehrlein, F. M. d'Heurle and A. Reisman, *J. Appl. Phys.* **55**(10), 15 (1984).
- [13] M. Okuyama, Y. Oishi, Y. Matsumuro and T. Kanashima, *J. of the Korean Physical Society* **32**, February (1998), pp. S1357-S1360.
- [14] G. D. Wilk and R. M. Wallace, *Appl. Phys. Lett.* **74**(19), 2854 (1999).
- [15] D. J. hubbard and D. G. Schlom, *J. Mater. Res.* **11**(11), 2757 (1996).
- [16] W. J. Qi, R. Nieh, B. H. Lee, L. Kang, Y. Jeon, K. Onishi T. Ngai, S. Banerjee and J. C. Lee, *IEDM Technical Digest*, p. 145, 1999
- [17] Y. Ma, Y. Ono, L. Stecker, D. R. Evans and S. T. Hsu, *IEDM Technical Digest*, p. 149 (1999).
- [18] C. S. Hwang and H. J. Kim, *J. Mater. Res.* **8**, 6 (1993).
- [19] H. Fukumoto, M. Morita and Y. Osaka, *J. Appl. Phys.* **65**(12), 15 (1989).
- [20] A. S. Kao, *J. Appl. Phys.* **65**(5), 1 (1991).
- [21] M. Balog, M. Schieber, M. Michman and S. Patai, *Thin Solid Films* **47**, 109 (1997)
- [22] B. Kralik, E. K. Chang and S. G. Louie, *Physical Review B* **57**(12), 7037 (1998).