
Modular 신경 회로망을 이용한 아크 용접 프로세스 모델링

김경민*, 박중조**, 송명현***, 배영철*, 정양희*, 김이곤*

A Modular Neural Network for The Arc Welding Process Modelling

Kyoung-Min Kim, Joong-Jo Park, Myung-Hyun Song, Young-Chul Bae,
Yang-Hee Jung, Yi-Gon Kim

본 논문은 과학기술부·한국과학재단 지정 여수대학교 설비 자동화 및 정보시스템 연구개발 센터 연구비 지원에 의한 것임.

Abstract

This paper describes for applications of neural networks in the field of arc welding. Conventional, automated process generally involves sophisticated sensing and control techniques applied to various processing parameters. Welding parameters affecting quality include the arc voltage, the welding current and the torch travel speed. The relationship between the welding parameters and weld quality is not a direct one, and in addition, the effect of the weld parameter variables are not independent of the each other - changing the welding current will affect the arc voltage, and so on.

Finally, a suitable proposal to improve the construction of the model has also been presented in the paper.

1. 서 론

일반적으로 용접품질상태는 조업자의 경험에 의한 감각과 육안 그리고 hammering으로 판단하고 있다.

이는 조업자에 따라 판정 기준이 달라지고, 용접

품질의 평가 자체가 표준화되지 못하므로 용접 프로세스의 가장 핵심적인 관리 기준중의 하나인 작업 연속성의 품질확보에 위협을 받고 있는 상태이다. 따라서 용접 품질을 객관적으로 판단할 방법을 강구해야 할 상태이다.

*여수대학교 전기공학과

**경상대학교 전기전자공학부

***순천대학교 전기제어공학과

접수일자 : 2000. 10. 6.

일본의 Kawasaki 제철사에서 용접 품질 판정 기준을 마련하여 system에 적용 가동중에 있으나, 이는 F/R(Fault Ratio)을 설정하여 이에 따라 Fault Alarm, Buzzer을 통한 경고와 CRT를 통해 고장의 상태를 표시하는 등의 초보적인 단계로 알고 있다.

프랑스의 SOLLAC사에서도 두께와 강종정보로 모델링을 하여 system을 구성하고 있으나 만족할 만한 해결책은 제시하지 못하고 있는 실정으로 현재까지 용접부 품질에 대한 판정 기준(표준)이 전무한 상태이다.

용접 프로세스는 arc, molten pool 그리고 surrounding heat - affected zone의 물리학의 복잡성 때문에 모델링하는 것이 거의 불가능하다. 아직도 안정도와 보편성 그리고 물리적 모델링의 부족으로 실시간 범용 제어기의 설계 또한 어려운 현실이다. 일반적으로 용접 프로세스의 입력과 출력의 관계는 비선형관계이며, 프로세스 변수 또한 중복되어 서로의 파라미터에 영향을 미치고 있다. 보편적으로 아크 용접 프로세스는 수많은 파라미터에 의해 제어되며, 따라서 용접품질의 합, 부 판정을 위한 표준 수치값과 용접 품질에 대한 규격화가 요구된다. 그리고 이를 기초로 하여 용접부 상태진단을 위한 체계적인 진단 알고리즘의 개발이 요구되어진다.

용접 프로세스에 대한 제어와 모델링에 관한 연구는 Andersen, Cook, Nunes, Tsai 등에 의해 행하여졌으며, 제한된 실험 데이터를 가진 모델에 어떻게 신경 회로망을 구성할 것인가에 대한 연구가 진행되고 있다.[1]~[4]

일반적으로 용접 프로세서에 사용되는 self-tuning system은 그림 1과 같다.

II. 용접기의 용접 불량 원인

용접 기술은 철강산업의 기초분야로 그 중요도가 대단히 높지만 이 분야의 기술개발과 연구가 계속 요구되는 분야이다. Welder의 용접 불량이나 고장 요인은 크게 Hardware(설비)와 Software(제어, 조업)적인 것으로 분류할 수 있으며 Hardware적인 것은 용접설비의 성능에 기인함으로 새로운 설비의 도입 및 용접기술 개발 등으로 용접불량과 고장을 개선할 수 있다. Software 분야는 정밀 제어기술과 시스

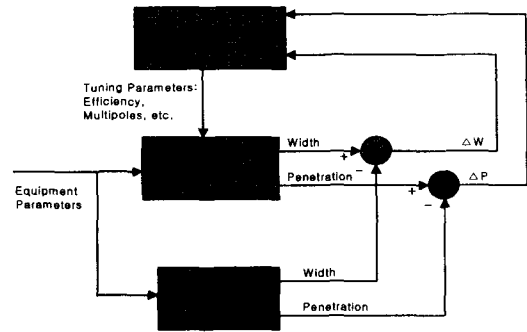


그림 1. 용접 시스템에 사용되는 self-tuning system
Fig. 1 A self-tuning system for calibrating analytical weld models

템의 신뢰도를 높이기 위한 제반 기술을 말한다. 본 논문에서는 Software 분야로서 용접 파라미터와 조업 data을 분석, 채취하여 용접 파라미터를 세분화하고 적정 용접 진단 Table를 구하여 용접 품질상태를 진단하는 조업의 신뢰도를 확보할 수 있는 시스템을 개발하는 것이다.

일반적인 용접 프로세스에 있어서 결함의 요인을 살펴 보면, 용접기 전극의 마모 냉각, 정밀도, Cam/유압의 정밀도와 용접속도, 전류 등의 용접 변수와 작업성으로 평가되는 숙련도, 품질관리 그리고 소재에 의한 결함, 절단부의 정밀도, 표면처리, 기계적 특성과 화학적 조성의 영향을 받는다. 마지막으로 용접기의 전후 설비의 영향등이 용접부의 품질을 결정한다. 그 결과 용접부 균열이 발생하여 판 파단 등을 야기시킨다.

용접부 결함의 종류 및 원인을 살펴보면, 불충분한 가열이나 또는 upsetting의 결과로 생기는 crevice, 급속 냉각으로 발생하는 cracking, 불충분한 upset 압력으로 발생하는 void가 있다. 그리고 불충분한 upset 압력으로 생기는 oxides and inclusions, 높은 flashing 전압, 높은 온도 편차에 의한 penetrator이 있다.

일반적으로 arc 용접 프로세스에서 용접에 미치는 공정 변수는 primary parameter인 용접 전류, 용접 속도, 전극 가압력, 소재의 종류, 부재의 두께, Overlap 량, Overlap형태, Planish 가압력(or 유무)이 있고, secondary parameter로는 전원의 종류(AC,

DC, 주파수, Waveform), 구동계의 방식 및 정밀도, Clamping 상태, 전극 휠의 표면상태, 소재의 표면 상태등으로 분류할 수 있다. 본 연구에서는 용접 전류, 속도, 두께, arc 길이를 중심으로 용접상태 진단을 수행하고자한다.

III. 신경망 프로세스 모델링

신경회로망을 이용한 용접 프로세스 모델링에 대한 연구는 많이 되어져 왔다.[1][2] 신경 회로망의 모델의 장점은 용접 프로세스에 직접적인 물리적 특성에 기인하지 않기 때문에 실제 조업중의 데이터들의 입출력 관계만을 가지고 학습하게 된다. 본 논문에서 연구되어진 신경망 모델은 아래 그림 2와 같다. 입력 데이터는 arc current, travel speed, arc length, plate thickness 구성되며, 출력 데이터는 bead width와 bead penetration이다.

첫 번째 실험에서는 그림 2와는 달리 일반적인 다층 구조의 역전파 신경 회로망의 기본 구조를 사용하였으며, 학습 계수의 조절은 error feedback learning 방법을 이용하였다. 본 연구에서는 은닉층의 개수를 단층과 2층으로 구성하여 은닉층의 개수와 학습 수

렴과의 관계를 비교하였으며, 뿐만 아니라 각각의 경우에 대해 은닉층 노드 수를 변화시켜가며 노드 수에 따른 최종 학습오차와 학습 결과에 대한 각각의 모델링에 대한 테스트 결과를 비교실험하였다. 그리고 최종적으로 본 연구에서는 입력 데이터와 출력 데이터의 coupling을 학습시 최소화하기 위해 각각의 출력 노드에 대해 별도의 학습을 하는 modular neural network를 그림과 같이 구성하여 실험하였다.

IV. 모의실험 및 검토

본 실험에서는 일상 조업 데이터를 분석하여 용접 조건표를 얻고, 이를 신경 회로망을 이용한 모델링으로 새로운 용접 조건을 구하여 실제 data set과 비교하여 이의 타당성을 입증하였다.

본 연구에서 사용되어진 data set은 72개이며, 학습 데이터는 64개, 학습에 사용되지 않고 테스트용으로 사용된 데이터 수는 8개이다. 일반적으로 학습 데이터는 모델링한 프로세스가 보간 즉 일반화할 수 있는 능력을 가져야 하며, 또한 네트워크의 중복 학습을 피하도록 구성해야 한다. 본 실험에서는 테스트 데이터를 임의의 부분 선정방법을 채택하였으며, 또한 본 논문에서는 학습 결과와 성능 비교를 위해 논문[1]에서 사용한 테스트 데이터를 사용하였다.

본 실험에서 사용한 학습율과 모멘트는 각각 0.5, 0.3의 값으로 하였으며, 학습회수는 동일하게 50,000 회로 하였다. 그림 3과 4는 은닉층의 수를 변화시켰을 때의 각 테스트 데이터에 대한 error 비율을 도시하였다. 그림 3은 은닉층의 수가 하나일 때의 그림이며, 각 노드 수의 변화에 따른 error비율을 도시하였다. penetration width에 비해 weld width가 상대적으로 error값이 적은 것을 볼 수 있으며, 노드 수의 증가와 그에 따른 오차는 비례관계에 있지 않음을 알 수 있다. 뿐만 아니라 penetration width와 weld width의 error값을 동시에 만족시키는 노드 수는 명확하게 규명되지 않음을 알 수 있었다. 그림 4는 은닉층의 수를 2층으로 하였을 경우이며, 이 또한 어떤 규칙성은 밝힐 수 없지만 단층에 비해 상대적으로 적은 error값을 갖는 모델을 구성할 수 있음을 실험을 통해 알 수 있다. 특히 노드 수가 12,

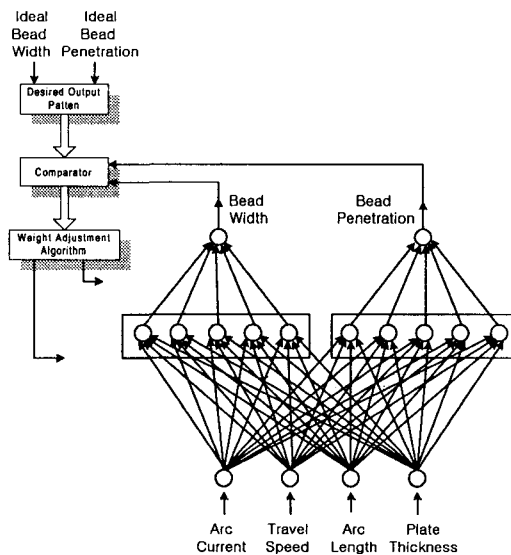


그림 2. 신경망 프로세스 모델링
Fig. 2 A neural network used for weld modeling

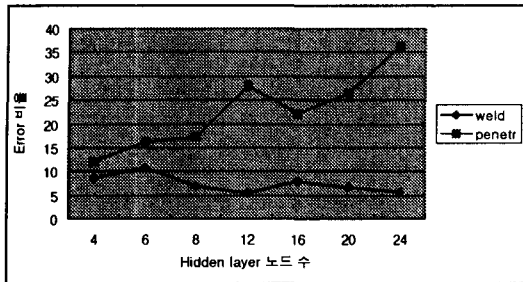


그림 3. 노드수에 따른 오차 비율(은닉층이 하나인 경우)

Fig. 3 Error rate for the node no.(hidden layer = 1)

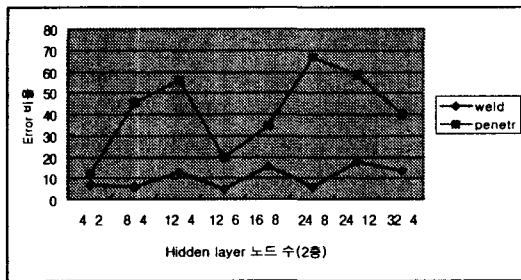


그림 4. 노드수에 따른 오차 비율(은닉층이 둘인 경우)

Fig. 4 Error rate for the node no.(hidden layer = 2)

6일 경우에는 논문 [1]에서 제시된 error값에 비해 상대적으로 양호한 값을 가짐을 실험을 통해 입증하였다.

위의 실험 결과를 검토한 결과 출력값인 weld width와 penetration width는 서로 영향을 미치는 것으로 보이며, 이를 보완하기 위해 신경 회로망을 각각 출력에 대응하는 modular 신경 회로망을 구성하였다. 표 1, 2는 은닉층의 개수가 하나일 경우이며, 노드 수에 따른 학습 오차와 출력값의 오차율에 대해 도시하였다. 표 2는 modular network를 구성하여 학습한 결과 값을 나타낸다. 그리고 또 다른 테스트 데이터를(8개) 선정하여 실험하였으며, 각각 테스트 결과에 대한 error값의 비율을 그림 5, 6에 도시하였으며, 또한 각 node수에 따른 error 값의 변화에 대해서도 실험을 통해 그 결과를 도시하였다.

표 3, 4는 은닉층의 개수를 이층으로 한 경우이며, 역시 노드 수에 따른 학습 오차와 출력값의 오

표 1. 노드수에 따른 학습 오차와 출력 오차비율

Table. 1 Error rate and learning error for the node no.

H-layer	4	6	8	12	16	20	24
weld	6.94	8.54	6.59	6.64	13.085	6.95	11.64
penetr	6.23	9.23	13.15	16.04	27.83	21.02	18
total err	1.80E-03	1.52E-03	7.70E-04	2.27E-04	1.22E-04	9.04E-05	1.27E-04

표 2. 노드수에 따른 학습 오차와 출력 오차비율 (modular NN)

Table. 2 Error rate and learning error for the node no.

H-layer	4	6	8	12	16	20	24
weld	4.66	5.41	4.47	5.47	5.95	5.52	4.01
total err	1.88E-04	1.07E-04	4.02E-05	3.34E-05	3.24E-05	3.05E-05	4.07E-05
penetr	15.49	13.06	18.4	16.45	17.29	18.93	19.52
total err	4.65E-04	2.15E-04	1.31E-04	7.49E-05	3.81E-05	5.79E-05	3.44E-05

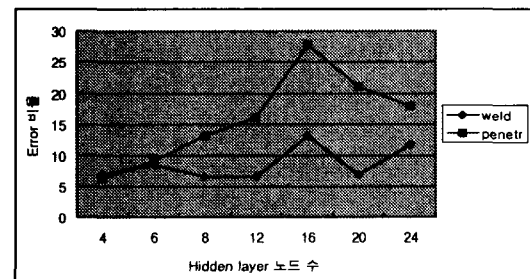


그림 5. 노드수에 따른 오차 비(BP 학습시)

Fig. 5 Error rate for the node no.(BP)

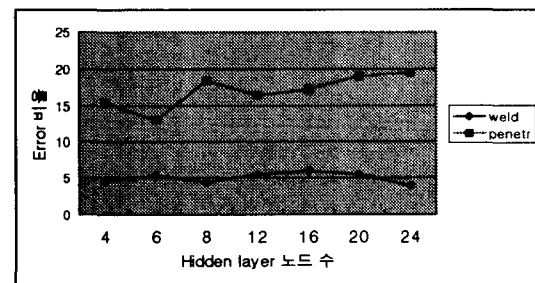


그림 6. 노드수에 따른 오차 비(modular NN 학습시)

Fig. 6 Error rate for the node no.(modular NN)

차율을 도시하였다. 표 4는 modular network를 구성하여 학습한 결과 값을 나타낸다.

표 3. 노드수에 따른 학습 오차와 출력 오차비율
Table. 3 Output error rate and learning error for the node No.

H-layer	4 2	8 4	12 4	12 6	16 8	24 8	24 12	32 4
weld	9.29	6	3.5	9.77	5.42	4.86	3.6	3.64
penetr	10.94	10.7	9.79	19.56	23.3	11.67	10.8	17.03
total err	1.75E-3	2.95E-4	1.54E-4	5.23E-5	3.61E-5	3.34E-5	1.98E-5	4.45E-5

표 4. 노드수에 따른 학습 오차와 출력 오차비율 (modular NN)

Table. 4 Output error rate and learning error for the node No.

H-layer	4 2	8 4	12 4	12 6	16 8	24 8	24 12	32 4
weld	5.52	2.68	2.25	2.86	2.89	1.63	3.27	1.93
total err	2.82E-4	4.39E-5	1.13E-5	1.58E-5	1.33E-6	1.18E-5	1.21E-5	1.13E-5
penetr	12.92	18.74	8.0	17.6	12.62	14.73	18.84	15.78
total err	1.81E-4	2.78E-5	1.16E-5	1.42E-5	1.17E-5	1.12E-5	1.20E-5	1.13E-5

각각의 테스트 결과에 대한 error값의 비율과 각 node수에 따른 error 값의 변화는 그림 7, 8에 도시하였다. 신망 모델링 프로세스를 modular network로 구성하고, 은닉층의 개수를 이층으로 했을 경우에는 기존의 단일 모델링에 비해 상대적으로 양호함을 그래프를 통해 확인할 수 있다. 특히 표 4에 보다시피 은닉층의 노드수를 12. 4로 구성하였을 때의 오차가 가장 적으며 양호하다는 것을 알 수 있다.

종합하면 그림 5, 7의 일반적인 역전파 학습방법에 비해 그림 6, 8과 같이 modular network를 구성했을 경우가 각 출력값에 대한 오차가 매우 적으며, 양호한 결과를 만들어 냄을 실험을 통해 입증하였다.

V. 결 론

본 연구에서는 역전파 신경 회로망을 이용해서 아크 용접 프로세스 모델링을 시도하였다. 프로세스 내의 데이터들의 복잡성과 커플링의 비선형성으로 인한 모델링의 난점을 신경 회로망을 통해 해결하였다. 또한 출력 신호의 영향을 서로 줄이기 위해 각 출력 신호에 대해 독립적인 modular 신경 회로망

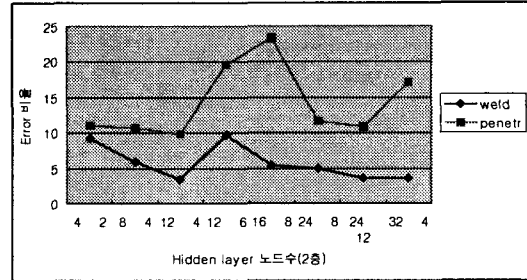


그림 7. 노드수에 따른 오차 비(일반 역전파 학습시)
Fig. 7 Error rate for the node no.(BP)

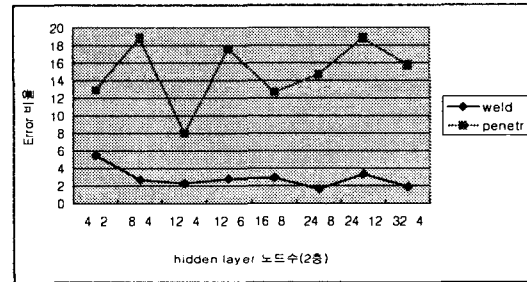


그림 8. 노드수에 따른 오차 비(modular network 구성시)
Fig. 8 Error rate for the node no.(modular NN)

을 구성하였으며, 이를 조합하여 원하고자 하는 값을 제어하도록 하였으며, 그리고 기존의 학습 방법과 비교해 그 타당성을 입증하였다. 그러나 높은 정밀도를 위해서는 용접 프로세스에 대한 이해와 data set에 대한 정밀한 해석이 요구되어지며, 그 정확도에 의해 신경회로망 모델링 또한 높아지리라 여겨진다. 앞으로의 연구방향은 다른 용접 프로세스에의 적용과 더 좋은 결과를 위해 퍼지 기법과 신경 회로망과 fusion에 대한 연구를 수행하고자 한다.

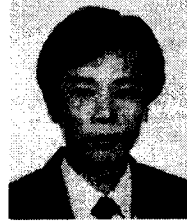
참 고 문 헌

- [1] K. Andersen, G. E. Cook, Barnett, "Gas Tungsten Arc Welding Process Control Using Artificial Neural Networks"
- [2] Cook, G. E., Andersen, K. and Barnet, "Feedback and adaptive control in automated arc welding systems, Metal Construction, Vol. 13, No. 9, Sep., 1981

- [3] Cook, G. E., Andersen, K. and Barnet, "Welding modeling and control using artificial neural networks" IEEE Trans. on Industry Application, Vol. 31, No. 6, Nov.-Dec, pp. 1484-1491, 1995
- [4] Di Li, T. Srikanthan, R. S. Chandel, "Neural network based modeling of GMA welding process using small data sets", 5th ICARCV, Singapore, 9-11 Dec., pp.474-479. 1998
- [5] Iserman, R., P. Balle, "Trends in the Application of Model-based Fault Detection and Diagnosis of Technical Process", 13th IFAC World Cong., Sanfrancisco. pp.709-719, 1996.
- [6] Patton, R. J. , P. M. Frank, R. N. Clark (eds). *Fault Diagnosis in Dynamical Systems. - Theory and Applications*, Prentice Hall (control engineering series), 1989
- [7] Isidori, A, *Nonlinear control systems an Introduction 7lecture notes in control and information science Vol.72* Springer-Verlag Berlin, 1985.
- [8] P. Balle, D. Juricic, A. Rakar, S. Ernst, " Identification of Nonlinear Processes and Model Based Fault Isolation Using Local Linear Models", AACC, 1997.
- [9] S. G. Cao, N. W. Rees and G. Feng, " Analysis and Design for a Class of Complex Control Systems, Part I: Fuzzy Modelling and Identification ", Automatica, Vol.33, No. 6, pp. 1017-1028, 1997.



김 경 민(Kyoung-Min Kim)
 1988년 고려대 전기공학과 졸업.
 동대학원 석사(1991), 박사(1996).
 1997년~현재 여수대학교 전기공
 학과 조교수
 관심분야 : 신호처리 및 컴퓨터
 비전, 퍼지 및 신경회로망 응용.



박 중 조(Joong-Jo Park)
 1981, 1983, 1995 고려대 전기
 공학과 학사 석사 박사.
 1996년~현재 경상대학교 전기
 전자공학부 부교수.
 관심분야 : 컴퓨터비전, 패턴인식,
 퍼지 및 신경회로망.

송 명 현(Myung-Hyun Song)
 고려대 전기공학과 학사 석사 박
 사.
 1988년 ~ 현재 순천대학교 전기
 제어공학과 교수.
 관심분야 : 제어 시스템, 퍼지 및
 및 신경회로 망 제어, 시스템 설계.



배 영 철(Young-Chul Bae)
 1984, 광운대 전기공학과 졸업.
 1997년 2월 광운대 대학원 박사
 1986~1991 한국전력공사
 현재 여수대학교 전기공학과 조
 교수

관심분야 : 퍼지 및 신경망 카오스동기화.



정 양 희(Yang-Hee Jung)
 1983년 단국대 응용물리학과 졸업.
 인하대 응용물리학과 석사
 (1995). 동대학원 박사(1993)
 1988년~1995 LG반도체 선임연
 구원

현재 여수대학교 전기공학과 조교수.

관심분야 : VLSI 공정 및 반도체 물성.



김 이 곤(Yi-Gon Kim)
 1992 일본 동경공대 객원연구원
 1993 전남대 전기공학과 박사
 1995년~현재 여수대학교 전기공
 학과 조교수

관심분야 : 퍼지 및 신경망, 웨
 이브렛