

아크 용접에 적합하며 1차 측 보조회로를 사용하는 영전압-영전류 직류-직류 컨버터

論 文
49B-10-7

A Primary-Side-Assisted Zero-Voltage and Zero-Current Switching Full Bridge DC-DC Converter with Transformer Isolation for Arc Welding

田成緝* · 曹圭亨**
(Seong-Jeub Jeon · Gyu-Hyeong Cho)

Abstract - A new primary-side-assisted zero-voltage and zero-current switching full bridge DC-DC converter with transformer isolation is proposed. The auxiliary circuit adopted to assist ZCS for the leading leg is composed of only one small transformer and two diodes. It has a simple and robust structure, and load current control capability even in short circuit conditions. Possibility of magnetic saturation due to asymmetry of circuits or transient phenomena is greatly reduced, which is a very attractive feature in DC/DC converters with transformer isolation. The power rating of the auxiliary transformer is about 10% of that of the main transformer. Operation of a 12.5KW prototype designed for welding application was verified by experiments.

Key Words : DC-DC converter, Full Bridge, Zero-Voltage Switching, Zero-Voltage and Zero-Current Switching, ZVS, ZVZCS, Arc Welding

1. 서 론

절연변압기를 사용하는 DC-DC 변환기에서 변압기의 크기는 스위칭주파수에 반비례한다. 그런데 스위칭 주파수를 높이면 스위칭 손실이 증가한다. 스위칭손실은 영전압스위칭(ZVS: Zero Voltage Switching)을 채용하여 크게 줄일 수 있다[1]. 그러나 ZVS full bridge DC-DC 변환기에서 ZVS 조건은 매우 좁고, 그림1(b)에서와 같이 1차 측에 삽입되는 환류(freewheeling) 구간 때문에 도통손실이 증가하는 단점이 있다. 이러한 단점을 극복하고자 영전압 영전류 스위칭(ZVZCS: Zero-Voltage and Zero-Current Switching)이 제안되었다[2-8]. ZVZCS 변환기의 전류파형은 그림1(c)에서와 같고 실효치가 크게 줄어든다. ZVS full bridge DC-DC 변환기에서 지상레그(lagging leg)는 거의 항상 ZVS가 가능하나 진상레그(leading leg)의 변화(transition)는 매우 급하고 ZVS 조건은 매우 까다로운 경우 정격부하 근처에서만 ZVS 조건에 맞도록 설계한다. ZVZCS 변환기에서 지상레그에서는 ZVS 동작을 유지하고 ZVS 변환기에서 조건이 까다로운 진상레그에 영전류 스위칭(ZCS: Zero-Current Switching)을 도입한다. ZCS 조건은 그림2와 같이 1차나 2차 회로에 보조회로를 추가하여 얻을 수 있다. 그림2의 각 회로에서 좌측은 진상레그이고, 각 스위치 소자에 캐패시터가 병렬로 접속된 우측은 지상레그이다.

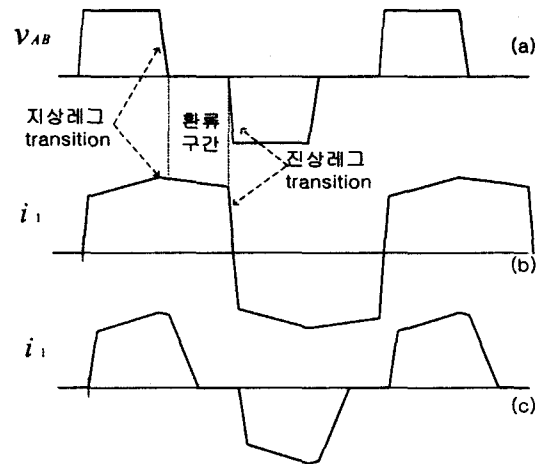


Fig. 1 ZVS and ZVZCS waveforms

(a) Bridge output voltage, (b) ZVS current waveform, (c) ZVZCS current waveform

그림 1 ZVS 와 ZVZCS 전류파형

(a) 브릿지 출력전압, (b) ZVS 전류 파형, (c) ZVZCS 전류 파형

그림2(a)의 2차 측 도움에 의한 ZVZCS 변환기는 스너버 회로나 능동 클램프회로를 사용하는데, 이들 회로가 부하전류가 절연변압기로는 흐르지 못하고 이들 회로로 흐르게 하여 ZCS가 일어나도록 한다[2-5]. 이들 컨버터에서는 부하에 제공되는 on-듀티가 증가하게 되는데 듀티가 큰 영역에서 동작하는 응용분야에서는 듀티가 증가하는 것은 잇점인 반면 동작 중 단락이 빈번히 일어나는 응용분야에서는 큰 단점이 된다.

* 正 會 員 : 釜慶大 電子컴퓨터情報통신工學部 教授

** 正 會 員 : 韓國科學技術院 情報電子工學部 教授 · 工博

接受日字 : 2000年 6月 19日

最終完了 : 2000年 10月 23日

그림2(b)의 1차 측 도우메에 의한 ZVZCS 변환기는 1차 측에 리셀 전압을 삽입하여 누설 인덕턴스에 갇힌 에너지를 흡수하여 ZCS가 일어나도록 한다[6-8]. 1차 측 도우메에 의한 ZVZCS 변환기에서는 주 변압기에 흐르는 전류가 매 반주기마다 영이 되므로 회로의 비대칭성이나 과도기 때문에 발생하는 자기포화의 가능성이 줄어든다. 이런 특성은 절연변압기를 갖는 DC-DC 변환기에서는 매우 바람직한 동작이다.

1차 측 도우메에 의한 ZVZCS 방식은 크게 그림3(a)의 캐퍼시터를 이용하는 것과 그림3(b)의 변압기를 이용하는 것으로 나눌 수 있다. 그림 3(a)에서는 1차 전류에 의해 캐퍼시터에 나타나는 전압을 이용하는데 캐퍼시터가 누설 인덕턴스에 갇힌 에너지를 흡수하고 영전류 근처에서는 가포화 리액터의 인덕턴스가 매우 커지는데 이를 이용하여 전류가 역방향으로 증가하지 않고 영전류를 유지하도록 한다[6]. 이 변환기를 대전력용으로 사용하면 가포화 리액터의 발열과 대전류용 교류 캐패시터의 사용이 문제가 된다.

그림 3(b)는 보조회로에 변압기를 사용하는 방식으로 1차 회로의 전류를 제거해야 할 시기에 보조변압기 2차 회로에서 리셀펄스를 만들어 제공한다. 소프트 스위칭을 위해 변압기를 사용하는 방법은 다른 응용 분야에서도 볼 수 있다[9]. 이 리셀펄스는 (c),(d)와 같은 회로로 만들 수 있다[7,8]. (c)에서 보조회로의 스위치 S_{aux} 는 평소에는 켜져 있다가 리셀전압이 필요할 때 끄면 직류전압이 주회로에 반영되어 ZCS를 가져오는데 보조스위치가 하드스위칭을 하는 문제점이 있다. (d)는 두 개의 보조스위치를 사용하는데 주 회로의 지상레그와 같이 ZVS 동작을 한다. i_1 이 정(+)이면 S_{A4} 를 켜두고 i_1 이 부(-)면 S_{A2} 를 켜두면 보조변압기 단자가 단락된다. 리셀전압이 필요할 때 끄면 직류전압이 주회로에 반영되어 주회로에 ZCS를 가져오게 한다. 이 방식에서는 능동 스위치의 수가 많은 것이 단점이다. 이들 두 회로는 변압기를 통하여 삽입되는 리셀 전압에 의하여 누설 인덕턴스에 갇힌 에너지를 흡수하여 1차 전류를 리셀시키며 보조회로의 스위치는 ZCS 보조 용으로도 쓰이고 다른 목적으로도 사용될 수 있다.

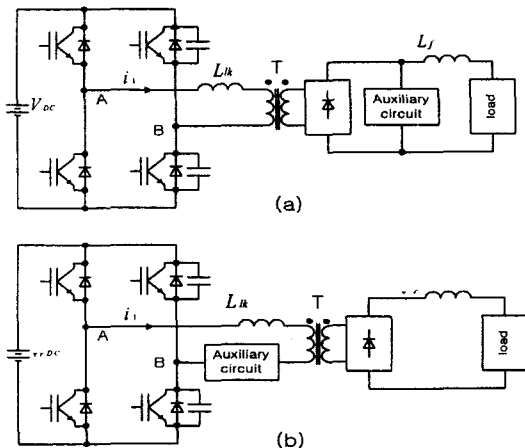


Fig. 2 Two Types of ZVZCS DC-DC converters
 (a) Secondary-side-assisted ZVZCS converter
 (b) Primary-side-assisted ZVZCS converter

그림 2 두 종류의 ZVZCS DC-DC 변환기
 (a) 2차 측 도우메에 의한 ZVZCS 변환기
 (b) 1차 측 도우메에 의한 ZVZCS 변환기

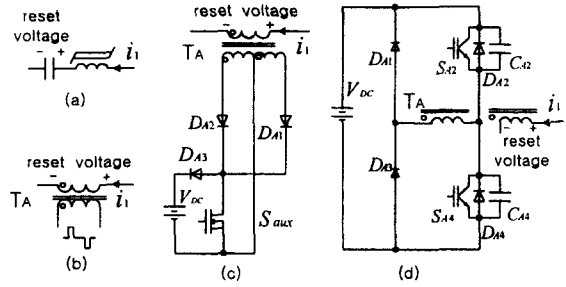


Fig. 3 Auxiliary circuits for primary-side-assisted ZVZCS Converter

그림 3 1차 측 도우메에 의한 ZVZCS 변환기에 사용되는 보조회로

(d)에서 보조회로내의 능동 스위치들이 ZCS만을 위하여 사용될 때에는 지상레그의 것과 동일하게 동작한다[8]. 그래서 보조스위치에 연결된 보조변압기 단자를 지상레그에 연결하고 두 개의 능동 스위치를 제거하여도 동일하게 동작할 수 있다. 본 논문에서는 이와 같이 (d)에서 두 개의 능동 스위치를 제거한 ZVZCS 변환기를 제안하였다. 제안된 ZVZCS 변환기에서 ZCS를 돕는 보조회로는 보조변압기와 두 개의 다이오드만으로 구성되어 매우 단순하며 견고한 구조를 갖게 되었다. 이 제안된 변환기로 ZVZCS 조건의 범위가 매우 넓어 회로의 설계도 용이하다.

용접에 있어서 아크와 금속물질 전달과정은 용융된 금속이 아크내에서 반대 전극으로 전달되는 매우 복잡한 과정으로 회로적으로 보면 단락상태에서 개방 상태까지 변하는 것으로 볼 수 있다. 어떤 용접에서는 용접봉을 모재에 접촉하여 아크를 발생시키고 이때 전류는 정해진 값으로 유지되어야 한다. 제안된 회로는 단락상태에서도 전류가 잘 제어되므로 이러한 부하에 매우 적합한 것으로 볼 수 있다.

2. 제안된 시스템

2.1 Operation principle

제안된 ZVZCS DC-DC 변환기 회로는 그림4와 같다. 보조회로는 점선으로 표시된 내부와 같으며 작은 보조변압기와 두 개의 다이오드로 구성되어 있다. 보조변압기의 1차 권선은 주변압기 1차 권선과 직렬로 연결되어 있으며, 2차 측은 수동레그(passive leg)와 지상레그 사이에 연결되어 있다. 이 전력변환기의 출력은 진상레그와 지상레그의 위상차로 제어된다. 이 위상차를 얻기 위하여 위상변이(phase shift) PWM (Pulse Width Modulation)을 채용하였다. 지상레그는 C_2 , C_4 , L_{lk} 와 L_f 의 도움으로 ZVS 동작을 하고, 수동레그는 단순히 주변압기의 1차 전류에 따라 동작한다. L_{lk} 는 주변압기와 보조변압기의 누설인덕턴스의 합이며 필요에 따라 추가로 삽입할 수 있다. C_2 와 C_4 각각은 스위치 소자 S_2 와 S_4 의 출력 캐패시턴스이고 ZVS를 돕기 위하여 추가로 붙일 수 있다. C_2 와 C_4 는 스위치 S_2 와 S_4 가 off될 때 스위치 양단 전압이 서서히 증가되도록 하여 ZVS-off를 돕는다. L_{lk} 와 L_f 는 스위치 S_2 와 S_4 가 off될 때 그 양단 전압이 직류 전압 정도 변화

게 되면 주변압기 1차 전류가 역병렬 다이오드로 흐르게 하여 ZVS-on이 이루어지게 한다. 진상레그는 보조변압기의 도움으로 ZCS 동작을 한다. 보조변압기는 리셀전압을 변압기 1차 측에 제공하여 변압기 누설인덕턴스 L_{lk} 에 갇힌 에너지를 회수하여 진상 레그의 스위치 조작이 일어나기 전에 전류를 영으로 만든다.

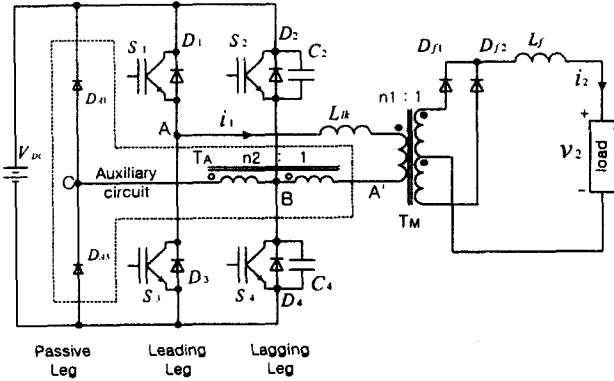


Fig. 4 The proposed ZVZCS Converter
 그림 4 제안된 ZVZCS 변환기

2.2 동작모드

한 주기 동작은 그림5에서와 같이 다섯 개의 모드로 나뉘어진다. 그림6은 이론적인 동작 파형을 보여준다. 해석을 간단히 하기 위하여 주변압기와 보조변압기의 자화 인덕턴스는 무시한다.

2.2.1 Mode1 ($t_1 < t < t_2$)

이 모드에서는 S_1 과 S_4 가 켜져 있다. 전력은 이 모드에서 주변압기와 다이오드 D_{f1} 를 통하여 부하로 전달된다. 보조변압기의 단자는 D_{A3} 과 S_4 를 통하여 단락되어 전력의 흐름에는 영향을 미치지 아니한다. S_4 를 통하여 흐르는 전류는 다음과 같이 표현된다. S_4 를 통하여 흐르는 전류는 주변압기 1차 전류보다 약간 크다.

$$i_{S4} = \left(1 + \frac{1}{n_2}\right) i_1 \tag{1}$$

2.2.2 Mode2 ($t_2 < t < t_3$)

모드 2는 S_4 를 끄므로서 시작된다. 공진회로가 C_2 , C_4 , L_{lk} 와 L_f 로 구성된다. 그림5(b)는 이 모드의 동작을 보여준다. 보조회로 부분은 설명을 간단히 하기 위하여 생략하였다. 보조회로를 고려한 등가 회로는 그림5(f)에 나타내었다. 캐패시터 C_4 양단의 전압은 다음과 같이 주어진다.

$$v_c = \frac{n_2}{1+n_2} \left((V_{DC} - n_1 V_2) (1 - \cos \omega_o (t - t_2)) + I_1(t_2) Z_o \sin \omega_o (t - t_2) \right) \tag{2}$$

그리고 1차 전류 i_1 는 다음과 같이 주어진다.

$$i_1 = \frac{(V_{DC} - n_1 V_2)}{Z_o} \sin \omega_o (t - t_2) + I_1(t_2) \cos \omega_o (t - t_2) \tag{3}$$

여기서,

$$\omega_o = \sqrt{\frac{1}{(L_{lk} + n_1^2 L_f) C_{eq}}} \tag{4}$$

$$Z_o = \sqrt{\frac{L_{lk} + n_1^2 L_f}{C_{eq}}} \tag{5}$$

$$C_{eq} = 2C \left(\frac{n_2}{1+n_2} \right)^2 \tag{6}$$

$$C = C_2 = C_4. \tag{7}$$

$n_1^2 L_f$ 이 대단히 크기 때문에 이 구간동안에 전류 i_1 은 일정하다고 볼 수 있다. S_4 양단 전압은 상단 전위까지 완만하게 상승하여 ZVS-off가 이루어진다.

2.2.3 Mode3 ($t_3 < t < t_4$)

S_4 양단 전압이 상단 전위까지 상승한 후 1차 전류는 D_2 를 통하여 흐르고 모드 3이 시작된다. 그림5(c)와 같이 직류 측 전압은 보조변압기를 통하여 주변압기 1차 측에 나타나 1차 전류를 리셀시키는 리셀전압 역할을 한다. 1차 측 전류는 다음 식과 같이 감소하여 영에 도달한다.

$$i_1 = I_1(t_3) - \frac{V_{aux}}{L_{lk}} (t - t_3) \tag{8}$$

여기서, V_{aux} 는 리셀전압이다. 이 전압은 보조변압기를 통하여 주변압기 1차 측에 나타난 직류 측 전압으로 다음과 같이 주어진다.

$$V_{aux} = \frac{V_{DC}}{n_2} \tag{9}$$

이 구간동안에는 전류가 역병렬 다이오드 D_2 를 통하여 흐르므로 S_2 를 ZVS 조건하에서 turn-on시킬 수 있다.

2.2.4 Mode4 ($t_4 < t < t_5$)

주변압기 1차 전류가 영이 되면 모드 4가 시작되고 모드4 구간 동안에는 전류는 영에 머물러 있게 되고 부하 전류는 그림5(d)에 표시한 바와 같이 D_{f1} 과 D_{f2} 에 균분하게 나뉘어 흐른다. 변압기 2차에도 역시 전류는 두 권선에 나뉘어 흐른다. 모드 3에서 나타났던 리셀전압 V_{aux} 는 전류가 영이 될 때부터 D_{A3} 이 꺼지므로 자연스럽게 제거되고 모드 4에서는 나타나지 않는다.

2.2.5 Mode5 ($t_5 < t < t_6$)

ZCS 조건하에서 S_3 을 켜면 모드 5가 시작된다. 1차 전류는 S_2 와 S_3 을 통하여 흐르기 시작한다. 이 때 보조 변압기 2차 측은 D_{A1} 과 S_2 를 통하여 단락된다. 1차 전류 i_1 은 다음과 같이 주어진다.

$$i_1 = -\frac{V_{DC}}{L_{lk}}(t-t_5) \quad (10)$$

D_{ff} 을 통하여 흐르던 부하전류는 i_1 이 증가함에 따라 D_{ff} 로 옮겨간다. 이 모드는 D_{ff} 로 흐르던 전류가 영이 되면 끝난다.

이와 같이 하여 한 스위칭 주기는 끝나고 S_2 와 S_3 이 켜진 상태의 모드 1로부터 다음 스위칭 주기가 시작된다.

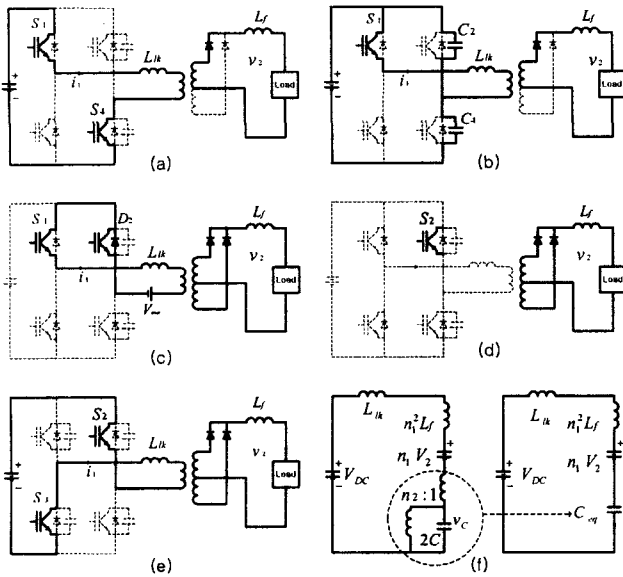


Fig. 5 Operation modes
그림 5 동작 모드

2.3 ZVZCS 조건

진상 레그에서의 스위치 S_4 의 ZVS-off는 병렬로 캐패시터가 있으므로 매우 자연스럽다. 스위치 S_4 의 ZVS-on을 위해서는 v_c 가 직류측 상당 전위에 이르러야 한다. $n_1^2 L_f$ 는 매우 크므로 ZVS-on은 항상 가능하다. 또한 모드 2동안에 i_1 은 일정하다고 볼 수 있으므로 최소전류일 때 모드 2에 해당하는 시간 T_{ZVS} 는 다음 식으로 주어지고 적절한 C_{eq} 를 선택하여 조절할 수 있다.

$$T_{ZVS} = t_3 - t_2 = \frac{V_{DC} C_{eq}}{I_{1min}} \quad (11)$$

진상 레그에서의 ZCS는 모드3에서 변압기 1차 전류를 제거함으로 이루어진다. 변압기 1차 전류를 제거하는데 필요한 시간 T_{ZCS} 는 다음과 같이 주어진다.

$$T_{ZCS} = t_4 - t_3 = \frac{L_{lk}}{V_{aux}} \times I_1 \quad (12)$$

최소 전류 I_{1min} 이 흐를 때 가장 짧은 시간이 소요된다.

$$T_{ZCSmin} = \frac{L_{lk}}{V_{aux}} \times I_{1min} \quad (13)$$

최대전류에서는 가장 긴 시간이 소요된다.

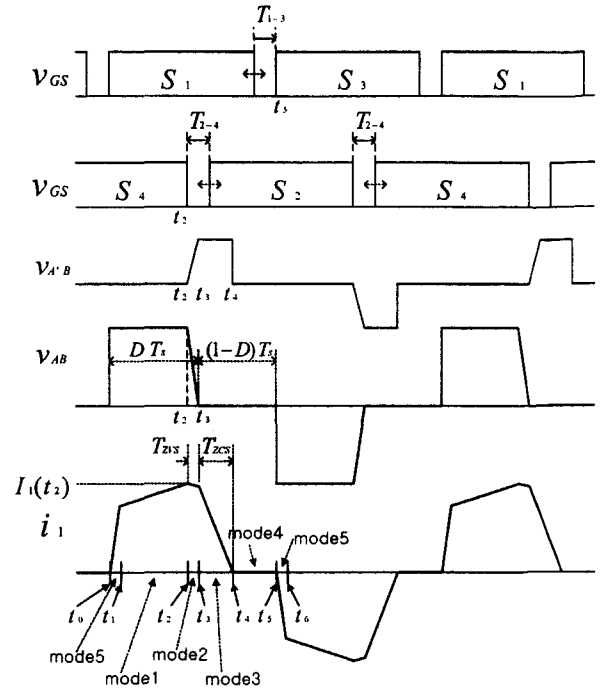


Fig. 6 Operation waveforms
그림 6 동작파형

$$T_{ZCSmax} = \frac{L_{lk}}{V_{aux}} \times I_{1max} \quad (14)$$

여기서, L_{lk} 는 1차로 환산한 변압기의 누설인덕턴스이고 I_{1max} 는 1차 전류의 최대치이다. V_{aux} 는 $n_2 V_{DC}$ 로 주어지므로 T_{ZCS} 는 보조변압기의 권수비로 조절할 수 있다. 최대전류일 때 가장 긴 시간이 필요하므로 항상 ZCS가 보장되는 조건은 식 (15)로 주어지고 쉽게 만족시킬 수 있다.

$$T_{ZCSmax} < (1 - D_{max}) T_s \quad (15)$$

여기서, D_{max} 는 사용되는 최대 듀티사이클이고, T_s 는 스위칭 주기이다. 용접기에서 사용되는 듀티사이클은 대략 0.3~0.6이다. ZCS 조건은 적절한 V_{aux} 를 선택하여 얻을 수 있다. 듀티사이클이 작은 영역에서 사용되는 응용분야에서는 낮은 V_{aux} 로 ZCS가 가능하고 낮은 전압을 사용하면 보조 변압기의 크기가 줄어든다.

2.4 스위치의 데드타임

2.4.1 진상 레그

진상 레그에서 S_3 은 $t=t_5$ 때에 켜고 S_1 은 모드4동안 어느 때에 꺼도 되므로 진상 레그에서의 데드타임 T_{d1-3} 의 설정이 매우 자유롭다.

$$T_{d1-3} < t_5 - t_4 \quad (16)$$

$t_5 - t_4$ 의 최소치는 듀티가 가장 크고 전류가 가장 많이 흐를 때 주어지므로 안전한 데드타임의 범위는 식 (17)로 주어진다.

$$T_{d1-3} < (1 - D_{max})T_s - T_{ZCSmax} \quad (17)$$

2.4.2 지상 레그

지상 레그에서 S_4 는 $t=t_2$ 때에 꺼지고 S_2 는 공진이 끝난 후 $t_3 < t < t_4$ 에서는 어느 때에 커도 ZVS-on이 가능하여 데드타임의 설정이 비교적 자유롭다. 지상 레그에서의 데드타임 T_{d2-4} 는 다음 조건을 만족하면 된다.

$$t_3 - t_2 < T_{d2-4} < t_4 - t_2 \quad (18)$$

좌변은 T_{ZVS} 이며 단조 감소 함수이고, $t_4 - t_3$ 의 최소치는 T_{ZCSmin} 이므로 식(19)를 만족하도록 설정하면 항상 ZVS가 가능하다.

$$T_{ZVSmax} < T_{d2-4} < T_{ZVSmax} + T_{ZCSmin} \quad (19)$$

그림7은 I_1 에 따른 T_{ZVS} , $T_{ZVS} + T_{ZCS}$ 의 변화와 안전한 데드타임의 범위를 나타낸 것으로 정격전류의 1/10도 되지 않는 5[A]의 경우에도 고정된 데드타임으로 ZVZCS에 영향을 미치지 않게 설계할 수 있음을 보여준다.

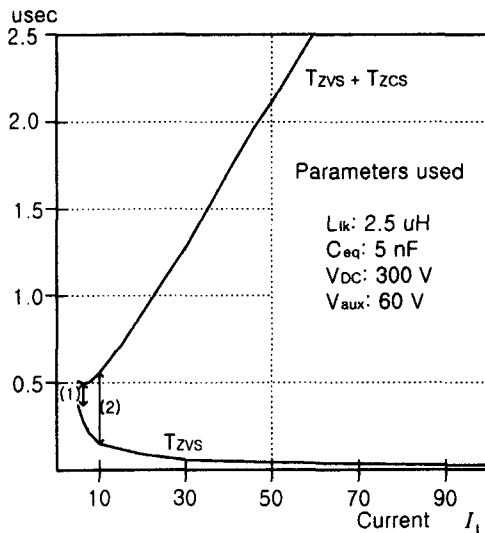


Fig. 7 Variation of T_{d2-4} and its safe range

그림 7 T_{d2-4} 의 변화와 안전한 범위

2.5 ZCS를 위한 보조회로

제안한 컨버터에서 ZCS를 위해 보조회로가 삽입되고 이 보조회로에서 도통손실이 유발되나 주 스위치소자의 도통손실은 크게 감소한다. 유발되는 도통손실은 n_2 가 클수록 작아 지나 리셀시간은 길어진다. n_2 는 손실보다는 안전한 ZVZCS 동작과 안전한 데드타임을 얻도록 설정하여야 한다. n_2 는 누설인덕턴스에 따라 달라지나 1/5 ~ 1/10 정도가 적절하다. 이런 경우 보조회로는 작은 전류정격을 가진 소자를 사용하여 만들 수 있다. 듀티사이클이 0.3~0.6인 용접기에서는 보조회로를 삽입하여 유발되는 도통 손실은 작고 주스위치소자와

변압기에서의 손실이 크게 감소되어 전체적으로 ZVS만을 이용하는 방식에 비하여 손실이 감소한다. 제조원가면을 살펴 보면 스위칭주파수의 상승, 1차 회로의 평균전류와 실효전류의 감소, 자기포화가능성의 저감 효과에 의하여 주변압기의 크기와 스위치소자의 정격을 크게 삭감할 수 있어 삽입된 보조회로를 고려하여도 원가절감이 이루어진다.

IGBT의 on 전압을 3[V], diode의 on 전압을 1.5[V]로 두고 실험에서 얻어진 파형으로 부터 ZVS 방법과 도통 손실을 비교하면 표 1과 같다. 보조회로인 수동레그의 도통손실은 다른 두 레그에 비해 무척 작고 전체 도통손실은 ZVS만을 사용하는 경우에 비해 25[%] 이상 감소하였다. 1차 측에서 본 변압기의 정격은 표 2와 같다. 보조변압기는 주변압기의 12[%] 정도이고 ZVS만을 사용하는 경우에 비하여 전류의 실효치가 감소하여 전체 변압기의 용량도 ZVS 방법에 비하여 감소됨을 알 수 있다. 본 연구를 위하여 사용된 주변압기의 2차는 중간탭을 이용하고 있는데 이런 경우에는 보조변압기의 크기는 주변압기의 10[%] 미만이 된다.

표 1 각 레그의 도통손실

	ZVS 방식	제안한 ZVZCS 방식
진상레그	360	216
지상레그	360	260
수동레그		22
합	720W	498W

표 2 1차 측에서 본 각 변압기의 용량

	ZVS 방식	제안한 ZVZCS 방식
주변압기	25KVA	19KVA
보조변압기		2.2KVA
합	25KVA	21.2KVA

2.6 Control of load current

2.6.1 Current controller

부하를 포함한 전력부의 등가회로는 그림8과 같다. 변압기의 여자인덕턴스가 L_f 에 비해 매우 크고 누설리액턴스는 L_f 에 비해 매우 작다고 가정하면 둘 다 무시할 수가 있으므로 전달 함수는 다음과 같이 원점에 극이 하나 있는 계통으로 표현할 수 있다.

$$\frac{I_1(s)}{V_1(s)} = \frac{1}{n_1^2 L_f s} \quad (20)$$

제어루프는 그림9와 같이 구성하였다. $G(s)$ 를 위하여 아날로그형 PI 제어를 사용하였다. 전력부와는 그림10에서와 같이 연결되었다.

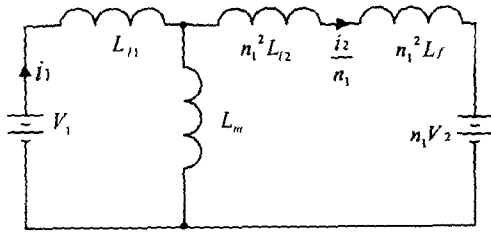


Fig. 8 Equivalent Circuit of Power Stage
그림 8 전력부 등가회로

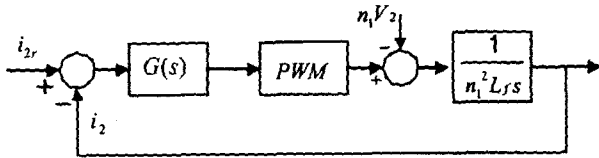


Fig. 9 Control loop
그림 9 제어루프

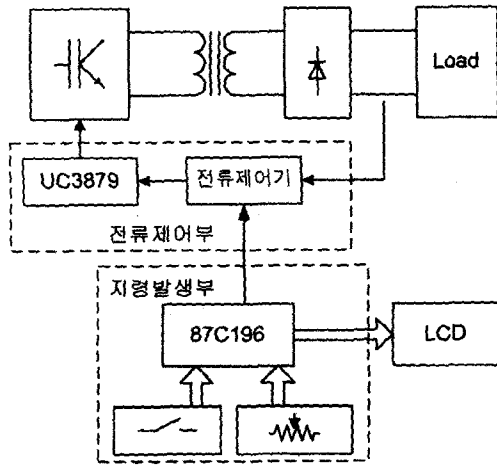


Fig. 10 Connection diagram
그림 10 DC-DC 변환기의 제어회로 연결도

2.6.2 Waveform of the load current

많은 경우 아크 용접은 그림11과 같은 정전류 특성을 필요로 한다. 아크 전압은 아크의 길이에 따라 달라진다. 긴 아크의 경우에는 아크전압이 높고, 짧은 아크의 경우에는 아크전압이 낮다. 용접전류는 용접상태에 따라 조절하게 된다. 어떤 용접의 경우에는 그림12(a)와 같이 용접전류를 펄스상으로 할 때에 용접효과가 뛰어나다고 알려져 있다. 고전류 영역에서는 금속의 용융이 일어나고 저전류 영역에서는 금속의 응고가 일어난다. 전류는 계속 흐르고 있으므로 아크는 소멸되지 아니한다. 그림12(b)는 윤선패는 정현파로 펄스상전류와 비슷한 효과를 갖는다. 부드러운 용접을 위하여서는 그림12(c)와 같이 용접의 시작과 마침 부분에 슬로프를 둘 필요가 있으며 이것도 용접 상황에 따라 조절할 필요가 있다. 이러한 파형들은 87C196KC microcontroller로 발생시켜 전류제어부에 제공된다. 전류 제어부와는 그림10과 같이 연결되었다.

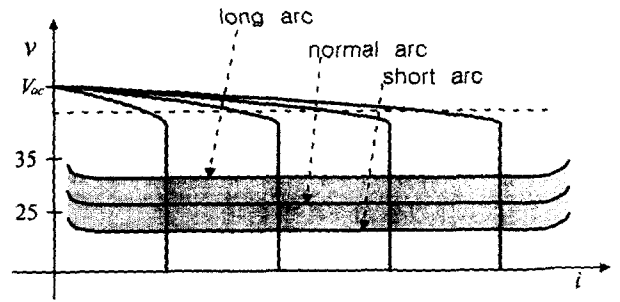


Fig. 11 Constant current characteristics
그림 11 정전류 특성

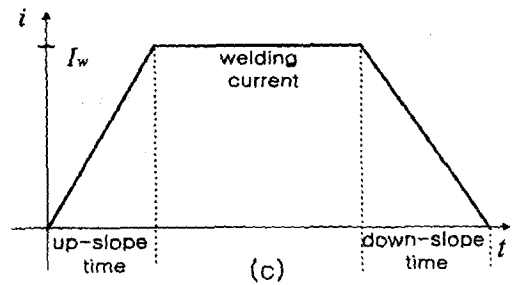
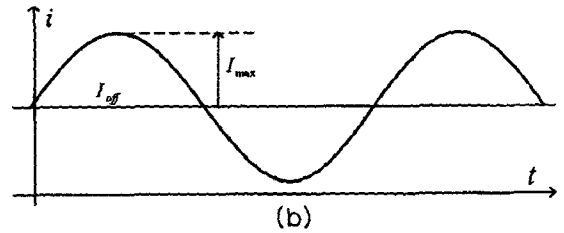
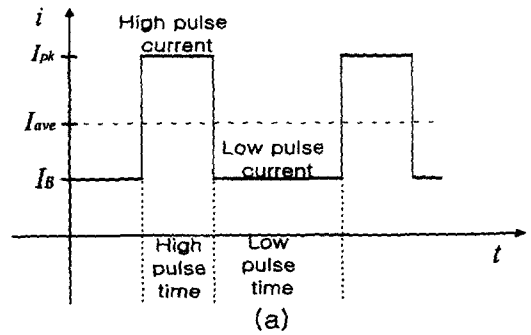


Fig. 12 Current waveforms
(a) Pulse current (b) sinusoidal current with offset, (c) up-slope and down-slope
그림 12 전류 파형
(a) 펄스 전류, (b)오프셋 있는 정현파 전류, (c) 앞 슬로프와 다운 슬로프

3. 실험결과

제안한 컨버터의 동작을 확인하기 위하여 12.5KW 시작품을 제작하였다. 시작품은 용접용으로 제작하였으며 회로 정수는 표3에 나타내었다. 실험 결과는 그림13~그림19에 나타내었다. 그림 13에서 상단은 인버터 출력전압 v_{AB} 이고, 중간은 주변압기의 1차 전압이고, 하단은 주변압기의 1차전류이다. (a)는 정격부하에 대한 것이고 (b)는 단락부하에 대한 것이다. 1차 전압에서 작은 펄스는 리셀 전압으로 주변압기와 보조변압기의 누설인덕턴스비에 따라 주변압기에 가해진 전압이다. 그림14의 상단은 그림 13에서와 같이 인버터 출력전압 v_{AB} 이고 중간은 보조변압기의 2차 전압 v_{BC} 이다. 하단은 보조변압기의 2차 전류이다. (a)는 정격부하에 대한 것이고 (b)는 단락부하에 대한 것이다. 그림13와 14에서 부하전류는 500[A]이고 1차측의 최대전류는 대략 120[A]로 동작이 이론적인 것과 잘 일치함을 알 수 있다. 이로부터 부하의 조건이 변하더라도 안정된 ZVZCS 동작을 하는 것을 확인할 수 있다. 그림15의 상단은 부하 전류이고 중간은 정류전압이며 하단은 다이오드 D_{η} 로 흐르는 전류이다. 그림16는 펄스상으로 주어진 부하전류로 상단은 단락부하에 대한 응답이며 하단은 정격부하에 대한 응답이다. 펄스주파수는 25[Hz]이고, 저전류는 100[A] 고전류는 500[A]이다. 그림17는 정현상으로 주어진 부하전류로 정현파의 주파수는 40[Hz]이고 유효전류는 300[A] 정현파의 크기는 200[A]이다. 상단은 단락부하에 대한 응답이며 하단은 정격부하에 대한 응답이다. 그림 16,17에서 각 부하에서 요구되는 전류가 얻어졌고 다양한 형태의 전류를 형성할 수 있음을 알 수 있다. 그림18은 용접사이클에 따라 전류가 변하는 것을 보여준다. 그림19는 수동아크 용접한 것으로 용접전류는 200[A]였고 사용된 용접봉은 5[mm]로 비교적 굵은 것에 속한다. 그림 19의 중앙이 형성된 비드이고 위 부분은 사용한 5[mm] 용접봉이고 아래 부분은 일반적으로 많이 사용하는 3[mm] 용접봉으로 비교를 위해 나타내었다.

표 3 Circuit parameters

VDC	300V	S1- S4	MG100J2YS50
V2	25V	DA1, DA3	DSEI 2x31-06C
I_{imax}	120A	Df1, Df2	MEK 300-06DA
I2	500A	Ceq	5nF
Llk	2.5uH	n2	5
Lf	100uH	n1	4.5

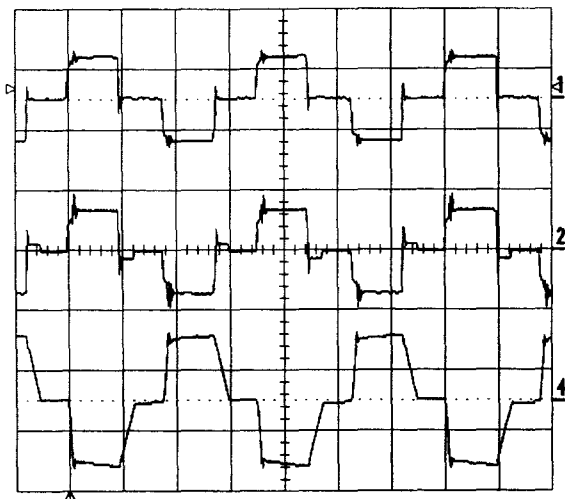
5. 결 론

절연변압기를 사용하는 full-bridge DC-DC 변환기를 위한 새로운 ZVZCS 방식이 제안되었다. 진상레그의 ZCS를 위하여 보조변압기를 사용하였다. 보조변압기를 포함한 보조회로는 작고 견고하다. ZVZCS 조건의 범위가 매우 넓고 회로의 비대칭성이나 과도기에 발생하는 자기포화의 가능성도 매우 작아진다. 단락부하에서도 전류제어가 용이하므로 용접

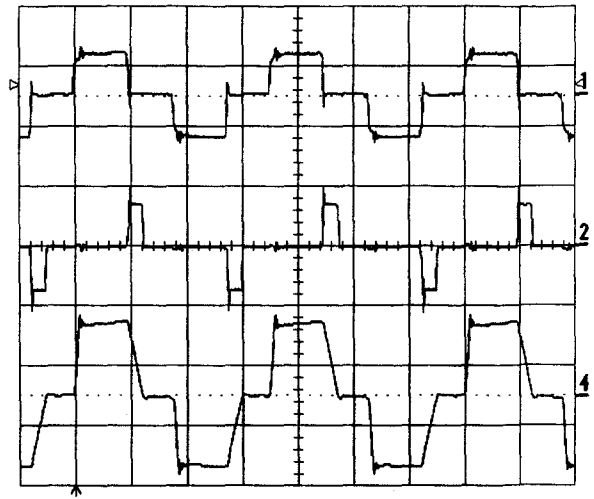
시스템과 같이 단락이 빈번히 발생하는 곳에도 적합하다. 제안된 시스템은 간단하며 견고하기 때문에 대전력용으로 적합한 것으로 보인다.

참 고 문 헌

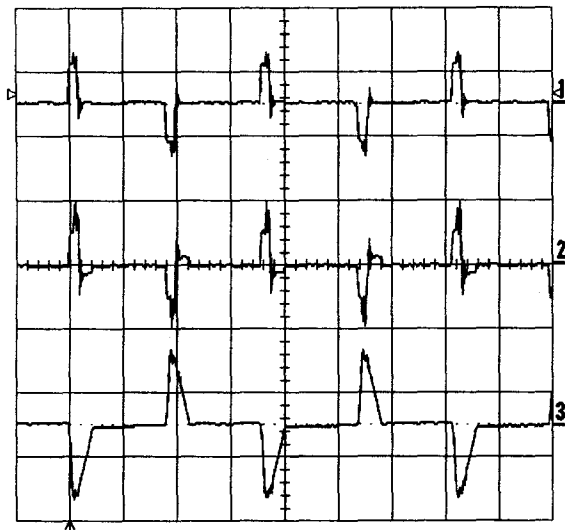
- [1] J.A. Sabate, V. Vlatkovic, R.B. Ridley, F.C. Lee and B.H. Cho, "Design Consideration for High-Voltage High-Power Full-Bridge Zero-Voltage Switched PWM Converter", IEEE Applied Power Electronics Conference(APEC '90), pp.275-284, 1990
- [2] J.G. Cho, G.H. Rim, and F.C. Lee, "Zero-Voltage and Zero-Current Switching Full Bridge PWM Converter Using Secondary Active Clamp", IEEE Power Electronics Specialist Conference(PESC '96), pp.657-663, 1996
- [3] J.G. Cho, J.W. Baek, D.W. Yoo, C.Y. Jeong, H.S. Lee, and G.H. Rim, "Novel Zero-Voltage and Zero-Current Switching(ZVZCS) Full Bridge PWM Converter Using Transformer Auxiliary Winding", IEEE Power Electronics Specialist Conference(PESC '97), pp.227-232, 1998
- [4] E.S. Kim, K.Y. Joe, M.H. Kye, Y.H. Kim and B.D. Yoon, "An Improved soft switching PWM FB DC/DC Converter for Reducing Conduction Losses", IEEE Power Electronics Specialist Conference(PESC '96), pp.651-656, 1996
- [5] J.W. Baek, C.Y. Jeong, J.G. Cho, D.W. Yoo, H.S. Lee, and G.H. Rim, "Novel Zero-Voltage and Zero-Current Switching(ZVZCS) Full Bridge PWM Converter with Low Output Current Ripple", Telecommunications Energy Conference (INTELLEC '97), pp.257-262, 1997
- [6] J.G. Cho, J.A. Sabate, G. Hua and F.C. Lee, "Zero-Voltage and Zero-Current Switching Full Bridge PWM Converter for High Power Applications", IEEE Power Electronics Specialist Conference(PESC '94), pp.102-108, 1994
- [7] 전 성준, "아크용접에 적합한 영전압영전류방식의 플브릿지컨버터", 대한전기학회논문지, Vol. 48B, No.6, pp342-348, 1999
- [8] S.J. Jeon and G.H. Cho, "Zero-Voltage and Zero-Current Switching Full Bridge DC-DC Converter for Arc Welding Machines", IEE Electronics Letters, Vol. 35, No. 13, pp.1043-1044, 1999
- [9] D.C. Martins, F.J.M. Seixas, J.A. Brilhante and I. Barbi, "A Family of DC-DC PWM Converter Using a New ZVS Commutation Cell", IEEE Power Electronics Specialist Conference(PESC '93), pp.524-530, 1993



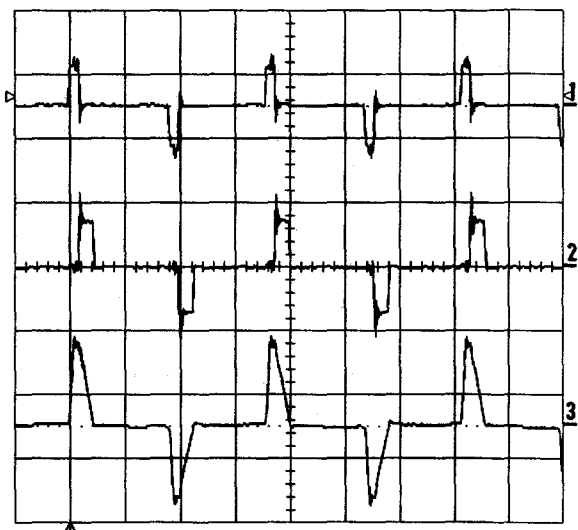
(a) for a rated load



(a) for a rated load



(b) for a short circuited load



(b) for a short circuited load

Fig. 13 Experimental waveforms of the main transformer: Bridge output voltage(top trace: 400V/div), primary voltage of the main transformer (middle trace: 400V/div) and primary current(bottom trace: 100A/div), time base: 10usec/div

그림 13 주회로의 실험 파형: 브릿지 출력파형(상: 400V/div), 주변압기 1차전압(중: 400V/div), 주변압기 1차 전류(하: 100A/div), 시간축: 10usec/div

Fig. 14 Experimental waveforms of the auxiliary transformer: Bridge output voltage(top trace: 400V/div), secondary voltage of the auxiliary transformer (middle trace: 400V/div) and the secondary current of the auxiliary transformer (bottom trace: 20A/div), time base: 10usec/div

그림 14 주회로의 실험 파형: 브릿지 출력파형(상: 400V/div), 보조변압기 2차전압(중: 400V/div), 보조변압기 2차 전류(하: 20A/div), 시간축: 10usec/div

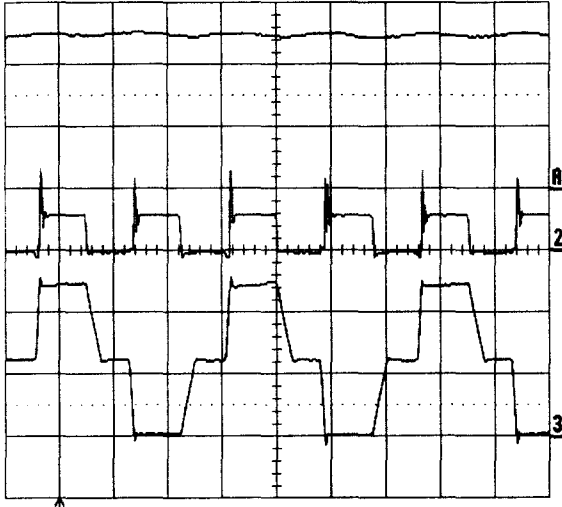


Fig. 15 Experimental waveforms of rectifier: Load current(top trace: 200A/div) , rectifier output voltage(middle trace: 100V/div) and rectifier diode current (bottom trace: 200A/div), time base : 10usec/div

그림 15 정류부 실험파형: 부하전류(상: 200A/div), 정류기 출력전압(중: 100V/div), 정류다이오드 전류(하: 200A/div), time base : 10usec/div

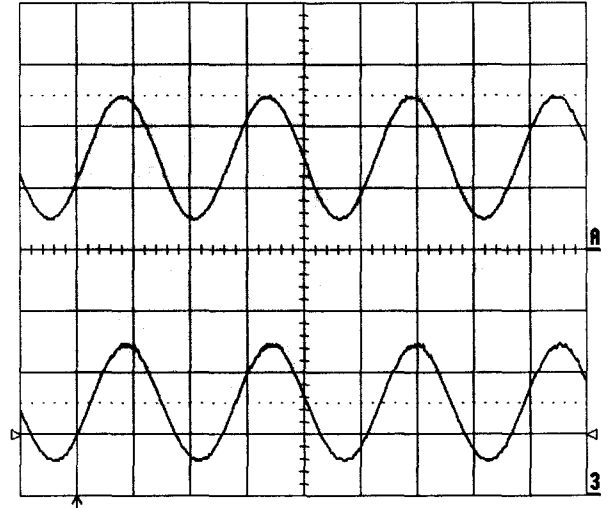


Fig. 17. Sinusoidal current:

Load current(200A/div), time: 10[msec/div], Upper trace is for a short-circuited load and lower trace for a rated load.

그림 17. 정현파 동작 출력 파형:

부하전류(200A/div), 시간축: 10[msec/div], 상단은 단락 부하에 대한 파형이며 하단은 정격부하에 대한 파형이다.

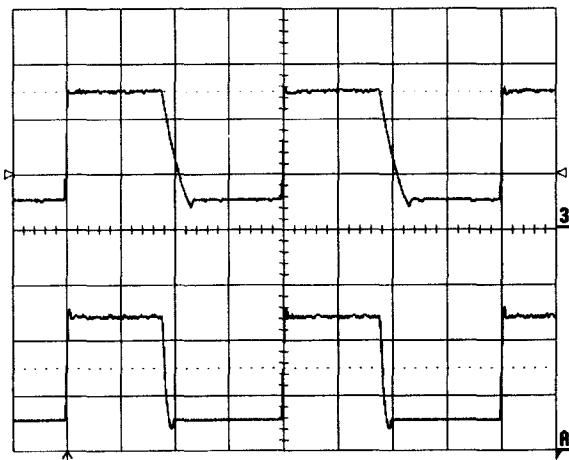


Fig. 16 Pulse operation waveforms

Load current(200A/div) , time base : 10msec/div.

Upper trace is for a short-circuited load and lower trace for a rated load.

그림 16 펄스 동작파형

부하전류(200A/div) , 시간축: 10msec/div.

상단은 단락 부하에 대한 파형이며, 하단은 정격부하에 대한 파형이다.

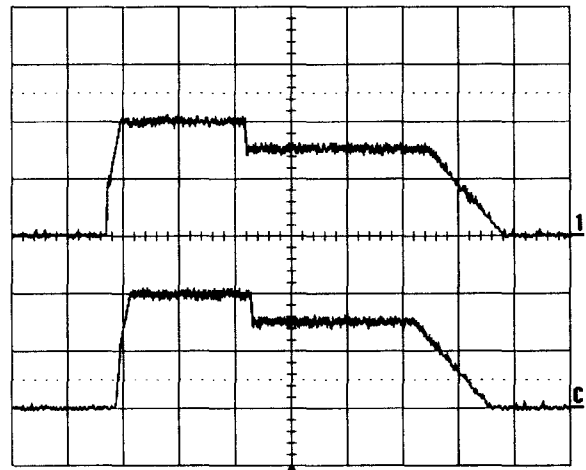


Fig. 18 Cyclic Operation: Load current(200A/div) , time base : 1sec/div.

Upper trace is for a short-circuited load and lower trace for a rated load.

그림 18 사이클릭 동작파형

부하전류(200A/div) , 시간축: 1sec/div.

상단은 단락 부하에 대한 파형이며, 하단은 정격부하에 대한 파형이다.

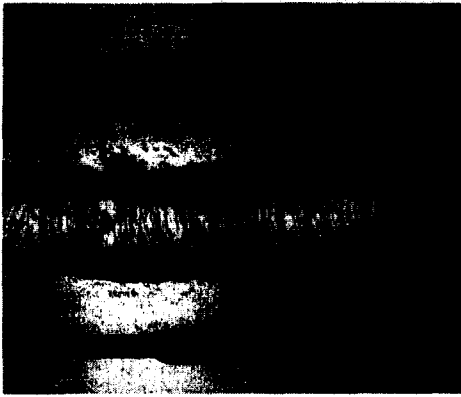


Fig. 19 Specimen of coated arc welding
그림 19 피복 아크 용접한 시료

저 자 소 개



전 성 줌 (田 成 緝)

1957년 8월 28일 생. 1980년 숭전대학교 전기공학과졸업. 1982년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1982년 ~1985년 한국과학기술원 근무. 1985년~1986년 한국전기연구소 근무. 1986년~현재 부경대

학교 전자컴퓨터정보통신공학부 교수

Tel : 051-620-6457, Fax : 051-611-0442

E-mail : jeub@pknu.ac.kr



조 규 형 (曹 圭 亨)

1953년 4월 19일생. 1977년 KAIST 전기 및 전자공학과 졸업(석사). 1981년 KAIST 전기 및 전자공학과 졸업(공학박). 1982년~1983년 Westing-house R & D C researcher. 1984년~1991년 KAIST 전기 및 전자공학과

부교수. 1991년~현재 동 대학원 전기 및 전자공학과 교수. 주 관심분야 : static power converters and drivers, resonant inverter, integrated linear electronic circuit design, high speed PLL A/D converter design, line driver, hi-fi audio amplifier, electronic ballast and integrated control circuit. etc.

Tel : 042-869-3424, Fax : 042-869-3410

E-mail : ghcho@ee.kaist.ac.kr