

論文2000-37TE-3-1

측정한 산란계수에 의한 HEMT Modeling 변수의 결정에 관한 연구

(A Study of Determination of the Basic Device Parameters of
HEMT Modeling by Measured S-parameter)

朴 淳 太 * , 孫 秉 文 **

(Soon-Tae Park, Byung-Moon Son)

요 약

본 논문에서는 HEMT의 산란계수와 DC특성을 측정하여 모델링 변수들을 정확하게 추출하는 방법을 제안하였다. HEMT의 소신호 등가회로 모델링 변수들 중 extrinsic 직렬 저항은 측정된 DC특성을 이용하여 FUKUI 방법으로 구하였고, 다른 모델링 변수들은 HP 8510C Network Analyzer를 사용하여 여러 바이어스에서 측정된 S-parameter를 이용하여 변수 값을 결정하였다.

최적화 과정을 거쳐 얻은 등가 회로의 중요한 변수인 gm값은 실제 측정된 gm값과 0.078%오차만을 보인 반면, 제작자가 제공한 데이터를 이용하여 최적화하여 얻은 gm값은 실제 측정된 gm값과 175.38%나 오차를 보였다. 그러므로 반드시 정확하게 측정하여 얻은 초기 값을 가지고 정확한 변수를 추출할 수 있다는 것과 HEMT 모델링 변수들을 추출하는 과정을 자세하게 제시했다.

Abstract

An accurate technique to retrieve HEMT modeling parameters with measurements of S-parameters and DC characteristics of HEMT is proposed. The extrinsic series resistances among HEMT modeling parameters are determined by the FUKUI method using the measured DC characteristics. And other parameters are determined by the measured S-parameters by HP 8510C Network Analyzer with various values of DC bias. The transconductance gm retrieved using the S-parameters in the manufacturer's data book shows the error of 173.38% comparing with the measured gm values. The transconductance retrieved from the measured S-parameters, however, shows only 0.078% error comparing with the measured gm values. Therefore, the S-parameters measured directly for an individual transistor should be used for an accurate determination of the model parameters. The procedure for the retrieval of the circuit modeling parameters redescribed in detail in this thesis.

I. 서 론

* 正會員, 釜山情報大學 電氣電子系列
(Faculty of Electricity & Electronics, Pusan
Collage of Information Technology)

** 正會員, 弘益大學校 電子工學科
(Electronic Engineering, Hongik University)

接受日字:1998年3月14日, 수정완료일: 2000年2月2日

최근 개인 휴대 통신 PCS, IMT2000과 WLL 및 위성을 이용한 통신서비스 등 여러 분야에서 사용하는 주파수대역이 갈수록 높아지고, 이에 따라 이용되는 RF 및 Microwave 회로의 정확한 해석이 필요하게 되었다. 따라서 이들 주파수에 사용되는 GaAs MESFET, HEMT 등의 고속소자들의 응용분야 발전과 함께 이들 소자들을 이용한 회로 모의실험 모델의

개발도 증가하게 되었다.

RF 및 Microwave 회로에서 소자의 소신호 등가회로의 변수들은 잡음, 이득 등 소자성능을 파악하는데 유용하며 소자의 기술적 공정에도 큰 도움을 준다. 따라서 소자의 모델링 변수들은 회로의 모의실험에도 큰 영향을 가져온다. 일반적으로 각각의 모델링 변수들은 최적화를 통하여 얻어지고 있지만, 이것은 초기의 데이터 값에 많이 의존한다. 정확한 회로 설계를 하기 위해서는 제작자에 의해 주어진 데이터 값을 이용하는 데는 문제점이 있다.

왜냐하면 측정치와 일반적으로 차이가 많기 때문이다. 본 논문에서는 측정에 의한 산란계수(S-parameter)를 이용하여 HEMT 모델링 소신호 등가회로의 모든 변수들의 초기 값을 구하는 방법과 곡선 맞춤과정을 통하여 생기는 오차를 관찰한다. 제 2장에서는 변수추출의 이론적 배경과 cold modeling으로 extrinsic 변수를, hot modeling으로 intrinsic 변수를 결정하는 방법을 나타냈다. 제 3장에서는 Test-fixtute로 측정한 소자의 S-parameter 추출 결과와 extrinsic 직렬저항을 구하는 방법을 보였다. 제 4장에서는 측정된 모델곡선과 제안한 추출방법으로 완성한 모델곡선과 비교하였고, 또한 제작자가 제공한 모델곡선과도 비교하여 분석, 고찰한 후에 결론을 맺었다.

II. 이론

1. Intrinsic 변수 결정

일반적으로 소신호 등가회로는 두 부분으로 나눈다.

(i) 바이어스의 영향을 받는 intrinsic 변수 : C_{gs}

C_{gd} C_{ds} r_i g_m g_{ds} τ .

(ii) 바이어스의 영향을 받지 않는 extrinsic 변수 : R_s

R_g R_d L_s L_g L_d C_{pd} C_{pg} .

그림 1은 일반적인 소신호 등가회로를 나타낸다.

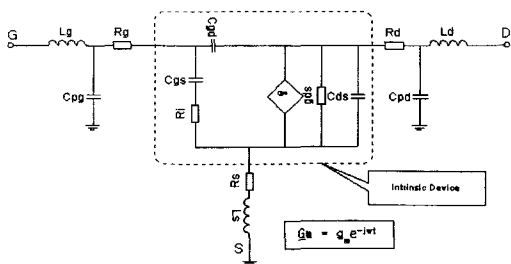


그림 1. 일반적인 소신호 등가회로
Fig. 1. General Small Signal Equivalent Circuit.

소자의 intrinsic은 Π 구조를 이루고 있다. 이 Π 구조의 전기적 특성을 이용하기 위해서는 어드미턴스(Y)변환을 한다.

$$Y_{11} = R_i - C_{gs}^2 \omega^2 + j\omega(C_{gs} + C_{gd}) \quad (1)$$

$$Y_{12} = -j\omega C_{gd} \quad (2)$$

$$Y_{21} = g_m - j\omega(C_{gd} + g_m(R_i C_{gs} + \tau)) \quad (3)$$

$$Y_{22} = g_{ds} + j\omega(C_{ds} + C_{gd}) \quad (4)$$

실험 값에서 어드미턴스(Y)변수로 변환하면 intrinsic 변수들을 수식 (1)-(4)에서 그림 2와 같은 방법으로 다음 순서에 따라 구할 수 있다.

- ① S-parameter를 임피던스(Z)로 변환하여 extrinsic L_g 와 L_d 를 뺀다.
- ② Z-변환에서 Y-변수로 변환하여 extrinsic 병렬 캐패시턴스 C_{pd} 와 C_{pg} 를 뺀다.
- ③ Y-변수를 Z-변수로 변환하고 R_s R_g R_d 와 L_s 를 뺀다.
- ④ Z-변수를 Y-변수로 변환하면 구하고자 하는 행렬과 일치한다.

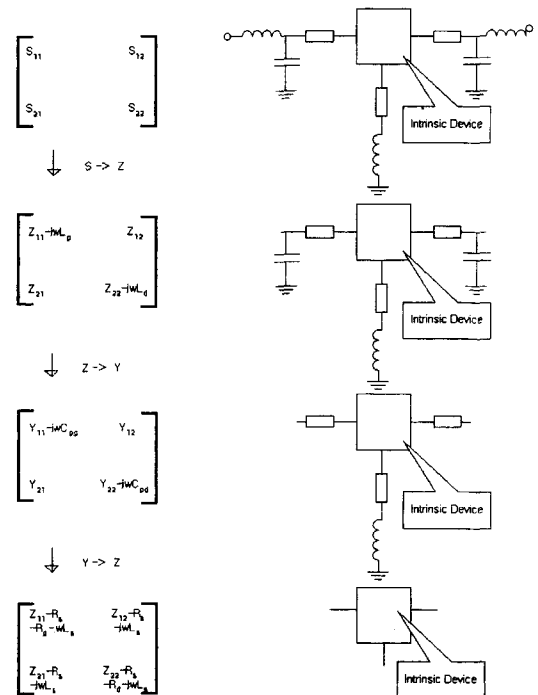


그림 2. Intrinsic Y 행렬 추출 방법
Fig. 2. Abstraction Method of Intrinsic Y Matrix.

이 과정에 의해 intrinsic부분의 변수를 모두 구할 수 있다. 그러나 변수 값을 구하는 과정에서 extrinsic

변수 값을 정확하게 알아야 하는 단점이 있고, 완전 포장되어 있는 소자의 소신호 등가회로에서는 좀더 고려할 요소가 필요하다. 본 논문에서 고려한 것은 그림 1와 같이 일반적인 소신호 등가 회로에서 게이트에 흐르는 전류와 궤환저항을 고려하여 그림 3과 같은 확장된 등가회로를 구현한 것이다. 이것은 소자가 완전 패키지 형태이기 때문에 생기는 현상을 고려한 것이다.^[4] 그림 1과 그림 3의 모델에서 변수들을 구하는 것은 on-wafer probing 시스템에서 정확한 값들을 알 수 있다. 본 논문에서는 소자가 패키지 타입이지만 이를 기본으로 변수의 값들을 결정하였다. 그리고, 이들 변수 중에서 extrinsic 직렬저항은 FUKUI 방법을 사용하여 계산 하였다.^[1]

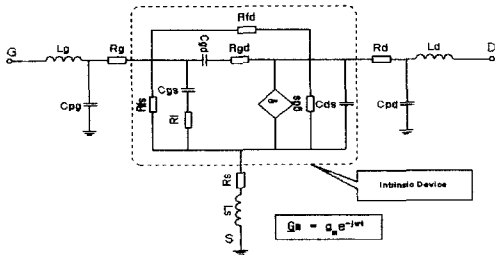


그림 3. Gate 전류와 궤환 저항을 고려한 확장 소신호 등가회로 모델링

Fig. 3. Extension small signal modeling with gate current and feedback resistance.

2. Hot Modeling

소자의 구동 바이어스 상태에서 S-parameter를 측정하여 변수 값을 구하는 것을 Hot modeling이라 한다. 주어진 소자의 구동 바이어스 조건에서 특정한 S-parameter 값들은 임피던스(Z)나 어드미턴스(Y) 변수 변환을 할 수 있다. 게이트 전류와 궤환 저항을 고려한 그림 3의 확장된 소신호 등가회로에서 내부 변수의 어드미턴스(Y) 변환 수식은 실수와 허수로 나누어 각각의 변수에 대하여 Intrinsic 소자의 변수 값들을 구하면 된다.

$$C_{gd} = -\frac{Im(Y_{12i})}{\omega} \left[1 + \left(\frac{Re(Y_{12i}) + g_{fd}}{Im(Y_{12i})} \right)^2 \right] \tag{5}$$

$$R_{gd} = \frac{Re(Y_{12i}) + g_{fd}}{\omega C_{gd} Im(Y_{12i})} \tag{6}$$

$$C_{gs} = \frac{Im(Y_{11i}) + Im(Y_{12i})}{\omega} \left(1 + \frac{(Re(Y_{11i}) + Re(Y_{12i}) - g_{fs})^2}{(Im(Y_{11i}) + Im(Y_{12i}))^2} \right) \tag{7}$$

$$R_i = \frac{Re(Y_{11i}) + Re(Y_{12i}) - g_{fs}}{\omega C_{gs} (Im(Y_{11i}) + Im(Y_{12i}))} \tag{8}$$

$$g_m = \sqrt{[(Re(Y_{21i}) - Re(Y_{12i}))^2 + (Im(Y_{12i}) - Im(Y_{21i}))^2] (1 + \omega^2 C_{gs}^2 R_i^2)} \tag{9}$$

$$\tau = \frac{1}{\omega} \arcsin \left(\frac{Im(Y_{12i}) - Im(Y_{21i}) - \omega C_{gs} R_i (Re(Y_{21i}) - Re(Y_{12i}))}{g_m} \right) \tag{10}$$

$$C_{ds} = \frac{Im(Y_{22i}) + Im(Y_{12i})}{\omega} \tag{11}$$

$$g_{ds} = Re(Y_{22i}) + Re(Y_{12i}) \tag{12}$$

$$g_{fd} = -Re(Y_{12i}) \tag{13}$$

$$g_{fs} = Re(Y_{11i}) - g_{fd} \tag{14}$$

3. Cold Modeling

소자의 바이어스 상태에 따른 등가회로를 간단히 하기 위하여 드레인 단에 0[V] 전압을 인가하는 것을 Cold modeling이라 한다.

(1) Extrinsic 인덕턴스 결정

게이트 전류가 증가함에 따라 게이트 밑의 저항과 캐패시턴스도 증가를 하지만 게이트 전압에 대한 저항이 더 큰 영향을 주는 요소로 작용을 하기 때문에 따라서 게이트에 양의 바이어스를 인가하는 경우 extrinsic 캐패시턴스 C_{1W} 와 C_{pd} 는 고려하지 않는다. 그림 4에서 $V_{ds}=0[V]$ 와 $V_{gs} > 0.6[V]$ 경우에서 인덕턴스 변수결정을 위한 등가회로도를 나타냈다.

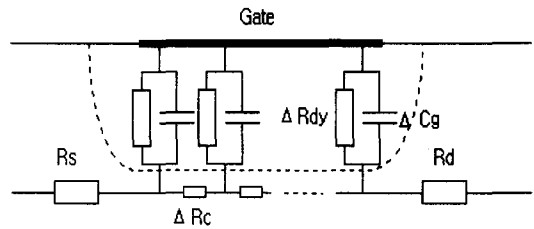


그림 4. $V_{ds}=0[V]$ 와 $V_{gs}>0.6[V]$ 소자 등가회로
Fig. 4. Equivalent Circuit in $V_{ds}=0$ and $V_{gs}>0.6$.

게이트 단에는 양의 전압을 인가하여 측정된 S-parameter를 임피던스(Z)변수 변환법을 이용하여 extrinsic 인덕턴스 변수를 구할 수 있다.^[4]

$$Z_{11} = R_s + R_g + \frac{R_c}{3} + \frac{nk\ell}{q\ell_g} + j\omega(L_g + L_s) \tag{15}$$

$$Z_{12} = Z_{21} = R_s + \frac{R_c}{2} + j\omega L_s \tag{16}$$

$$Z_{22} = R_s + R_d + R_c + j\omega(L_s + L_d) \tag{17}$$

식 (15)-(17)에서 실수 부분은 FUKUI방법으로 구하였고, 식 (16)의 허수부분에서 L_s 를 구할 수 있다. 이 L_s 를 식 (15)와 식 (17)에 대입하여 extrinsic 인덕턴스 L_g 와 L_d 를 구한다.

(2) Extrinsic 기생 캐패시턴스 결정

Extrinsic 변수에서 패키징된 소자의 경우 패키징하는 과정에서 생길 수 있는 기생 캐패시턴스를 고려하였다. 입·출력단의 C_{pg} 와 C_{pd} 는 게이트 전압을 pinch-off 전압보다 낮게 인가하고 드레인단에는 0[V] 전압을 인가하면 전자가 흐르는 채널이 생기지 않아 나타나지 않는 채널 전도율에 의한 게이트단의 내부 캐패시턴스는 없어진다. 이런 조건의 바이어스 상태에서 등가회로는 그림 5와 같다.

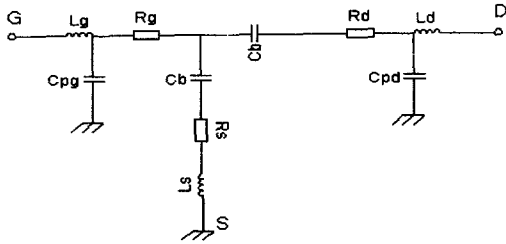


그림 5. $V_{gs}=0[V]$ 와 $V_{gs}<V_p$ 에서 소자 등가회로
Fig. 5. Equivalent Circuit in $V_{gs}=0[V]$ and $V_{gs}<V_p$.

기생 캐패시턴스를 측정하는 주파수도 5[GHz]미만에서는 S-parameter를 측정하여 어드미턴스(Y)변환을 하여 허수부분을 고려한다. 저항 및 인덕턴스 성분은 허수부분에 영향을 미치지 않기 때문에 캐패시턴스 성분만을 고려한다. 변환한 어드미턴스(Y) 변수를 정리하면

$$\text{Im}(Y_{11}) = j\omega(C_{pg} + 2C_b) \quad (18)$$

$$\text{Im}(Y_{12}) = \text{Im}(Y_{21}) = -j\omega C_b \quad (19)$$

$$\text{Im}(Y_{22}) = j\omega(C_b + C_{pd}) \quad (20)$$

여기서 C_b 는 게이트 양쪽에 공핍영역층 때문에 생기는 가장자리(fringing)캐패시턴스이다. 기생 캐패시턴스를 구하는 중요한 이유는 GaAs MESFET와 HEMT 디자인특성을 나타내고, 만약 C_{pg} 의 값을 알고 있다면 게이트와 소스단의 캐패시턴스를 보다 정확히 알 수 있다. 결과로써 소자의 특성 요소 중 하나인 내부소자의 cut-off 주파수를 $f_c = g_m / 2\pi C_{gs}$ 로 결정할 수 있다.

III. 실험 및 변수결정

1. 소자 및 실험장비

- ① 소자: OKI사 KGF-1860 HEMT(AIGaAs/GaAs Heterostructure).
Gate Length: $0.3\mu\text{m}/Q$ point : $V_{ds}=2[V]$, $I_{ds}=8$ [mA]/X~K Band.
- ② Text-Fixture: ICM사 Main-Frame: TF-3001-B/DC~26.5[GHz]
Calculation Kit: TRL-3004-B / DC~18[GHz]
- ③ HP 4145B Semiconductor DC Parameter Analyzer
- ④ HP 8510C Network Analyzer
- ⑤ DC Power Supply

2. Text-fixture

소자의 S-parameter를 측정하기 위하여 사용한 Text-fixture는 ICM사 (Inter-Continental icrowave)에서 제작한 것으로 주파수는 DC~26.5[GHz]까지 측정할 수 있다. Main-frame 모델은 TF-3001-B이고, 그림 6에 나타났다. 소자의 크기에 따라 중간 부분(midsection adapter)을 선택하여 사용할 수 있다. 본문에서 사용한 보정 키트를 그림 7에 나타냈다.

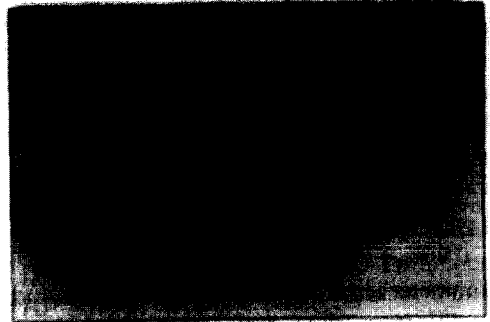


그림 6. Text-Fixture Main Frame
Fig. 6. Model TF-3001-B.



그림 7. 보정 키트 / TRL-3004-B
Fig. 7. Calculator Kit.

주파수 범위는 Line 1은 DC~0.5[GHz], Line 2는 0.5~18[GHz]까지 보정할 수 있다. 그리고 주파수 범위를 결정하는 것은 Network Analyzer의 측정범위에 의해서 결정된다. 소자의 바이어스는 메인 프레임과 DC전원 공급장치가 Network Analyzer를 통하여 자동적으로 연결되어 있다. 모든 S-parameter는 Hot modeling과 cold modeling에 요구되는 바이어스에서 각각 주파수 간격을 1[GHz]하여 2~18[GHz]까지 측정하였다.

보정과정은 TRL(True, Reflect, Line)-3004-B 키트를 사용하여 보정하였다. 이 보정법은 일반적인 coaxial 전송선로 보정법과는 다르다. 따라서 Non-coaxial 전송선로 보정법과 오차과정을 살펴보면, TRL 보정원리를 블록 다이어그램으로 그림 8에 나타냈다.

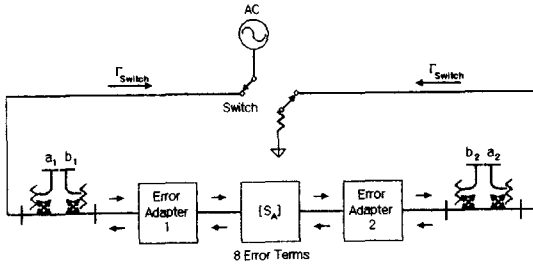


그림 8. 2-포트 오차 보정 블록 다이어그램
Fig. 8. 2-port Error Calibration Block Diagram.

2개의 어댑터 포트의 입사 및 반사계수, 소자를 측정할 중간 부분의 입사 및 반사계수를 간단한 블록 다이어그램으로 나타낸 것이다. 이들 입사 및 반사관계를 가지고 8개의 변수로 나타내는 신호 흐름도로 나타낼 수 있다. 그림 9에 오차모델과 그의 계수를 나타내고 있다. 여기서 8개의 오차 변수를 알기 위하여 True, Reflect, Line 3개의 포트를 사용하여 선형성의 독립관계식을 찾을 수 있다.

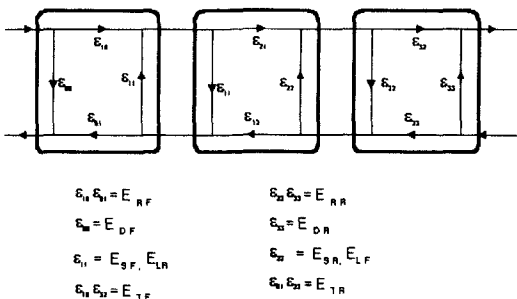


그림 9. 8개의 TRL 오차 모델과 일반화된 계수
Fig. 9. 8 TRL Error Model and generalized Parameter.

그림 10은 TRL보정 과정을 보여주고, True 4개 Reflect 2개 Line 4개를 통하여 10개의 관계식을 얻게 된다. 여기서 미지의 변수를 더 알게 되는데, 이것은 Reflect의 복소수 반사계수(Γ)와 Line의 전파상수(Γ)를 결정한다. True과정은 Full 2-포트 방법과 마찬가지로 전송선로 과정과 같다. 즉, 포트 1과 포트 2를 짧은 파장(¼λ)의 전송선로를 직접 연결한 것과 같다. Reflect과정은 각 포트에 높은 반사계수(최적시 Γ=1)를 가지는 것을 연결하는 것이다. 이것은 개방 또는 단락 포트를 연결하는 것을 말한다.

마지막 Line과정은 2포트 사이에 특정 임피던스를 가지는 짧은 길이의 전송선로를 넣는 것을 말한다.^[5] 위의 과정을 통하여 10개의 방정식을 얻어서 구하고자 하는 보정계수를 얻는다. TRL 보정과정을 마친 다음 True Line을 메인 프레임에 놓고 이들의 손실을 보면 Text-fixture가 보정이 잘 되었는가를 알 수 있다. 이 값들은 일반적으로 삽입손실과 반사손실로 나타낸다.

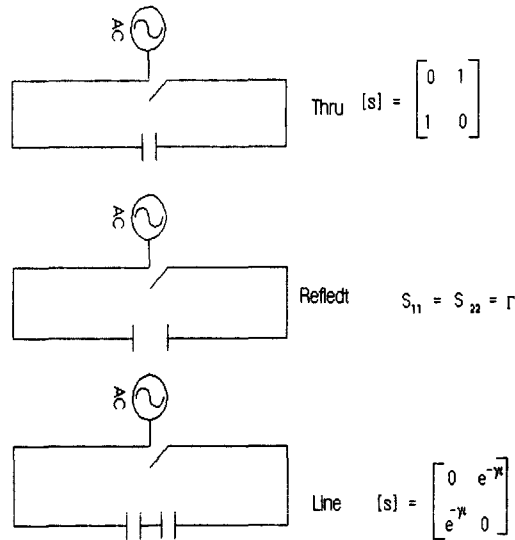


그림 10. TRL 각 단계에 대한 S-parameter
Fig. 10. Each S-parameter in TRL Measurement.

그림 11과 그림 12에 TRL-3004-B 보정 키트로 보정한 결과를 나타냈다. 최대 삽입손실은 0.1069[dB], 반사손실은 -44.92[dB]을 보여준다. 반사손실이 작으면 작을수록 측정은 더욱 더 좋은 결과를 가져온다. 계측기 특성상 낮은 주파수에서 특성이 좋지 않기 때문에 2~18[GHz]까지만 측정을 하였다.

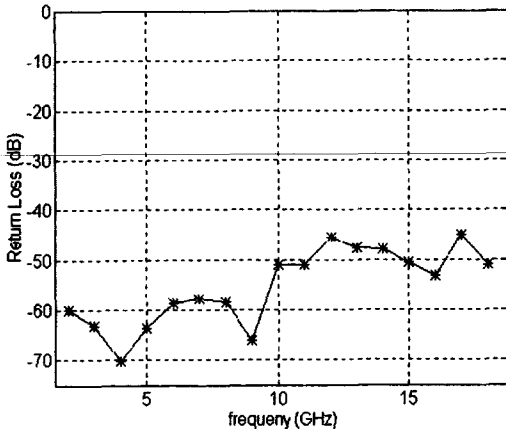


그림 11. Thru-line 반사손실
Fig. 11. Thru-line Reflection loss.

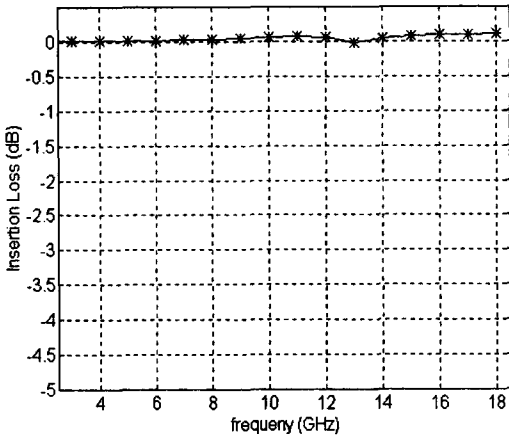


그림 12. Thru-line 삽입 손실
Fig. 12. Thru-line Insertion Loss.

3. Extrinsic 직렬 저항 변수결정

앞에서 언급한 FUKUI 방법은 HP 4145B Semiconductor DC Parameter Analyzer로 측정하여 구한 데이터를 간단한 해석방법으로 extrinsic변수 중 직렬저항 R_s , R_g , R_d 를 구하는 것이다. 참고문헌 [1]에 소자의 여러 가지 직류성분으로 구할 수 있는 변수들을 소개하고 있다. 게이트단을 드레인단이나 소스단에 연결하면 저항과 다이오드로 연결되어 그림13과 같이 생각할 수 있다.

구하는 방법은 그림 13처럼 게이트단에 양의 바이어스를 인가하고 소스단을 접지 시키고, 드레인단을 같은 방법으로 접지 시켜 구한다. 측정된 I-V 특성곡선은 다이오드 I-V 특성 곡선과 비슷하다. 그림 14와 그림 15에 결과를 나타냈다. MESFET의 경우에는 다이오드 곡선이 더 선형성을 가진다. 하지만 HEMT는 소자

의 특성상 그림 14와 같이 약간의 곡률을 가지게된다. 직선성분으로 증가하는 부분의 기울기($R = \Delta V / \Delta I$)를 두 끝단의 저항의 합으로 생각할 수 있다. 다이오드의 경우 2개가 모두 이상적이고 같다고 가정한다.

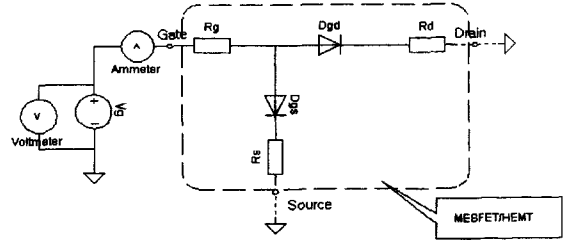


그림 13. Extrinsic 직렬저항을 구하기 위한 다이오드모델
Fig. 13. Measurement of Extrinsic Series Resistances.

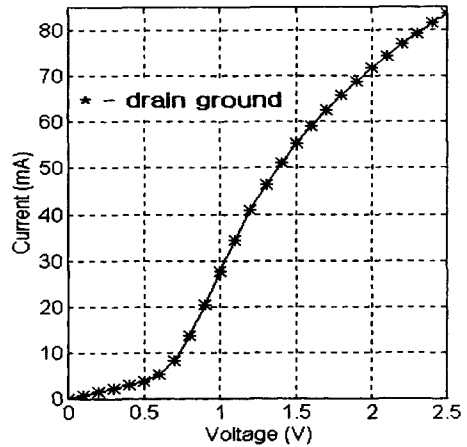


그림 14. 드레인:접지, 게이트:양 바이어스
Fig. 14. Drain:Ground, Gate:Positive Bias.

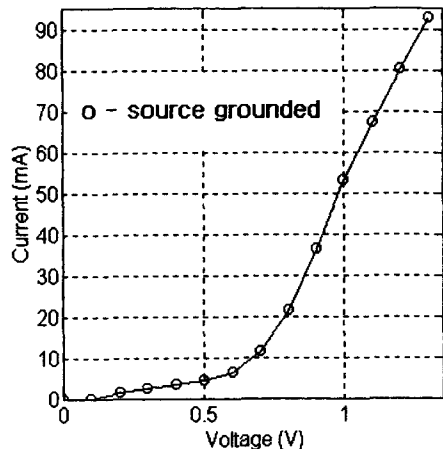


그림 15. 소스:접지, 게이트:양바이어스
Fig. 15. Source:Ground, Gate:Positive Bias.

그림 14에서 게이트와 드레인의 곡선기울기는 직렬 기생저항의 함으로

$$R_{Drain- Ground} = R_g + R_d \quad (21)$$

가 되고, 그림 15에서 게이트와 소스단의 곡선기울기는 직렬 기생저항의 함으로

$$R_{Source- Ground} = R_g + R_s \quad (22)$$

이 된다. 이 둘의 차는 $R_d - R_s$ 된다.

$R_d + R_s$ 를 계산하기 위해서는 먼저 pinch-off 전압을 알아야 한다. 이것은 I-V 곡선에서 측정하여 알 수 있다. HP 4145B에서 가장 낮은 V_{ds} 전압을 $V_{ds} = 0.05[V]$ 라 하고, V_{gs} 에 따른 I_{ds} 전류를 I-V 특성곡선으로 예측할 수 있다. 그림 16은 드레인 전류가 게이트전압의 함수이면, pinch-off 전압은 외삽법(Extrapolation)에 의하여 구한 결과를 나타냈다.

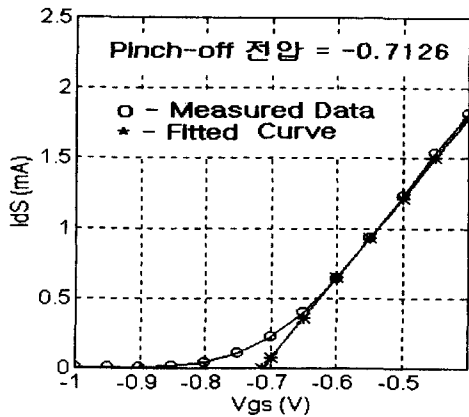


그림 16. Pinch-off 전압결정
Fig. 16. Determination of Pinch-off Voltage.

드레인에 전압을 인가하지 않고 게이트에 pinch-off 전압 이하의 바이어스를 가진 상태에서는 드레인에 전류가 흐르지 않는다. 하지만 V_{ds} 전압을 0.05[V]라 했기 때문에 직선 외삽법(Extrapolation)의 맞춤 곡선과정을 거쳐 구할 수 있다. 이 방법은 일반적인 드레인 전압에 대한 드레인 전류의 I-V 특성 곡선을 가지고 구하는 방법보다는 정확하게 pinch-off 전압을 구하며, 외부 캐패시턴스를 구할때 게이트에 pinch-off 전압이하로 전압을 인가하는 곳에서도 보다 정확한 값을 이용할 수 있다. 이 값은 다음과 같이 새로운 함수를 정의하는데 중요하게 이용된다.

$$x = \left[1 - \frac{V_b - V_{gs}}{V_p + V_b} \right]^{-1} \quad (23)$$

여기서 V_b (Schottky-barrier Junction Gate built-in Voltage)=0.8[V]로 가정하고 이식을 구하였다. 이식을 정확히 알기 위해서는 도핑농도, 전류밀도를 정확히 알아야 구할 수가 있기 때문에 일반적인 V_b 를 0.8[V]로 계산했다. 새로 정의한 변수를 X축의 변수로 하여 그림 17에 측정된 값을 다시 나타냈다. 그림 17에서 중요한 것은 X축의 값이 0에서 Y축의 값을 예측하는 것이다. 이 값을 찾기 위해서 고차 다항식(High-order Polynominal)을 이용한 외삽법의 곡선 맞춤방법을 이용하여 각각의 계수를 사용하여 구하였다. 새로이 정의한 값 X가 0이 되는 Y축의 값이 $R_d + R_s$ 가 된다. 식 (21), (22)과 합과 차의 식을 가지고 정리하면 extrinsic 직렬 저항의 값들을 모두 구할 수 있다.

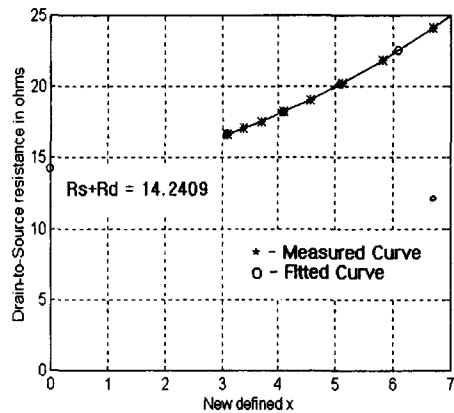


그림 17. Extrinsic 직렬저항 $R_d + R_s$ 결정
Fig. 17. Determination of $R_d + R_s$.

4. Extrinsic 직렬 인덕턴스와 캐패시턴스

Cold modeling에서 다음을 구하였다. 게이트에 0.8[V]의 양의 전압을 인가하고, 드레인에 0[V] 전압을 인가하여 얻은 변환값의 허수부분을 주파수에 따라 나타낸 것이다. 게이트에 충분한 양의 전압을 가하여 측정된 곡선이 0.8[V]에서 변화율이 적으므로 이 전압을 선택하여 측정을 하였다. 측정값을 계산하여 그림 18에 나타냈다.

그림 19에는 extrinsic 기생 캐패시턴스의 측정, 계산값을 나타냈다. 게이트에 pinch-off 전압이하로 인가하여 얻은 값을 주파수에 따라 변화하는 모양을 보여준다. pinch-off 전압은 앞의 3-3에 extrinsic 직렬저항을 구하는 과정에서 그림 16에서 구한 -0.7126[V]로 계산했다.

게이트에 인가하는 전압은 pinch-off 전압보다 낮게

인가하면서 S-parameter 곡선의 변화가 거의 일어나지 않는 전압에서 측정했다. 이들 값들은 모두 주파수에 대하여 변하고 있으므로 5[GHz]까지의 값들을 평균하여 구하였다.

주파수 범위에서 값들이 변하므로 평균값을 구하여 다음의 그림 20에 나타냈다. 여기서 r_{gd} 는 처음 2[GHz]에서만 값을 갖기 때문에 값을 0으로 하였다. 이렇게 계산하여 얻은 값들을 가지고 최적화하여 계산시 생기는 오차를 고려하였다.

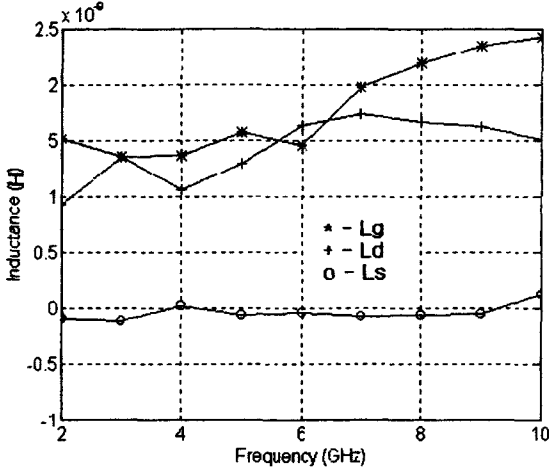
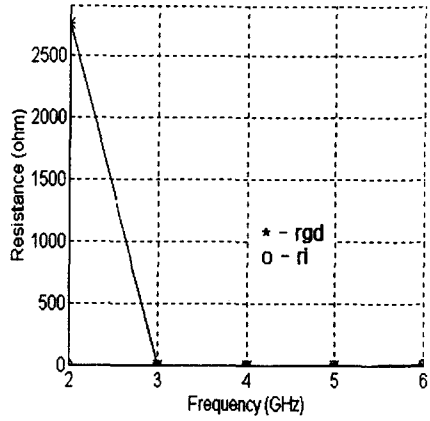


그림 18. Extrinsic 인덕턴스
Fig. 18. Extrinsic Inductance.



(a) r_{gd} , r_l

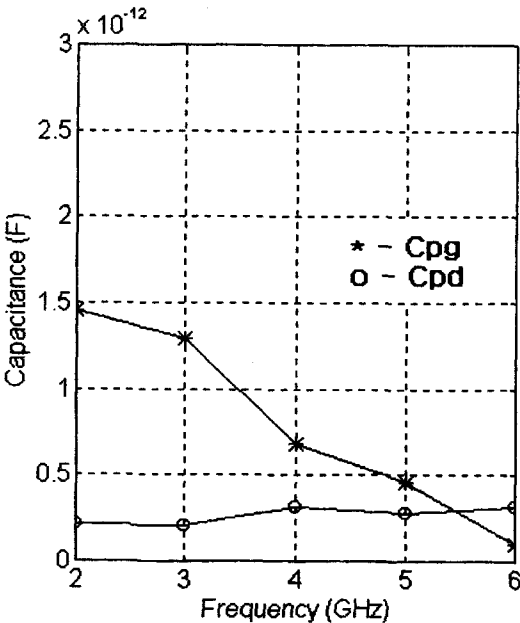
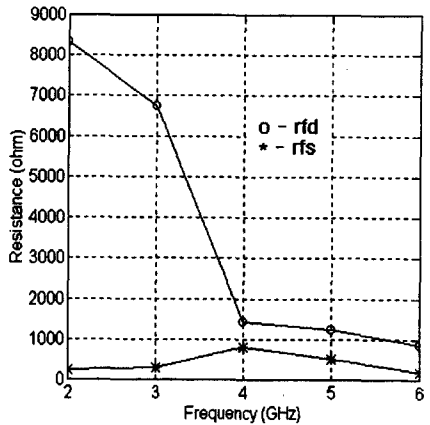
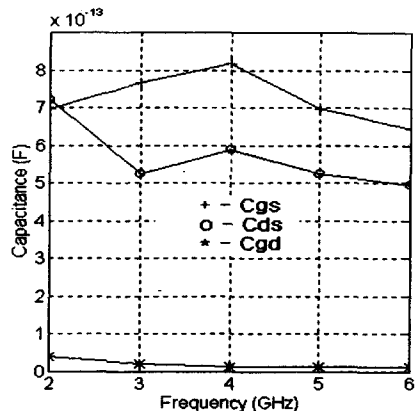


그림 19. Extrinsic 기생 캐패시턴스
Fig. 19. Extrinsic Parasitic Capacitance.



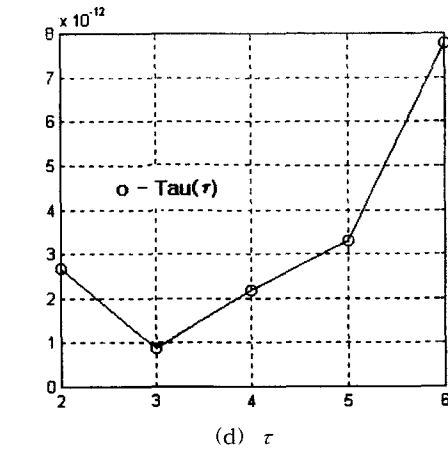
(b) r_{id} , r_{fs}



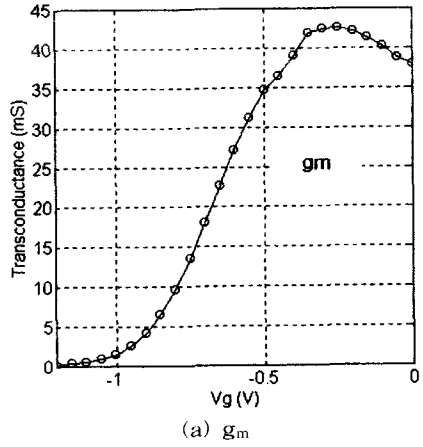
(c) C_{gs} , C_{ds} , C_{gd}

5. Intrinsic 소자의 변수값

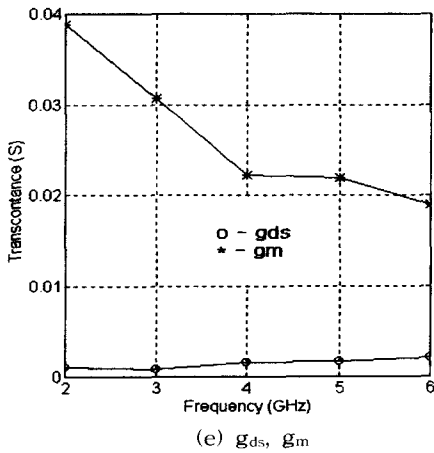
Hot modeling에서 언급한대로 완전 바이어스상태에서 측정된 S-parameter 값들을 Y-행렬로 변환하여 intrinsic 변수 값들의 식 (5)~(14)에 넣어 2~5[GHz]



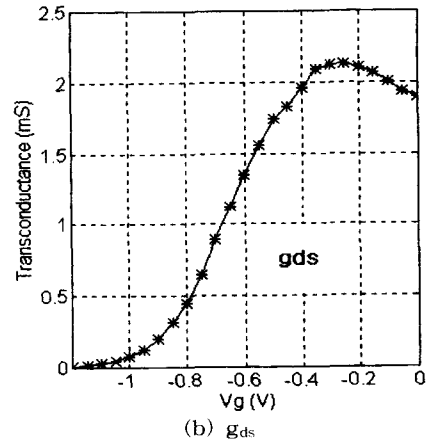
(d) τ



(a) g_m



(e) g_{ds}, g_m



(b) g_{ds}

그림 20. Intrinsic 변수
Fig. 20. Intrinsic Parameter.

그림 21. 측정된 g_m, g_{ds}
Fig. 21. Measured g_m, g_{ds} .

IV. 실험 결과 및 고찰

1. g_m 과 g_{ds} 측정

HP4145B로 g_m 과 g_{ds} 를 $g_m = \Delta I_{ds} / \Delta V_{gs}$ 와 $g_{ds} = \Delta I_{ds} / \Delta V_{ds}$ 라는 함수를 이용하여 측정하였다.

그림 21에 측정된 이들의 값을 나타냈다. 그림 21에서 회로의 완전 바이어스 상태 $V_{ds}=2[V]$, $I_{ds}=8[mA]$ 에서 게이트 전압 $V_{gs}=-0.48[V]$ 에서 $g_m=35.55[mS]$ 이고, $g_{ds}=1.785[mS]$ 이다.

이것은 Microwave회로 설계프로그램인 HP사의 MDS에서 최적화하여 얻은 값과 오차가 0.078%과 5.78%로[표 1, 2참고] 최적화 과정이 잘 되었음을 보여준다.

2. 최적화값, 측정값과 Data값 비교

표 1, 2는 HP MDS를 이용한 최적화 값, 측정값을 가지고 최적화를 위한 초기 계산값, Data곡선에 최적화 값에 대한 값을 비교한 것이다. 여기서 기준이 되는 값은 최적화 값이며 모든 오차는 최적화값에 대한 상대 오차를 괄호 안에 표시한 것이다. 그림 22는 HP MDS를 사용하여 최적화한 소신호 등가모델을 이용하여 계산한 S-parameter곡선(optimised)과 구동 상태($V_{ds} = 2[V]$, $I_{ds} = 8[mA]$)에서 HP Network Analyzer로 측정된 S-parameter곡선(measured), 그리고 소자 제작자가 제공한 data곡선(data)을 비교한 것이다. 측정에 의한 곡선과 최적화에 의한 곡선을 살펴보면 S11의 경우 6~11[GHz]까지는 거의 정확한 값을 보이며 낮은 주파수와 높은 주파수에서는 크기의 오차가 조금 생겼다. 그러나 Data에 의한 곡선은 낮은 4[GHz]까지

만 곡선이 맞고 주파수가 올라 갈수록 위상의 오차크기는 최대 90정도를 보이고 있다. S22의 경우에는 측정에 의한 곡선과 최적화에 의한 곡선은 모두 잘 맞는다. 하지만 13[GHz]이상에서 오차가 생기기 시작하여 최대 3dB를 보이고 있다. 모든 주파수에서 위상의 차이를 보이고 있으며 높은 주파수에서 최대 40도를 보이고 있다. S12는 모든 주파수에서 최대 1.5[dB]이하의 정확성을 보이고 있다. S21은 14~16[GHz]에서 최대 4[dB]의 오차를 보이고 있다. 그리고 측정한 곡선과 Data곡선은 크기와 위상에서 많은 오차를 보이고 있다. 이것은 일반회로 제작자가 행하기 쉬운 실수, 즉

제작자가 제공하는 Data에 의존, 각각의 소자 특성을 측정하지 않는다는 것이다. 이것은 회로의 모의 실험 결과와 제작하여 측정한 값이 많이 다르다. 여기서 소자의 중요한 변수 중 하나인 g_m 을 보면 Data곡선에 의존하여 최적화를 행한 것은 $g_m=97.9[mS]$ 로 실제 측정된 35.55[mS]과 175.38%의 오차를 나타낸다.(표 1.2참고).

표 1. Extrinsic변수값의 비교 ()은 오차(%)
Table.1. Comparison of Extrinsic Parameters.

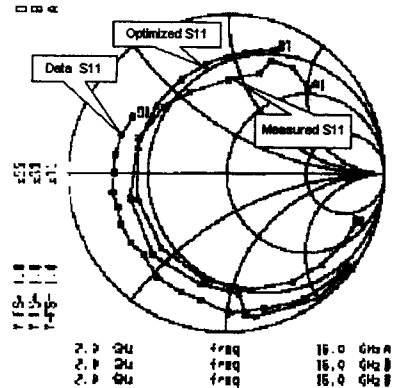
	$R_s(\Omega)$	$R_d(\Omega)$	$R_g(\Omega)$
최적화값	3.24	13.356	4.18
계산값	2.98(8.02)	11.26(15.7)	4.06(2.92)
Data에의한 최적화값	2.7 (16.67)	11.49 (13.97)	4.55 (8.85)

Ls(nH)	Ld(nH)	Lg (nH)	Cpd(pF)	Cpg (pF)
-0.061	0.7	1.0782	0.207	0.171
0	0.33(52.86)	1.54(42.83)	4.18(1922)	2.85(1566)
0	0.23(66.71)	0.314(70.88)	0.24(15.94)	0.32(87.13)

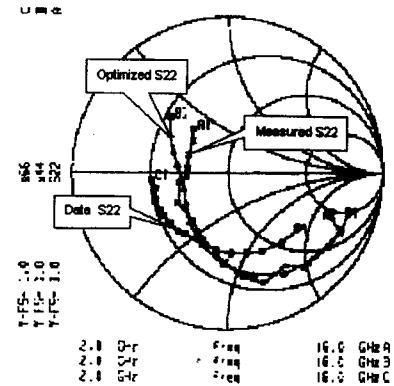
표 2. Intrinsic 변수값의 비교 ()은 오차(%)
Table.2. Comparison of Intrinsic Parameters.

	$C_{gs}(pF)$	$C_{gd}(pF)$	$C_{ds}(pF)$
최적화값	3.31E-4	2.41E-2	1.55E-3
계산값	7.24(218751)	2.41E-2(15.1)	5.71E-1(3580)
Data에의한 최적화값	E-3 (202.11)	4.7E-2 (94.61)	E-3 (35.48)

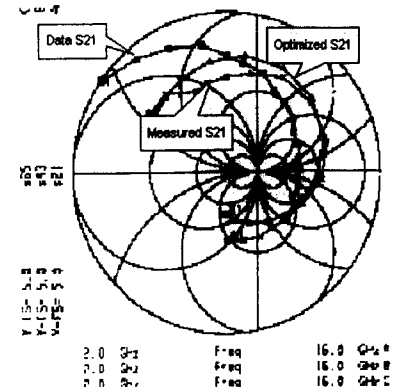
$g_m(mS)$	$g_{ds}(mS)$	$r_{fd}(\Omega)$	$r_{fs}(\Omega)$	$r_{gd}(\Omega)$
35.578	1.888	1.36E+4	9.09E+2	0.54
26.507 (25.49)	1.425 (24.43)	1.84E+3 (86.44)	3.12E+2 (65.68)	0
97.9 (175.17)	6.43 (240.57)	4.66E+5 (3326.5)	6.0E+2 (33.99)	E-3 (98.15)



(a) S11



(b) S22



(c) S21

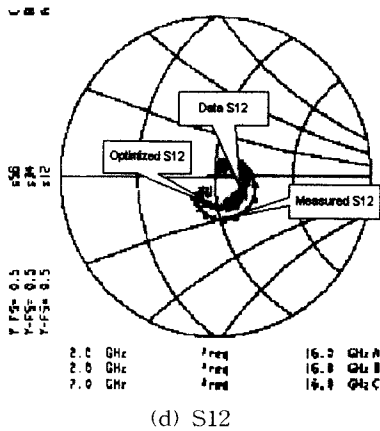


그림 22. 비교한 산란계수
Fig. 22. Compared S-parameter.

V. 결론

소자의 바이어스 변화에 따른 I-V 특성 곡선 및 S-parameter를 측정, 이를 Z나 Y 변환법을 이용하여 특성을 파악하고 소자의 소신호 등가 회로의 변수 값들을 구하였다. 소자의 이득 특성을 나타내는 값의 경우 측정된 값과 제작자가 제공하는 데이터를 기준으로 최적화 한 값이 175.38%의 오차를 보인데 반하여, 측정된 S-parameter에 기초하여 결정한 최적화 값과는 0.078%의 오차밖에 보이지 않았다. 본 논문에서는 회로설계를 위해서 주어진 Data값이 아니라, 반드시 정확하게 측정하여 구한 초기값을 가지고 최적화하여야 정확한 변수값을 얻을 수 있다는 것을 보여 주었다.

참고 문헌

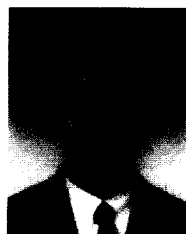
- [1] H. Fukui, "Determination of the Basic Device Parameters of a GaAs MESFET", The Bell Technical Journal, pp. 771-797, 1979.
- [2] Gilles Danbrine, Alain Cappy, Frederic Heliodore, Edouard Playez, "New Method for Determining the FET Small-Signal Equivalent Circuit", IEEE MTT-36, No.7, pp. 1151-1159, 1988.
- [3] Manfred Bertho, Roland Bosch, "BroadBand Determination of the FET Small-Signal Equivalent circuit", IEEE MTT-38, No. 7, pp. 891-895, 1990.
- [4] Manfred Bertho, Roland Bosch, "High-Frequency Equivalent Circuit of GaAs FET for Large-Signal Applications", IEEE MTT-39, No.2, pp. 224-229, 1991.
- [5] Hewlett Packet(HP) Production Note 8510-8A, "Network Analysis Applying the HP 8510 TRL calibration and Non-coaxial Measurement".

저 자 소 개



朴淳太(正會員)

1950년 3월 21일생. 1973년 2월 동아대학교 공과대학 전자공학과 졸업(공학사), 1980년 2월 동아대학교 전자공학과(공학석사), 1994년 8월 동아대학교 대학원 전자공학과(공학박사), 1979년 3월~현재 부산정보대학 전기전자계열 교수



孫秉文(正會員)

1965년 6월 3일생. 1989년 2월 홍익대학교 전자공학과 졸업, 1989년 9월 홍익대학교 대학원 전자공학과 졸업(공학석사), 1992년 3월 (주) LG정밀 연구소 근무, 2000년 2월 홍익대학교 전자공학과 박사과정 수료. 1995년 3월~현재 부산정보대학 전기전자계열 강사. 주관심분야는 초고주파 회로설계 안테나 해석