

# DRAM 메모리의 종류와 어플리케이션

## DRAM Technology and Its Applications

임영이(Y.Y. Lim) 정보조사분석팀 선임연구원  
이재환(J.H. Lee) 정보조사분석팀 선임연구원, 팀장  
이동일(D.I. Lee) 지식정보센터, 센터장

DRAM 메모리는 FPM DRAM, EDO DRAM, SDRAM, DDR/DDR II SDRAM, RDRAM, FCRAM 등의 범용 구조와 VRAM, WRAM, CDRAM, MDRAM 등의 디스플레이용 구조로 크게 나눌 수 있다. DRAM의 가장 큰 어플리케이션은 PC 부문이며, DRAM은 각 어플리케이션별 비용/성능 트레이드 오프에 따라 선호되는 구조가 달라서 당분간은 여러 구조가 공존할 것으로 보인다.

## I. 서론

변경될 수 없는 고정된 데이터를 저장하고 있는 Mask ROM을 제외하고는 DRAM은 모든 반도체 메모리 대안 중에서 비트 당 가격이 가장 낮다. 최근 하나의 셀에 1비트 이상을 저장할 수 있는 Flash 기술이 개발되면서 Flash의 비트 당 가격이 DRAM에 근접해지고 있지만, Flash가 가장 저렴한 메모리로서 DRAM을 대체할 수 있을지는 아직 두고 볼 일이다.

가장 저렴한 비트 당 가격 때문에 DRAM은 오늘날 판매되는 메모리의 대부분을 차지하고 있으며, 다른 종류의 반도체 메모리들은 가격보다 성능이 중요한 어플리케이션들에서만 사용되고 있다. 예를 들어 SRAM은 주기적인 리프레시 요구가 문제가 될 수 있는 일부 실시간 어플리케이션들과 더 빠른 속도가 요구되는 캐시 메모리에 사용된다. 그러나 CPU 칩들이 SRAM 캐시 메모리를 온칩으로 포함하는 경향이 늘면서 별도의 캐시를 위해 SRAM을 사용하는 경향은 줄고 있다. Flash는 DRAM의 휘발성이 문제가 되는 PC의 BIOS로부터 셀룰러폰, 디지털 카메라의 필름 등에 사용된다. 그러나 대량의 메모리가

요구되는 어플리케이션, 특히 컴퓨터의 메인 메모리에서는 DRAM이 현재도, 그리고 미래에도 지배적인 메모리가 될 것이다.

현재 상당량의 DRAM을 ASIC과 주문형 컨트롤러를 포함한 로직 칩들에 통합하는 것이 가능하다. 일부 업체들은 16MByte까지의 DRAM을 통합하고 있지만 실제로 선적되는 대부분의 내장 DRAM은 이보다는 다소 작다. 이 때문에 내장 DRAM은 다소 비용이 추가되더라도 이것의 성능 이점으로 인해 사용자가 이를 수용할 만한 일부 대량생산 어플리케이션에 사용되어 왔다. 그래픽 메모리는 내장 DRAM의 주요 어플리케이션 영역 중의 하나이다. 그러나 전반적인 DRAM 소비에서 내장 DRAM이 차지하는 비율은 비트 수로 따졌을 때 1% 미만으로 아직 상당히 작다.

오늘날의 시스템 설계자들은 빨라지는 프로세서 속도와 점점 더 복잡해지는 사용자 어플리케이션을 만족시키기 위해서는 고성능, 고집적의 메모리 솔루션이 필요하다는 것을 알고 있다. 그러나 어떠한 DRAM 타입을 사용할 것인가는 쉽지 않은 선택이다. 고성능 DRAM에는 100MHz, 133MHz, 그리고 더 빠

른 클럭속도의 SDRAM, DDR(Double Data Rate) SDRAM, 그리고 RDRAM(Rambus DRAM) 등이 있다. 시스템 메모리 설계자들은 소규모의 틈새 제품을 피하고 주류의 솔루션을 선택해야 한다는 압력을 받고 있으며, DRAM 공급업체들은 어떤 종류에 우선순위를 두어야 할지 결정해야 한다.

시스템 설계자들은 어떤 타입을 사용하고 DRAM 공급업체들은 어떤 타입을 생산해야 하는가? 넓은 범위의 어플리케이션에 걸친 칩셋과 메모리 컨트롤러 로드맵을 살펴보면 100MHz, 133MHz, 그리고 이보다 더 빠른 SDRAM, DDR SDRAM, 그리고 RDRAM 등이 모두 공존할 것이라는 점이 자명해진다.

본 글에서는 다양한 DRAM의 종류에 대하여 살펴보고 어떠한 종류의 DRAM이 어떠한 어플리케이션에서 사용될 것인가를 전망해본다.

## II. DRAM의 종류

DRAM은 크게 범용 구조와 디스플레이용 구조로 나눌 수 있다.

### 1. 범용 구조의 DRAM

#### 가. FPM DRAM

페이지 모드(Page Mode)란 DRAM과 프로세서가 데이터를 교환할 때의 전송 모드의 일종이다. DRAM의 어드레스는 행주소(row address)와 열주소(column address)로 분할되어 있고, 처음에 행주소, 그 다음에 열주소를 지정하여 데이터를 전송한다. DRAM에서 데이터를 읽어낼 경우 행주소가 지정되면 DRAM 내부에서는 그 행에 대응하는 메모리 셀의 내용이 모두 일시적인 버퍼에 로드된다. DRAM은 메모리 셀에서의 데이터 읽기에 시간이 걸리지만, 일단 행 버퍼에 들어온 데이터를 읽어내는 것은 고속으로 처리가 가능하다. 이러한 성질을 이용한 것이 페이지 모드이며, 한번만 행주소를 지정한 후에 열주소를 바꾸면서 복수의 데이터를 행 버퍼에서 고속으로 읽어낼 수 있는데, 이것을 페이지 모드 액세스(Page Mode

Access)라고 한다.

이러한 단순 페이지 모드를 고속화 한 것이 FPM(Fast Page Mode) DRAM이다. DRAM에 열주소를 입력한 후 신호 핀에 데이터가 출력될 때까지의 시간을 CAS(Column Address Strobe) 액세스 시간이라고 하는데, 고속 페이지 모드에서는 CAS 액세스 시간을 단축하였다.

256kbit의 제2세대 DRAM에서 회로가 nMOS에서 CMOS로 교체될 때부터 DRAM은 고속 페이지 모드를 갖추게 되었다. 이 구조는 4M까지의 여러 세대에서 지배적인 구조였다.

#### 나. EDO DRAM

FPM DRAM을 개량하여 다시 페이지 모드에서의 전송 속도를 더욱 높인 것이 EDO(Extended Data Out) DRAM으로, EDO는 FPM에 비하여 상당한 향상을 이루었다. EDO 기술은 메모리와 CPU간의 읽기 사이클을 단축하는 기술의 일종으로 이 메모리를 컴퓨터 시스템이 지원하고 있을 경우 FPM 타입의 메모리에 비해 CPU의 메모리 액세스 속도를 10~15% 향상시켰다.

이보다 진일보한 BEDO(Burst EDO)로 불리는 강화 방법이 제안되었으나 상업적으로 실패하였다.

#### 다. SDRAM

SDRAM(Synchronous DRAM)은 클럭에 의해 메모리 칩에의 신호 I/O를 동기시키는 DRAM 기술로, 종전의 DRAM과 비교할 때 내부는 기본적으로 동일하지만 외부 버스 인터페이스가 일정 주기의 클럭 신호에 동기하여 동작하도록 개량된 DRAM이다. 이 클럭은 CPU 클럭과 맞추고 있고, 메모리 칩과 CPU의 타이밍이 동기가 되도록 하고 있기 때문에 SDRAM은 명령어의 실행시간과 데이터 전송시간을 절약함으로써 컴퓨터 전체의 기능을 향상시킬 수 있다. 펜티엄 등의 CPU도 그 외부 버스는 클럭에 동기시켜 움직이기 때문에 CPU와 SDRAM의 클럭을 공통으로 하면 액세스 때의 손실을 줄일 수 있다. SDRAM

에서 고속화할 수 있는 것은 1클럭마다 데이터를 전송하는 버스트 모드(Burst Mode)로 종전의 DRAM을 이용할 경우 버스트 모드시에 웨이트를 삽입하여야 하는 것이 많지만, SDRAM을 이용하면 웨이트 없이 CPU의 버스트 모드를 사용할 수 있다.

SDRAM은 빠르게 EDO를 대신하여 지배적인 구조가 되었다. 이것은 최초의 대역폭 주도의 DRAM 구조로서 시장에서 주된 경쟁기술이 되었다. 초기의 SDRAM은 PC66(66MHz) 버스를 이용하는 PC에서 많이 사용되었으며, SDRAM의 속도가 개선되면서 PC 산업은 더 빠른 PC100(100MHz) 버스로 이동하였다.

Intel에서는 100MHz 시스템 버스 성능을 위해 440BX 칩셋에 채용하기 위한 PC100 스펙의 DRAM 가이드라인을 제정하였는데, 여기서는 CL(CAS Latency), tRCD(RAS(Row Address Strobe) to CAS Delay Time), tRP(RAS Precharge Time) 등의 기준 스펙을 설정하였다. 100MHz 이상의 시스템 버스에서 PC100 SDRAM은 Socket 7 프로세서 시스템의 성능을 10~15% 향상시킬 수 있으나, L2 캐시가 프로세서 스피드로 동작하는 펜티엄 II(Slot 1/2)에서는 성능의 향상 정도가 작다.

PC133은 전세계 시장의 주력 메모리인 SDRAM의 클럭속도를 기존 100MHz(PC100)에서 133MHz로 높여 지원하는 시스템을 의미하는 것으로 칩셋이 이 역할을 담당한다. PC133 SDRAM이라는 것은 133MHz FSB에서 안정적으로 동작할 수 있도록 한 SDRAM 모듈 규격이며, SDRAM에서 PC100 호환으로 넘어갈 때처럼 클럭 사이클 시간이 7.5ns 이하의 더 빠른 SDRAM 부품을 쓰게 될 것이다.

133MHz(PC133)와 더 빠른 메모리 버스를 지원하는 칩셋과 메모리 컨트롤러가 시장에 나와 있는데, 비용/성능 트레이드오프는 이들의 성공을 판단하는데 있어 중요한 요소이다. PC133 SDRAM은 CL, tRCD, 그리고 tRP 등의 세 개의 중요한 파라미터 값에 따라 PC100 SDRAM의 성능을 넘어설 수도 있고 아닐 수도 있다. 이들 파라미터는 클럭 사이클의 수로 측정되는데, 예를 들어 CL = 2 사이클, tRCD = 2

사이클, tRP = 2 사이클인 소자는 보통 2-2-2 소자라고 부른다. <표 1>은 PC100 CL2 소자를 PC133의 CL3 및 CL2 소자와 비교하고 있다.

<표 1> PC100 CL2, PC133 CL3, PC133 CL3 소자의 성능 비교

메모리 버스속도	CL	tRP	tRCD	전체시간 (CL+ tRP + tRCD)	성능 (정규화)
100MHz (PC100)	20ns (2cycles)	20ns (2cycles)	20ns (2cycles)	60ns	1.00
133MHz (PC133)	22.5ns (3cycles)	20ns (2.67 cycles)	20ns (2.67 cycles)	62.5ns	0.96
133MHz (PC133)	15ns (2cycles)	15ns (2cycles)	15ns (2cycles)	45ns	1.25

<자료>: Toshiba 128M SDRAM 데이터 시트

오늘날 메모리 성능의 기준으로 생각되는 PC100 CL2 소자와 비교했을 때 PC133 CL3 소자는 약 4% 더 느린 반면 PC133 CL2 소자는 약 17% 더 빠른 것으로 나타났다. 물론 이러한 결과는 오로지 위에서 말한 3대 중요 파라미터만을 기초로 하고 있으며, 실제 시스템의 성능은 어플리케이션과 기타 요인들에 따라 달라질 것이다.

세 파라미터 중 tRP와 tRCD의 두 파라미터는 사실상 시간상으로 고정된 값(나노초)으로 보여지고 있으며 클럭 사이클도 반드시 정수 값을 갖지는 않는다. 메모리 컨트롤러가 이러한 파라미터들을 정수의 클럭 사이클로 이해한다면 이들은 반올림될 것이다. 예를 들어 위의 표에서 tRP는 세 타입 모두에 대해 20ns이다. PC100의 경우에는 20ns이 정확히 2 클럭 사이클이 되지만 PC133에서는 20ns이 2.67 클럭 사이클이 되어 반올림 하면 3 클럭 사이클이 된다. 따라서 <표 1>에서 PC100 CL2 소자는 2-2-2, PC133 CL3 소자는 3-3-3, PC133 CL2 소자는 2-2-2로 이야기 된다.

PC133 규격의 가장 큰 장점은 가격이 저렴하며 지금 당장 대량생산이 가능하다는 것이다. SDRAM 생산업체에게 7.5ns SDRAM 생산은 전혀 문제가 없으며, PC100과 거의 비슷한 가격으로 생산이 가

능하다. 하지만 완전히 새로운 규격이 아니고 지금의 SDRAM과 거의 동일하다는 한계를 갖고 있기 때문에 PC133 SDRAM은 차세대 RAM으로 넘어가는 과도기 역할을 할 것으로 전망된다.

라. DDR SDRAM

DDR SDRAM은 차세대 메모리 표준의 강력한 후보로서, 구조는 SDRAM과 비슷하지만 한번의 클럭 신호에 한 개의 정보를 주고 받는 기존 메모리의 상식을 파괴해 한번에 두 개의 정보를 주고 받을 수 있게 함으로써 기존 메모리속도를 배가 시킬 수 있도록 설계되었다. 즉, 데이터가 메모리 클럭의 상승구간(leading edge)과 하강구간(fall-ing edge) 모두에서 전송됨으로써 한 구간에서만 데이터를 전송하는 표준의 SDRAM에 비해 데이터속도를 두 배로 만든다. 초기 DDR 부품들은 200MHz와 266MHz를 가능케 하는 100MHz와 133MHz 클럭으로 이용 가능하다. DDR DRAM의 초기 어플리케이션에는 그래픽 어플리케이션이 포함되며, 서버들도 곧 이를 사용하게 될 것으로 보인다.

DDR SDRAM은 컴퓨터 내부의 동작리듬에 맞춰 정보를 주고 받는다는 점에서는 기존 Synchronous 방식과 같지만 한 번의 동작리듬에 두 개의 정보를 주고 받는다는 것이 근본적인 차이점이다. 특히 DDR 방식은 컴퓨터 하드웨어 플랫폼의 변경없이 기존의 SDRAM과 호환할 수 있다는 장점을 가지고 있다. 이와 함께 메모리업체들이 공동으로 마련한 공개기술을 사용하기 때문에 특정 업체의 특허에 따르는 부담이 전혀 없다는 것이 DDR SDRAM의 장점이다.

산업 그룹인 JEDEC과 AMI2는 더욱 빠른 DDR 버전인 DDR II를 위한 스펙을 만들고 있으며, 더 낮은 전압과 더 작은 I/O 시그널 스윙(signal swing) 및 기타의 기법을 사용하여 더 빠른 속도를 성취할 것이다.

DDR II는 DDR I의 진화된 형태로서 DDR I과 역호환성을 가지며 가장 낮은 내재 레이턴시를 갖는 병렬 제어 구조로 버스의 이용효율을 높인다. 저전력, 저가격을 중요시 하며 메모리 컨트롤러에 주문화된

DRAM 인터페이스가 필요치 않다. 그러나 DDR II가 대량 생산되려면 아직 수년은 걸릴 것으로 보인다.

(그림 1)은 삼성의 DDR 기술 로드맵을 보여주고 있으며, (그림 2)는 DDR의 개념적 진화 과정을 설명하고 있다.

마. RDRAM과 DRDRAM

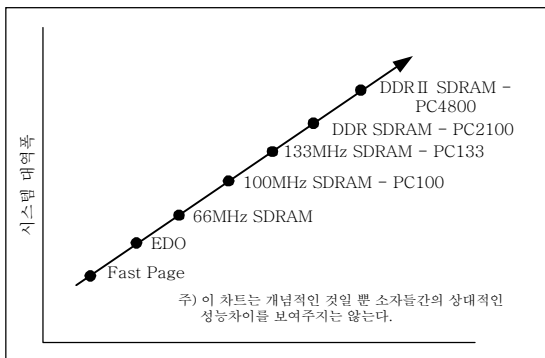
RDRAM(Rambus DRAM)은 Rambus사가 독자적으로 개발한 고속(800MHz), 좁은 폭(16bits)의 버스상의 소형 시그널 스윙을 특징으로 하는 혁신적인 구조이다. RDRAM에는 본래 Base, Concurrent, Direct의 세 가지 버전이 있다. Base RDRAM은 수년 동안 선적되고 있으며 고성능 게임기(Nintendo 64)에 사용되어 왔다. Concurrent형은 최근 2, 3년 동안 선적되어 왔는데, 주로 그래픽과 통신 시장에서 사용되어 왔다. 그러나 가장 흥미있는 버전은 DRDRAM(Direct RDRAM)이며 대개 이것을 단순히 Rambus라고 부른다.

빠른 처리속도를 갖는 DRDRAM은 일반적인 메모리 서버 시스템이라기보다는 내부 버스에 가까우며, Direct Rambus 채널이라는 400MHz의 클럭 속도를 지니는 16비트의 고속버스에 기반을 두고 있다. 또한 DDR SDRAM과 마찬가지로 데이터 전송은 클럭의 상승 및 하강구간에서 수행되며, 약 1.6GB의 이론적인 대역폭을 지니고 있다. 64비트 메모리 버스로 액세스되는 전통적인 메모리 액세스 방식과 전혀 틀린 접근방법이다. 또한 SDRAM처럼 DRDRAM 역시 SPD 칩을 이용하여 모듈의 성능과 각종 정보를 저장하는 반면, RIMM(Rambus Inline Memory Module)이라는 독자적인 모듈 방식을 이용한다.

이러한 특징 때문에 DRDRAM은 기존 PC 아키텍처의 문제점인 CPU와 메모리간의 데이터 전송 병목 현상을 해결할 수 있는 최적의 대안으로 부상했었다. 하지만 Rambus DRAM을 지원하는 카미노 칩셋 출시가 지연된 데 이어 Rambus DRAM 채택시 발생하는 과도한 비용은 Rambus의 표준 경쟁에 어려움을 주고 있는데, 기존의 SDRAM과 전기 및 온도 특성이 완전히 다른 DRDRAM을 PC에 채택할 경우 원가상

집적도	연도	현재 세대	1999		2000				2001	
			3Q	4Q	1Q	2Q	3Q	4Q	1Q	2Q
					B-die x4/x8/x16, 0.19 $\mu$ m		C-die x4/x8		B-die x4/x8/x16	
DDR SDRAM	128Mb	N/A								
	256Mb	N/A								
	512Mb	N/A	Same PKG for 3 Gen. (128Mb, 255Mb, 512Mb) ; 400milX875mil, 66pin, TSOPII, 0.65mm							
DDR SGRAM	64Mb	N/A			A-die x32, 0.21 $\mu$ m	400/333	TQFP	B-die x32	600/500/366	TQFP, CSP
	128M	N/A			* TQFP for 333-500Mbps * CSP for 366-600Mbps		M-die x32	500/333	600/500/366	TQFP, CSP

(그림 1) 삼성의 DDR 기술 로드맵



(그림 2) DDR의 개념적 진화 과정

승 효과가 최대 수백 달러에 이른다는 사실이 밝혀지면서 세계 DRAM 및 컴퓨터업계에 반Rambus 분위기가 확산되었다.

바. SLDRAM

SLDRAM(Sync Link DRAM)은 DRAM 제조업체

들, DRAM 사용자들, 그리고 기타 관심을 가지고 있는 단체들로 구성된 SLDRAM 컨소시엄에서 추진하고 있는 또 다른 혁신적인 구조이며 Rambus와 같은 스피드를 갖고 있다. SLDRAM은 SDRAM 기술을 확장하여 현재의 4뱅크 디자인에서 16뱅크 디자인으로 확장하고 있다.

초기 스펙은 200MHz로 동작하는 64비트 버스이며, 클럭 사이클당 두 번 전송할 수 있는 DDR SDRAM 기술을 적용할 경우 400MHz와 동급 성능을 보이며, 이론적인 최대 대역폭은 DRDRAM의 2배인 3.2GB/sec에 이르게 된다.

SLDRAM의 또 다른 장점은 표준이 공개되어 있다는 것으로, SLDRAM 컨소시엄이라는 비영리 단체에서 만들기 때문에, DRDRAM처럼 로열티를 지불할 필요가 없고, SDRAM에 기반을 두고 있는 기술이기 때문에 DRDRAM보다는 저렴한 비용으로 생산할 수 있다. 아직까지 대량생산에는 이르지 못하였지만 SL

DRAM의 한 형태가 수년 내에 DRAM 시장에서 성공할 수 있을 것으로 보인다.

사. VCM

VCM(Virtual Channel Memory)은 1997년도에 NEC가 제안한 개방표준이다. VCM은 메모리 어레이와 I/O 핀들 사이에 빠른 스테틱 레지스터(register) 집합을 제공하여 데이터 액세스 레이턴시와 전력 소모를 줄임으로써 어떠한 DRAM 기술에 대해서도 메모리 버스 효율과 성능을 증가시킨다.

VCM 구조는 완전 연상 캐시(fully associative cache)와 유사한 방식으로 각 메모리 마스터에 가상 채널을 할당한다. 가상 채널은 각 메모리 마스터 요청의 개별 특성을 유지하기 때문에 버스 효율이 극적으로 증가한다. VCM을 채용하는 것은 캐시 메모리를 버스의 메모리 가까이 놓는 것과 같다. 현재 VIA Technologies 등이 칩셋을 생산하고 있으며, 장기적으로 VCM은 1990년대 초에 PC용으로 제안된 “통일된 메모리(unified memory)” 구조에 사용될 가능성을 가지고 있다.

아. EDRAM, ESDRAM, HSDRAM

Ramtron의 자회사인 Enhanced Memory Systems가 지원하는 EDRAM(Enhanced DRAM)은 성능을 높이기 위하여 고속 쓰기 사이클과 페이지폭 DRAM-to-캐시 버스를 갖는 빠른 25ns DRAM 어레이에 10ns의 SRAM 페이지폭 캐시를 결합하고 있다. EDRAM은 종래의 DRAM이 가지고 있던 프리차지와 리프레시 페널티를 제거하기 위해 제어 특성도 가지고 있다.

이 기법을 SDRAM 구조에 적용한 ESDRAM은 이러한 방식을 더욱 가속하기 위해 파이프라이닝을 사용하는데, 12ns의 페이지 적중실패 레이턴시(page miss latency)를 갖는다. ESDRAM은 읽기-쓰기-읽기 지연을 최소화 하기 위해 쓰기 미스 사이클 동안 데이터를 캐시하도록 설계되어 있다. 양 기술은 모두 대량 생산된다.

HSDRAM(High Speed DRAM)은 EDRAM에서

캐시가 없는 단순화된 형태이다.

자. FCRAM

FCRAM(Fast Cycle RAM)은 1999년에 Fujitsu가 발표한 구조로 액세스 시간을 향상시키기 위해 더 작은 서브어레이 및 기타의 기법을 이용한다. FCRAM은 파이프라인되고 멀티뱅크되며, 자동으로 리셋되는 행 어드레싱 시스템을 가진다. FCRAM 구조는 액세스 되는 메모리 뱅크에만 전력을 제공함으로써 전력 요구를 줄이는 한편 랜덤 액세스 사이클 시간을 반으로 줄여준다고 한다. FCRAM에 추가된 회로는 SDRAM에서보다 파이프라인된 액세스 시간이 훨씬 더 짧도록 만들어 준다.

대기(standby) 모드에서 시작하여 FCRAM은 한 사이클을 약 30ns에 완료할 수 있는데, SDRAM의 경우에는 약 70ns이 걸린다. 전반적인 사이클 시간을 대폭 줄이기 위해 파이프라이닝을 사용하기 때문에 첫번째 데이터 액세스 레이턴시는 다소 더 짧다.

64Mb의 부품이 현재 생산되고 있으며, Toshiba는 이와 유사한 소자를 금년도에 발표하겠다고 약속하였다.

2. 디스플레이용 메모리

가. VRAM

두 개의 독립적인 데이터 출력을 특징으로 하고 있는 VRAM(Video RAM)은 최초의 주된 특정응용(application-specific) DRAM 구조였다. 이 구조에서는 일반적인 DRAM 출력은 시스템 프로세서를 지원하는 데 사용하고, 이에 더하여 비디오 디스플레이에 데이터를 공급하기 위해 별도의 고속의 시리얼 출력을 가졌다. 두 가지 일을 동시에 할 수 있기 때문에 표준 DRAM보다 성능 이점을 가지고 있었으나 VRAM 개발은 4M 집적도에서 막을 내렸다.

나. SGDRAM

SGDRAM(Synchronous Graphics DRAM)은 여러

가지 기술적 및 시장관련 이유로 인해 8Mbit, 16Mbit, 32Mbit 등의 집적도에서의 그래픽 지향적 DRAM으로서 VRAM을 대체하였으나, 이것 역시 DDR SDRAM에 의해 대체되어 가고 있다.

다. WRAM

WRAM(Windowed RAM)은 Samsung이 32비트 인터페이스로 지원하는 그래픽 VRAM의 특수 형태이다.

라. CDRAM과 3D-RAM

CDRAM(Cache DRAM)과 3D-RAM은 그래픽 어플리케이션에 최적화된 또 다른 DRAM의 종류로 Mitsubishi가 만든 구조이다. CDRAM은 10ns의 S RAM 캐시를 60ns DRAM에 결합함으로써 DRAM의 지연을 향상시켰다. DRAM-to-캐시 버스의 폭은 DRAM의 폭 만큼 커서 캐시 채움 시간(cache-fill time)을 향상시킨다.

Mitsubishi는 16Mb 집적도에서 이 방식을 도입하였는데, 이 부품은 1,024워드×16비트의 SRAM을 캐시로 사용하였다.

3D-RAM은 SRAM 대신 온칩의 ALU(Arithmetic Logic Unit)를 결합하고 있다.

마. MDRAM

MoSys가 개발한 MDRAM(Multibank DRAM)은 내부 인터리빙을 특징으로 한다. 인터리빙이란 메모리를 여러 개의 세그먼트로 나누어 하나의 세그먼트가 데이터를 공급하는 동안 다른 세그먼트는 다음 데이터를 찾을 수 있도록 함으로써 액세스 시간을 줄이는 기법이다. 고속의 인터페이스를 32개까지의 내부 DRAM 뱅크와 결합하는데, 뱅크의 수가 많아 각 DRAM 비트가 구동해야 하는 선이 짧아져 전반적인 DRAM 속도가 향상된다.

MoSys는 최근 자사의 기술을 DRAM보다는 SRAM의 대안으로서 이 구조를 라이선싱 하고 있다. MoSys가 특허권을 가지고 있는 1T-SRAM 기술은

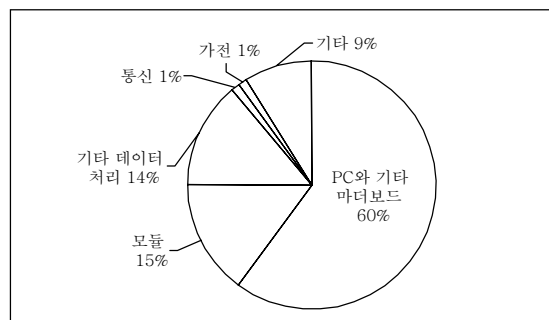
128Mb까지의 집적도로 이용 가능한데 숨은 리프레시 메커니즘을 단일 트랜지스터 고속 DRAM 셀과 결합한다. 리프레시를 숨기고 고속으로 동작함으로써 이 부품은 종래의 4T SRAM과 경쟁하도록 설계되었다. Embedded 1T-SRAM은, 결합된 DRAM/ASIC 공정을 사용하여 내장 DRAM을 구축하는 복잡성이나 추가적 비용이 없는, 표준의 6T 로직 기반 SRAM에 대한 대안으로서 장려되고 있다. MoSys는 1T-SRAM 메모리가 순수 로직이나 내장 메모리 공정만을 사용하여 제작 가능하며, 차지하는 면적이 6T SRAM 코어의 1/6 밖에 되지 않는다고 주장한다. 또한 이 기술의 전력소모는 표준 SRAM의 1/4에 불과하다고 한다.

Nintendo는 미래의 게임 시스템에 이 기술을 사용할 계획이라고 발표하였다.

### III. DRAM의 어플리케이션

#### 1. 어플리케이션 분야

생산되는 DRAM의 상당 부분이 PC에서 사용되고 있는 것으로 추정되고 있다.(그림 3)에 나타난 숫자는 OEM이 판매한 기본 PC 구성에 신규 또는 기존 PC의 업그레이드를 위해 제3업체 모듈로서 판매된 DRAM을 더한 것이다.



(그림 3) 2000년의 DRAM 어플리케이션 시장

#### 2. 어플리케이션별 이상적 DRAM 유형

<표 2>는 각 어플리케이션별로 이상적인 DRAM

타입을 보여준다.

<표 2> 어플리케이션별 이상적인 DRAM 타입

어플리케이션	이상적인 DRAM 솔루션	
	2000년	2001년
저가형 데스크탑 PC	PC100/PC133	RDRAM
고급형 데스크탑/ 워크스테이션	RDRAM	
PC 서버	PC100/PC133/ DDR/RDRAM	DDR/RDRAM/ FCRAM
고급형 서버/ 메인프레임	PC100/PC133/ DDR	DDR/FCRAM
그래픽	SDRAM/DDR	DDR/RDRAM
네트워크 라우터/ 스위치	FCRAM	
핸드헬드/PDA	FCRAM	
디지털 TV/셋탑박스	SDRAM	DDR/RDRAM

가. 저가형 데스크탑 PC

이 시장은 비용에 상당히 민감하기 때문에 가장 저렴한 솔루션을 사용할 것으로 보이는데, 2000년에 이러한 솔루션은 PC100이 될 것이며, 2-2-2의 향상된 버전에 대해 프리미엄과 이윤이 붙지 않는다면 PC133이 될 수도 있다. 2001년에는 다음과 같은 세 가지 요인 때문에 RDRAM이 이 부문에서 이상적인 솔루션으로 추진될 것으로 보인다:

- RDRAM의 생산량이 증가하고 가격이 낮아질 것이다.
- 256M DRAM이 가장 비용 효과적인 솔루션이 되면서 메모리 최소증설 크기 문제 때문에 저가의 SDRAM/DDR 구현이 실현 불가능해질 것이다.
- 256M DRAM이 가장 비용 효과적인 솔루션이 되면서 메모리 최소증설 크기 문제 때문에 저가의 SDRAM/DDR 구현이 실현 불가능해질 것이다.
- 이 시장 부문 역시 2001년에는 성능을 요구할 것이다.

나. 고급형 데스크탑과 워크스테이션

이러한 시스템의 최종 사용자들은 3차원 그래픽과 업무 생산성 강화와 같은 어플리케이션을 위한 성능을 요구하며, 비용보다는 성능을 따지기 때문에 R

DRAM이 이상적인 솔루션이 된다. 마이크로프로세서와 칩셋 로드맵을 고려할 때 이 부문에서는 2000년에 RDRAM을 선택할 것으로 보인다.

다. PC 서버

PC 서버란 하나 또는 그 이상의 CPU(보통은 CI CS/x86)를 가진 시스템으로 정의되며 보통은 자체 메모리 컨트롤러를 설계하지 않고 제3업체의 칩셋을 사용한다. 이 시장 부문은 2000년에 많은 솔루션을 가지게 될 것이다. 주된 이유는 서버에서는 메인 메모리 성능이 DRAM 성능보다는 인터리빙과 대형 L2 캐시와 같은 시스템 설계 기법으로부터 나오기 때문이다. 또한 2000년에는 많은 칩셋 옵션이 있어서 시스템마다 나름대로의 솔루션을 사용할 것이다. 2001년에는 이 시장 부문은 다소 정착되어 주로 DDR 또는 RDRAM을 사용할 것이다. PC 서버 제조업체들은 보통 데스크탑 PC 사업에도 참여하고 있기 때문에 이 시장 부문은 RDRAM 쪽으로 흐르는 데스크탑 메인 메모리 경향을 따를 것이다. 이러한 시스템들은 데스크탑 PC에서와 같은 메모리 최소증설 크기 문제를 겪지 않을 것이기 때문에 SDRAM의 진화적 형태인 DDR이 적절한 장기적 솔루션이 될 수도 있다.

라. 고급형 서버와 메인프레임

이러한 대형 시스템 부문은 시스템을 생산하는 업체들이 자체의 메모리 컨트롤러(ASIC)와 메모리 서브시스템 역시 설계한다는 점을 제외하면 PC 서버 부문과 같다. 그러나 이 한 가지 다른 점이 선택하는 소자의 타입에 중요한 영향을 미친다. 이들 업체들은 숙련된 메모리 컨트롤러 설계가들을 비교적 많이 고용하고 있기 때문에 RDRAM과 같은 cookbook 솔루션이 필요 없다. 또한 이들은 128비트 또는 그 이상의 메인 메모리 버스를 갖는 시스템을 설계하기 때문에 DDR, 특히 많이 개선된 기능과 성능을 갖고 출현하고 있는 DDR-II 표준의 경우 역시 성능면에서 RDRAM에 필적할 수 있다.



이들 양 시장에서는 2001년에 FCRAM 역시 적절한 솔루션이 될 것으로 보인다. 시스템 관점에서 보면 서버와 기타 대형 시스템들은, 인터넷상에서 그리고 기업 내에서 더욱 많은 멀티미디어 트래픽이 발생하는 결과로서 데이터의 임의성(randomness)이 증가함에 따라, 메모리의 레이턴시를 줄이는 데 관심을 갖게 될 것이다. DRAM의 관점에서 보면 FCRAM은 쉽게 이러한 시스템에 채용될 수 있는 DDR의 수퍼셋으로서 설계에 포함될 수 있다. 더욱이 256M와 더 높은 집적도의 DRAM이 널리 사용됨에 따라 추가적인 FCRAM의 특징들은 추가적인 다이 비용 면에서 더욱 무시할 수 있게 되면서 FCRAM이 이 부문에서 채택되는 것은 거의 확실시 되고 있다.

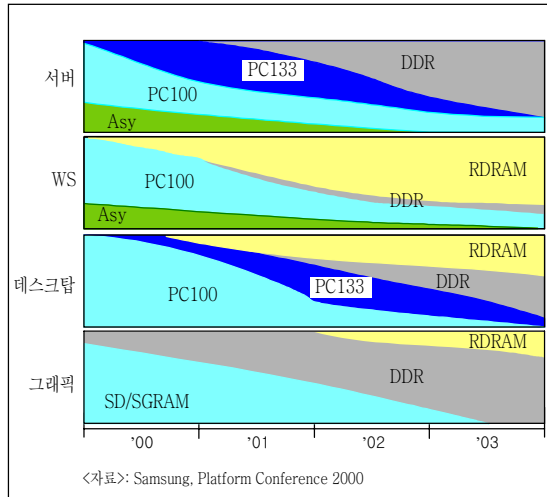
마. 그래픽과 디지털 TV/ 셋탑박스

주류의 그래픽 시장은 더 낮은 집적도, 더 넓은 폭의 소자를 사용한다는 점만 제외하곤 메인 메모리 DRAM의 동향을 따르는 경향이 있다. 예를 들면 오늘날에는 1M×16(16Mbit)과 2M×32(64Mbit)이 가장 흔한 소자이다. 그래픽 시스템에는 적은 수의 DRAM이 사용되기 때문에 DRAM 로딩 시험 스펙 역시 줄어들어 PC100/PC133 메인 메모리 시험 스펙과 같은 수율을 갖는 더 빠른 속도의 버전이 나올 수 있다. 이러한 어플리케이션들이 점점 더 성능을 추구하게 되면 ×32 DDR과 RDRAM이 선호되는 그래픽 솔루션으로 떠오를 것으로 기대된다. 디지털 TV와 셋탑박스는 그래픽과 상당히 유사한 시스템 기준을 가지며 비슷한 DRAM을 사용하는, 떠오르는 시장 부문이다.

바. 네트워크 라우터와 스위치

네트워킹 시장 부문은 모뎀과 인터페이스 카드에서 로컬 및 광역 네트워크를 서비스 하는 대형 교환기에 이르는 범위를 갖는다. 이 중 라우터와 스위치 시장은 메모리 성능을 추구하기 때문에 여기서 관심의 대상이 되고 있다. 이러한 타입의 시스템에서는 데이터의 본성이 임의적이고 데이터 패킷의 크기도

작기 때문에 메모리 레이턴시가 가장 중요한 파라미터가 된다. 이러한 이유 때문에 FCRAM이 이상적인 솔루션이 되고 있다.



(그림 4) 어플리케이션별 DRAM 채택 전망

사. 핸드헬드 장치와 PDA

이 시장 부문은 가장 일반적으로 사용하는(충전식이 아닌) 일회용 배터리를 사용하기 때문에 배터리의 수명이 매우 중요하다는 점에서 서브노트북과 구분된다. DRAM 메모리 셀이 시간이 지남에 따라 전하를 잃어버리기 때문에 리프래시 되어야 하는 커패시터로 이루어져 있다는 사실 때문에 일반적으로 DRAM은 이러한 어플리케이션에서 이상적인 솔루션이 될 수 없다. 그러나 시스템 메모리의 집적도가 증가함에 따라 DRAM은 이미 채용되고 있다. 앞서 설명한 바와 같이 레이턴시를 크게 줄일 수 있게 해주는 FCRAM의 주요 설계 방법론 중의 하나는 메모리 코어를 세그먼트로 나누는 것이다. 이러한 세그먼트화의 결과로 전력소모 역시 같은 공정, 같은 집적도의 SDRAM에 비해 50%까지 줄일 수 있다. 그러므로 FCRAM은 이상적인 저전력 솔루션으로 떠오를 것이다. 이 시장은 성능 추구 면에서는 약하지만 시스템 집적도와 DRAM 구성 면에서 핸드헬드/PDA는 그래픽 시장을 다했다.

## IV. 결론

프로세서의 속도가 빨라지면서 DRAM은 빠른 속도를 제공하기 위해 다양한 구조가 연구, 개발되고 있다. 어플리케이션마다의 특성에 따라 다양한 구조가 선호되고 있으며 이에 따라 여러 구조가 공존할 것으로 보이며, 특히 가장 큰 시장이 되고 있는 PC 부문은 RDRAM과 DDR이 주류를 이루게 될 전망이다.

## 참고 문헌

- [1] The PC Technology Guide, System Memory, (Updated Aug. 2000), [www.pctechguide.com](http://www.pctechguide.com).
- [2] ARAM Guide, [whatis.com/ramguide.htm](http://whatis.com/ramguide.htm).
- [3] Dell, Transitioning to Rambus Technology, July 1999, [www.dell.com/r&d](http://www.dell.com/r&d).
- [4] Toshiba, Choosing High-Performance DRAM for Tomorrow's Applications, [www.toshiba.com/taec/components/Generic/WP\\_memory.shtml](http://www.toshiba.com/taec/components/Generic/WP_memory.shtml)
- [5] Cahners' In-Stat, DRAM Primer 2000, Mar. 2000.
- [6] Dataquest, Defining the Market for Low-Latency DRAM, Mar. 2000.
- [7] Samsung, "DDR, Today and Tomorrow," Platform Conference, July 2000.
- [8] Samsung, "RDRAM, Today and Tomorrow," Platform Conference, July 2000.
- [9] DDR II - The Evolution Continues JEDEC Future Dram Task Group, [www.jedec.org](http://www.jedec.org).