

극소형 전자기파 송수신기의 제작 및 전기도금된 구리박막의 칩단위 근접 전자기장 차폐효과 분석

강 태 구* · 조 영 호†

(2000년 7월 13일 접수, 2001년 4월 19일 심사완료)

Microfabrication of Microwave Transceivers for On-Chip Near-Field Electromagnetic Shielding Characterization of Electroplated Copper Layers

Tae Goo Kang and Young-Ho Cho

Key Words: Microwave Transceivers(마이크로파 송수신기), Near-Field Electromagnetic Shielding (근접장 전자기파 차폐), On-Chip Shielding Packaging(칩단위 전자기장 차폐 패키징), Multi-Chip Microsystems(다중칩 마이크로시스템), Electroplated Copper(전기도금 구리)

Abstract

An experimental investigation on the near-field electromagnetic loss of thin copper layers has been presented using microfabricated microwave transceivers for applications to multi-chip microsystems. Copper layers in the thickness range of $0.2\mu\text{m}\sim 200\mu\text{m}$ have been electroplated on the Pyrex glass substrates. Microwave transceivers have been fabricated using the $3.5\text{mm}\times 3.5\text{mm}$ nickel microloop antennas, electroformed on the silicon substrates. Electromagnetic radiation loss of the copper layers placed between the microloop transceivers has been measured as 10dB~40dB for the wave frequency range of 100MHz~1GHz. The $0.2\mu\text{m}$ -thick copper layer provides a shield loss of 20dB at the frequencies higher than 300MHz, whereas showing a predominant decrease of shield loss to 10dB at lower frequencies. No substantial increase of the shield effectiveness has been found for the copper shield layers thicker than $2\mu\text{m}$.

1. 서 론

최근 들어, MEMS 기술은 극소형, 저전력, 고집적 및 다기능 기전복합 시스템⁽¹⁾ 개발을 위한 핵심기술로 발전되어 왔다. 특히, 정보통신 분야에서 요구되는 마이크로 시스템(microsystem)의 경우, 전자기 요소(inductive element)와 정전용량 요소(capacitive element) 등 전자기장에 민감한 미소 요소들의 집적화⁽²⁾를 요구하고 있다. 이에 본 논문에서는 Fig. 1에 도시한 바와 같이 칩단위 차폐층(on-chip shield layer)을 이용한 미소소자(micro-device)의 패키징(packaging)을 제안하고, 전자기장에 민감한 요소뿐

만 아니라 전자기 잡음원(noise source)을 포함하는 다중칩 마이크로시스템의 집적화 개발을 위하여 극소형 전자기파 송수신기를 제작하고 이를 이용한 구리박막의 잡음 차폐효과를 분석하였다.

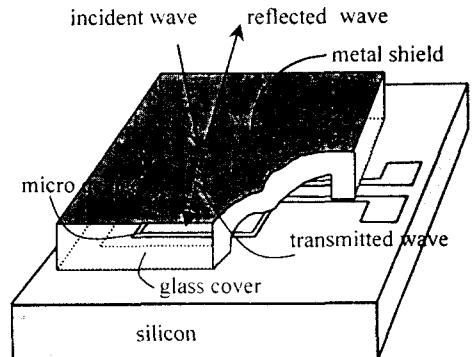


Fig. 1 On-chip electromagnetic shield using the metal layer electroplated on the cover glass

* 한국과학기술원 기계공학과
† 책임저자, 회원, 한국과학기술원 기계공학과
E-mail : mems@kaist.ac.kr
TEL : (042)869-3038 FAX : (042)869-3050

지금까지 MEMS 패키징에서의 금속박막 응용 연구는 양극 접합(anodic bonding) 공정 도중 인가되는 높은 전압으로부터 CMOS 등 정전계(electrostatic field)에 민감한 회로를 보호하기 위한 목적⁽⁴⁾ 또는, 외부로부터의 일루미네이션(illumination) 전류를 막기 위한 목적⁽⁵⁾으로 진행되어 왔다. 본 연구에서는 Fig. 1에 도시한 바와 같이 전기도금된 금속박막을 칩단위(chip level) 전자기장 차폐목적으로 응용하고자 한다. 이에, 본 연구에서는 전기주조(electroformed)된 니켈 microloop antenna를 이용하여 극소형 전자기파 송수신기(microtransceiver)를 제작하고, 0.2 μm ~ 200 μm 두께 범위 내의 전기도금(electroplating)된 구리박막(copper layer)을 제작하였다. 또한, 제작된 극소형 송수신기를 이용하여 전기도금된 구리박막의 두께에 따른 근접 전자기장 차폐 효과를 100MHz ~ 1GHz의 전자기 주파수 범위에서 측정하였다.

2. 근접 전자기장 손실 이론

2.1 전자기 차폐

Fig. 2는 전자기파(electromagnetic wave)가 차폐물(shield media)을 지날 때의 단순화된 이론 모델을 나타낸다. 본 논문에서는 전자기장의 발생지(electromagnetic source)로부터 차폐물까지의 거리가 특화거리(characteristic distance), λ/2π, 에 비해 매우 작은 근접장(near field)의 경우에 초점을 맞추었다.

주파수가 ω인 전자기파에 대하여, 차폐물의 impedance는 다음과 같이 표현⁽⁶⁾된다.

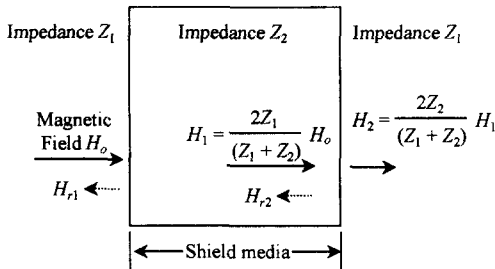


Fig. 2 An electromagnetic shield model for the wave passing through the shield media

$$Z_o = \sqrt{\frac{j\omega\mu}{\sigma + j\omega\epsilon}} \quad (1)$$

여기서 μ와 ε 그리고 σ는 각각 차폐물의 permeability, dielectric constant 그리고 conductivity를 나타낸다.

차폐물이 절연체(insulator)인 경우, 식 (1)의 차폐물 impedance는 아래와 같이 표현된다.

$$Z_o = \sqrt{\frac{\mu}{\epsilon}} \quad (2)$$

이때 차폐물이 공기 또는 free space인 경우, μ = 4π × 10⁻⁷H/m와 ε = 8.85 × 10⁻¹²F/m의 값을 사용하여 Z_o = 377Ω의 값을 구할 수 있다.

한편, 도체(conductor)의 경우에는 차폐물 impedance의 크기, Z_s, 가 아래와 같이 표현된다.

$$Z_s = \sqrt{\frac{\omega\mu}{\sigma}} \quad (3)$$

특히, 구리의 경우에 차폐 impedance를 구해보면 아래와 같다.

$$Z_s = 3.68 \times 10^{-7} \sqrt{f} \quad (4)$$

여기서 relative permeability, μ_r, 은 1이며, conductivity, σ, 는 5.82 × 10⁷mho/m로 각각 가정하였다. 즉, 100MHz ~ 1GHz의 주파수 범위 내에서 구리의 차폐 impedance는 3.68 × 10⁻³Ω(100MHz의 경우) ~ 11.6 × 10⁻³Ω(1GHz의 경우)의 값을 가진다.

한편, 차폐 물질의 skin depth는 전자기파가 원래 크기의 1/e, 즉 37%로 감소 되는데 필요한 거리로 정의되며, 식 (5)와 같이 표현⁽⁶⁾된다.

$$\delta = \sqrt{\frac{2}{\omega\mu\sigma}} \quad [\text{m}] \quad (5)$$

구리의 경우, skin depth는 식 (6)과 같이 나타낼 수 있으며, 100MHz ~ 1GHz의 주파수 범위에서 6.6 μm ~ 2.1 μm의 값을 가진다.

$$\delta = \frac{66040}{\sqrt{f\mu_r\sigma_r}} \quad [\text{mm}] \quad (6)$$

2.2 근접장 차폐 효과

전체 차폐효과(shielding effectiveness) 또는 차폐 손실(shield loss)⁽⁶⁾은 아래 식 (7)에 기술한 바와 같이 흡수손실(absorption loss), A, 반사손실(reflection loss), R, 과 보정계수(correction factor) 또는 다중 반사손실(multiple reflection loss), B, 의 세 가지 요소로 구성된다.

$$S = A + R + B \quad [\text{dB}] \quad (7)$$

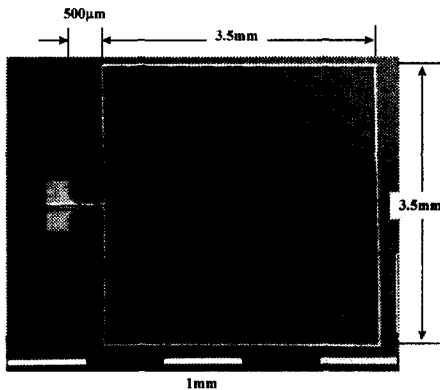


Fig. 3 SEM of the microfabricated nickel microloop antenna for use in electromagnetic transceivers: the 20 μm-wide, 12 μm-thick, 15mm-long nickel loop antenna has been electroformed on the silicon wafer

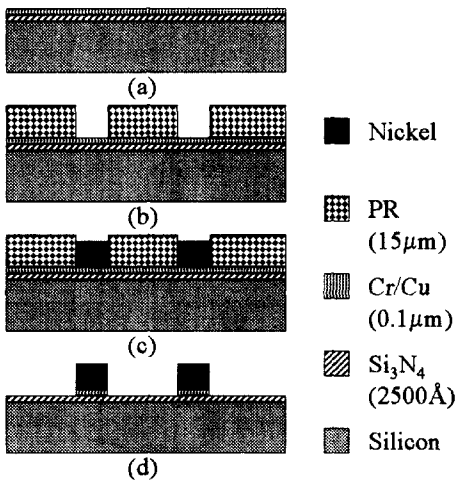


Fig. 4 Microfabrication process for nickel microloop antenna

먼저 흡수 손실, A, 는 매질의 두께, t, 와 skin depth, δ, 의 비(t/δ)에 비례하며, 다음과 같이 표현할 수 있다.

$$A = 1.315 \times 10^{-4} \sqrt{f \mu_r \sigma_r} \quad [\text{dB}] \quad (8)$$

여기서 t는 매질의 두께를 μm 단위로 나타낸 것이다.

한편, 반사 손실, R, 은 아래 식 (9)와 같이 표현된다.

$$R = 14.6 + 10 \log \left(\frac{\sigma_r r^2 f}{\mu_r} \right) \quad [\text{dB}] \quad (9)$$

여기서, μ_r과 σ_r은 각각 차폐 매질의 relative permeability와 relative conductivity를 나타낸다. 또한, 식 (9)에서 f는 전자기파의 주파수를 뜻하며, r은 전자기파 원(source)으로부터 차폐물까지의 거리를 m단위로 나타낸 것이다.

마지막으로 보정 계수, B, 는 차폐 박막 내에서 발생하는 다중 반사를 고려한 것으로 아래 식 (10)과 같이 표현된다.

$$B = 20 \log (1 - e^{-2t/\delta}) \quad [\text{dB}] \quad (10)$$

3. 제조 공정 및 실험 장치 구성

본 연구에서는 0.2 μm, 2 μm, 21 μm, 그리고 200 μm의 네 가지 두께의 구리 차폐막을 제작하였으며, 각각의 구리박막은 500 μm 두께의 Pyrex 유리 기판 위에 Cr/Cu seed layer를 증착(evaporation)한 다음, 구리박막을 전기도금하였다. 또한, nickel microloop antenna(Fig. 3)를 제작하여, 전자기파의 발신과 송신을 위한 transceiver로서 각각 사용하였다.

Fig. 4는 microloop antenna의 제작공정을 도시한 것이다. 먼저 실리콘 기판 위에 2500 Å 두께의 LPCVD 실리콘 질화막(Fig. 4(a))을 형성하여 절연층으로 사용한다. Fig. 4(a)에서는 절연층 위에 0.1 μm 두께의 Cr/Cu 복합층을 증착(evaporation)하여 nickel 전기도금 공정의 seed layer를 형성하였다. 15 μm 두께의 PR막을 spin-coating한 다음

사진작업(photolithography)을 통해 microloop antenna를 위한 mold를 Fig. 4(b)와 같이 형성하였다. 형성된 PR mold 내에 nickel 구조를 선택적으로 전기도금(Fig. 4(c))한 다음, PR 아래에 있는 Cr/Cu층을 제거(Fig. 4(d))함으로써 Fig. 3과 같이 전체 길이가 15mm인 microloop antenna의 제작을 완료하였다.

Fig. 5에서 보는 바와 같이, ceramic DIP package에 microloop antenna chip(Fig. 3)을 부착하여 PCB위에 결합함으로써 한 쌍의 극소형 송수신기를 제작하였다. 제작된 microloop antenna chip (Fig. 5(a))의 antenna 상부를 제외한 모든 부분을 구리 상자(grounded copper case)로 shielding 하여 microtransceiver module을 제작하였다.

Fig. 6은 전기도금된 구리박막의 전자기 손실(electromagnetic loss)을 측정하기 위한 실험 장치의 구성을 나타낸다. 전기도금된 구리박막은 한 쌍의 microtransceiver module(Fig. 5) 사이에 위치하고 있으며, 위쪽에 위치한 module은 transmitter로, 그리고 아래쪽에 위치한 module은 receiver로 각각 사용한다. 차폐 구리박막에 의한 손실은 100MHz~1GHz의 주파수 범위에서 network analyzer를 사용하여 측정하였다.

4. 실험 결과 및 토의

본 실험에서는 전자기파의 주파수가 100MHz~1GHz의 범위에 대해 실험이 수행되었으므로, 특화 거리(characteristic distance), $\lambda/2\pi$, 는 47.7m~47.7mm의 범위에 있다. 즉, 전자기파의 source로부터 차폐막까지의 거리($r=3.5mm$)가 특화 거리에 비해 매우 작으므로 근접장 차폐의 경우에 해당한다.

Network analyzer를 사용하여 microtransmitter에서 출력된 power와 receiver에서 측정된 power를 비교하였으며, 측정된 결과를 전자기파의 주파수 범위 100MHz~1GHz에서 각각의 차폐막 두께에 따라 나타내면 Fig. 7과 같다. Fig. 7(a)는 실리콘 기판과 Pyrex 유리판 그리고 Pyrex 유리판 위에 제작된 총 4종의 구리차폐막에 의한 전자기 차폐효과를 각각 3번씩 측정된 결과를 평균한 것이다. 또한, Fig. 7(b)는 Fig. 7(a)의 구리박막 차폐효과에서 Pyrex 유리판의 차폐효과를 제외한 값이다.

Table 1 Estimated and measured characteristics of the copper shield having the thickness, t , and the skin depth, δ , in the wave bandwidth of 100MHz~1GHz

t [mm]	t/δ	estimated loss [dB]	measured loss [dB]
0.2	0.030~0.096	21.13~41.13	20±3
2	0.30~0.96	41.27~52.41	25±3
21	3.18~10.0	72.79~142.8	26±3
200	30.3~95.7	308.5~887.2	32±3

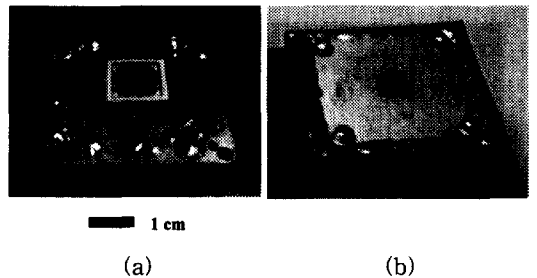


Fig. 5 Photograph of the microtransceiver using a nickel microloop antenna: (a) the microtransceiver is composed of PCB board, electrical interconnections and the microloop antenna chip, attached to the DIP packages; (b) the microtransceiver is covered by grounded copper shield case having a square opening over the microloop antenna area

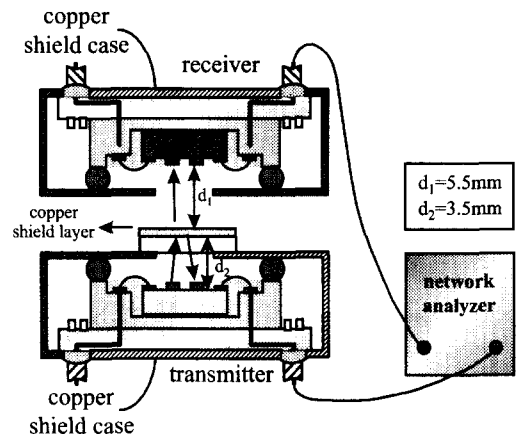


Fig. 6 Measurement of the electromagnetic radiation passing through the copper shield layer electroplated on the silicon substrate

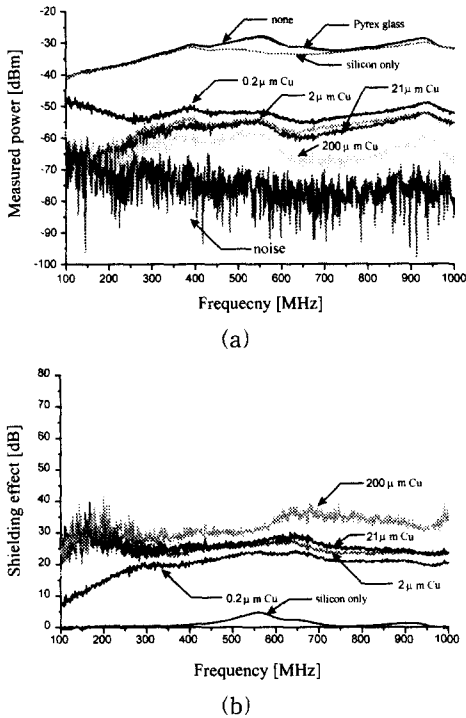


Fig. 7 Measured radiation and shielding effectiveness: (a) Radiation passing through the shield layers; (b) Electromagnetic shielding effectiveness of copper layers

Fig. 7(a)로부터 실리콘 기판이나 Pyrex 유리판은 전자기 차폐효과가 미약함을 알 수 있다. 한편, Fig. 7(b)로부터 구리박막의 전자기파 차폐효과는 전자기파의 주파수와 박막의 두께에 비례하여 증가함을 알 수 있다. 특히, $0.2\ \mu\text{m}$ 두께의 구리박막의 경우에, 다중 반사의 효과로 인해 낮은 주파수 대역에서 차폐효과의 감쇠가 두드러짐을 알 수 있다. 높은 주파수 대역에서는 구리박막의 두께가 전자기 차폐효과에 그다지 큰 영향을 주지 못하는 것으로 측정되었다. 예를 들어 $200\ \mu\text{m}$ 두께의 구리박막의 경우, $0.2\ \mu\text{m}$ 두께의 구리박막과 비교하면, 전자기 차폐효과가 단지 10dB 증가한 것으로 측정되었다.

식 (6)과 (7)에 의해서 이론적으로 예측된 값들과 Fig. 7(b)로부터 추출된 실험 값들을 Table 1에 비교하였다. Table 1에서 나타난 바와 같이 두꺼운 박막의 차폐효과에 관한 실험 측정치는 이론 예측치에 비해 큰 차이를 보이고 있음을 알 수 있다. 이는 실험에서 사용한 차폐막의 면적이

유한하여 차폐막 주위로 전달되는 전자기파의 영향을 고려하지 못한 때문이라 추정된다. 그러나, 마지막으로, $0.2\ \mu\text{m}$ 두께를 가지는 구리박막은 20dB의 전자기 차폐효과를 가지는 것으로 측정되었으며, 이는 칩단위(on-chip) 전자기 차폐의 가능성을 보여주고 있다.

5. 결론

본 연구는 집적화된 다수칩 마이크로시스템 구성에 필요한 칩단위 전자기 차폐 패키징에 관한 것으로, 전기도금된 구리박막의 근접장 전자기 차폐효과를 실험적으로 분석하였다. 이를 위하여 $0.2\ \mu\text{m} \sim 200\ \mu\text{m}$ 범위의 두께를 가지는 구리 차폐 박막을 전기도금(electroplating)으로 제작하였으며, 전기주조(electroforming) 공정으로 제작된 nickel microloop antenna를 사용하여 전자기 microtransceiver를 제작하였다. 패키지의 유리커버에 형성된 구리박막의 전자기장 차폐 효과는 100MHz~1GHz의 범위에서 10dB~40dB로 측정되었다. 특히, $0.2\ \mu\text{m}$ 두께의 구리박막의 차폐 손실은 300MHz 이상의 고주파 영역에서 20dB로 측정되었으며, 저주파 영역에서는 10dB의 차폐 손실을 나타내었다. $0.2\ \mu\text{m}$ 두께의 구리박막을 차폐막으로 사용한 경우에는 20dB의 전자기 차폐효과를 보였으며, 칩단위 전자기장 차폐 패키징의 실용 가능성을 제시하였다. 따라서, 본 논문에서 제안하는 구리박막을 이용한 전자기파 차폐 방법은 전자기파의 source뿐만 아니라 전자기파에 민감한 미소소자의 칩(chip)단위 패키징을 통해 전자기파로부터 보호할 수 있는 방법을 제공하며, multi-chip module 및 microsystem의 집적화 개발에 응용 가능하다.

후 기

본 연구는 과학기술부 국제공동연구사업인 “다이크로시스템 패키지를 위한 저부하 복합체” 과제의 일부로 수행되었습니다. 또한, 본 연구의 실험을 도와주신 한국과학기술원 전자전산학과 김정호 교수님과 김중훈씨께 감사드립니다.

참고문헌

- (1) Gianchandani, Y.B., Ma, K.J. and Najafi, K., 1995, "A CMOS Dissolved Wafer Process for Integrated p++ Microelectromechanical System," *Tech. Digest of Transducers '95*, June, pp. 79~82.
- (2) Nguyen, C. T.-C. 1998, "Microelectromechanical Devices for Wireless Communications," *Proc. IEEE Workshop on Micro Electro Mechanical Systems*, Heidelberg, Germany, January 25-29, pp. 1~7.
- (3) Shoji, S., Kikuchi, H. and Torigoe, H., 1997, "Anodic Bonding below 180°C for Packaging and Assembling of MEMS using Lithium Aluminosilicate-b-quartz Glass-ceramic," *Proc. IEEE MEMS Workshop*, pp. 482~487.
- (4) Baert, K., Deferm, L., Jansen, P., Rosmeulen, M. and van der Groen, S., 1996, "Techniques for Substrate Bonding," *5th Inter. Conf. Micro Electro, Opto, Mechanical Systems and Components*, Potsdam, September 7-19, pp. 762~764.
- (5) Esashi, M., 1993, "Micromachining for Packaged Sensors," *Tech. Digest of Transducers '93*, Yokohama, Japan, June 7-10, pp. 260~265.
- (6) Ott, H.W., 1987, *Noise Reduction Techniques in Electronic Systems*, 2nd ed., John Wiley & Sons, pp. 159~202.