

## Silicon 박막의 특성과 제조기술 그리고 다양한 소자응용



이준신

(성균관대학교 전기전자 및 컴퓨터공학부 교수)

### 1. 서론

결정질 실리콘에서 각각의 실리콘 원자는 4개의 실리콘 원자들과 공유결합을 하고 있다. 실리콘의 격자상수는 5.431 Å 이고, 3차원적인 규칙성을 가지고 있다. 이에 비해 비정질 실리콘에서는 배위수, 결합각, 결합길이는 결정질 실리콘과 비슷하나 규칙적인 주기성이 존재하지 않는다. 비정질 실리콘 내에서 대부분의 실리콘 원자들은 4개의 결합을 모두 채우지 못하고 끊어진 미만족 결합 상태(dangling bond)로 존재하게 된다. 수소화된 비정질 실리콘에서는 이러한 dangling bonds 들에 수소 원자가 연결되어, 에너지 대역(bandgap)에서의 density of localized states를 감소시켜 준다. 수소화된 비정질 실리콘 (a-Si:H) 박막의 성장 기구를 다음의 그림 1에 나타내었다.

그림 1에 나타낸 바와 같이, Si-H 결합의 형태가 a-Si:H 박막의 성장에 중요한 역할을 한다. 다양한 Si-H 결합 모드 중에서, Si-H 결합이 상대적으로 큰 결합에너지 (~3.2 eV)를 가지기 때문에 Si-H<sub>2</sub> 결합과 같은 다른 결합들보다 훨씬 안정적이다. 실리콘 박막 증착온도 200 ~ 300°C 정도에서는 열 에너지(thermal energy)에 의한 Si-H<sub>2</sub> 분해(decomposition)의 감소로 비정질 실리콘 내에서 Si-H<sub>2</sub> 결합의 양이 증가하게 된다. 300°C 이상의 기판온도에서, 화학적 결합의 형태

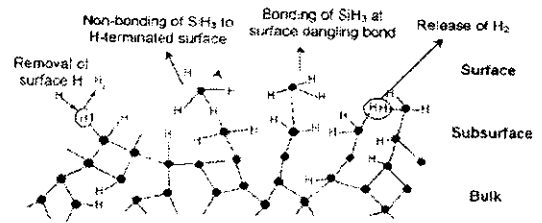


그림 1. 수소화된 비정질 실리콘 (a-Si:H)박막의 성장 기구

는 온도보다는 증착 기법에 강하게 영향을 받는다. a-Si:H 박막 내에서 Si-H<sub>2</sub>결합은 일반적인 반도체 특성을 감소시킨다고 알려져 있다. 수소화를 행하지 않은 비정질 실리콘에서, 결합밀도는 10<sup>20</sup>cm<sup>-3</sup>eV<sup>-1</sup> 정도로 매우 높다. RF sputtering이나 e-beam에 의해 성장한 비정질 실리콘 박막의 결합밀도가 10<sup>20</sup>cm<sup>-3</sup>eV<sup>-1</sup> 이상으로 높아 doping 효과를 보기 어려워 실질적인 전기전자 소자에 응용되지 못하였다. 그러나, Dundee 대학교의 Spear와 LeComber 그리고 Ovshinsky가 글로우 방전을 통하여 미결합 상태에 수소나 불소를 결합시킨 비정질 실리콘을 형성시킴으로써 금지대 내부의 상태 밀도를 크게 줄일 수 있었으며, 이로 인하여 비정질 실리콘에 도핑이 가능하게 되었다. 수소화된 비정질 실리콘 (a-Si:H) 박막에서는 결

서는 결합밀도가  $10^{16} \text{cm}^{-3} \text{eV}^{-1}$  정도이다. 이는 수소가 실리콘의 끊어진 결합 (dangling bond) 들을 없애고, 국재 상태 (localized states)를 감소시키는 역할을 하기 때문이다. 이때부터 수소화된 비정질 실리콘 박막은 p-n 접합이나 전계 효과 트랜지스터(Field Effect Transistor)등의 소자를 제작할 수 있게 되었다. 본 기고에서는 실리콘 박막의 특성과 제조 방법 그리고 박막의 소자응용에 대해서 살펴보고자 한다.

## 2. 실리콘 박막 특성

표 1에 a-Si:H의 일반적인 특성을 보였다. a-Si:H는 1.7 ~ 2.0 eV의 에너지 대역을 가지는 direct-gap 반도체이며, 결정질 실리콘(c-Si)보다 큰 광 흡수 계수를 가진다. 그림 2에 실리콘 박막의 광 흡수도 변화를 도시하였다.

그림 3은 Si-H 결합 사이에서의 수소의 운동을 나타내고 있다. 수소는 약한 결합에 의한 국재 상태에 trap 및 release를 반복하며 Si-Si 결합 사이로 움직이며 확산을 하게 된다. 안정된 구조에서 strained(weak) Si-Si 결합 바로 옆에 Si-H 결합이 있다면, 빛 조사시 nonradiative electron-hole 결합 에너지에 의하여 strained Si-Si 결합을 깰 수 있다. 깨어진 Si-Si 결합 중에 한 Si 원자는 수소화 결합하고 다른 Si 원자는 dangling bond로 남게 된다. 따라서 a-Si:H 박막은 빛에 민감하게 반응하며 물성특성도 초기제작 후와 나중에 UV 광이 조사된 후에 특성이 변할수 있다.

표 1. a-Si:H의 일반적인 특성

Deep Localized States	$10^{15} \sim 10^{16}$
Density at $E = E_{F_0}$	$(\text{cm}^3/\text{eV})$
Deep States	86 (meV)
Characteristics Energy	
Tail Localized States Density at $E = E_c$	$\sim 2 \times 10^{21}$ $(\text{cm}^3/\text{eV})$
Tail States Characteristics Energy	23 (meV)
Width of Tail States Band	$\sim 150$ (meV)
Dielectric Constant	$\sim 11$
Diffusion Constant at 300 K	$(\text{cm}^2/\text{s})$
- electrons in conduction band	0.26 ~ 0.52
- holes in valence band	0.13 ~ 0.26
Effective Density of States in Conduction Band at 300 K	$\sim 10^{19}$ $(\text{cm}^{-3})$
Effective Density of States in Valence Band at 300 K	$\sim 10^{19}$ $(\text{cm}^{-3})$
Energy Gap at 300 K	1.72 (eV)
Index of Refraction	3.32
Mobility at 300 K	$(\text{cm}^2/\text{Vs})$
- electrons in conduction band	10 ~ 20
- holes in valence band	5 ~ 10

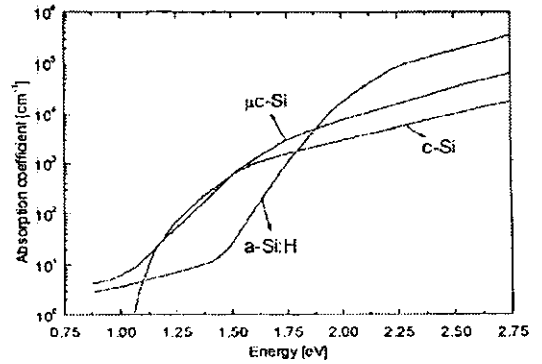


그림 2. Photon 에너지에 따른 광 흡수도

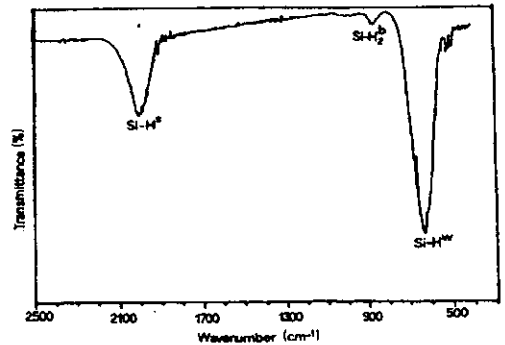


그림 3. a-Si:H 박막의 FTIR 분석 결과

a-Si:H 박막의 전도대 및 가전도대에서 캐리어는 수십  $\text{cm}^2/\text{Vs}$  크기의 밴드 이동도를 갖는다. 비정질 실리콘에서 전자수송 특성은 전하 운반자와 국재 상태와의 상호작용에 의해 결정된다. 국재 상태에서 포획된 전하가 전도대로 열적 여기에 의해 전도대에서 수송이 일어나면 trapping이라고 하고, 국재 상태 사이에서 직접 터널링에 의해 전하 운반자가 이동되면 hopping이라고 부른다. 따라서 비정질 실리콘 박막은 외부 광원에 불안정한 요인과, 열적 스트레스에도 특성변화가 일어날 수 있으며 다수의 결합밀도로 인한 낮은 반송자 이동도는 회로소자의 스위칭 속도에 영향을 주기 때문에 현재는 실리콘 박막 자체를 다결정으로 대체하고자 하는 노력이 진행 중이다. 다결정 실리콘은 각각 결정 방향이 다른 결정립들과 그 사이의 결정립계로 이루어져 있다. 이동도는 물리적으로 다결정 재료에서 캐리어가 한 결정립에서 다른 결정립으로 이동하기 쉬운 정도를 나타내는 변수로 다결정 실리콘에서는 결정립계 산란 (grain boundary scattering)이 추가되어 단결정에서의 값보다 훨씬 작은 값을 갖는다. 그림 4에 다양한 실리콘 종류에 따른 에너지 밴드 다이어그램과 캐리어가 이동하는 과정을 도시하였다.

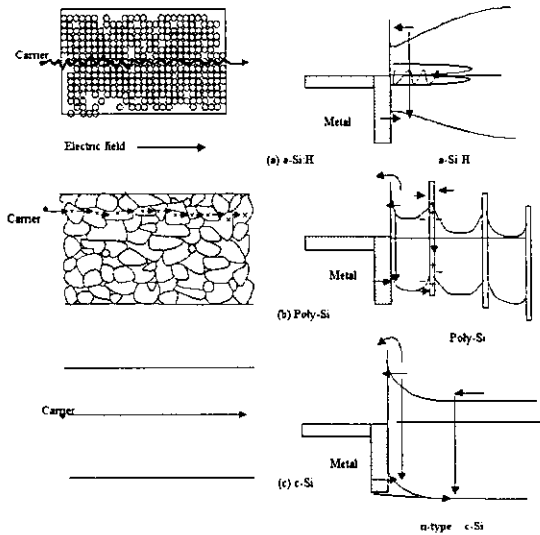


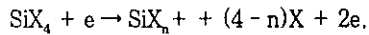
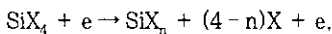
그림 4. 다양한 실리콘 재료에 따른 에너지 밴드 다이어그램과 캐리어 이동 요약도

이러한 다결정 실리콘을 얻는 방법으로 a-Si:H 박막을 먼저 제조한 후에 laser annealing, RTA (rapid thermal annealing), 그리고, furnace annealing을 이용하는 SPC (solid phase crystallization)와 같은 재결정화 방법으로 고품질의 다결정 박막을 제작하고 있다. 그러나, 레이저 열처리나, RTA를 이용한 방법은 다결정 실리콘의 대면적 성장, 균일성 및 생산성에 문제가 있고, SPC방법은 이들에 비하여 공정 시간이 길다는 단점이 있다. 고품질의 미세결정 실리콘 박막을 직접 증착하는 것은 이동도가 떨어지기는 하지만, 대면적 성장, 균일성, 생산성에 있어서 우수한 성질을 보여주며, 많은 연구가 진행되어지고 있다.

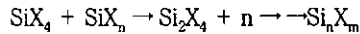
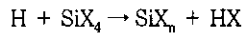
### 3. 실리콘 박막 제조 기술

실리콘 박막은 저온 공정에서 주로 100~ 400℃에서 플라즈마 화학기상 증착법 (plasma enhanced chemical vapor deposition: PECVD)에 의해 형성된 비정질 실리콘 박막을 사용하여 왔다. 그림 5에 전형적인 PECVD 개략도를 도시하였다. 그림 6에서 플라즈마 가스분해로 a-Si:H 박막이 형성되는 과정을 도시하였다. 실리콘 원천 소스를 포함하고 있는 가스를 플라즈마를 이용해 분해하고 기판 표면에 고체 박막실리콘이 성장되는 주요 반응 과정은 크게 3가지로 분리해서 나타낼 수 있다.

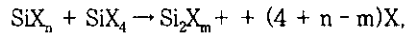
#### (i) Electron-molecule reactions



#### (ii) Neutral-neutral reactions



#### (iii) Ion-molecule reactions



그러나, 기존의 a-Si:H TFT의 이동도는  $1 \text{ cm}^2/\text{V} \cdot \text{s}$  이하로서 구동 속도가 느리고 높은 전압과 빛, 열에 대한 안정성이 떨어지는 등의 문제점이 있어 30"이상의 UXGA급의 TFT-LCD 응용에는 부적합하다. 이러한 종래의 비정질 실리콘 박막트랜지스터의 단점을 해소할 수 있는 방안으로 양질의 미세결정 실리콘 박막( $\mu\text{c-Si}$ ) 또는 다결정 실리콘 박막(poly-Si)을 활용한 박막 트랜지스터가 탐색되고 있다. 다결정 실리콘

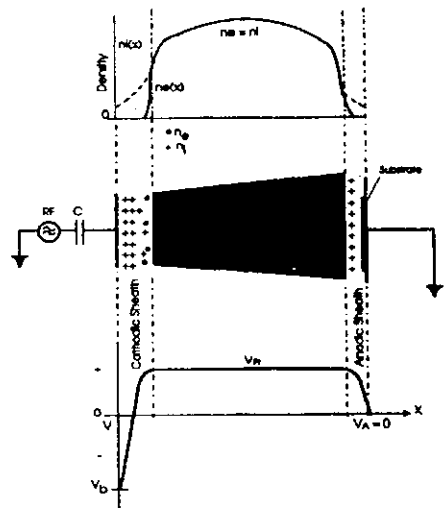


그림 5. PECVD 개괄도와 전위 분포도.

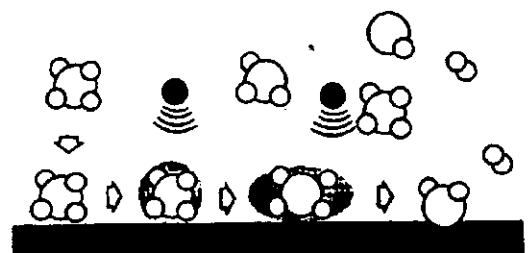


그림 6. 실리콘 박막 성장 개략도

박막 트랜지스터는 비정질 실리콘 박막 트랜지스터에 비해서 높은 캐리어 이동도 특성을 가지므로 인하여 구동능력이 우수할 뿐만 아니라 주변 구동회로를 직접 액정 패널에 내장시킬 수 있고 자기정렬(self-align) 등의 고집적 반도체 공정 기술을 용이하게 적용시킬 수 있는 점 등 많은 장점이 있다. 이러한 다결정 실리콘 박막의 성장 방법들로 기판에 직접 다결정 실리콘을 성장하는 방법과 비정질 실리콘을 먼저 증착한 후 결정화하여 다결정 실리콘 박막을 형성하는 방법으로 크게 구분되어진다.

최근에 다결정 실리콘 박막 트랜지스터를 이용한 응용 연구가 가속되고 있으며 금속유도결정화(metal induced crystallization: MIC), Microwave 결정화, 엑시머 레이저 어닐링(excimer laser annealing)을 이용한 결정화 등의 후 결정화 방법이 주로 제안되고 있다. 이러한 다결정 실리콘 박막은 기존의 플라즈마 화학기상증착(PECVD), 저압 화학기상증착(LPCVD) 방법을 이용하여 비정질 실리콘을 증착한 후에 금속유도, 엑시머 레이저 어닐링 등의 방법을 이용한 결정화와 같은 후 결정화 공정을 거치게 되어 공정단계가 증가하게 되고, 박막의 균일도, 박막 내 불순물 오염 등의 문제점 해결에 상당한 진척을 보이고 있다.

이러한 문제를 해결하는 방안으로 직접적인 세결정 실리콘 박막 성장을 통한 노력이 진행되고 있다. 미세결정 실리콘 박막의 직접 성장에서 가장 일반적인 방법은 PECVD를 이용하는 것인데, 이 경우에는 실리콘 함유 기체인 silane ( $\text{SiH}_4$ ) 가스를 수소( $\text{H}_2$ ) 가스에 1~수 %의 농도로 희석하는데 수소의 양이 증가할수록 결정도가 증가하는 것으로 알려져 있다. 그 원인은 활성화된 수소 원자가 불안정한 상태로 있는 실리콘 원자를 식각하여 증착과 식각의 준평형 상태에서 증착되거나, 수소기(hydrogen radical)에 의한 흡착 종의 표면 이동이 촉진되기 때문에 결정화된 박막이 얻어진다. 또한, 수소에 의한 비정질상의 선택적 식각에 의해 결정질 실리콘만이 남게 되고 이를 이용하여 silane만으로 수십 Å의 실리콘 박막을 증착한

후 수소 플라즈마로 처리하는 과정을 연속적으로 반복하는 Layer-by-Layer 증착법에 의해서도 미세결정 실리콘을 얻고 있다. 또한, 고온으로 가열된 필라멘트로 silane을 분해하는 열선 화학기상증착법(Hot-wire CVD)에 의해서도 미세결정 실리콘 박막을 형성할 수 있는데, 이는 고온의 필라멘트에 의해 silane과 수소가 분해되어 수소가 발생하고 이에 의한 선택적 식각으로 미세결정 실리콘이 얻어졌다고 추정하고 있다. 이런 방법 이외에 고밀도 플라즈마를 이용해 실리콘 박막을 얻기 위해서 hollow cathode, ICP, ECR, VHF 플라즈마 시스템 등이 연구되고 있다. 아래 그림 7에 실리콘 박막 제조 기술의 연도별 변천사를 도시하였다.

#### 4. 실리콘 박막 소자응용

실리콘 박막은 많은 분야에 있어서 응용되고 있으며, 국내 반도체 산업의 핵심위치에 있는 물질이다. 한국 산업의 근간이라 할 수 있는 메모리분야에 적용될 뿐만 아니라 TFT-LCD에서의 사용은 물론, 태양전지, 이미지 센서, X-ray 사진 촬영기 개발에도 응용되고 있다. 그림 8에 다양한 실리콘 박막의 응용분야를 도시하였다. 본 기고에서는 태양전지와 TFT용을 중심으로 하고 다른 센서응용 분야를 간략히 살펴본다.

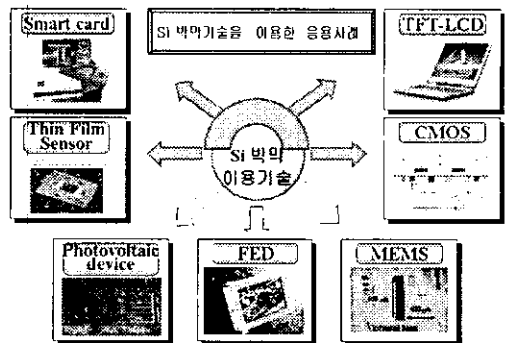


그림 8. 실리콘 박막의 다양한 응용분야

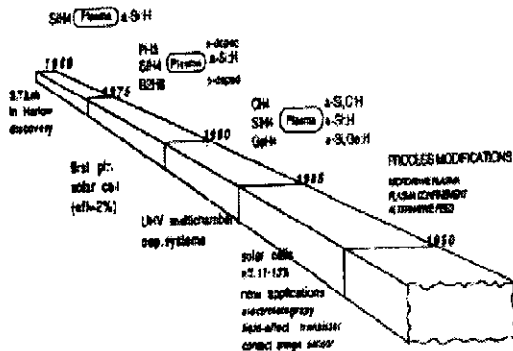


그림 7. 실리콘 박막 제조기술의 변화

실리콘 박막을 이용한 태양전지는 저가로 대면적 제조가 용이하기 때문에 장점을 가지고 있다. 현재 변환 효율 약 12% 내외에서 달성 가능하며 그림 9에 다양한 실리콘 박막 태양전지 구조를 도시하였으며, 그림 10에서는 그림 9 맨 아래 구조에 해당하는 실제 태양전지 제품을 도시하였다. 무한, 무료, 무공해 에너지원인 태양 에너지를 직접 전기 에너지로 바꿀 수 있다면 인류에게 있어 축복일 것이다. 특히 최근에는 화석 연료를 연소시킬 때 발생하는 이산화탄소에 의한 지구의 온난화와 산성비에 의한 산림의 파괴가 인류 생존의 문제를 심각

하게 위협하고 있는 상황 때문에 태양전지는 무한, 무료, 무공해로 향후 인류가 필수적으로 선택해야만 하는 기술이다. 그림 11에 세계적으로도 응용 분야가 확대되고 있는 태양전지를 이용한 일반 가정에서의 전기공급 개략도를 도시하였다.

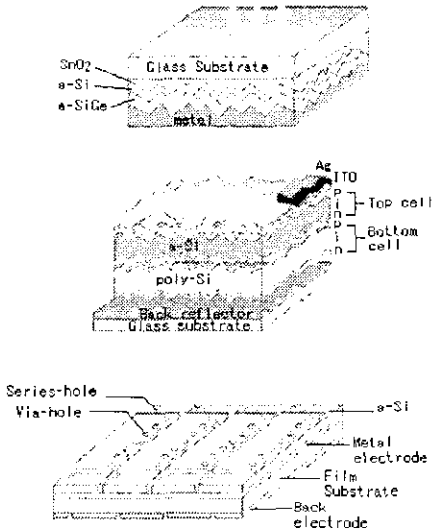


그림 9. 실리콘 박막 태양전지 구조

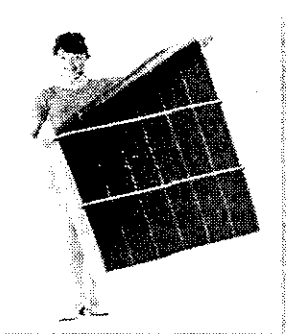


그림 10. 대면적 태양전지 제품예

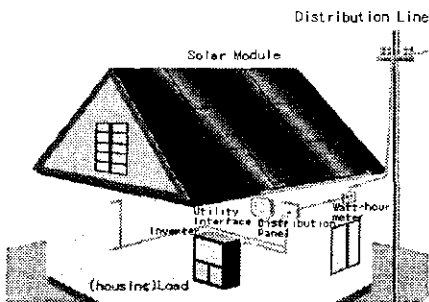


그림 11. 태양전지의 계통 연계형 응용

TFT-LCD가 주류를 이루는 FPD 산업은 97년도 11억 달러, 98년도 16억 달러에 달했던 수출이 99년에는 수요 물량의 급속한 확대에 힘입어 약 40억 달러를 달성할 전망이다. TFT-LCD 응용제품은 다양한 분야에 세분화되어 computer 용도부터 통신기기, 민생기기, 네비게이션 기기 등 광범위하다. 이런 광범위한 응용 수요를 만족시키기 위한 필요기술을 표 2에 연도별로 정리하였다. 화면 면적이 2001년을 기준으로 대면적화되면서 관련 기술들 또한 변화할 것으로 사료된다. 국내 업계는 예측되는 시장변화에 대비하여 기술개발을 달성하여야만 현재의 호황을 유지할 수 있을 것이다.

TFT의 개발은 현재공정을 단순화하기 위한 노력이 진행되고 있으며, 그림 12에 다양한 TFT 구조에 따른 mask 수와 필요한 공정 수를 요약하였다. 박막 트랜지스터는 활성층(active layer), 게이트 절연층, 소스-드레인 전극과 게이트 전극의 제작 순서에 따라 크게 4가지로 나눌 수 있다. 먼저 게이트와 소스-드레인 전극이 활성층을 사이에 두고 있는 스테agger드형(staggered type)과 게이트 전극과 소스-드레인 전극이 활성층의 한쪽 면에 같이 있는 코플라나형(coplanar type)으로 나눌 수 있다. 또 다른 구조는 스테agger드형과 코플라나형의 제작 순서를 역으로 한 역스태agger드형(inverted staggered type)과 역코플라나형(inverted coplanar type)이다. 많은 연구그룹들이 성능 향상과 공정의 간단화 등을 목표로 다양한 구조의 박막 트랜지스터들이 연구하고 있다.

현재 a-Si:H TFT 보다 이동도가 100배 이상되는 poly-Si TFT를 제조하기 위한 개발이 진행되어 향후 모든 TFT 구동 회로와 제어회로가 집적화된 system-on-glass 구현이 가능할 것이다. 그림 13에 이동도 개선에 따른 TFT-LCD의 시스

표 2. 연도별 TFT-LCD의 기술 변화도

연도	1999	2000	2001	2002	2003
면적	패널크기	소/중 (AV, PDA, PC)	대 (Monitor)	대 (PC)	
기판	유리원판	300×400, 400×500, 600×720	650×830, 750×950		
회로	구동회로	Analog	Digital/Analog	Digital	
소자	TFT 구조	Bottom- and Top gate		Top gate	
	NMOS이동도 (cm <sup>2</sup> /V·S)	≤100		≤200	
	설계규칙 (μm)	≤5	≤3	≤1	
	Gate 금속	Cr, Al		Cu, Al	
공정	드레인 연결	Al		Cu	
	예칭	Wet/Dry		Wet/Dry	
	a-Si Deposition	PECVD		LPCVD, Sputter	
장비	활성화	ELA, RTA, Furnace (Low Temp.)			
	리소그래피	0.3μm	0.3μm + HyperShot		고정밀
	ELA	200mm / 670 mJ	275mm / 1J		300mm / ≥ 1J
	이온 도핑	이온사워		직진법, 이온주입	

템 변화도를 요약하였다.

1980년 이후로 실리콘 박막을 이용한 다양한 전자소자 응용개발이 활발하게 진행되었다. 우수한 광 흡수특성을 이용한 이미지 센서의 한 예를 그림 14에 도시하였다. 이런 우수한 광 민감도 때문에 비휘저는 빛을 전기적인 신호로 변환이 가능한

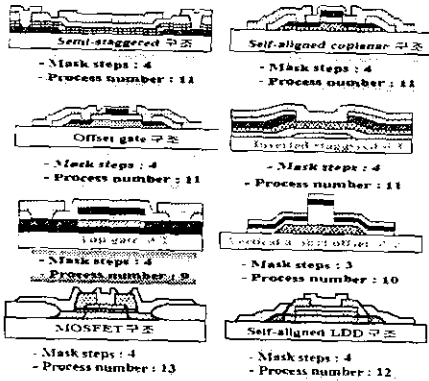


그림 12. TFT 구조에 따른 공정수

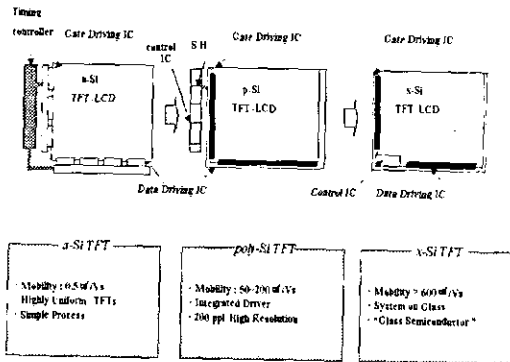


그림 13. 이동도 개선에 따른 TFT-LCD 시스템 집약 가능성도

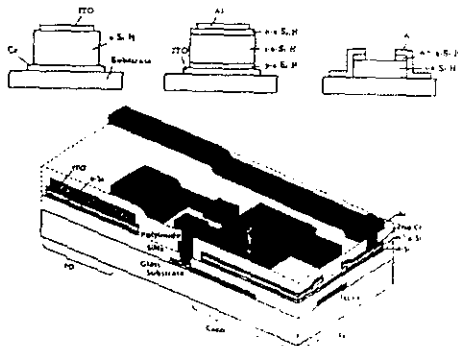


그림 14. a-Si:H 박막을 이용한 광센서

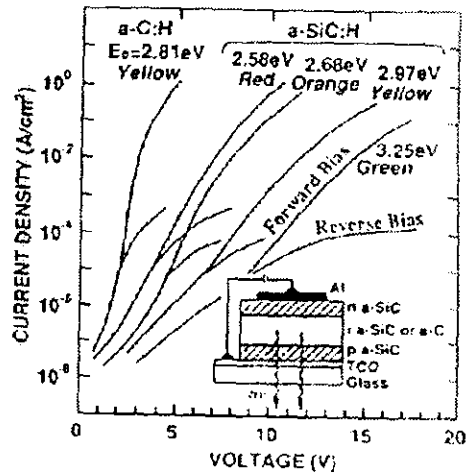


그림 15. a-Si:C 박막을 이용한 발광소자

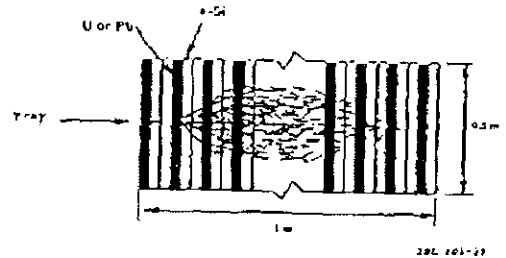


그림 15. 실리콘 박막을 이용한  $\gamma$ -ray를 검출하기 위한 구조

CCD (charge coupled device)에 적용이 가능하다. 이러한 CCD에는 수십, 수백만개의 광전변환 픽셀을 고밀도로 집적 가능함을 보였다.

또한 직접 전이형 에너지 밴드 특성과 실리콘 박막 내에 carbon의 비율을 조정하여 에너지 밴드갭을 조절하고 발광 색상 조정이 가능함을 보였다. 그림 15에 a-Si:C 박막을 이용한 다양한 색상 발광에 필요한 에너지 밴드갭 변화를 요약하였다.

a-Si:H TFT의 새로운 응용처가 X-ray 검출기와 같은 입자 검출 소자이다. 향후 방사성 의학, 비파괴 검사 등에 활용될 수 있다. 비정질 실리콘 광 다이오드를 이용하여 실시간으로 영상을 처리할 수 있는 기술 개발 연구가 진행중이다.  $\gamma$ -ray는 핵의학 분야에서 사용되고 있는데,  $\gamma$ -ray의 분산 정도를 측정하는데 비정질 실리콘이 사용된다. 이러한  $\gamma$ -ray를 검출하는 각 화소마다 a-Si가 사용되어 광을 검출하는데 사용된다. 아래 그림 15에  $\gamma$ -ray를 검출하기 위한 개략도를 도시하였다. 이외에도 Si:Ge 박막을 이용한 IR sensor, 인공지능 신경망회로 등 다양한 분야에 실리콘 박막을 전자 소자에 적용하고자 하는 노력은 상당한 성과를 거두고 있다.

## 5. 결 론

이상에서 실리콘 박막의 특성과 제조 방법 그리고 박막의 소자응용에 대해서 살펴보았다. 현재 국내에서 실리콘 박막의 가장 큰 응용 분야는 평판디스플레이의 TFT-LCD 시장이다. 그러나 실리콘 박막으로 가능한 전자소자 응용분야는 아직 산업계에서 열매를 맺지 못한 분야가 더 많고 실제로 적용할 수 있는 분야의 다양함을 본 지면을 통해서 알았다. 산업계는 주요 공략시장을 선정하여 가격, 기술력 우위를 선점하기 위한 노력이 필요하며, 정부는 선진국의 견제를 방지하기 위한 정치적 노력과 연구개발 기반조성이 요구된다.

## 저 자 약 력

성명 : 이 준 신

### ❖ 학 력

1989년       성균관대 전기공학 학사  
1991년       뉴욕주립대 전기공학 석사  
1994년       뉴욕주립대 전기공학 박사

### ❖ 경 력

1995년 ~ 현재   성균관대 부교수  
1995년 ~ 현재   산업전자응용연구소 연구원  
1996년 ~ 현재   정보통신연구소 연구원  
1997년 ~ 현재   반도체 생산기술 연구소 연구원  
1998년 ~ 현재   태양광발전사업단 전문위원  
1998년 ~ 현재   통상사업부 G7 심사위원