

전이금속이 첨가된 SiO₂/ITO 나노박막의 전자파 차폐특성

신용욱 · 김상우* · 손용배* · 윤기현
연세대학교 세라믹공학과
한국과학기술연구원 세라믹공정연구센터*
(2000년 9월 25일 접수)

The Characterization of Electromagnetic Shielding of SiO₂/ITO Nano Films with Transition Metal Ions

Yong-Wook Shin, Sang Woo Kim, Yong Bai Son and Ki Hyun Yoon

Department of Ceramic Engineering, Yonsei University, Seoul, 120-749, Korea
Ceramic Processing Research Center, KIST, Seoul, 136-791, Korea

(Received September 25, 2000)

초 록

전자파 차폐 및 반사방지용으로 사용되는 SiO₂/ITO 이중박막의 전기적 특성에 미치는 전이금속이온의 영향에 대해 고찰하고 전자파 차폐이론식으로부터 박막의 전도특성을 모사하여 효과적인 전자파 차폐효과를 얻기 위한 전도막을 설계하고자 하였다. ITO 상층부에 전이금속염을 첨가한 실리카 복합졸을 코팅하여 SiO₂/ITO 이중막을 제조한 결과 최저 표면저항치를 나타내는 첨가량은 전이금속의 종류에 따라 차이를 보이지만 Sn 및 Zn이 첨가된 졸로부터 형성된 박막은 10⁵ Ω/□ 이하의 낮은 저항치를 보였으며 가장 안정된 표면저항을 나타내었다. 또한 전자파 차폐효과와 전도박막의 표면저항을 차폐이론식으로부터 조사한 결과 Zn와 Sn의 전이금속염이 첨가된 SiO₂/ITO 투명전도막은 TCO'99에서 정한 전자파 차폐기준에 부합하였다.

ABSTRACT

The effect of transition metal additives on electrical properties of SiO₂/ITO nano films for electromagnetic shielding was studied and conductive film for effective electromagnetic shielding was designed by applying electrical property of thin film to electromagnetic shielding theory. SiO₂/ITO double layer were fabricated through complex silica sol with transition metal salts. There are difference between kinds of additives that sheet resistance become to minimize. The SiO₂/ITO double layer with Zn or Sn show the most stable sheet resistance, below 10⁵ Ω/□ and this value was well adjusted to standard for EM shielding of TCO's regulation.

Key words : Transition metal, ITO, Electromagnetic shielding, Sheet resistance, TCO

1. 서 론

정보화 사회로의 급격한 전환은 TV, 모니터 등의 디스플레이기기들을 생활필수품으로 만들었다. 특히 인터넷의 급속한 대중화로 인하여 현대인의 하루일과 중 컴퓨터 모니터를 앞에 두는 시간이 날이 갈수록 증가하고 있는 실정이다. 현재 가장 널리 쓰이고 있는 음극선관(CRT) 모니터는 장시간 사용시 전자총에 걸리는 고압의 전계에 의해 모니터 전면에 ELF대역(5 Hz-2 kHz)과 VLF대역(2-400 kHz)의 인체에 유해한 전자파가 발생하는 것으로 보고되고 있다.^{1,2)} 이들 저주파 대역의 전자파로 인한 폐해가 실험적으로 인정되어 미국, 유럽등 선진국에서는 TCO, MRP등 각종 환경규제를 제정하여 자국 제품뿐만 아니라 자국에 수입되는 모니터, TV에 대해서 이러한 규격을 적용하고 있으며 그 규격에 만족한 제품만 판매를 허용하고 있는 실정이다. 따라서

보다 엄격해지고 있는 환경규제에 대응하기 위한 유해 전자파에 대한 대책연구가 필수적이라 할 수 있다.

유해 전자파는 흡수, 반사, 혹은 도전 손실을 통해서 차단할 수 있다. VDT의 스크린은 눈으로 보는 것이므로 투명하여야 하기 때문에 스크린 내부에서 발생하는 전자파를 차단하기 위해서는 투명 도전막의 도전손실에 의한 방법이 연구되고 있다. 투명 전도막 재료로는 상온에서 안정하고, 가시광선영역에서 90% 이상의 투과율을 가지면서도 전도성이 우수한 인듐주석산화물(ITO, Indium Tin Oxide)이 주로 이용되고 있다.³⁻⁵⁾ ITO 전도막은 진공증착이나 스퍼터링법에 의해 제조가 가능하지만 대량생산성 문제 때문에 실제 생산 공정에서는 ITO 용액을 스핀 코팅함에 의해 제조된다. 이렇게 제조된 전도막은 다시 그 위에 실리카로 보호층을 코팅한 후 저온에서 열처리하기 때문에 결국 다공성 구조를 가진다. 이 때문에 높은 전도성을 가진 치밀한 ITO에 비해

수 오더 낮은 전도성을 갖는다. 전도막의 전기적 특성은 코팅시의 용액조성과 실험변수에 의해서도 크게 달라진다. 투명 전도막의 전기적 특성 변화는 전자파 차폐효과에 직접적인 영향을 미치게 된다.

VDT에 투명전도막을 성형시켜 제품을 출시한 후에도 시간이 지남에 따라 나타나는 전도특성의 저하현상은 앞으로 더욱 엄격해질 환경규제에서 언급될 문제로서 반드시 해결해야 한다. 본 연구에서는 투명 전도막의 전도특성에 미치는 영향을 알아보기 위하여 SiO_2/ITO 나노박막의 전기적 특성을 살펴보고, 박막의 전기적 특성이 전자파 차폐효과에 미치는 영향을 이론적으로 분석하여 국제환경 기준에 적합한 투명 전도막의 전도특성을 제시하고자 하였다.

2. 실험방법

2.1. ITO 및 실리카 용액의 제조

원료분말로 사용된 ITO는 주석이 7 wt% 도핑된 산화인듐이며 평균입도는 약 50 nm의 나노입자이다. 용액을 만들기 위하여 용매로는 99.9% 순도의 에틸알코올(Carlson abar, USA)을 사용하였다. ITO 원료분말과 용매인 에탄올을 혼합 및 분쇄하여 전체에 대하여 ITO가 약 1.8 wt%가 되도록 하였다. 이렇게 혼합된 용액을 초음파분쇄기(Cole/Palmer, USA)를 이용하여 3분간 분쇄하였다. 제조된 용액은 0~4°C에서 냉장보관함으로써 안정성을 유지하였다.

실리카 상층코팅 용액의 제조를 위하여 TEOS(Tetra-EthylOrthoSilicate, Wako, Japan)와 에탄올을 무게 비로 3:1로 혼합한 뒤 40°C에서 2시간 동안 유지하여 안정화 시켰다. 복합졸을 만들기 위하여 금속이온 첨가물의 원료로는 ZnCl_2 , SnCl_2 , AgNO_3 , NiCl_2 및 InCl_3 (Kanto chemical, Japan)를 사용하였다. 각각의 금속첨가물을 용매에 용해시켜 첨가물의 함량이 0.1~1.0 wt%인 농축용액을 제조하였다. 제조된 농축용액 37.3 g에 코팅을 위한 용매로써 이소프로필알코올 30 g, 부탄올 20 g, DI-water 5 g을 첨가하였다. 금속첨가물과 유기용매를 혼합한 용액에 앞서만든 TEOS 용액을 첨가하고 2시간동안 수화반응을 시켜 실리카 상층코팅 용액을 제조하였다. 최종적으로 제조된 실리카 졸용액은 제습장치(Microdry, Seilico, Korea)내에서 보관하여 수분과의 반응에 의한 sol의 특성변화를 최대한 억제하였다.

2.2. 용액의 코팅 및 열처리

코팅을 위한 기판으로는 100×100 mm의 soda-lime 유리를 사용하였다. 40°C로 유지된 기판을 스핀코팅기에 올려놓고 먼저 150 rpm으로 회전시키며 7~8 cc의 ITO 용액을 코팅한 뒤 약 80초간 유지하고 다시 실리카 오버코팅용액을 같은 방법으로 코팅한 뒤 약 80초간 회전을 유지한 뒤 정지시켰다. 이때 스핀코팅기(WS-400-8NPP-Lite, Lourell, USA)를 사용하였다.

이층으로 코팅된 기판을 로에서 180~500°C의 범위로 열처리하여 투명한 SiO_2/ITO 나노박막을 얻었다. 열처리는 air 분위기에서 4°C/min의 승온속도로 설정한 온도까지 온도를 상승시킨 뒤 30분간 유지하고 다시 4°C/min로 상온까지 온도를 내렸다.

2.3. 전기전도도 측정

박막의 전기전도도를 측정하는 방법으로는 막을 전도성 기판위에 코팅하여 박막의 상부에 다시 전극을 입힌 뒤 직접 저항을 측정하는 방법과 네 개의 probe에 전압과 전류를 걸어 같은 전류에서 전압 강하를 측정하여 저항으로 환산하는 4-point probe method가 주로 사용되는데, 본 실험에서는 유리기판을 이용해야하는 제약과 함께 실험의 편리함을 위해 가장 널리 사용되는 4-point probe method로써 표면저항을 측정하여 시편의 전기전도특성을 관찰하였다.⁶⁾ 실험에 사용된 표면저항측정기는 일본 Mitsubishi사의 GP-MCP-T600이었다.

측정된 표면저항값의 신뢰성을 위해 열처리가 끝난 기판을 상온에서 하루동안 보관하여 충분히 안정화시켰고, 100×100 mm 유리기판을 3×3줄로 나누어 모두 9개의 지점에서 저항값을 측정하여 평균을 구하는 방법으로 시편의 표면저항을 결정하였다. 시간에 따른 저항특성변화를 알아보기 위하여 6개월까지 대기중에서 보관하면서 단속적으로 표면저항을 측정하였다.

2.4. SiO_2/ITO 이층박막의 분석

SiO_2/ITO 박막의 두께 및 미세구조를 알기 위하여 주사전자현미경(SEM, S-4200, Hitachi, Japan)으로 표면과 단면을 관찰하였다. 또한 SiO_2/ITO 박막의 깊이에 따른 성분분포를 관찰하기 위하여 AES(PHI-670, Phi, USA)로 130 Å/min의 속도로 에칭하면서 깊이에 따른 성분분포를 관찰하였다.

3. 결과 및 고찰

3.1. 전이금속첨가물에 의한 SiO_2/ITO 박막의 전기적특성 변화

CRT의 전자파 차폐 및 반사방지를 위해 표면에 입혀지는 SiO_2/ITO 이층막에서 ITO층은 전도특성으로 인해 전자파차폐 및 정전기 방지효과를 나타내며, 실리카 층은 ITO층을 외부의 영향으로부터 보호해주고 ITO층과의 두께 조합을 통하여 반사방지의 효과를 부여하는 것으로 보고되고 있다.^{7,8)} SiO_2/ITO 이층막을 얻기 위하여 먼저 ITO 용액을 스핀코팅하여 얻은 전도막 표면을 SEM 관찰한 결과를 Fig. 1에 보였다. 분산된 ITO 입자들은 40~100 nm의 크기분포를 보이고 있으며, 입자간에 미세 기공이 존재하고 있었지만 전체적으로 균일하게 도포되어 있음을 확인할 수 있다.

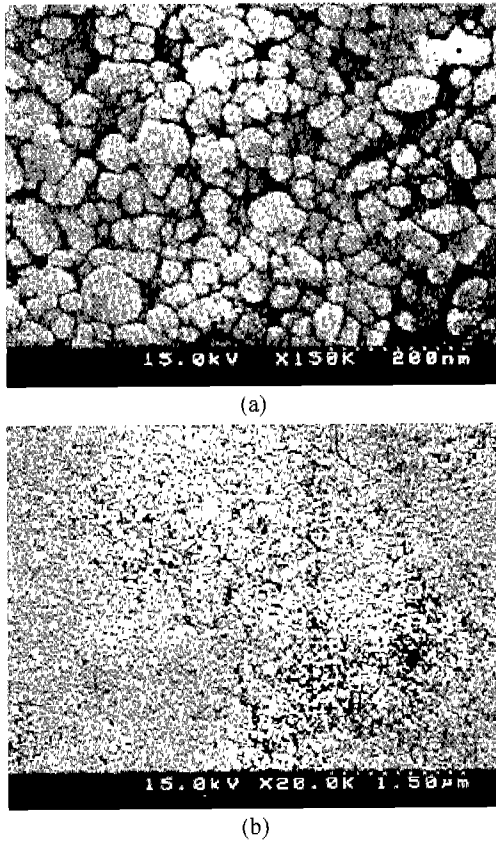


Fig. 1. Microstructure of ITO thin films by SEM.

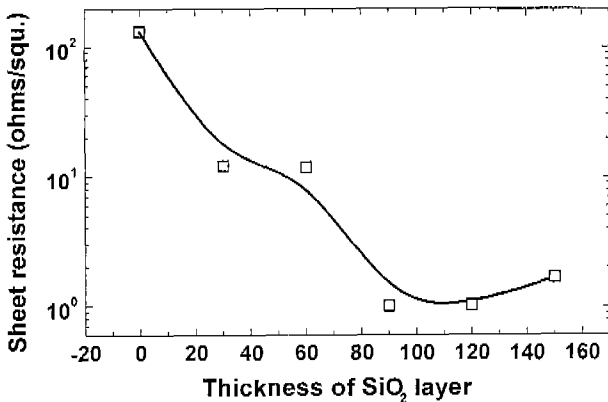


Fig. 2. The change of sheet resistance as a function of thickness of silica layer.

Fig. 2는 ITO 하층을 먼저 형성한 후 TEOS의 함량을 조절하여 실리카층의 두께를 증가시키면서 제조한 2층박막을 180°C에서 열처리한 후 측정된 상대 표면저항치를 보여주고 있다. 상대 표면저항치는 Fig. 2에서 각각의 표면저항치를 가장 낮은 표면저항치(본 그림에서는 실리카 두께가 90 nm일 때)로 나눈 값을 나타낸 것이다. 실리카층의 두께가 증가할수록 표면저항이 계속 감소하여 약 90 nm가 될 때 가장 낮은 표면저항치를 갖는다. 그러나 실리카층의 두

께가 100 nm 이상으로 증가하면서는 표면저항이 점진적으로 증가하는 경향을 보이고 있다. 실리카층을 코팅하지 않은 단일층의 ITO 박막의 표면저항은 실리카층의 두께가 90 nm인 2층 전도막 보다 오히려 100배 이상의 높은 표면저항을 보이고 있다.

단일층의 ITO박막이 높은 표면저항을 보이는 것은 단일층의 ITO 박막이 매우 연약하여 저항측정시 접촉저항이 높음에 기인한 것으로 판단된다. 상층에 절연성의 실리카가 코팅된 2층박막의 표면저항이 더욱 낮은 값을 갖는 것은 실리카가 ITO 입자간의 결합력을 높여 입자간의 접촉을 증가시켜 좁은 기인한 것으로 판단된다. 상층 실리카의 두께가 100 nm 이상으로 증가하면 저항이 증가하기 시작하는 것은 SiO₂의 비저항은 293 K에서 약 $1 \times 10^{12} \Omega \cdot m$ 로서 $10^3 \Omega \cdot m$ 인 In₂O₃에 비해 현저히 크기 때문이다.⁹⁾

다공성의 ITO 박막층에 실리카용액이 도포되기 때문에 ITO와 실리카층의 계면에 실리카 확산층이 존재할 것으로 예상된다. Fig. 3은 스펀코팅으로 각각 90 nm와 70 nm의 두께를 갖는 ITO와 SiO₂의 이층막을 형성시킨 뒤 AES를 이용해 깊이에 따른 조성변화를 관찰한 결과이다. 실리카와 ITO의 경계면에서 Si와 In의 조성변화는 완만한 곡선을 그리며 증감하고 있으며 ITO층에서 Si의 atomic%가 Sn에 비해서 크게 나타나고 있다. 이러한 결과로 판단해볼 때 실리카층은 ITO층과의 계면이 뚜렷한 경계를 이루지 않고 서로 혼합되어 존재하는 확산층을 이루고 있다. 따라서 실리카와 다공성 ITO 계면의 중간층은 실리카가 ITO 박막의 기공을 채우며 입자간의 접촉을 촉진시킴으로써 이층막의 전도특성을 향상시켜 주는 것으로 생각된다.

ITO의 주된 전도메커니즘이 입자의 포인트 접촉에 의해 발생하기 때문에 실리카 층에 의해 ITO 입자들의 접촉이 강화되지 못하는 경우 안정한 전도통로를 확보할 수 없기 때문에 저항이 증가되는 것으로 판단된다. 따라서 SiO₂ 보다 비저항이 낮은 산화물을 실리카층에 함께 형성시켜 광학적인 특성을 최대한 유지하면서 이층막의 전도특성을 향상시키고자 하였다.

상층실리카는 높은 저항을 갖기 때문에 상층 박막의 특성을 변화시킴으로써 보다 낮은 비저항의 산화물을 형성시키기 위하여 실리카층에 전이금속염을 첨가하고자 하였다. Fig. 4는 ITO 용액을 1차 코팅한 후 동일한 양의 TEOS를 출발 물질로 하는 실리카 졸에 각각 Zn, In, Ni, Ag, 및 Sn의 전이금속 첨가물을 0.1~1.0 wt% 첨가한 상층용액을 코팅하여 형성한 이층막을 열처리한 SiO₂/ITO 박막에 대하여 상대 표면저항치를 나타낸 것이다. 실리카층에 의한 이층막의 전도특성변화를 관찰하기 위해 ITO층의 두께는 일정하게 유지하였다. 시편 모두 SiO₂/ITO 박막의 표면저항은 전이금속첨가물의 첨가량이 증가함에 따라 감소하다가 최저치를 보이고 일정이상 첨가량이 증가하면 다시 증가하는 경향을 보여준다. 최저 표면저항치를 나타내는 첨가량은 첨가제

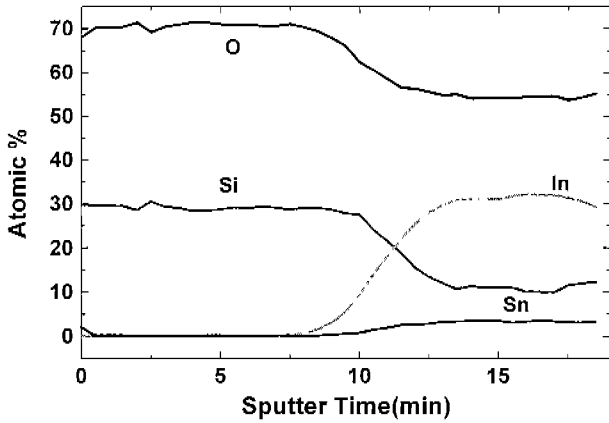


Fig. 3. The depth profile of SiO₂/ITO double layer by AES.

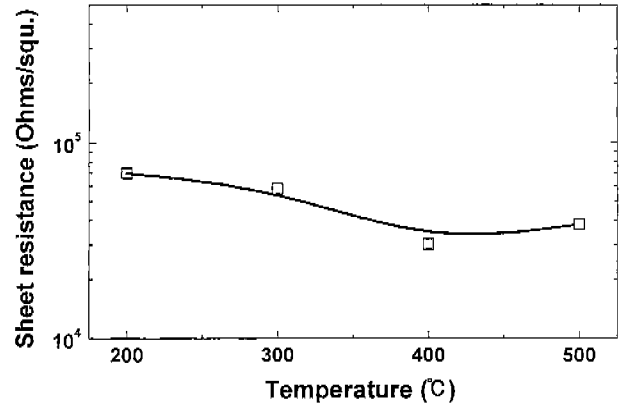


Fig. 5. The change of sheet resistance as a function of temperature.

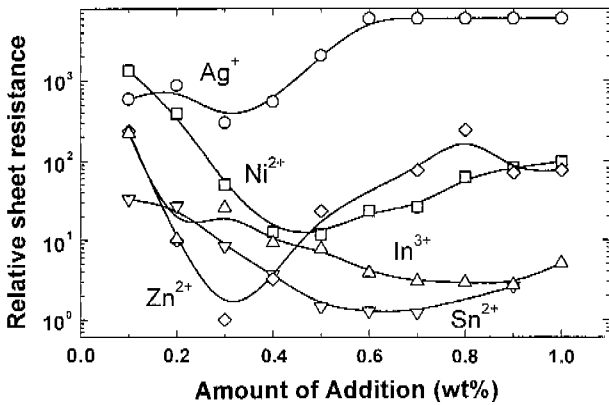


Fig. 4. The change of sheet resistance with amount of additives.

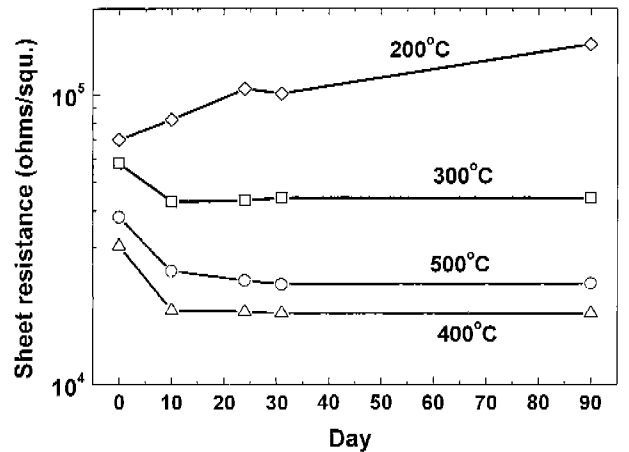


Fig. 6. The sheet resistance of SiO₂/ITO double layers as a function of time.

의 종류마다 다르게 나타났다. 가장 낮은 저항치를 나타내는 것은 SnCl₂가 0.6 wt%, ZnCl₂가 0.3 wt% 첨가된 상층 코팅졸로 만든 박막에서 나타났다.

Fig. 5는 ITO 하층막위에 ZnCl₂를 0.3 wt% 첨가시킨 상층용액을 2차 코팅하여 200~500°C의 소성온도에서 각각 30분간 열처리하여 만든 SiO₂/ITO 박막의 온도에 따른 표면저항변화를 관찰하였다. 박막의 표면저항은 200°C 이상에서 소성온도가 증가함에 따라 점차 낮아지며, 400°C 소성에서 가장 낮은 표면저항을 나타내었다. 이는 SiO₂/ITO 구조의 치밀화와 결정성의 향상에 기인하는 것으로 생각된다. 500°C로 소성온도가 증가하면 표면저항이 오히려 3.8 × 10⁴ Ω/□으로 높아졌다. 이것은 기관으로 사용된 soda-lime 유리로부터 Na, Ca 등의 확산으로 인하여 ITO 박막의 전도특성이 저하됨에 의한 것으로 판단된다.

Fig. 6은 Fig. 5의 시편의 시간에 따른 표면저항의 경시변화 특성을 관찰한 것이다. 200°C에서 열처리한 SiO₂/ITO 박막은 시간에 따라 표면저항이 점진적으로 증가하는 반면 300°C 이상에서 열처리한 이층박막은 10일 이후 오히려 표면저항이 감소하였으며 그 후부터는 80일까지 거의 변화가

없었다. 200°C에서 열처리한 SiO₂/ITO 박막에서 시간경과에 따라 표면저항이 상승하는 것은 상층부의 실리카 층이 낮은 열처리 온도 때문에 치밀하지 못하고 외부 환경에 취약할 뿐 아니라 내부에 잔존하는 수분, 잔류용매, SiOH 등에 의하여^{10,11)} ITO 표면 특성에 변화를 주기 때문이라 판단된다. ITO와 실리카 층의 계면은 ITO와 실리카의 복합체 구조를 하고 있기 때문에 반응이 일어나지 않는 범위에서 가능한 열처리 온도를 올려서 Si-O-Si 결합을 갖는 치밀한 구조의 계면을 형성한다면, 전도도가 높고 시간에 따른 경시변화가 없는 우수한 특성을 가진 투명 전도박막을 얻을 수 있을 것으로 판단된다. 낮은 열처리 온도에서도 치밀한 구조를 갖는 SiO₂/ITO 박막을 얻기 위해서는 상층 실리카 졸 용액 제조단계에서 수화 및 축·중합 반응을 제어해야 할 것으로 판단된다.

3.2. 투명전도막의 전기적 특성과 전자파차폐 효과

정보기기의 경우 일반적으로 사용자가 제품으로부터 불과 30~50 cm 떨어진 거리에서 작업이 이루어지기 때문에 저

Table 1. The Regulations about the Standard for Electromagnetic Shielding

분류	항목	MPRII	TCO'92	TCO'95	TCO'99
Electric field	1) ~ 2KHz : ELF 측정위치 : 0 도	1) 25 V/m: 50 cm	1) 10 V/m: 30 cm	1) 10 V/m: 30 cm	1) 10 V/m: 30 cm
	2) 2 ~ 400KHz : VLF 측정위치 : 0,90,180,270 도	2) 2.5 V/m: 50 cm	2) 1 V/m 0 도 : 30 cm 기타각도 : 50 cm	2) 1 V/m 0 도 : 30 cm 기타각도 : 50 cm	2) 1 V/m 0 도 : 30 cm 기타각도 : 50 cm
측정방법	.	검정바탕 흰색 "H" 자 사용	검정바탕 흰색 "H" 자 사용	검정바탕 흰색 "H" 자 사용	흰색바탕 검정색 "H" 자 사용

* MPRII 은 모든 측정면 측정거리가 일정 (0, 90, 180, 270 도 → 50 cm)
TCO 의 경우 전면 (0 도 → 30 cm) 과 나머지 (90, 180, 270 도 → 50 cm) 를 구분함.
* 2000 년부터는 TCO'99 에 의해서만 승인신청이 가능함.

주파 대역에서 발생하는 전자계 방출(electromagnetic emission)에 인체가 노출되어 있다. 유해 전자파에 대한 규격에 스웨덴에서 시작되어 현재는 전자파의 방출에 대한 규격의 대표적인 승인기관으로 MPR, TCO이 있으며 이들 규격들간의 차이점을 Table 1에 설명하였다. 가장 최근에 제정한 것이 1999년에 공인된 TCO'99이다. 이들 전자파 규제 모두 ELF 대역과 VLF 대역으로 나누어 CRT표면에서 50 혹은 30 cm 떨어진 거리에서 방출된 전기장 세기에 대한 구체적인 규격을 설정해 놓고 있다.

상기한 바와 같이 각국에서 설정해 놓은 전자파에 대한 규격을 만족시키기 위해서 현재 대부분의 모니터 업계에서는 CRT의 전면에 전도성 투명막을 도포하는 방법을 채택하고 있다. 일반적으로 전자파 차폐효과는 차폐전의 전기장과 차폐후의 전기장의 비로 아래식 (1)과 같이 정의된다. 투명전도막에 의한 전자파 차폐의 효과는 흡수손실과 반사손실, 그리고 다중 반사보정항의 합으로 표시된다.¹²⁾ 따라서 전자파 차폐효과는 전도박막의 특성과 직접적인 연관성을 가지게됨을 알 수 있다.

K : wave /material impedance (Z_w/Z_m)
v : propagation constant

흡수손실, 반사손실, 다중반사 보정항은 각각 아래식과 같이 정의되며 이들 수식으로부터 전자파 차폐효과와 박막의 전기 전도도가 서로 밀접한 상관관계를 살펴볼 수 있다.

$$A_{dB} = 20 \log e^{\alpha t} = 8.686\alpha t = 8.686\sqrt{\pi f \mu \sigma t}$$

$$R_{dB} \cong 20 \log \left| \frac{Z_w}{4Z_m} \right| = 20 \log \left(\frac{1}{8\pi \gamma f \epsilon_0 \sqrt{2\pi f \mu / \sigma}} \right)$$

$$B_{dB} \cong 20 \log (1 - e^{-2t/\sqrt{\pi \mu \sigma}} e^{-j2t/\sqrt{\pi \mu \sigma}})$$

여기에서, σ : conductivity
f : frequency
 μ : permittivity
Z : impedance
 δ : skin depth

반사손실은 다중반사 손실을 포함하는 전체 반사손실을 나타내기 때문에 반사손실과 다중반사 보정항은 독립항이라기 보다 상호의존적이다. 전체 SE는 특정조건에서 아래와 같이 근사화 될 수 있다.

$$SE_{dB} = 20 \log \left\{ e^{\sqrt{\delta} \frac{(K+1)^2}{4K}} \left[1 - \left(\frac{K-1}{K+1} \right)^2 e^{-2\gamma t} \right] \right\}$$

위의 식은 $K(=Z_w/Z_m) \gg 1$ 일 때 다음 식으로 근사화 될 수 있다.

$$SE_{dB} = 20 \log \left\{ e^{\frac{1}{\sqrt{\delta}} \frac{K}{4}} [1 - e^{-2/\sqrt{\delta}} e^{-j2/\sqrt{\delta}}] \right\}$$

상기 식은 다시 박막두께/skin depth의 비에 따라 아래 (2)식으로 주어진다.

$$SE(\text{Shielding Effectiveness, dB}) = 20 \log \left(\frac{E_b}{E_a} \right) \tag{1}$$

$$= A_{dB} + R_{dB} + B_{dB}$$

$$= 20 \log e^{\alpha t} + 20 \log \left(\frac{1+K}{4K} \right) + 20 \log \left\{ 1 - \left(\frac{K-1}{K+1} \right)^2 e^{-2\gamma t} \right\}$$

여기에서, E_b : electric field strength before shield is installed

E_a : electric field strength after shield is installed

A_{dB} : absorption loss

R_{dB} : reflectance loss

B_{dB} : rereflection correction

α : attenuation constant

t : film thickness

for $t/\delta \ll 1$

$$SE_{dB} = 20 \log (0.70Kt/\delta) \tag{2}$$

for $t/\delta \gg 1$

$$SE_{dB} = 20 \log (Ke^{1/\delta}/4)$$

$K=Z_w/Z_m$ 으로 정의 되는데, Z_w 는 전도막에서부터 전자기 발생시키는 근원까지의 거리에 따라 근역장과 원역장으로 나뉘며, 근역장은 다시 high impedance와 low impedance circuit에 따라 구분된다. 우선 근역장의 high impedance circuit에서

$$Z_w = \frac{18,000}{r_m f_{MHz}} \Omega$$

근역장의 low impedance circuit에서

$$Z_w = 7.9r_m f_{MHz} \Omega$$

원역장에서 wave impedance는 frequency의 영향을 받지 않는다.

$$Z_w = 377 \Omega$$

barrier impedance는

$$Z_m = \frac{\sqrt{2}}{\sigma \delta} \Omega/sq$$

$f=400$ KHz, 표면저항 $4E04$, 박막의 두께 100 nm로 가정하고 각 조건에서 K 를 구해보면,

	근역장 high imp.	근역장 low imp.	원역장
K	1.34E06	8.46	3.66E03

근역장의 경우 전기장하에서는 고임피던스 영역에 해당하므로 $K \gg 1$ 이 성립함을 알 수 있다.

두 번째 조건 확인을 위해 아래 (3)식을 이용하여 주파수에 따른 skin depth를 계산하여 Fig. 7에 나타냈다.

$$\delta = \frac{1}{\sqrt{\pi f \mu \sigma}} = \frac{1}{\sqrt{3.14 \times f \times (1.25 \times 10^{-6} H/m) \times (2.5 \times 10^2 (mhos)/m)}} \tag{3}$$

$$f = 1 \text{ Hz}, \delta = 3.19 \times 10 \text{ m}, t/\delta = 3.13 \times 10^{-9} \ll 1$$

$$f = 400 \text{ KHz}, \delta = 5.05 \times 10^{-2} \text{ m}, t/\delta = 1.98 \times 10^{-6} \ll 1$$

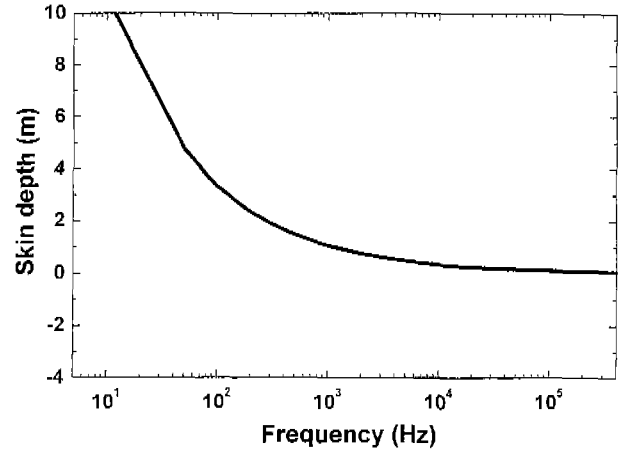


Fig. 7. Skin depth vs frequency.

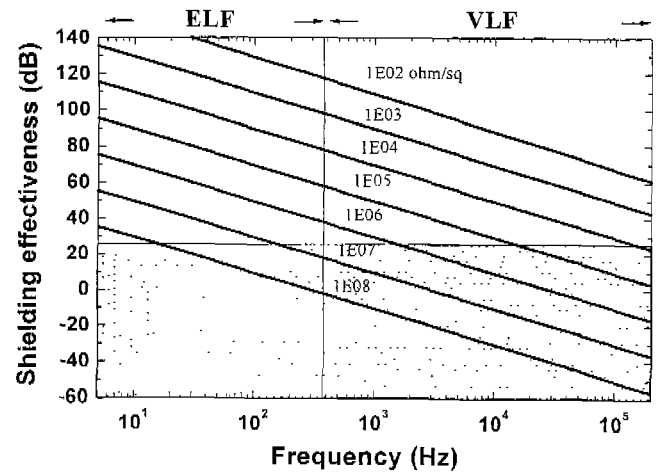


Fig. 8. The shielding effectiveness as a function of frequency and shear resistance ; dot area means the sheet resistance for adjusting TCO'99.

여기서 박막의 전기 전도도(=표면저항 · 박막두께)는 2.5×10^2 mhos/m 일 때로 가정하였다. 1 Hz-400 kHz 주파수 대역에서 모두 $t/\delta \ll 1$ 이므로 상기한 SE의 근사식 중에서 식(2)가 적용됨을 알 수 있다.

$$SE_{dB} = 20 \log (0.707Kt/\delta)$$

식(2)을 이용하면 전자파 차폐효과를 얻기 위한 투명전도막의 특성설계가 가능해진다. Fig. 8은 식(2)를 이용하여 전도박막의 두께가 100 nm일 때 박막의 표면저항에 따른 주파수대 전자파 차폐효과간의 상관관계를 나타낸 그림이다. 전도박막의 표면저항이 낮아짐에 따라 전자파 차폐효과가 증가하고 있음을 확인할 수 있다. 굵은 점선으로 표시된 영역은 TCO'99에서 규정한 전자파 차폐효과의 임계치를 나타낸 것이다. 차폐효과가 임계치 이상이 되는 영역은 규격을 만족하는 박막의 표면저항치이다. TCO에서 규정한 $5 \sim 10^5$

Hz 영역에서 전자파 차폐효과를 만족시키기 위해서는 전도 박막은 $10^5 \Omega/\square$ 이하의 표면저항을 가져야 한다. 따라서 본 연구의 결과에서 첨가물로 ZnCl₂와 SnCl₂가 함유된 SiO₂/ITO 이층전도막이 TCO 기준에 부합하고 있음을 확인할 수 있다.

결 론

VDT(Visual Display Terminal)에서 전자파 차폐 및 반사 방지용으로 사용되는 SiO₂/ITO 이층박막의 전기적 특성에 미치는 전이금속이온의 영향을 살펴보고 차폐이론식으로부터 박막의 전도특성을 조사하여 효과적인 전자파 차폐효과를 얻기 위한 전도막을 설계하고자 하였다. 나노크기의 ITO입자가 분산된 용액을 1차코팅한 후 상층부에 전이금속염을 첨가한 실리카 복합졸을 코팅하여 SiO₂/ITO 이층막을 제조하였다. SiO₂/ITO 이층막에서 최저 표면저항치를 나타내는 첨가량은 전이금속의 종류에 따라 차이를 보였으며 Sn 및 Zn이 첨가된 졸로부터 형성한 박막에서 $10^5 \Omega/\square$ 이하의 가장 안정된 표면저항을 나타내었다. 또한 전자파 차폐효과와 전도박막의 표면저항을 차폐이론식으로부터 조사한 결과 Zn와 Sn의 전이금속염이 첨가된 SiO₂/ITO 투명전도막은 TCO'99에서 정한 전자파 차폐기준에 부합하였다.

REFERENCES

1. 이기준, 전자파의 공포, 대학출판사, 1996.

2. 오기노고야, 당신을 위협하는 전자파, 한승, 1997.
3. K. L. Chopra, S. Major and D. K. Pandya, "Transparent Conductors - A Status Review," *Thin Solid Films*, **102**, 1-46 (1983).
4. J. D. Rancourt, *Optical Thin Films*, MacMillan Publishing Company, 1987.
5. I. Hamberg and C. G. Granqvist, "Evaporated Sn-doped In₂O₃ Films: Basic optical Properties and Applications to Energy-efficient Windows," *J. Appl. Phys. Soc.*, **60**(11), R123-159 (1986).
6. Standard Practice for Measuring Sheet Resistance of Thin Film Conductors for Flat Panel Display Manufacturing Using a Four Point Probe Method. ASTM, F1711-96, 1996.
7. H. K. Pulker, *Coating on Glass*, Elsevier, 1996.
8. K. Ishizaki, S. Komarneni and M. Nanko, *Porous Materials: Process Technology and Applications*, Kluwer Academic Publishers, 1998.
9. G. V. Samsonov, *The Oxide Handbook: Second Edition*, IFI/Plenum, 1982.
10. C. J. Brinker and G. W. Scherer, *Sol-Gel Science: The Physics and Chemistry of Sol-Gel Processing*, Academic press. San Diego, 1990.
11. R. K. Iler, *The Chemistry of Silica*, A Wiley-Interscience Publication, 1979.
12. D. R. J. White, M. Mardiguian, Vol. 3, *Electromagnetic Shielding*, Gainesville emf-emi control, Inc., 1988.