

펠티어 소자를 사용한 Low Drift Flux Meter의 기초연구

A Basic Study on the Low Drift Flux Meter by Using a Peltier Device

김철한*, 허진†, 신광호** 사공건*

(Chul-Han Kim*, Jin Heo†, Kwang-Ho Shin**, Geon Sa-Gong*)

Abstract

Fluxmeter is a measuring instrument the magnetic flux intensity by means of an integration of the voltage induced to a search coil to unit time. It also is required to a precise integrator since the voltage induced to a search coil has a differential value of the flux Φ to unit time.

In this study, a bias current which is a main problem of the integrator in a drift troublesome depending on the temperature of a FET is investigated. We have confirmed that the temperature dependence of both the bias current of a integrator using the FET and the reversal saturated current of the minor carrier in a P-N junction of a semiconductor were the same.

The property of a commercial integrator goes rapidly down with increasing temperature. The bias current of a FET is increased twice as much with 10°C increment. As a result, the low drift integrator could be developed by setting the lower temperature up with a peltier device.

Key Words : integrator, reversal saturated current, low drift flux meter, peltier device

1. 서론

자속계(flux meter)는 자기의 세기를 측정하는 일반적인 계기이다. 이는 탐색코일(search coil)에 유도되는 전압을 시간에 대한 적분에 의해 자속의 세기를 측정하는 방법으로 자계 H뿐만 아니라 자속밀도

B와 자화 M의 측정에도 적용 가능하다. 또한 탐색코일의 기하학적인 구조와 결선방법에 따른 다양한 측정을 할 수 있고, [1] B-H hysteresis graph [2]에도 필수적인 계측기로 사용되고 있다. 그러나 이러한 다양한 활용 가능성에도 불구하고 대부분 자장의 세기의 측정은 Gauss메타를 사용하여 일반적으로 측정하고 있다. 더욱이 탐색코일에서 발생하는 전압은 자속 Φ 의 시간에 대한 미분형이므로 적분기가 필요하나 입력이 없는 경우에도 적분기에 흐르는 바이어스 전류 및 그 밖의 다른 요인에 의해 드리프트(drift)가 발생되고 있다. 이러한 이유로 자속계에 있어서 드리프트의 저감은 매우 중요한 연구과제이지

* : 동아대학교 전기전자컴퓨터공학부
(부산시 사하구 하단동 840,
Fax : 051-200-7743
E-mail : gsagong@mail.donga.ac.kr)

** : 경성대학교 정보과학부
2001년 7월 5일 접수, 2001년 8월 22일 1차심사완료
2001년 9월 15일 2차심사완료

만 지금까지 국내에서는 펠티어소자를 이용한 적분기의 low drift 구현을 위한 연구는 진행되지 않고 있는 실정이다.

따라서 본 연구에서는 적분기의 드리프트[3]의 주된 요인인 FET의 온도에 따른 바이어스 전류에 대해 조사하였으며, 이를 바탕으로 적분기의 드리프트에 미치는 영향을 도출하고 이러한 결과로 인한 자속계의 자속측정에 대한 오차 요인을 조사하였다.

2. 이론

자속계는 N회 감겨진 탐색코일에 유기되는 전압을 적분하여 탐색코일의 단면적에 통과하는 자속 Φ를 측정하는 기기이다.

Faraday의 전자유도법칙에 의하여 코일을 쇠교하는 자속 Φ의 변화에 의해 코일에 기전력 e가 유도된다. 이 기전력 e는 아래 식 (1)과 같이 자속의 변화율과 권선수 N에 비례한다[4].

$$e = 10^{-8} N \frac{d\Phi}{dt} \text{ volts} \quad (1)$$

이때 탐색코일의 단면적이 A[cm²]이면 자속

$$\Phi = HA \text{ Maxwell} \quad (2)$$

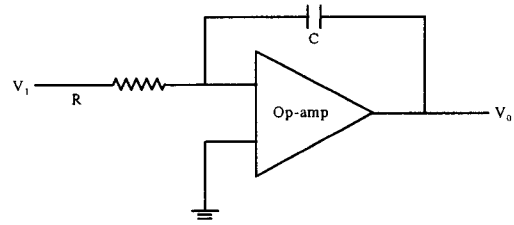
로 된다. 이것을 시정수 RC인 적분기를 통한 출력전압 V는 아래 식 (3)과 같이 된다

$$V = NA 10^8 / CR \text{ Maxwell} \quad (3)$$

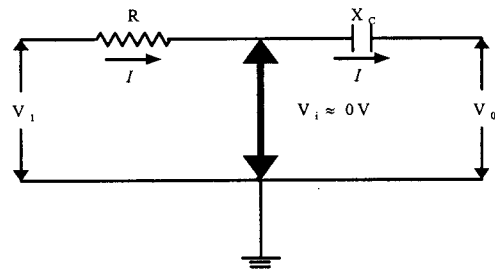
즉, 시정수 RC인 이상적인 OP앰프로 적분기는 아래의 그림 1(a)와 같으며, 등가회로로 나타내면 그림 1(b)와 같다.

그림 1(b)의 등가회로에서 전류 I에 관한 방정식으로부터 입력전압 Vi와 출력전압 Vo와의 관계를 쉽게 유도할 수 있다. 저항 R과 커패시터의 리액턴스 Xc가 접속된 점은 가상 접지점이므로, 그 점의 전압은 0(zero)volt이고 굵은 선으로는 전류가 흐르지 않는다. 커패시터의 리액턴스 Xc는 아래 식 (4)와 같이 표시할 수 있다.

$$X_c = \frac{1}{j\omega C} = \frac{1}{sC} \quad (4)$$



(a)



(b)

그림 1. 적분기 등가회로.

Fig. 1. Equivalent circuit of integrater.

그림 1(b)의 등가회로로 부터 아래 식 (5)~(6)을 얻을 수 있다.

$$I = \frac{V_1}{R} = \frac{V_o}{X_c} = \frac{-V_o}{1/sC} = -s C V_o \quad (5)$$

$$\frac{V_o}{V_1} = \frac{-1}{sCR} \quad (6)$$

이 방정식을 미적분방정식으로 표시하면 식 (7)과 같이 된다[5].

$$v_o(t) = -\frac{1}{RC} \int v_1(t) dt \quad (7)$$

그러나 실제의 OP앰프의 입력단에는 차동증폭기가 구성되어 있으며 이들에 대한 소자의 특성과 회로의 실장 배치 및 결선에 따라 적분기의 드리프트의 성능이 좌우된다. 적분기의 경우 바이폴라 형식(bipolar type)일 경우 베이스에 바이어스 전류를 흘리는 까닭에 적분기로 사용되지 않고 FET를 차동증

폭기로 사용한 OP앰프를 사용하고 있다.

적분기에 있어 실제적인 OP앰프의 오프셋(offset) 전압과 입력 바이어스 전류의 영향으로 드리프트가 발생된다. 또한 FET를 사용한 차동증폭기의 오프셋 전압은 차동증폭기를 구성하는 소자의 불균일에 의해 발생되며 온도의 변화에 대한 드리프트는 그림 2의 회로 예를 들어서 설명하면 다음과 같다[6].

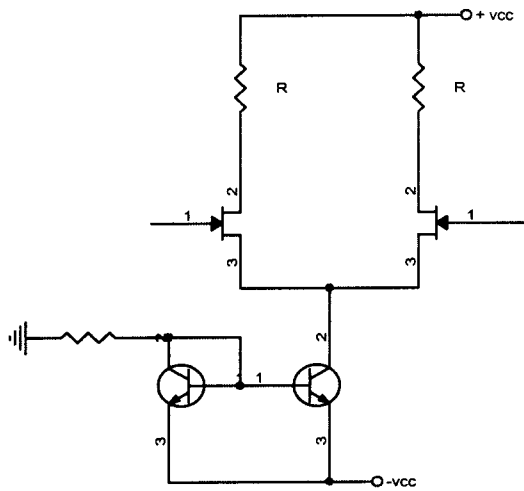


그림 2. 온도변화에 대한 회로도.
Fig 2. Circuit against temperature.

입력단 전압아득 A_r ($R_1=R_2=R$)는 아래 식 (8)과 같다.

$$A_r = gm \cdot R \quad (8)$$

여기서 gm은 컨덕턴스이다.

오프셋 드리프트 $\frac{d}{dT} V_{os}$ 는 아래의 식 (9)와 같이 된다.

$$\frac{d}{dT} V_{os} = 3.5 \times 10^{-3} \times \left(V_{p1} \sqrt{\frac{I_{D1}}{I_{DSS1}}} - V_{p2} \sqrt{\frac{I_{D2}}{I_{DSS2}}} \right) \quad (9)$$

위의 식 (9)에서 우변이 영이 되는 조건은 온도 구배가 영(zero)이 되는 조건이다.

그림 2의 회로에서 영이 되는 그 지점에서의 드레인 전류를 I_{dz} 라 하면

$$I_{dz} = I_{DSS} \left(\frac{0.64}{V_p} \right)^2 \quad (10)$$

이다. 여기서 I_{DSS} 는 최대 드레인 전류이고, V_p 는 pinch-off 전압이며 FET에 따른 상수이다.

FET에 있어서 입력 바이어스 전류는 p-n 접합의 역바이어스가 걸린 경우와 동일하다. 역바이어스가 걸린 상태의 p-n 접합에 있어서는 다수 캐리어의

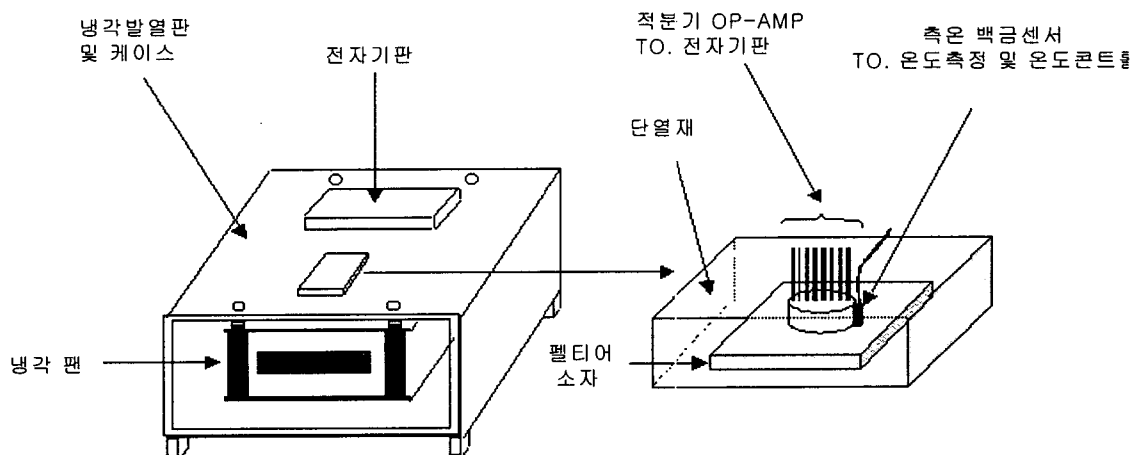


그림 3. 측정 장치도.
Fig. 3. Measuring set-up.

확산은 완전히 차단되고 소수캐리어의 운동은 전위장벽에서 반대의 효과가 일어나게 된다. 즉, 이러한 역바이어스전압은 소수캐리어의 집합 횡단을 쉽게 해주어 역바이어스 전압이 증가되면 소수캐리어에 의해 형성되는 전류의 증가를 가져온다. 그런데 접합근방에서 생기는 소수캐리어의 수는 단지 열역학적으로 생성되는 비율에 의존하게 되고, 이렇게 열적으로 인하여 생긴 소수캐리어의 전부가 집합을 통과하여 소수 캐리어에 의한 전류를 형성한다할지라도 이 소수캐리어에 의한 전류는 아주 적은 양으로 증가하게 된다. 이러한 소수캐리어에 의해 형성되는 전류를 역포화 전류(reversal saturated current)라 한다. 열 평형상태에서 공핍층에 생기는 전자 전공의 쌍 생성의 온도에 대한 의존성은 식 (11)과 같이 주어진다[7].

$$g(T) = A T^3 e^{-E_g/kT} \text{ (pair/ } m^3 \text{- sec)} \quad (11)$$

여기서 E_g 는 반도체의 에너지 갭, T 는 절대온도, k 는 Boltzman상수이다.

그러므로 소수캐리어에 의한 전류의 온도 의존성은 식 (11)에 기인됨을 알 수 있다. 그림 2의 회로에서 FET의 바이어스 전류도 온도 의존성이 있으며 상온에서 약 $10^{-15}A$ 정도의 값을 가진다.[8]

3. 실험 방법

본 연구에서는 온도에 따른 FET입력 OP앰프의 바이어스 전류 및 차동증폭기의 전압 오프셋에 따른 적분기의 드리프트를 측정하기 위해 적분기를 고온 측에 강제송풍으로 냉각시키는 펠티어 소자 위에 장착하였으며 그 옆에 100Ω 의 소형 측온 백금센서를 부착하였고 측정부에 대한 열전달을 원활히 하기 위해 열전달이 좋은 은 박막으로 감쌌다. 적분기 OP앰프의 리이드선은 적분기의 전자기판으로 연결하였다. +, - 입력단자는 각각 차폐(shield)선으로 연결하였으며 이들 선의 외측을 접지로 연결하여 가드링하였다. 한편 측온 백금센서의 온도출력은 $1^\circ C$ 당 $10mV$ 로 출력되게 하였으며 이것을 멀티미터로 연결하여 온도를 읽었다. 그리고 그 전압을 10진 템블링 스위치에서 구동되는 온도기준 전압과 비교하고 PI 제어를 하여 펠티어 소자를 파워앰프를 통하여 구동하였다. 전체적인 측정 장치도를 그림 3에 나타내었다.

그림 3에서 적분기의 OP앰프는 OPA-111을 사용

하였으며, 이 OP앰프는 입력바이어스 전류가 적고 IC내부에 가드링이 되어 있어 적분기의 구성에 적합하였다. 적분기의 시정수 RC 는 각각 $100k\Omega$, $1000pF$ 으로 실험하였으며 C 양단에 100Ω 저항을 릴레이 스위치로 연결하여 ON될 때 적분기를 리셋(reset)하였고 OFF될 때 측정이 가능하게 하였다. 입력 바이어스 전류의 측정은 입력단을 개방(open)한 상태에서 20초간 적분하고 20초에서 샘플홀드로 신호를 유지하게 하였다. 이에 대한 블록선도와 타이밍차트(timing chart)는 그림 4 및 그림 5와 같다.

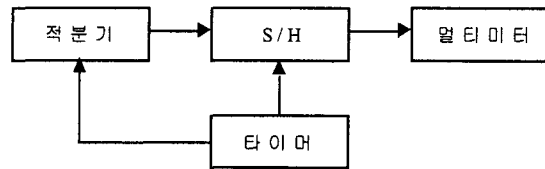


그림 4. 측정장치의 블록선도.

Fig. 4. Block diagram of measuring set-up.

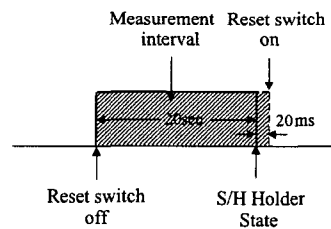


그림 5. 측정장치의 타이밍 차트.

Fig. 5. Timing chart of measuring set-up.

4. 측정결과 및 고찰

본 연구에서 온도에 따른 적분기의 출력 값은 온도에 대해 지수적으로 증가되었으며 그림 6과 같은 결과가 얻어졌다.

적분기의 입력 바이어스 전류 B_i 는 아래의 식 (12)와 같이 주어진다.

$$B_i = \frac{V_s}{20} \text{ pA} \quad (12)$$

위 그림 (6)의 데이터를 식 (12)에 대입하여 얻어진 값을 y축을 대수로 정리하여 그림 7에 나타내었

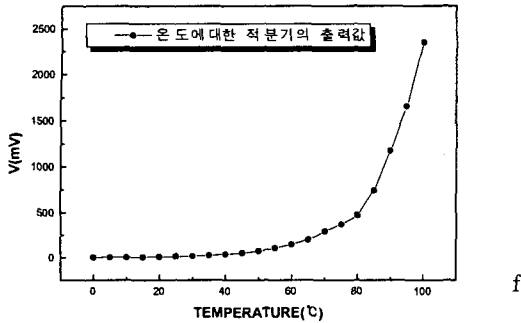


그림 6. 온도에 따른 적분기 출력값.
 Fig. 6. Integrater output as a function temperature.

다. 그림에서와 같이 선형적으로 나타나고 있으며 대략 10도의 온도변화에 대해 바이어스전류는 약 2 배정도로 증가되고 있음을 볼 수 있다. 이는 FET의 온도에 따른 바이어스 전류가 이론식과 거의 일치함을 확인할 수 있었다. 이는 적분기의 입력이 오픈되어 전압 오프셋의 영향을 거의 받지 않았으며, 펄티어 소자로 인한 적분기의 초단 OP앰프가 적분기간 사이에 온도 드리프트가 없었고, 또한 적분기의 입력단자에 대해 IC내부와 외부를 철저히 가드링한 결과로 보여진다.

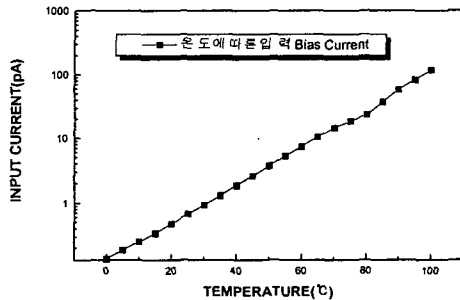


그림 7. 온도에 따른 입력 Bias 전류.
 Fig. 7. Bias current as a function of temperature.

그림 7의 결과로부터 반도체의 P-N 접합에서 온도에 의한 소수캐리어의 역포화전류와 FET를 초단 차동증폭기로 사용한 적분기의 입력바이어스전류의 온도의존성이 같음을 확인할 수 있었다. 일반적인

적분기는 온도가 증가하면 급격히 성능이 저하됨을 볼 수 있는데 펄티어 소자를 사용하여 제작한 저온이 가능한 항온조에 적분기를 열적 결합하여 저온으로 유지시키면 low drift 적분기를 개발할수 있음을 알 수 있었다.

5. 결 론

자속계의 성능 개선을 위해 펄티어 소자를 사용하여 FET의 온도에 따른 바이어스전류를 조사하여 다음과 같은 연구결과를 얻었다.

1. 적분기에서 온도가 실온에서 10°C 증가될 때 입력바이어스 전류가 약 2배가량 증가되었으며, 이것이 적분기의 드리프트의 주된 요인이었음을 확인할 수 있었다.
2. 펄티어 소자를 사용하여 저온으로 유지시킨 자속계는 low drift되므로 정밀한 자속측정에 사용가능함을 알 수 있었다.

감사의 글

이 논문은 1999학년도 동아대학교 학술연구 조성비(공모과제)에 의하여 연구되었음.

참고 문헌

- [1] Ronald K. Wangsness, "Electromagnetic Fields", John Wiley, pp.391-403, 1979.
- [2] ASTM, "Annual Book of ASTM Standards" ASTM, pp.95-99, Vol. 3, No. 4, 1991.
- [3] William F. Smith, "Principles of Materials Science and Engineering", McGraw-Hill, pp.179-180, 1986.
- [4] B. D. Cullity, "Introduction to Magnetic Materials", Addison-Wesley, pp.24-74, 1972.
- [5] Malvino, "Electronic Principles", McGraw Hill, pp.588-611, 1995.
- [6] Gregory T. A. Kovacs, "Micromachined Transducer Source Book", McGraw-Hill, pp.587, 1998.
- [7] F. Christiansen, "Electronics Engineer's H/B", McGraw-Hill, pp.6-83, 1982.
- [8] Horowitz & Hill, "The Art of Electronics", Cambridge Univ. Press, pp. 113-122, 1989.