

Wax-Sealing용 전류형 고주파 공진 인버터의 특성해석에 관한 연구

論 文
50B-11-5

A Study on Characteristic Analysis of Current Fed High Frequency Resonant Inverter for Wax-Sealing

金 東 熙* · 元 載 善**
(Dong-Hee Kim · Jae-Sun Won)

Abstract - This paper describes a current fed high frequency resonant inverter can be used as the power supply for wax-sealing. This circuit configuration is composed of conventional two unit inverter of single ended current fed type in parallel. The proposed inverter can realize ZVS operation by using resonant capacitor to ZVS capacitor and has merits not only reduction of switch current distribution but also extension of load range in comparison with the conventional single-ended current fed high frequency resonant inverter. This analysis of proposed circuit uses normalized parameter and characteristic estimation which is needed in each step before design is generally described according to normalized frequency(μ), normalized resistance(λ) and parameters. On the basis of characteristic values, a method of the circuit design is presented. Also, the theoretical analysis is proved through experiment and this proposed circuit shows that it can be practically used as the power supply system for wax-sealing and DC-DC converter.

Key Words : Wax-Sealing, Current fed, ZVS, Normalized parameter, Circuit design

1. 서 론

최근, 적은 구동 전력으로 고속 스위칭이 가능한 IGBTs, Power-MOSFETs 및 SITs 등의 자기소호형 전력용 스위칭 반도체 소자가 실용화되어 고주파 유도가열용 전원, 통신용 전원장치 등의 소형 경량을 요하는 전력변환장치에 관한 연구가 활발히 행해지고 있다[1][2][3]. 전력용 스위칭 반도체 소자를 고속 스위칭 함에 따른 문제점으로는 스위칭 시에 발생하는 스위칭 손실의 증가 등을 들 수 있다. 전력변환회로에 ZVS, ZCS, E급스위칭 등의 소프트 스위칭 기법의 도입은 스위칭 주파수에 비례하여 발생하는 스위칭손실을 감소시킬 뿐만 아니라 출력주파수의 고주파화를 통해서 장치 전체의 고효율화, 소형·경량화, 무소음화 등의 여러가지 장점을 가지게 한다[4][5][6][7].

따라서, 본 논문에서는 종래의 1석형 전류형 고주파 공진 인버터를 단위 인버터로 하여 이를 병렬로 구성해 공진용 커패시터를 ZVS용 커패시터로도 사용할 수 있는 부하 공진 방식의 전류공급형 고주파 공진 인버터 회로를 연구대상으로 하였다. 회로해석에 범용성을 부여하기 위하여 무차원화 파라미터를 도입하였고 회로의 동작특성을 스위칭 주파수와 제 파라미터에 따라서 해석·평가하였다. 이론해석에서 얻은 회로해석의 결과를 기초로 하여 회로 설계기법의 일 예도 제시하였다. 더욱이, Wax-Sealing용 전원으로 응용하기

위하여 Power-MOSFET를 연구대상 회로의 스위칭 소자로 사용해 1[kW]급 고주파 공진 인버터를 제작하여 실험을 통해 이론 해석의 정당성을 확인하였다.

2. 특성 해석

2.1 Wax-Sealing용 전원장치

그림 1은 Wax-Sealing을 행하기 위한 부하단의 유도가열 원리를 보여주고 있다. Wax-Sealing용 전원장치란 플라스틱 용기에 들어 있는 내용물을 장기간 보관하기 위하여 알루미늄 재질이 주성분으로 된 박막을 봉합할 때 사용되는 고주파 발전전원장치를 말한다.

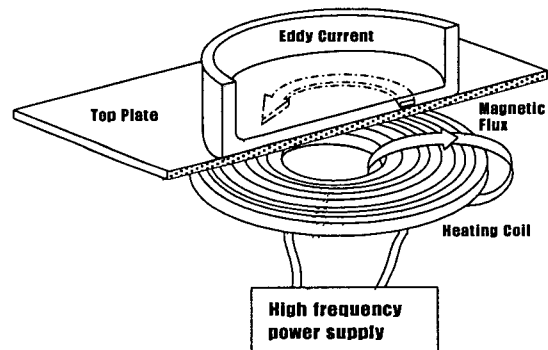


그림 1 Wax-Sealing용 전원장치

Fig. 1 Power supply for Wax-Sealing.

* 正 會 員 : 嶺南大 工大 電子情報工學部 教授 · 工博

** 正 會 員 : 嶺南大 工大 大學院 電氣工學科 博士修了

接受日字 : 2001年 5月 28日

最終完了 : 2001年 11月 14日

따라서, 뚜껑으로 사용하는 박막의 전체부분이 아닌 봉합면만 순간 가열을 하면 되므로 Wax-Sealing용 전원장치는 소형·경량화가 요구되고 표피효과를 이용하여 국부적인 가열을 행함으로써 봉합효율을 높일 수 있는 고주파 유도 가열이 효과적이다. 유도 가열에서 원주도체뿐만 아니라 모든 도체에 고주파 전류가 흐르면 가열물체의 표면에서부터 중심으로 깊이 들어갈수록 전류밀도가 작아지고 거의 모든 열에너지는 (1)식과 같이 표현되는 표피두께(δ) 내에 분포하게 된다[8]. 즉, 주파수를 높게 설정하여 표피두께를 아주 작게 한다면 원하는 깊이의 표면부분만 순간적으로 강한 열을 받게 되고 나머지 부분은 거의 열을 받지 않는다.

$$\delta = \sqrt{\frac{1}{4\pi \times 10^{-7}} \sqrt{\frac{\rho}{\mu \cdot f}}} \quad (1)$$

여기서, ρ : 저항률[$\Omega \cdot m$], μ : 투자율, f : 주파수[Hz]

2.2 회로 구성

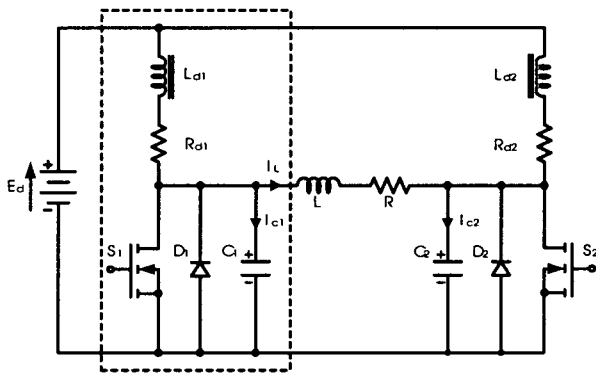


그림 2 Wax-Sealing용 전류형 고주파 공진 인버터
Fig. 2 Current fed high frequency resonant inverter for Wax-Sealing.

연구대상 회로인 그림 2는 종래의 1석형 전류형 고주파 공진 인버터(점선으로 표시한 부분)를 단위인버터로 하여 이를 병렬로 구성한 Wax-Sealing용 전류형 고주파 공진 인버터의 회로구성을 보여주고 있다. 그림에서 알 수 있듯이, 스위치 (S_1, S_2)양단에 병렬로 공진용 커패시터(C_1, C_2)를 연결함으로써 별도의 ZVS용 커패시터를 사용함이 없이 스위칭 시 소자에 발생하는 턴·오프 손실을 줄일 수 있는 회로 구성으로 되어있다. 회로구성으로는 전원(E_d)로부터 리플이 적은 정전류를 공급하기 위하여 리액터(L_{d1}, L_{d2})가 접속되어 있고 스위칭 소자(S_1, S_2)는 자기소호 기능을 갖는 소자라면 어떤 것이나 사용이 가능하며, 다이오드(D_1, D_2)는 회로 운전 특성상 나타나는 무효전류를 흘려주기 위한 통로로 사용되고 있다. 부하(R)로는 Wax-Sealing을 상징하고 있다.

그림 2의 공진 회로구성은 공진 리액터 L과 병렬 공진용 커패시터 C_1 혹은 공진 리액터 L과 병렬 공진용 커패시터 C_2 로 구성되어 있다. 회로구성에서 알 수 있듯이 그림 2의 인버터는 i) 회로구성이 간단하고 ii) 전류형이면서 ZVS 동작이 가능할 뿐만 아니라 iii) 공진용 커패시터를 ZVS용 커패시터로도 사용할 수 있다는 등의 특징을 가지고 있다.

2.3 회로 해석

제안한 인버터의 스위칭 동작모드는 스위칭 소자(S_1, S_2)와 다이오드(D_1, D_2)의 온·오프 동작과 (S_1, S_2)양단의 공진용 커패시터(C_1, C_2) 충전·방전에 의해 6개의 동작 모드로 분류된다. 그림 3은 각각의 스위칭 동작모드에 대하여 스위칭 소자(S_1, S_2)에 인가되는 구동신호패턴과 이에 따른 각 소자에 나타나는 정성적인 전압 및 전류 파형을 나타내고 있다.

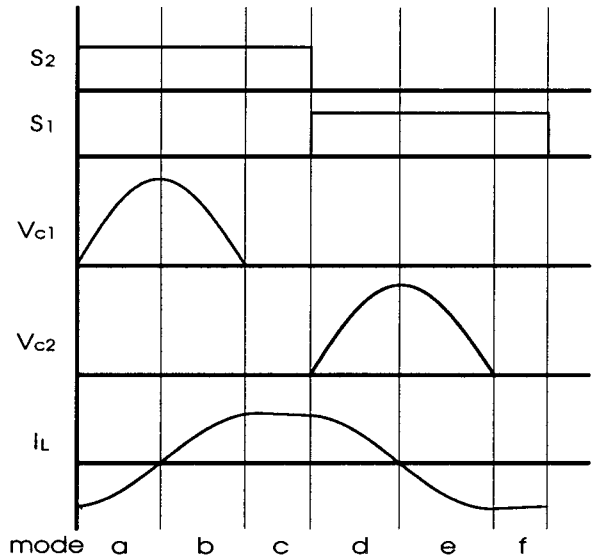


그림 3 구동신호 패턴과 이론파형
Fig. 3 Switching pattern and theoretical waveforms.

회로 해석의 범용성을 부여하기 위해 각 모드별 회로 상태 방정식은 표 1에서 나타난 정규화 제어변수를 도입하였다.

표 1 무차원화 파라미터

Table 1 Normalized parameter.

	Reference Values	Normalized Values
Voltage	E_d	$v^*(z) = v(t)/E_d$
Current	$I = E_d/Z_s$	$i^*(z) = i(t)/I$
Time	$T_{sw} = 1/f_{sw}$	$z = t/T_{sw}$
Frequency	$f_r = 1/2\pi\sqrt{L_s C_s}$	$\mu = f_{sw}/f_r$
Impedance	$Z_s = 2\sqrt{L_s/C_s}$	$\lambda = R/Z_s$
Power	$P_s = E_d \cdot I_s$	$P^*(z) = P(t)/P_s$
<Remarks>		
f_{sw} : Operating Frequency of Inverter		
T_o : Operating Period of Inverter		
$L_s = L, C_s = C_1 = C_2, \lambda_1 = R_{d1}/Z_s, \lambda_2 = R_{d2}/Z_s,$		
$\alpha = L_{d1}/L = L_{d2}/L, I_d^* = I_{d1}^* = I_{d2}^*$		

무차원화 파라미터를 도입한 무차원화 상태방정식은 (2)~(8)식과 같이 나타낼 수 있다.

$$\frac{dX^*}{dz^*} = A^* \cdot X^* + B^* \cdot U^*$$

$$Y^* = C \cdot X^* \quad (2)$$

여기서, $X^*=[I_{d1}^*(z), I_{d2}^*(z), I_L^*(z), v_{c1}^*(z), v_{c2}^*(z)]$, $U=[0 \ 0 \ 1 \ 0 \ 0]$ 이고 각 모드별 A^* , B^* , C 는 다음과 같다. 또한, 각 모드별 A^* , B^* , C 에 포함된 기호는 다음과 같다

$$E = -\frac{4\pi\lambda}{a\mu}, \quad F = -\frac{8\pi}{a\mu}, \quad G = -\frac{4\pi(\lambda+\lambda_1)}{\mu(\alpha+1)},$$

$$H = -\frac{4\pi\lambda_1}{a\mu}, \quad J = \frac{8\pi}{\mu(\alpha+1)}, \quad K = -\frac{4\pi\lambda}{\mu},$$

$$L = \frac{4\pi}{\mu}, \quad M = \frac{\pi}{2\mu}, \quad N = \frac{\pi}{\mu}$$

Mode a

$$A^* = \begin{bmatrix} E & 0 & 0 & -F & 0 \\ 0 & G & 0 & -J & 0 \\ 0 & 0 & K & L & 0 \\ M & 0 & -N & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B^* = [F \ J \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 1 \ 0 \ 0]$$

(3)

Mode b

$$A^* = \begin{bmatrix} E & 0 & 0 & -F & 0 \\ 0 & H & 0 & 0 & 0 \\ 0 & 0 & K & L & 0 \\ M & 0 & -N & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B^* = [F \ F \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 1 \ 0 \ 0]$$

(4)

Mode c

$$A^* = \begin{bmatrix} G & 0 & 0 & 0 & 0 \\ 0 & H & 0 & 0 & 0 \\ 0 & 0 & K & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B^* = [J \ F \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 1 \ 0 \ 0]$$

(5)

Mode d

$$A^* = \begin{bmatrix} G & 0 & 0 & 0 & -J \\ 0 & H & 0 & 0 & -F \\ 0 & 0 & K & 0 & -L \\ 0 & 0 & 0 & 0 & 0 \\ 0 & M & N & 0 & 0 \end{bmatrix}$$

$$B^* = [J \ F \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 1 \ 0 \ 0]$$

(6)

Mode e

$$A^* = \begin{bmatrix} H & 0 & 0 & 0 & 0 \\ 0 & H & 0 & 0 & -F \\ 0 & 0 & K & 0 & -L \\ 0 & 0 & 0 & 0 & 0 \\ 0 & M & N & 0 & 0 \end{bmatrix}$$

$$B^* = [F \ F \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 1 \ 0 \ 0]$$

(7)

Mode f

$$A^* = \begin{bmatrix} H & 0 & 0 & 0 & 0 \\ 0 & G & 0 & 0 & 0 \\ 0 & 0 & K & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B^* = [F \ J \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 1 \ 0 \ 0]$$

(8)

3. 특성 평가

그림 4 (a)는 $\lambda = 0.03$ 으로 고정하고 (α, μ) 를 파라미터로 하였을 경우, 그림 4 (b)는 $\mu = 1.0$ 으로 고정하고 (α, λ) 를 파라미터로 하였을 경우의 입력 리액터 전류(I_{d1_rip})의 리플특성을 나타내고 있다. 입력 리액터 전류의 리플은 다음과 같이 정의하여 산출하였다.

$$\text{리플률} = \frac{\sqrt{I_{rms}^2 - I_{dc}^2}}{I_{dc}} \times 100[\%] \quad (9)$$

단, I_{dc} : 입력전류의 평균값, I_{rms} : 입력전류의 실효값

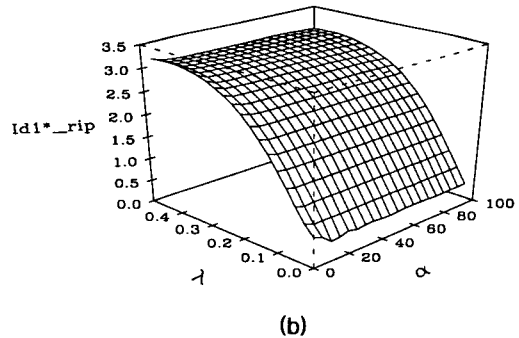
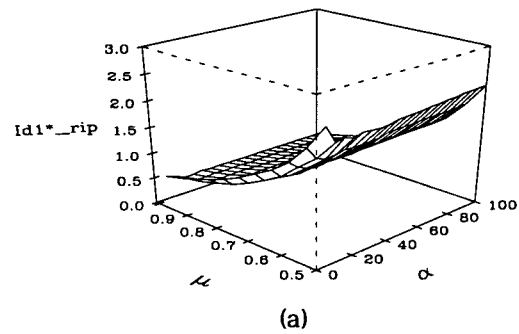


그림 4 리플 특성

Fig. 4 Ripple characteristics.

그림에서 알 수 있듯이, α 가 15이상 이 되었을 경우에 리플률은 상당히 감소하고, μ 가 감소함에 따라 λ 가 증가함에 따라 리플률이 증가하고 있음을 알 수 있다. 특성도로부터 직류 리액터(L_{d1} , L_{d2})를 공진용 리액터 L보다 15배 이상의 것을 사용한다면 전류원 구동으로 동작하는 회로로 볼 수 있음을 나타낸다.

그림 5는 $\alpha=15$ 로 고정하고, (μ, λ) 를 파라미터로 하였을 경우, 입력전류(I_d^*)에 대한 부하전류의(I_L^*)의 이득특성(Gain*)를 나타내고 있다.

전류이득을 구하는 식은 다음과 같이 정의된다.

$$\text{Current Gain}^* = 20 \log \frac{I_L^*}{I_d^*} \quad (10)$$

그림에서 알 수 있듯이, μ 가 1.0 부근에서 전류 이득 특성이 최대로 나타나고 μ 가 1.0을 벗어나면 전류이득이 감소하고 있음을 알 수 있다. 즉, $\mu \approx 1.0$ 에서 전원과 부하의 임피던스가 정합을 이루고 있음을 알 수 있다. 임의의 μ 에서 λ 가 증가함에 따라서 전류이득이 감소하고 $\lambda=0.1$ 이상에서 부(-)의 값으로 가고 있음을 알 수 있는데, 이러한 특성은 λ 의 증가는 부하의 제동계수를 증가시켜 입력전류(I_{d1}^* , I_{d2}^*)가 부하로 흐르는 전류보다 크게 되어 전류 이득 값은 부(-)의 값을 가지는 것으로 생각된다.

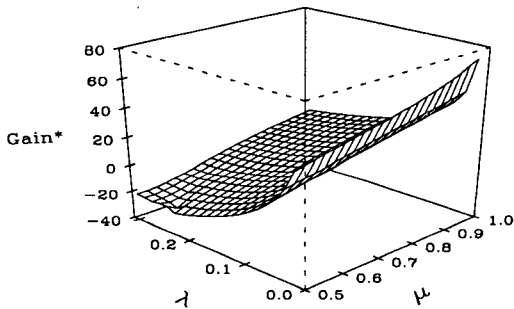


그림 5 전류 이득 특성
Fig. 5 Characteristics of current gain.

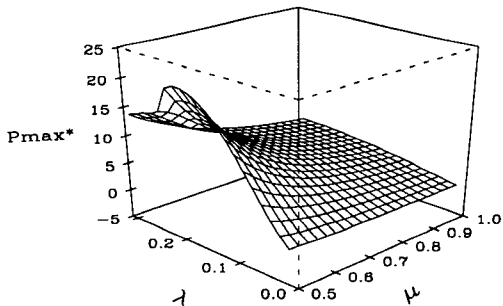


그림 6 출력 전력 특성
Fig. 6 Characteristics of the output power.

그림 6은 $\alpha = 15$ 로 고정하고, (μ, λ) 를 파라미터로 하였을 경우, 출력 전력 특성 (P_{max}^*)을 나타내고 있다. 그림에

서 알 수 있듯이, 임의의 λ 에 대하여 μ 가 증가함에 따라 출력이 감소하는 경향을 나타내고 있음을 알 수 있다.

μ 의 변화에 따라서, $\mu \approx 1.0$ 부근에서 출력전력의 크기가 가장 적게 나타나고 $\mu \approx 1.0$ 을 벗어나에 따라 출력전력의 특성값이 증가함을 알 수 있다. 이러한 특성은 최대 효율 공진점($\mu \approx 1.0$)을 벗어나게 되면 부하측에 무효성분이 증가하여 부하 임피던스가 감소하므로 결과적으로 전원에서 공급하는 입력전류가 증가하여 P_{max}^* 가 증가하게 된다. 따라서 $\mu \approx 1.0$ 부근에서는 출력전력의 크기가 최소가 되지만, 부하에는 무효전력 성분이 아닌 유효성분만을 포함하고 있기 때문에 고효율의 출력전력을 얻을 수 있다.

그림 7은 $\alpha = 15$ 로 고정하고, (μ, λ) 에 따른 스위치 전류의 최대치 특성(I_{swmax}^*)을 나타내고 있다. 그림에서 알 수 있듯이, 임의의 λ 에 대하여 μ 가 증가함에 따라서 스위치에 흐르는 공진 전류의 최대치가 감소하는 것을 알 수 있다.

그림 8는 $\alpha = 15$ 로 고정하고, (μ, λ) 에 따른 커패시터 최대 전압 특성(V_{clmax}^*)을 나타내고 있다. 그림에서 알 수 있듯이, 임의의 λ 에 대하여 μ 가 증가할 수록 V_{clmax}^* 의 값이 감소하는 것을 알 수 있다. 공진 커패시터의 최대전압은 인버터의 최대 전류치를 적분한 것이므로 스위칭 소자에 흐르는 전류의 적분한 값으로 주어진다. 그림 7과 그림 8의 특성치는 설계시 스위칭 소자의 전류와 공진용 커패시터의 내압을 결정하는데 기본 자료로 사용된다.

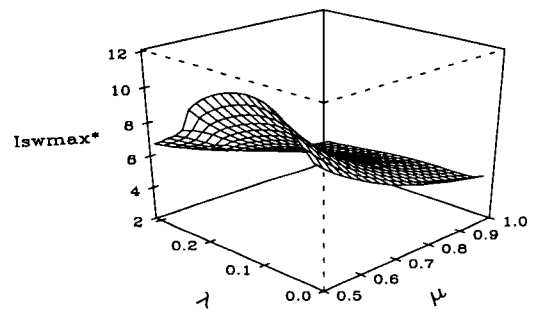


그림 7 스위치 최대 전류 특성
Fig. 7 Characteristics of the peak switch current.

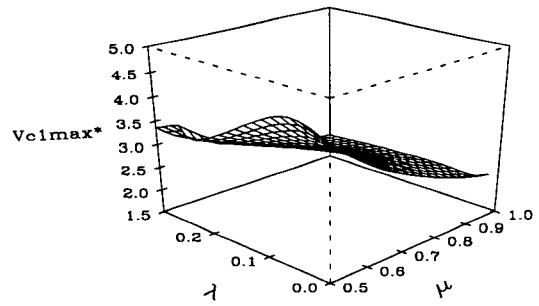


그림 8 커패시터 최대 전압 특성
Fig. 8 Characteristics of the peak capacitor voltage.

그림 9는 $\alpha = 15$, $\lambda = 0.03$ 로 고정하고, μ 를 파라미터로 하였을 경우, 스위치 양단의 전압 특성(V_{cl}^*)을 나타내고

있다. 그림에서 알 수 있듯이, μ 값이 증가할수록 스위치 양단의 공진용 커패시터의 충·방전 기울기가 완만해 진다는 것을 알 수 있는데 이러한 특성은 μ 값이 증가함에 따라 공진용 커패시터 양단 평균전압값이 $\mu \leq 1.0$ 의 스위칭 기간동안에 거의 일정한 값이 되기 때문에 스위치 양단의 전압책무가 감소하는 것으로 생각된다.

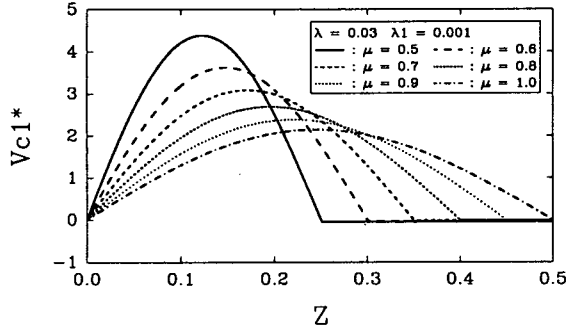


그림 9 μ 에 따른 스위치 양단 전압 특성
Fig. 9 Characteristics of the voltage across V_{c1} by μ .

4. 회로설계 및 실험

회로해석을 통한 특성평가에서 얻은 결과를 기초로 하여 설계사양으로 입력전압 $E_d[V]$, 출력전력 $P[kW]$, 스위칭주파수 $f_{sw}[kHz]$ 가 설계사양으로 주어진 경우, 회로 설계기법의 일 예를 나타내면 다음과 같다.

Step 1 (μ, λ, P_{max}^*)를 결정 : 그림 6 참조

Step 2 기준 임피던스를 산출

$$P^*(z) = \frac{P(t)}{P_s} = \frac{P(t)}{E_d^2/Z_s}$$

$$Z_b = \frac{E_d^2 \cdot P^*(z)}{P(t)} = 2\sqrt{\frac{L_s}{C_s}}$$

Step 3 회로의 고유 주파수 $f_r[kHz]$ 산출

$$f_r = \frac{f_{sw}}{\mu} = \frac{1}{2\pi\sqrt{L_s C_s}}$$

Step 4 L_s, C_s, L_{d1}, L_{d2} 선정

Step 5 스위치 전류, 커패시터 전압 산출

I_{swmax}^* : 그림 7 참조

V_{c1max}^* : 그림 8 참조

<설계 예>

설계사양 : $E_d=50[v], P=1[kW], f_{sw}=470[kHz]$

Step 1 그림 6의 특성곡선에서 $\mu=1.0, \lambda=0.03$ 이므로

$P_{max}^*=0.54$ 로 결정

Step 2 $Z_s = \frac{50^2 \times 0.54}{1000} = 1.36$

Step 3 $f_r = \frac{470}{1.0} = 470, \sqrt{L_s C_s} = 338.6 \times 10^{-9}$

Step 4 Step 2 ~ Step 3에서
 $L_s=4.74[\mu H], C_s=C_1=C_2=24.2[nF]$
 $L_{d1}=L_{d2}=334[\mu H]$ 로 선정

Step 5 $I_{swmax}^* : 11.14[A]$
 $V_{c1max}^*, V_{c2max}^* : 158.07[V]$

그림 10은 상기의 설계값을 기본으로 하여 제작한 전원장치의 외관을 보여주고 있으며, 표 2는 실험에서 사용한 실험정수를 나타내고 있다. 그림 11는 인버터가 정상운전시의 부하전류(I_L), 스위치 양단전압(V_{c1}, V_{c2})의 파형을 보여주고 있다.

표 2 실험 정수값

Table 2 Experimental parameter.

Circuit Parameter	Rating	Circuit Parameter	Rating
Input Voltage	50[V]	Load Resistor	0.5[Ω]
Power-MOSFET (IRFP 360)	400[V] 28[A]	Resonant Reactor(L)	4.7[μH]
Input Reactor (L_{d1}, L_{d2})	70.5[μH]	Resonant Frequency	470[kHz]
Resonant Capacitor (C_1, C_2)	25[nF] 640[V]	I_{swmax}	11.14[A]
		V_{c1max} V_{c2max}	158.07[V]

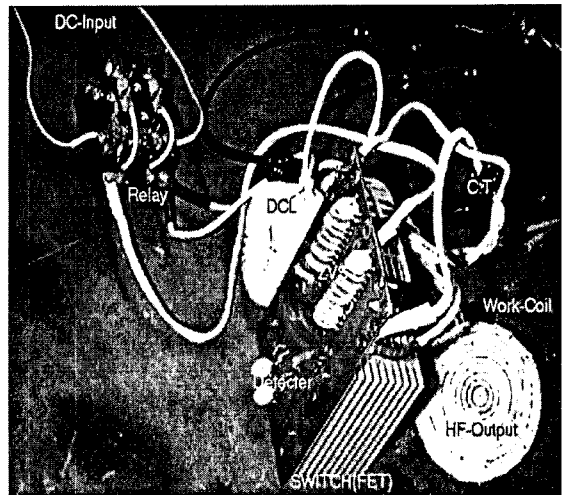
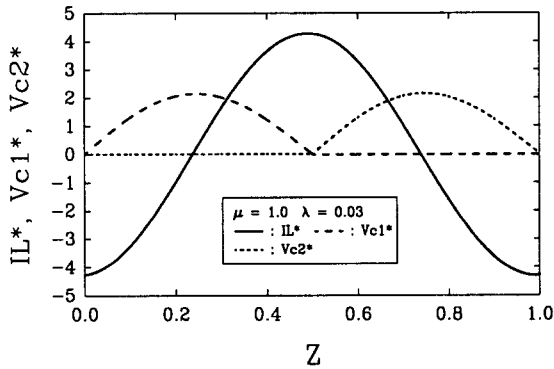
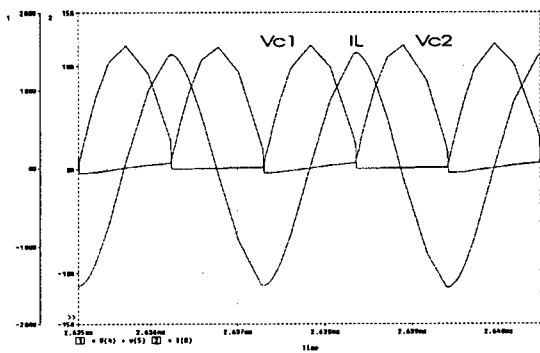


그림 10 실험장치의 외관
Fig. 10 Experimental equipment.

그림 11 (a)는 이론해석을 통해 얻은 이론파형을, (b)는 범용 시뮬레이션 툴을 사용한 Pspice파형을 보여주고 있다. 또, 그림 12는 실험을 통한 부하전류(I_L), 스위치 양단전압(V_{c1} , V_{c2})의 실측파형을 보여주고 있다. 그림에서 알 수 있듯이, 이론파형과 실측파형의 결과가 거의 일치하였으며 부하전류 파형이 정현파상으로 진동하고 있음을 알 수 있다.



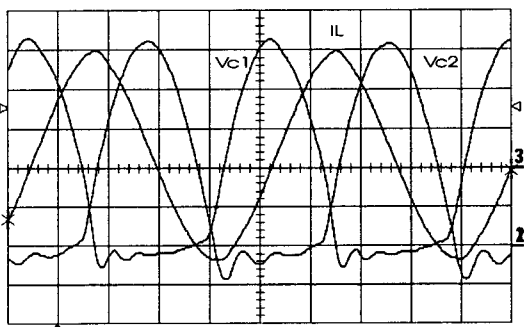
(a)



(b)

그림 11 이론 파형과 Pspice 파형

Fig. 11 Theoretical and Pspice waveforms.



2 : V_{c1} 및 V_{c2} 의 영전위, 3 : I_L 의 영전위
Voltage(V_{c1}, V_{c2}) : 30[V]/div, 0.5[μ s]/div
Current(I_L) : 4[A]/div, 0.5[μ s]/div

그림 12 실험 파형

Fig. 12 Experimental waveforms.

5. 결 론

본 논문은 종래의 1석형 전류형 고주파 공진 인버터를 단위 인버터로 하여 이를 병렬로 구성하고 공진용 커패시터를 ZVS용 커패시터로도 사용할 수 있는 부하 공진방식의 전류형 고주파 공진 인버터 회로를 연구대상 회로로 하여 회로 동작과 제특성을 정량적으로 검토하였다.

연구를 통해서 얻어진 결과를 요약하면 다음과 같다.

1. 연구대상회로인 고주파 인버터에 Wax-Sealing을 부하로 선정하여, 설계 전 단계에 필요한 특성평가를 무차원화 파라미터(μ, λ, α)를 도입하여 범용성있게 도식화하였다.
2. 이론해석에서 얻은 특성값을 기초로 한 회로 설계 기법의 일 예를 제시하였으며, Power-MOSFET를 연구대상회로의 스위칭 소자로 사용해 1[kW]급 고주파 인버터를 제작하여 실험을 행한 결과 Wax-Sealing용 고주파 전원장치로서의 가능성을 확인하였다.

향후, 본 회로는 Wax-Sealing용 전원장치, 방전등용 전원장치, DC-DC 컨버터 등의 소형·경량화가 요구되는 전원시스템에 응용이 기대된다.

감사의 글

이 논문은 2000학년도 영남대학교 학술연구조성비에 의한 것임

참 고 문 헌

- [1] Guan-C yun Hsieh, Chun-Hung Lin, Jyh-Ming Li and Yu-Chang Hsu, "A study of series-resonant DC/AC Inverter", in Proceedings of the 1995 IEEE Pesc95, Vol. 1, pp. 493-499.
- [2] Mokhtar Kamli, Shigehiro Yamamoto and Minoru abe, "A 50-150KHz Half-Bridge Inverter for Induction Heating Applications", IEEE Trans. on Industrial. Electronics, Vol. 43, No. 1, pp 163-171, 1996.
- [3] S. P. Wang, M. Nakaoka, K. Izaki, I. Hirota, H. Yamashida and H. Omori, "Soft-Switched PWM High-Frequency Load-Resonant with Power Factor Correction for Induction Heating Cooking Appliance", EPE'97, Vol. 2, pp. 244~249.
- [4] A. Takeuchi et al., "Zero-Voltage-Switching Controlled High Power-Factor Converter", PESC'96, Vol. 1, pp. 1859~1864, 1996.
- [5] Heney W. Koertzen, Jacobus D. van Wyk and Jan A. Ferreria, "Design of Half-Bridge, Series Resonant Converter for Induction Cooking", IEEE-PESC Con. Rec., pp.729-735, 1995.
- [6] 권영섭, 유상봉, 현동석, "유도가열 시스템의 성능과 안전성 향상에 관한 연구", 대한전기학회논문지, 48B권, 8호, pp. 417-425, 8. 1999.

[7] Jae-Sun Won, Dong-Hee Kim and M. Nakaoka et al., "Current-fed Push-Pull type high frequency resonant inverter for wax-sealing", in the Poceedings the IEEE IECON-2000 Record, pp. 332-337, October.

[8] 金田 文男, "高周波の基礎と應用", 東京電機大學出版局, pp.3-10, 1990.

저 자 소 개



김 동 희 (金 東 熙)

1950년 11월 20일 생. 1973년 영남대 공대 전기공학과 졸업. 1975년 영남대 공대 전기공학과 졸업(석사). 1987년 국립Kobe대학 졸업(공학). 1987년~1989년 한국전기연구소 전력전자 연구부장. 1999년 5월~2000년 4월 대한전기학회 전력전자연구회 간사장. 2000년 9월~2001년 2월 국립 Kyushu대 교환교수. 현재 한국조명·전기설비학회 학술위원, 영남대 공대 전자·정보공학부 교수.

Tel : 053-810-2488, Fax : 053-813-8230
E-mail : dohkim@ynucc.yeungnam.ac.kr



원 재 선 (元 載 善)

1973년 2월 20일 생. 1995년 삼척대 공대 제어계측공학과 졸업. 1999년 영남대 공대 전기공학과 졸업(석사). 2001년 영남대 공대 전기공학과 박사과정 수료. 현재 삼척대 공대 제어계측공학과 겸임교수.

Tel : 053-810-2488, Fax : 053-813-8230
E-mail : jsuni@chollian.net