

CMP 평탄화 기술 동향과 전망

김 상 용

아남반도체(주)

I. 서 론

최근 반도체 소자의 고속화 및 고 집적화에 따라 다층 배선 구조에 있어서 배선 층의 증가와 배선 패턴의 미세화에 대한 요구가 갈수록 높아져 다층 배선 기술이 서브 마이크론 공정에서 중요한 과제로 대두되고 있다. 0.35 μm 이하의 공정 기술 시대에 들어서면서 미세 패턴 형성을 실현하기 위한 노광 장치의 초점 심도에 대한 공정 여유가 줄어들어 따라 충분한 초점 심도를 확보하기 위하여 칩 영역에 걸친 광역 평탄화 기술이 요구되었다. 이와 같이 광역 평탄화를 실현하기 위하여, 현재 CMP 기술이 반도체 소자 제조 공정에 필수적으로 적용되고 있을 뿐만 아니라 차세대 소자에 대해 연구가 활발히 진행되고 있다. 소자가 집적화 됨에 따라 CMP를 이용한 평탄화 공정이 다양하게 사용되고 있으며, 공정 단순화가 가능하여 관심도가 매우 높아지고 있다. 향후 0.13 μm 급 이하 기술에 적용하려면 해결해야 할 문제점이 매우 많고, 이에 따른 예상되는 도전적인 과제를 해결하여야만 한다. 본 논문에서는 CMP 평탄화에 대한 현재 문제점과 향후 기술 동향뿐만 아니라 기술 전망을 기술함으로써 차세대 반도체 제조 산업에 CMP 공정의 정보 공유가 되었으면 한다.

II. 향후 CMP 공정 요구 사항

차세대 반도체 제조 공정에서 CMP 공정을 실

현하기 위한 향후 개발 및 연구 방향은 다음과 같이 요구가 필수적이다.

첫째, 생산성을 향상시키기 위한 장비의 개발, 즉 연마 속도를 빠르게 하기 위한 패드 및 슬러리의 개발, 장치적으로 과거의 단일 헤드 형태의 연마 체계에서 복수 헤드 형태의 연마체계로 바뀌어가고 있다. 이러한 것들은 높은 제거 속도를 만족하면서도 웨이퍼 내의 균일도를 만족해야 한다. 둘째, 연마 공정이 액상의 슬러리에 의해 연화된 막을 연마판 패드와 웨이퍼와의 기계적인 운동에 의한 마찰로써 연마하기 때문에 이러한 기계적 운동으로 발생하는 충격을 고려하지 않으면 안된다. 즉, 패드와 웨이퍼와의 상대적인 운동의 차이든지 공정 압력의 강, 약에 따라 굽힘이 발생하거나 심하면 막의 균열을 유발할 수도 있다. 따라서 이러한 변수들에 대한 공정 조건의 적절한 선택이 이루어져야 한다. 이러한 변수들의 선택에 앞서 소모성 파트의 재료들의 특성 및 용도에 대해 충분한 사전 검토와 새로운 개발이 필요하다. 셋째, 연마 후 공정상 발생한 입자에 대한 제어 문제이다. 입자는 패드 컨디셔닝에 의해서 발생한 패드 재료 잔재들이 웨이퍼에 남아있는 경우가 있다. 이러한 입자들이 웨이퍼에 잔존하는 것은 소자의 고집적화에 따라 매우 민감하기 때문에 입자의 제거 방법도 많이 연구되어지고 있다. 연마 후 세척하는 방법이라든가 패드에서 발생하는 입자를 줄이기 위하여 보다 양호한 패드 재료를 사용하는 것이다. 따라서 연마의 후속 공정으로 세정 공정에 대한 검토가 이루어져야 하겠다. 넷째, CMP 공정이 아직도 안정성을 가졌다고 보기에는 너무 해결해야 할 일이 많다.

일정한 공정 범위를 가져야 하고 간단한 제조 운용이 필요하다. CMP 공정이 누구나 쉽게 할 수 있도록 자동화가 요구된다. 웨이퍼간, lot간에 일정한 공정 신뢰성을 확보할 수 있는 시스템을 확보해야 한다. CMP는 소모성 파트를 많이 사용하므로 소모 파트의 사용 시간에 따라 공정에 미치는 영향과 작업자의 능력에 따라 변수가 많다. 이를 극복할 수 있는 많은 연구와 개발 끝에 현재 적용 단계에 왔지만 지속적인 개발이 필수적이다. 새로운 소자에 대처하기 위한 장치뿐만 아니라 새로운 소모성 파트 및 공정 조건에 심혈을 기울려야 한다.

III. CMP 세정 방향

반도체 칩 제조에서 완전한 CMP 공정의 적용을 위해 웨이퍼의 광역 평탄화 뿐만 아니라 평탄화된 표면의 결함과 오염을 감소시키고, 후속 공정의 소자와 IC 제조 공정을 위하여 효과적인 세정 공정으로 마무리 되어져야 할 것이다. CMP는 실질적으로 제조 칩에 오염을 줄 수 있는 공정이다. CMP 공정 후 효과적인 세정 공정은 IC 공정에서 고수율을 얻기 위하여 필수적이다. CMP 공정에서 연마 대상인 물질은 산화막 이외에 다양한 추가물질(절연체 SiO_2 , 도핑된 SiO_2 , 폴리머), 큰 유전 상수를 가진 물질(BaTiO_3), 폴리실리콘(도핑, 비도핑), 도핑된 폴리실리콘 위의 저항이 낮은 게이트 배선 재료를 형성하는 실리콘사이드, 금속(Cu , Al , Al Cu 합금), W (금속-질화물, Ta), Si_3N_4 등의 물질이 있다. 결함의 발생과 미소한 오염을 유발하는 메카니즘이 거의 표면의 형태에 의존적이지 않을지라도 결함과 미세한 오염의 형태는 화학적으로 제거하기 위한 수단에 따라 웨이퍼 표면 물질에 의존하여 존재할 것이므로 다양한 물질에 대한 세정 공정의 확보가 매우 중요하다. CMP에 의한 표면 평탄화는 슬러리나 연마 표면이나 환경으로부터의 미립자 형성, 슬러리와 화학적 상호 오염, 스크래치와

박막의 손상과 같은 물리적인 충격, 연마 표면의 스트레스, 연마 입자와 패드 물질의 반응에 의하여 형성된 표면 함유물 등 많은 문제점을 가지고 있다. 화학적인 세정 공정은 이러한 모든 문제들을 제거하거나 완화시키는 방향으로 연구 개발되어져야 한다.

화학 작용에 대한 미립자를 제거하는 메카니즘 중의 하나는 오염원 아래의 접촉면의 분해와 화학 용액 속의 오염을 떨어내는 것이 필요하다. 이 메카니즘은 CMP공정 동안에 SiO_2 표면의 알루미늄 미립자에 의해 발생하는 표면의 잔류물을 제거하는데 사용된다. 평탄화와 한가지 물질의 접촉면에 대한 화학적 식각을 위해서는 신뢰성을 확보하기 위하여 식각하는 동안에 thinning을 일으키지 않기 위한 방안이 강구되어야 한다. 한가지 물질 이상의 표면에 대하여, 한가지의 선택적인 식각은 표면 거칠기를 증가시키고 평탄화를 감소시킬 것이다. 화학적인 식각은 스크래치와 함유물과 같은 초기층의 결함을 변형하는 등방성이기 때문이다. 또한 Cu CMP 공정 후 세정에 초 관심사에 있는데 이는 라인의 청정도에 대한 대책뿐만 아니라 웨이퍼상의 오염, 폐 슬러리 처리 문제가 활발히 연구중에 있기 때문에 향후 차세대 반도체 소자가 본격적으로 Cu 를 적용시 별 무리가 없으리라 전망된다. 국내 업체에서도 많은 연구가 되어 많은 수준까지 확보한 상태이다.

IV. CMP 소모성 파트의 개발 방향

1. 슬러리

슬러리는 피 가공물인 웨이퍼의 표면으로부터 또는 표면으로 연마 입자와 화학물질을 전달하는 매개체이라고 볼 수 있다. 슬러리 내부에 포함되는 연마 입자는 일반적으로 $10\sim 1000\text{\AA}$ 의 크기를 가지며 경도는 피가공물의 경도와 비슷한 경도를 가지는 것으로 기계적인 제거 작용을 행한다. 이것들은 슬러리 내에 약 $1\sim 30\text{wt}\%$ 을 차지한다 이러한 연마 입자들은 산성이나 알칼리성의

수용액으로 현탁 되어진다. 차세대 평탄화 공정을 실현하기 위한 슬러리 개발은 슬러리 내에 함유되어 있는 화학성분의 특성에 대한 연구가 이루어져야 하며 직접도가 증가하는 소자에 적용 범위를 확대 해야 한다. 슬러리 내부의 연마 입자의 분산성을 높게하는 분산제 개발과 슬러리 내의 화학액이 매우 고르게 혼합될 수 있도록 해주는 현탁액의 개발, 가공시 발생하는 기포를 억제시켜 균일한 제거를 유도하는 소포제, 가공중의 pH Shock를 방지하여주며 일정한 pH값을 유지하도록 해주는 완충제(Buffer Solution) 뿐만 아니라 일반적으로 화학 반응을 유도시켜주는 작용을 하는 벌크제(bulk solution) 성분 개발이 필수적이다. 금속 CMP용 슬러리에 있어서 매우 중요하게 작용하고 공정 특성에 매우 중요한 역할을 하는 산화제(Oxidizer)와 금속 표면이 산화할 때 얼마만큼 균일하게, 원하는 양만큼 형성되고 조절하게 되는 반응 억제제(inhibitor)에 대해 깊은 연구와 대체 물질 개발이 필요하다.

또한 이러한 많은 요소들이 슬러리 내부에 존재하고 있으며, 각각의 역할을 담당하고 있다. 분산, 현탁 및 특수한 기능(세정성 또는 pH 안정성)을 유지시키거나 증가시키는 첨가제들을 불순물로 볼 수 있지만 이러한 첨가제들의 첨가는 필수적이므로 슬러리 순도를 높이거나 가공 후의 오염을 저감시키기 위해서는 이러한 첨가제들의 개선 또는 기타의 불순물들을 줄이는 방향으로 개발되어야 한다. 첨가제들에 의한 불순물 외에 기타의 불순물들은 연마 입자의 제조시 발생된 오염원이나 첨가물 내부의 불순물 등이다. 슬러리의 대부분을 구성하고 있는 것은 초순수로 이것은 분산제로서 매우 우수한 성능을 지니고 있다. 그외 기타 첨가물들이 매우 미량 첨가되어 있으며 완충 용액이나 벌크 용액의 성분들이 많은 비율을 차지하고 있다. ILD CMP용의 슬러리에 는 첨가제로 주로 알칼리성 수용액이 벌크로 첨가되어 있으며 이것들이 초순수와 함께 분산제의 역할 및 화학적인 제거 가공을 행한다. 따라서 기타의 첨가물들이 필요하지 않게 되어 순도 면에서 상당히 높으나 콜로이드 실리카에 비해서는

순도가 낮은 편이다. 금속 CMP용 슬러리의 경우에 있어서 연마 입자인 Al_2O_3 의 경우 초순수와 혼합되었을 때 분산성이 낮으므로 분산제의 첨가와 소포제등의 첨가가 필요하게 된다. 또한 금속 CMP용의 슬러리에 있어서 연마입자의 분산성은 절연막 CMP용 슬러리에 비해 많은 비중을 차지하지 못하여 표면에 존재하는 가공 대상 물질과의 반응성이 좋은 첨가제를 다량 함유한다. 상기와 같은 슬러리에 대한 개념을 가지고 각종 metal, polysilicon용 슬러리 뿐만 아니라 적절한 산화막(ILD)용 슬러리와 질화막, polysilicon에대한 선택비가 요구되는 STI 공정의 산화막용 슬러리는 꾸준한 개발이 요구된다. 현재 개발 중에 있거나 해결하기 위한 슬러리 개발 방향을 살펴보면, ILD의 경우 층간 절연막인 SiO_2 용 슬러리로는 폼드 실리카(Fumed silica)에 알칼리를 첨가한 것이 일반적이며 pH를 안정시키기 위하여 완충제를 첨가하거나 세정성 향상을 위한 첨가제를 첨가한 경우가 일반적이거나 세밀하게 소자에 요구되는 화학 물질을 찾는 연구 개발이 필요하다. 금속막 CMP에 사용되는 슬러리는 기본적으로 금속을 산화 또는 에칭시키는 첨가제와 기계적 가공을 하는 Al_2O_3 등의 연마 입자로 구성되어 있으나 각 공정에 따라 적합한 슬러리를 찾아야한다. Polysilicon에 사용되는 슬러리는 ILD용의 Fumed silica 또는 bare 웨이퍼를 CMP하는 데에는 콜로이드(colloid)상 silica에 알칼리 수용액을 첨가한 것이 일반적이며 연마 속도 측면에서는 폼드 실리카가 우위이나 연마면에 미치는 손상면에 있어서는 콜로이드상 실리카가 우위에 있다. 현재 STI 공정에서는 CeO_2 계열의 슬러리가 주로 사용되고 있고 이는 STI 공정에 발생하는 디싱(dishing)과 oxide erosion 등의 결함을 최대로 줄이고자 높은 선택비를 가지는 슬러리가 요구됨에 따라 개발된 결과이다. 그러나 아직도 많은 부분이 해결되어야 하며, 특히 CMP 후 표면의 스크래치 저감에 대한 해결 방안이 필요하다. 현재 기존 슬러리에 다양한 첨가제를 적용하여 문제점을 해결하고자 꾸준한 연구가 이루어지고 있으며, 그 개발 성과

도 희망적이다. 슬러리 종류별로 그 특성과 향후 적용 범위를 살펴보면 현재 Fumed Silica (SiO_2) 슬러리가 CMP 연마제에 가장 일반적인 것이고, 비교적 저가의 고순도이며, 다른 연마제에 비교하여 연마입자가 침전되지 않는 등의 이유에 의하여 처음부터 ILD CMP에 사용되고 있다. CMP 공정에서 향후 필수적으로 해결해야 할 문제 중 하나가 스크래치 발생이다. 이를 해결안으로 새로운 슬러리를 개발 중인데 일부 업체에서 국산화에 성공했고, 적용을 위한 작업중이다. 이대안 중 하나가 콜로이드 슬러리 (Colloidal Silica (SiO_2)) 이다. 유기규소화합물을 습식으로 가수분해하면 반도체 제조 공정에 있어서의 CVD 산화막에 준하는 품위의 초고순도 Colloidal Silica가 얻어진다. 금속 슬러리로 많이 사용중이고 향후에도 적극적으로 사용될 가능성이 많은 알루미나 (Alumina (Al_2O_3)) 슬러리이다. CMP에서 알루미나의 연마입자를 사용하는 경우의 문제점으로는 silica계 연마제에 비교하여 scratch가 일어나는 점, 연마입자가 침전하기 때문에 침강방지제의 첨가가 필요하다. STI 공정에서 선택비를 높이기 위한 슬러리가 개발되면서 적용하고 있다. 향후 개선해야 할 문제점은 많지만 조만간 해결 가능하리라 생각되며 첨가제 개발에 적극적이다. 이에, 대안으로 세륨 (Cerium Oxide (CeO_2)) 슬러리이다. 산화 세륨이 glass에 대하여 높은 가공능률을 나타내는 것은 이미 알려진 사실이고, CMP에 있어서는 산화막을 고능률로 가공하기 때문에 그 적용이 검토되고 있다. 세륨을 연마제로서 검토할 때, 후분쇄 (後粉碎) 와 분급 (分級) 하는 공정을 검토할 필요가 있지만 현재 활발히 연구 개발 중이다.

향후에 Cu 슬러리가 매우 많이 사용되어질 것으로 전망되고 이에 대한 슬러리 개발이 활발히 연구되고 있다. 일부 상용화되어 적용되고 있지만 개선점이 많다 하겠다. 국내에서도 국산화에 전념하고 있어 1~2년 후면 상용화 할 수 있으리라 전망된다. 특히 이 슬러리는 Cu의 연마율 뿐만 아니라 Ta, Oxide막의 선택비 및 연마율이 매우 중요하여 신속한 개발이 필요한 부분이다.

2. 연마 패드

CMP의 기계적인 요소를 좌우하는 요소로서 패드의 재질과 웨이퍼를 잡고 있는 캐리어 암과 연마 패드의 회전 운동이 있다. 이 중에서 패드의 재질은 그 특성상 종류에 따라 막이 제거되는 속도가 다르고 입자 발생 여부도 다르다.

크게 나누어서 부드러운 것과 단단한 것이 있는데 부드러운 패드는 우레탄이 함유된 펠트 패드이고 단단한 패드는 다공성의 우레탄 패드이다. 부드러운 패드는 연마 균일도가 좋고 쿠션이 좋은 반면에 높은 압력으로 연마할 때 전체적인 평탄도는 좋지 않다. 반면에 단단한 패드는 좋은 평탄도를 얻을 수 있지만 연마 균일도가 나쁘기 때문에 CMP를 하고자 하는 막의 종류 및 용도에 따라 다르게 선택될 수 있다. 현재 산화막 연마용으로는 이 두 가지를 겹쳐서 이중 패드를 사용한다. 즉, 상층에는 단단한 패드를 사용하고 하층에는 부드러운 패드를 사용하여 서로의 단점을 보완하고 있다. 또한 재질에 따라 입자 발생 정도가 다르다. 연마 패드 구조 및 재료 성질은 연마 속도 및 CMP 공정의 평탄화 성능에 중요한 역할을 하지만 패드 구조 및 성질은 대부분 경험적으로 이루어졌다. 사실, 패드 성질이 중요한지는 아직 분명하지 않다. 패드 특성 및 연마 정도 사이의 직접적인 상관 관계는 아직도 발견되고 있지 않다. 패드의 수명에 따른 성능을 유지하는 것이 컨디셔닝 기술이다. 이러한 기술은 경험적으로 이루어졌으며 앞으로 패드 재료의 개발은 계속해서 이루어질 것이며 CMP 공정에 패드가 얼마나 영향을 미칠 것인지, 또는 패드 특성이 연마 정도에 어떠한 영향을 미치는지를 이해하는 데 있다. 그러나 분명한 것은 다양한 종류의 패드와 형태로 개발되고 있고 패드 수명 시간을 증가시키면서 웨이퍼 상의 우수한 특성을 갖기 위한 노력이 활발히 연구되고 있고, 슬러리를 사용하지 않고 패드 성분과 성질을 이용하여 초순수로만으로 연마하기 위한 연구가 수년 전부터 이루어지고 있는데 적용될 때까지는 더 많은 시간과 노력이 필요하게 될 것이다.

3. 패드 컨디셔닝

패드 표면 거칠기와 슬러리는 연마율과 평탄도를 결정하는데 중요한 역할을 한다. 표면 거칠기와 다공성은 패드 표면의 슬러리 흐름, 웨이퍼 표면의 패드 접촉면, 표면으로부터 물질의 흐름을 결정한다. 따라서 패드 컨디셔닝은 패드 표면 거칠기와 다공성을 유지하는 데 중요하며, 적당한 패드의 수명을 유지하도록 한다. 연마하는 동안, 패드의 표면은 가공체가 퇴화되어지고, 이에 따라 표면은 glazing 현상과 같이 더 매끄러워지고 기공은 슬러리 물질로 차게 된다. Glazing은 때로 연마율을 감소시키기 때문에 바람직하지 않은 현상이다. 컨디셔닝 기술은 보통 표면의 다공성과 거칠기를 유지하도록 하기 위하여 패드 위에서 수행된다. 이러한 기술은 변형된 패드 물질을 제거하기 위해 패드 표면에 마찰이 되도록 슬러리가 함께 사용된다. 컨디셔닝 시 conditioning wheel에 붙은 연마 입자가 슬러리 내에 포함됨으로 인하여 웨이퍼 표면에 스크래치가 나지 않도록 개발시 주지해야 한다. 국내에서도 패드 컨디셔닝에 사용되는 다이아몬드 디스크를 다방면으로 개발 중에 있고 국산화는 이미 완료된 상태이다. 그러나 스크래치 해결에 대한 문제는 아직도 완전히 극복하지 못하고 있는 실정이며, 다양한 형태와 방법으로 연구 개발 중이므로 향후 1년후 정도이면 이 숙제가 해결될 전망이다.

V. 연마 설비 및 측정 장치의 개발 방향

CMP 연마 장비는 High Throughput, CoC, CoO 뿐만 아니라 우수한 공정 능력 요구는 당연한 과제이고, 근본적으로 생기는 결함 지수를 얼마나 줄이느냐에 관심을 두고 개발되어야 한다. 또한 CMP 공정은 공정 변수가 많기 때문에 변수에 대한 영향을 최소화 할 수 있는 설비가 요구되고 있다. CMP 공정시 어느점까지 연마해야 하는지 분명히 하여야 한다. 과도한 연마나 불충분한 연마는 소자에 미치는 영향이 매우 크다. 최

근에 많은 연구 결과를 바탕으로 EPD 시스템이 개발되어 사용되고 있으나, 패턴 상에서는 EPD 신호를 찾기엔 충분치 못한 실정이다. 궁극적으로 현재까지 사용하고 있는 연마 정지점은 연마율을 계산한 연마 시간에 의하여 공정을 하고 있으나, 적절한 연마가 이루어지지 않으면 소자 특성에 영향을 줄 뿐 아니라 수율에도 영향을 미치므로 반도체 생산에 효율적이지 못하다. 특히 소모성 부품들의 공정 변수가 수시로 변화하기 때문에 정확한 연마 목표를 찾는 데 어려운 실정이다. 이를 해결하기 위해서는 실시간(in-situ) 연마 정지 시스템을 적용할 수 있는 공정 구조를 확보하는 것이 급선무라 할 수 있다. 이를 실현하기 위하여 in-suit thickness monitoring 시스템을 구축하고 있고, 설비의 CLC(Close Loop Control) 시스템을 통한 APC(Advanced Process Control) 프로그램을 적용하고 있기 때문에 큰 숙제 중 하나가 해결되어질 전망이다.

VI. 300mm CMP 기술 방향

1. 300mm CMP 기술 개요

ULSI 디바이스의 고밀도화·고성능화와 함께 다층배선 기술의 중요성이 급속하게 높아지고 있다. 특히, 최선단의 로직 LSI에서는 그 메탈 층수는 6~10층에 도달하고 ULSI 제조에서의 배선 공정수는 벌크 공정 보다도 길어지는 경향이 있다. 다층배선구조에 있어서는 메탈 배선과 이를 분리하는 층간 절연막(ILD)이 적층화되어 형성되고 있고 디바이스의 성능 및 수율·신뢰성 등에 있어서 중요한 기술과제가 되고 있다. 디바이스의 고성능화를 위해서는 배선구조에서 RC지연 요소의 저감이 요구되고 있고 메탈 배선에서는 저항의 감소, 즉 고유 저항값이 Al보다도 작은 Cu가, 그리고 층간 절연막에서는 배선간 및 층간 용량 저감을 위한 낮은 비 유전율막, 즉 low-k라고 줄여서 부르고 있는 새로운 절연재료가 도입되어지고 있다. 더구나 이들은 0.18 μ m/300mm

웨이퍼 세대의 도래와 동시에 도입될 것으로 예상되고 있어 기술 장벽은 상당히 높다고 말할 수 있다.

CMP 공정은 다른 공정 기술보다 후발 주자인 까닭에 CMP의 300mm 장비 개발 역시 제일 늦게 발표되었고, 역으로 이는 그 동안 뒤쳐져왔던 기술을 한 단계 뛰어 넘을 수 있는 기회로 보고 있다. 그러나 300mm 장비 도입시기의 지연은 디바이스로부터의 요구 성능이 보다 엄격해짐을 의미하고 있다. 원래 300mm 대응의 CMP 장비 개발이 지연될 기미를 보였던 것은 CMP 공정 자체가 아직 미성숙하고, 200mm 장비조차 다양한 여러 문제점을 갖고 있어서 300mm 장비의 전망이 명확하지 않았던 것이 큰 원인이라고 생각된다. DRAM의 가격하락에 따라 다량 소품종 생산의 DRAM 전용 공장에서 다양한 디바이스의 mixing에 의한 소 중량 다품종의 생산공장으로 전환될 것이다. 이에 따라 디바이스의 mixing과 미세화에 의해 STI, Co 실리사이드, Ta₂O₅, BST 계열, Cu 배선 등을 사용했던 디바이스가 동일 라인에서 생산되게 된다. 따라서 이들 각각의 공정이 오염의 발생원이 되므로 상호 오염원을 방지하는 것이 중요한 과제로 대두되고 있다.

2. 300mm CMP 기술 개발 현황 및 수준

앞으로 300mm 대구경 웨이퍼가 도입되는 경우 기본적으로 층간 절연막 형성 기술은 200mm 웨이퍼, 300mm 웨이퍼에 자체에 대해서는 큰 차이는 없다. 문제점으로 생각되는 것은 막 형성을 위한 장비에 관한 것으로 막 자체의 균일성, 균질성, 재현성 등의 유지이다. CVD 장비 또는 도포 장비 등은 일반적으로 200mm용에서 300mm용으로의 전환에 즈음하여 챔버(chamber)의 단순한 비례 확대에 대응하는 경우가 많고, 프로세스 조건도 마찬가지로 비례 확대되는 경우가 많다. 대구경화에 의한 균일성 문제 외에 막의 균질성도 결정적으로 다른 요소는 없고 throughput 측면에서도 스텝퍼(stepper)와 이온주입장비 등과는 달라서 큰 폭으로 저하하는 일은 없다. 그러나 문제점은 오히려 300mm 웨이퍼 때문이 아니

라 0.18 μ m 또는 그 이하의 미세화 디바이스의 층간 절연막 형성기술을 현재의 200mm 웨이퍼에 적용했다고 하더라도 미지의 영역이 많이 남아 있다는 점이다. 앞으로 층간 절연막 형성기술에 있어서는 새로운 프로세스 및 새로운 재료의 도입이 반드시 필요하다. 또한 새로운 프로세스, 새로운 재료의 도입은 주변 또는 전후의 공정에도 큰 영향을 미쳐서 새로운 장비가 필요해지는 상태를 초래한다. 예를 들어 low-k를 갖는 유기 절연막을 실용화하는 데는 막 형성 장비에는 큰 변경이 없어도 세정전 처리공정, 에칭 공정, 에싱 공정 등에서 큰 폭의 변혁이 필요하다. 300mm 웨이퍼/0.18 μ m 이후의 세대에서는 대부분의 신 재료를 토대로한 프로세스가 도입되어 ULSI의 양산이 진행된다. 신재료로서는 Cu 배선, low-k 막 뿐만 아니라 DRAM에서는 고유전율막으로서 BST막이 실용화되고 있고 FeRAM(강유전체메모리)에서는 PZT막 등의 강유전체 박막재료가 이용된다. 또 이들 새로운 유전체 막에는 종래의 Al과 다른 새로운 금속 전극 재료와 그 가공프로세스가 필요하다. 더구나 이들 강유전체 재료를 커패시터막으로서 이용하는 경우는 그 물성을 손상하지 않도록 층간 절연막과 패시베이션막이 필요하다. 다음 세대에서는 유기 절연막의 도입이 필요하고 많은 재료가 개발도상에 있다. 장비업체가 스스로 장비와 함께 프로세스, 재료의 개발을 행하고 있는 예도 있다. 그러나, 이 유기 절연막에는 열적 안정성, 기판으로의 밀착성, ULSI 프로세스 전반과의 정합성 상에서 많은 과제가 있어서 사용상 많은 제약이 존재한다. 또 하나 중요한 선택은 low-k막과 Cu 배선의 조합이다. 이들을 동시에 달성하는 데는 기술 장벽이 너무 높기 때문에 우선 Cu와 SiO₂, 또는 Al과 low-k로 시작해서 Cu와 low-k의 조합으로 공정에 이용할 수 있다고 생각된다. 300mm CMP 기술에서는 평탄성, 면내 균일성, 안정성 등이 중요한 문제이다. 패턴이 미세화됨에 따라 리쏘그라피의 DOF는 점점 낮아지고 300mm 도입시의 디바이스의 제작에는 보다 고도의 평탄화가 요구된다. 평탄성의 향상은 경질 연마패드를 이용하

거나 저하중 고속연마를 행함에 따라 가능하지만 면내 균일성과는 상반되는 결과를 나타낸다. 고 평탄화 공정을 실현하기 위해서는 면내 균일성의 향상이 요구된다. 예를들어 평탄화 요구 레벨이 현 상태를 유지한다고 하더라도 대구경화에 따라 면내 균일성이 악화될 우려도 있다. 이로부터 300mm CMP의 최대의 공정 과제는 면내 균일성의 향상이라고 말할 수 있을 것이다. CMP의 면내 균일성은 몇 개의 원인에 따라 결정되지만 가장 지배적인 것은 헤드(캐리어) 구조라고 해도 좋다. 지금까지는 강체 플레이트(plate)에 이면 패드를 통해서 웨이퍼를 붙이는 방식이 주로 사용되었지만 이 방식으로는 플레이트의 평탄도와 이면패드의 두께 불규칙이 연마균일성에 영향을 준다. 웨이퍼가 대구경화 됨에 따라 이들 불규칙도가 커질 것으로 생각되며 만일 표면 정밀도가 면적에 반비례한다고 가정한다면 종래의 면내 균일성을 얻는데는 200mm의 경우보다 2배 이상의 표면 정밀도가 요구되게 된다. 이러한 기계적 가공정밀도에 의존하지 않는 방식으로 유체 가압 방식이 있다. CMP의 연마율은 연마패드의 표면 상태에 크게 의존한다. 패드의 표면상태는 연마 그 자체에 의한 것과 드레싱에 의한 회복이 반복된다. 이 패드 표면의 열화와 회복의 사이클을 재현성 좋게 행하지 않으면 연마를 되풀이함에 따라 서서히 연마율이 저하하거나 반대로 상승한다. 300mm 장비에서는 대구경화에 따라 연마면적이 증가하기 때문에 패드의 노화가 커질 것이 예상된다. 패드면적도 웨이퍼면적에 비례해서 커진다면 열화의 비율은 변하지 않지만, 장비 면적을 억제하기 위한 패드 지름은 웨이퍼 지름에 비례하지 않는다고 생각된다. 패드의 노화가 커진다는 것은 회복을 위한 드레싱도 강한 조건이 필요해지고, 제어가 더 어려워진다는 것을 의미하고 있다. 300mm 웨이퍼 시대의 ULSI는 0.18 μ m 이하의 혼재 디바이스가 중심이 된다. 따라서 소자 분리에는 LOCOS 보다는 STI가 주류가 되고 게이트 전극은 실리사이드나 메탈 게이트가 사용되고, 시스템 LSI처럼 device가 혼재된 경우에는 게이트 전극 위에 메모리를 형성하게 된

다. DRAM 경우는 전극에 Pt와 Ru, capacitor 절연막에 BST가 사용될 것이 예상된다. 그 다음에 배선 형성을 위해 층간 절연막(ILD), plug, 다층 배선이 형성되고 CMP에 의한 평탄화가 이용된다. 실리사이드 형성 전까지 사용된 재료는 산화막계의 재료와 poly-Si이므로 재료로부터 야기되는 오염은 비교적 적다. 그러나, STI 후에 게이트를 형성하기 위해 특히, STI-CMP에서 사용되는 슬러리 입자와 분산제의 제거를 위한 세정 기술은 더욱 더 중요하게 된다. STI 형성 후에는 게이트 산화막, 전극 형성 등을 시행하고 게이트를 증착한다. 게이트 형성 후에 실리사이드를 형성할 때 실리사이드 형성재료인 CO, capacitor 형성재료인 Ta, BST, Ru 등 다양한 소자재료가 사용되므로 오염은 더 증가될 전망이다.

3. 향후 300mm CMP 기술 개발 동향 및 전망

300mm/0.18 μ m 프로세스에 있어서는 현재의 200mm 웨이퍼를 이용하는 것과 마찬가지로 많은 층간 절연막에 관한 문제점이 존재한다. 미해결된 프로세스 기술을 갖고 있으면서 300mm로 전환시켜야하는 것이다. 또한 새로운 프로세스 재료의 도입이 예정되고 있지만 역시 중요한 요소는 비용(Cost) 문제이다. 아무리 뛰어난 성능, 특징을 갖고 있어도 칩 제조원가가 큰 폭으로 상승하면 ULSI 디바이스로에 적용하기가 어렵다. 금후의 ULSI에 있어서는 투자효율을 최대한으로 발휘시키기 위해서 디바이스 제조 비용의 저감은 불가피한 사항이다. 따라서 프로세스 및 디바이스구조의 심플화는 현재 가장 중요한 목적이고, 신공정, 신재료도 그와 같은 관점에서 선택되어 개발되어야한다. 아무튼, 이 층간 절연막 형성 기술에는 미지의 영역이 많이 남아있어서 새로운 기술개발 성과가 요구되고 있다. 프로세스에 관한 가장 중요한 과제는 면내 균일성과 안정성의 개선으로 집약할 수 있다. 이것을 해결하기 위해서 헤드와 드레싱방법의 개선이 필요해진다. 장비에 관해서는 생산성, 설치면적, 프로세스 안정성, 장비구성 등이 서로 관련되어 있기 때문에 향

목의 우선권과 밸런스를 생각해서 최적의 구성을 골라야 한다. 스루풋과 면적, 구성과 중량은 각각 트레이드-오프의 관계에 있기 때문에 개개 유니트 프로세스의 마진을 확보하면서 작고 가볍게 설계할 수 있는가가 과제일 것이다. CMP는 300mm 웨이퍼 시대에도 빼놓을 수 없는 기술이라고 앞에서 설명한 바 있다. 또한, CMP 후 세정은 CMP에서의 오염을 다음 공정에 가지고 가지 않기 위해서 더욱 중요하다. 층간 STI의 CMP는 양산으로 향하고 있고 DI water scrubber와 DHF로 슬러리의 제거가 가능하다. 단, 슬러리가 변하면 이 세정으로 충분하지 않게 되어 주의가 필요하다. 또한 Cu-CMP가 주목을 모으고 있지만 CMP 후 세정으로서 전해 이온수, 불산, 규산 등의 다양한 개발이 이루어지고 있다. CMP 후 세정은 CMP를 행하는 표면, 재료, 슬러리에 따라서 변할 필요가 있고, 각각을 개별로 생각해야 한다. 최적의 방법이 차세대 과제로 기대되고 있다.

Ⅶ. 향후 공정 개발 방향

향후 반도체 제조에 CMP 공정이 얼마나 안정적인 공정 지수를 제공하느냐에 따라 개발 수준과 방향이 결정되어지리라 판단된다. 새로운 물질이 대두됨에 따라 Cu 및 low-k 물질의 CMP 특성 최적화, Cu 연마 방법 및 공정 개선, Cu용 barrier의 선택도 확보 및 소모성파트 개선, 이중 상감법 적용에 대한 평탄화 방안 확보, 새로운 소모성 파트에 대한 평탄도 확보 및 응용이 요구된다. 신뢰성 측면에서는 design rule의 축소에 따른 평탄성 및 특성확보, 물질의 변화(Cu 및 저유전)에 따른 신뢰성 특성확보, 배선구조(patterning 및 damascene)에 따른 신뢰성 특성 확보 및 구조에 대한 제안, 연마 두께 정지 감지법의 신뢰성 확보, Al, W, Cu의 연마 선택비 특성 향상, 각 박막간의 선택비 향상, 집적도에 따라 평탄도 공정 확보가 요구된다. 공정 집적화 측

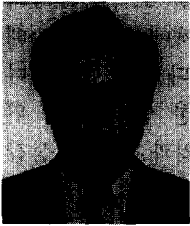
면에서는 Cu 및 Low-k 물질의 상감법 공정 제어 기술 확보, patterning 및 불량/결함제어, 다층 배선에서의 광역 평탄도 문제 해결 방안 확보, low-k 물질에 대한 집적화 문제 해결이 요구된다. 측정 제어 측면에서는 다층구조 및 다층물질의 두께측정방법, 광역 평탄도 측정 방법 확보, micro defect 검출 방법 개발, 이중 상감법 구조에서의 평탄도, 두께 측정 방법 확보, 다층 구조 및 다층물질의 두께 측정방법, In-Situ 두께 측정 및 data auto feedback 방법 확보가 선결되어야 한다. 그외에도 Cu 및 low-k 물질에 의한 연마 후 오염제어, 폐 소모성 파트에 대한 환경처리 방안 확보, device 설계 기술에 의한 연마 특성확보가 필수적이다. DRAM에 응용되는 알루미늄과 텅스텐을 사용하는 배선의 경우 우리나라 산업체의 경쟁력이 확보된 상태이므로 이 분야의 우세를 지켜나가기 위해서는 산업체에서의 연구와 더불어 장비국산화에 대한 노력이 계속되어야 할 것이다. 비메모리 반도체에 사용되는 배선의 경우 그 구조가 DRAM보다 훨씬 복잡하며 신뢰성이 매우 중요해진다. 또한 성능향상을 위하여 구리와 저유전 물질의 도입과 더불어 상감법이라는 새로운 공정이 도입되어 그 어려움이 배가되고 있다. 우리나라의 반도체 산업이 메모리위주를 벗어나 파운더리 산업을 포함한 비메모리산업으로 발전하기 위해서는 이 부분의 경쟁력을 갖추는 것이 필수적이거나 이부분에 대한 경쟁력은 선진외국에 비해 뒤져있는 상황이다. 따라서 상감법을 응용한 구리 및 저유전막의 개발에 노력을 집중해야 할 것이며 이는 공정개발과 같은 응용연구, 새로운 공정을 위한 장비의 개발, 그리고 새로운 물질의 사용에 따른 신뢰성확보와 물성 평가 기술 확립등 기초 연구등이 모두 함께 이루어져야 할 것이다.

참 고 문 헌

- (1) 전자신문 Web site : <http://www.etnews.co.kr>

- [2] 김기남, “차세대 DRAM 연구개발 동향”,
반도체산업 2000년 7월호
- [3] 한국반도체산업협회 Web site : <http://www.ksia.or.kr>
- [4] Semiconductor Business News Web
site : <http://www.semibiznews.com>
- [5] SemiPark Web site :
<http://www.semipark.co.kr>
- [6] 삼성 : <http://intl.samsungsemi.com>
- [7] 도시바 : <http://www.toshiba.com>
- [8] 인텔 : <http://www.intel.com>
- [9] AMD : <http://www.amd.com>
- [10] 후지쯔 : <http://edevic.fujitsu.com>

저자 소개



金 相 用

1961년 3월 10일생, 1990년 2월
중앙대 석박사, 1990년 1월~
1996년 10월 : 현대전자 반도체
연구소, 1996년 11월~현재 : 아
남반도체 공정기술, 1999년 9월~
현재 : 중앙대학교 겸임교수, <주

관심 분야 : Planarization/금속배선>
