소 특 집

10기가비트 이더넷 기술과 응용

강 성 수, 강 태 규, 정 해 원
한국전자통신연구원 라우터기술연구부

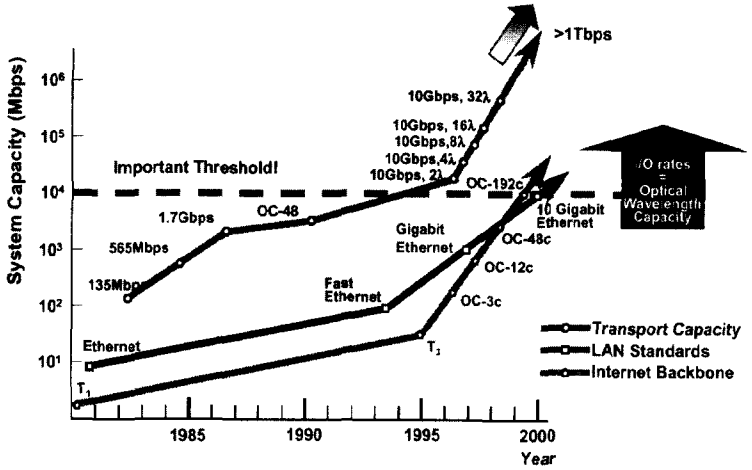
요 약

근거리 통신 네트워크(LAN : Local Area Network), 원거리 통신 네트워크(WAN : Wide Area Network), 대도시 지역 네트워크(MAN: Metro Area Network)는 서로 다른 표준의 전송 속도 및 프로토콜을 사용하기 때문에 네트워크 연동 등에 있어서 비용 대비 성능을 최적화 하기에 매우 어려운 상황이다. 최근에는 서로 다른 이들의 네트워크에 소요되는 대역폭의 증가에 따라 통신사업자 및 장비업체에서는 각 네트워크의 전송속도가 초당 10기가비트로 수렴될 것으로 예상하고 있다. 10기가비트 이더넷 기술은 IEEE 802.3 그룹에서 표준화가 진행중인 초고속 LAN 기술로서 기가비트에 그쳤던 LAN의 속도 개선과 아울러 MAN/WAN의 종단 네트워크 일부로써 LAN을 사용할 수 있도록 하는 차세대 기간 네트워크 기술이다. 인터넷 서비스 제공자(Internet Service Provider)들이 10기가비트 이더넷 기술을 사용하면 LAN과 MAN/WAN으로 분리되었던 네트워크 경계가 허물어질 것으로 예상된다. 특히 급증하는 향후 트래픽의 대부분이 인터넷 트래픽임을 감안하면 이에 적합한 해결책이 절실하게 요구된다. 본 고에서는 이러한 10기가비트 이더넷 기술과 관련된 국제 표준화 동향과 기술 요소 및 10기가비트 이더넷 기술을 이용하는 경우의 응용 사례를 살펴보고자 한다.

I. 서 론[9,12,20]

컴퓨터와 그 주변기기간의 정보교환 및 주변장치 공유의 목적으로 개발된 LAN은 초기에는 일정 구역 내의 컴퓨터간의 통신을 위한 용도로 발전해 왔으나, 최근 사용자의 통신 영역이 점차로 확대됨에 따라 이들 LAN 간을 연결할 수 있는 브리지 기술과, 서로 상이한 프로토콜을 가지는 망간을 접속할 수 있는 프로토콜인 인터넷 프로토콜(IP : Internet Protocol)이 개발되어 실제적으로 전세계의 모든 단말들이 상호 연결되어 정보를 교환할 수 있게 되었다.

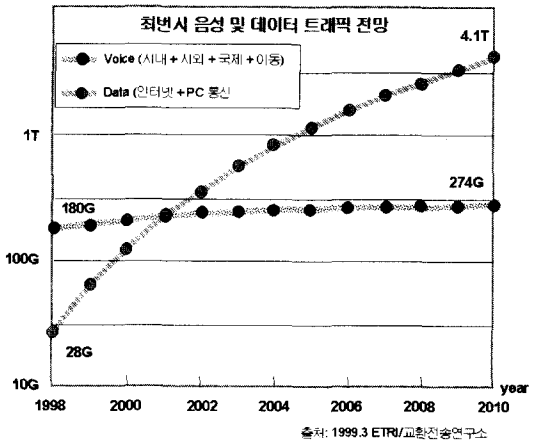
이와 같이 LAN의 효용성이 확대됨에 따라, 대학이나 중, 대규모 회사의 사내망 구성을 위하여 내부의 여러 LAN을 상호 연결시켜주는 고속의 백본망에 대한 중요성이 대두되었다. 지금까지는 LAN의 내부 트래픽이 대부분(80%)을 차지하고 LAN 간의 트래픽이 일부(20%)를 이루고 있었지만, WWW(World Wide Web) 등의 어플리케이션을 이용한 인터넷 트래픽의 증가와 가상랜 등과 같은 기술이 발전함에 따라 LAN 간의 트래픽 점유비중이 80% 이상을 점유할 정도로 크게 증가되고 있다. 이는 LAN 자체의 고속화와 함께 LAN을 상호 연결하는 백본망의 중요성이 더욱 확대됨을 의미하며, 가까운 미래에 데스크탑까지 광선로가 포설되는 FTTD (Fiber To The Desk)가 예상됨에 따라 이들 트래픽을 수용할 수 있는 보다 더 고속의 LAN 기술이 필요하게 되고, 이러한 필요성에 부응하



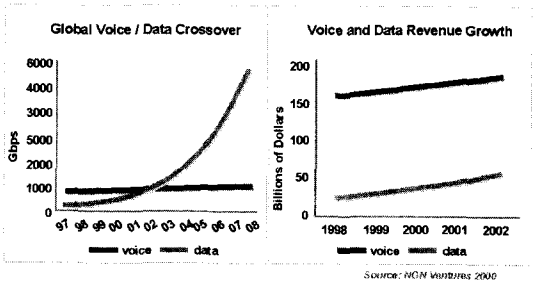
〈그림 1〉 백본 네트워크 시스템의 전송속도 발전

여 기가비트 이더넷 기술이 출현하였으며, 나아가 10기가비트 이더넷 기술의 표준화를 시작하기에 이르렀다.

한편 인터넷의 급속한 보급에 따라 우리나라뿐만 아니라 전 세계의 트래픽 증가 추세를 보면 데이터 트래픽이 2000년을 기점으로 음성위주의 회선 트래픽을 능가하기 시작하였으며, 또한 이러한 트래픽 총량의 차이는 시간이 흐를수록 더 커질 것으로 예상된다〈그림 2, 3 참조〉. 그럼에도 불구하고 이러한 트래픽을 처리함으로써 얻는 총 수입을 비교하면 아직까지 회선 트래픽으로부터 얻는 수입이 대부분을 차지하고 있음을 알 수 있



〈그림 2〉 국내 트래픽 증가 추이



〈그림 3〉 Global Traffic & Revenue forecast

다. 이러한 관점에서 보면 장래에는 처리하여야 할 트래픽의 대부분이 수익성이 크지 않은 데이터 트래픽이라는 것을 알 수 있다. 따라서 이러한 데이터 트래픽을 기존의 SONET/SDH 장비에 의하여 처리하게 되는 경우에는 수익성을 크게 악화시키는 것이 자명하므로 이보다 훨씬 저렴한 다른 해법이 절실하게 된다.

II. 10기가비트 이더넷 기술

1. 이더넷의 발전[5,20]

1973년에 제록스사에서 2.94Mbps 전송 속도를 가지는 최초의 이더넷이 발표한 이후 제록스사와 DEC(Digital Equipment Corpora-

〈표 1〉 기가비트 이더넷과 10기가비트 이더넷의 비교

기가비트 이더넷	10기가비트 이더넷
· CSMA/CD + Full Duplex	· Full Duplex Only
· Carrier Extension	· Throttle MAC Speed
· Optical/Copper Media	· Optical Media Only
· Leverage Fibre Channel PMDs	· Create New Optical PMDs From Scratch
· Reuse 8B/10B Coding	· New Coding Schemes
· Support LAN to 5km	· Support LAN to 40Km ; Provide Attach to SONET/SDH Gear

tion), 인텔사가 연합하여 1980년에 10Mbps의 이더넷인 DIX를 개발하였다. 저렴한 가격과 당시의 10Mbps라는 고속 전송 능력 때문에 많은 호응을 받았다. 이와 병행하여 IEEE에서 802 프로젝트를 결성하고 802.3 위원회가 이더넷 표준화 작업을 시작하여 1983년에 완성하였다. 이 표준은 DIX 표준과 거의 유사한 형태로서 단지 중계기, 물리매체 옵션을 데스크탑용의 동축케이블과 빌딩간 접속을 위한 광선로 등으로 세분하여 규격을 확장하였다. 따라서 초기의 이더넷은 동축케이블에 의한 매체 공유 형태로 구성되었으나 시장에서의 필요에 따라 이더넷의 전송매체가 1990년부터 트위스트페어로 급격하게 변화되기 시작하였고, 트래픽의 효율적 운용과 단말 수의 용이한 확장성에 의한 브리지 및 이더넷 스위치의 표준화가 완료되었으며, 컴퓨팅 능력 향상 및 광대역 애플리케이션의 등장에 따라 서버와 같은 공유 리소스를 고속으로 백 본에 연결할 목적으로 이더넷 구조와 동일하면서도 속도가 10배 빠른 100Mbps 고속 이더넷을 개발하였고 곧이어 IEEE 802.3에서 1995년 고속 이더넷 표준화를 완성함에 따라 10Mbps 이더넷 출현 이후 15년만에 처음으로 전송 속도를 증가시키는 계기가 되었다. 더욱이 고속 이더넷 단말이 보편화됨에 따라 서버와 캠퍼스 백 본 등에서 네트워크 병목현상이 다시 초래되기 시작하여 이를 해결하기 위한 방법으로 IEEE 802.3 그룹에서는 1996년 기가비트 이더넷 표준화가 시작 되었고 1999년에 완료되었다.

광케이블을 이용한 기가비트 이더넷은 엔터프라이즈의 캠퍼스나 빌딩 백본으로 이미 자리잡아 가고 있고, 근래에 들어서는 이 기술을 이용하여 메트로 이더넷이라는 새로운 영역을 개척하고 있는 중이다. 또한 UTP-5 동축케이블을 이용한 기가비트 이더넷, 기가비트 이더넷 랜카드, 이 저가로 공급됨에 따라 머지않아 액세망에서부터 트래픽이 폭주할 것으로 예상된다. 이에 따라 다수의 1Gbps 링크를 수용할 수 있고 광대역의 백본을 구축할 수 있는 10기가비트 이더넷의 필요성이 대두되어 IEEE 802.3 그룹에서는 1999년 3월부터 10기가비트 이더넷 필요성 논의를 시작하여 2000년 3월에 2000년 3월 802.3ae를 10기가비트 이더넷 프로젝트로 정식 승인하였고, 2002년 3월을 목표로 표준화 작업이 진행되고 있다. 〈표 1〉은 기가비트 이더넷과 10기가비트 이더넷의 기능을 비교한 내용이다.

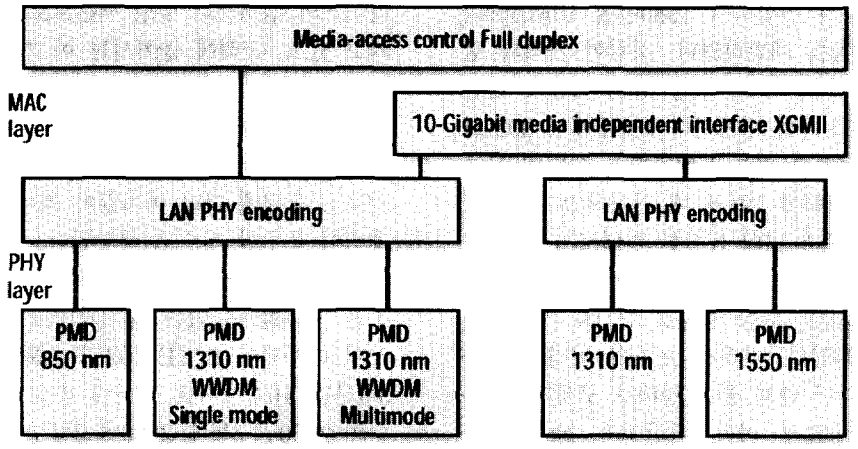
2. 표준화 동향[1-5,20]

IEEE 802.3 워크 그룹에서는 1999년 3월에 HSSG(High Speed Study Group)을 결성하여 10기가비트 이더넷에 대한 논의를 시작하였고, 2000년 3월 IEEE 802.3ae를 10기가비트 이더넷 프로젝트로 정식 승인하였다. 한편 2001년 11월 회의에서는 Draft 3.3에 대한 토의와 함께 "PHY Spec. to Support Longer Distance 10Gigabit Ethernet/Application"이라는 주제로 Call for Interest가 진행되고, 현재 2002년 2월 표준화를 위한 Sponsor Ballot, Standard Group 승인만을 남겨 놓고 있고 Draft D3.4에 대한 Comment를 진행중에 있

〈표 2〉 10기가비트 이더넷 광트랜시버

PMD (Optical Transceiver)	Fiber Supported	Diameter	Bandwidth	Minimum Distance
850nm Serial	Multimode	50.0	400	65
1310nm WWDM	Multimode	62.5	160	300
1310nm WWDM	Single Mode	9.0	N.A	10,000
1310nm Serial	Single Mode	9.0	N.A	10,000
1550nm Serial	Single Mode	9.0	N.A	40,000

N.A=Not Applicable



〈그림 4〉 10기가비트 이더넷 기능 구조

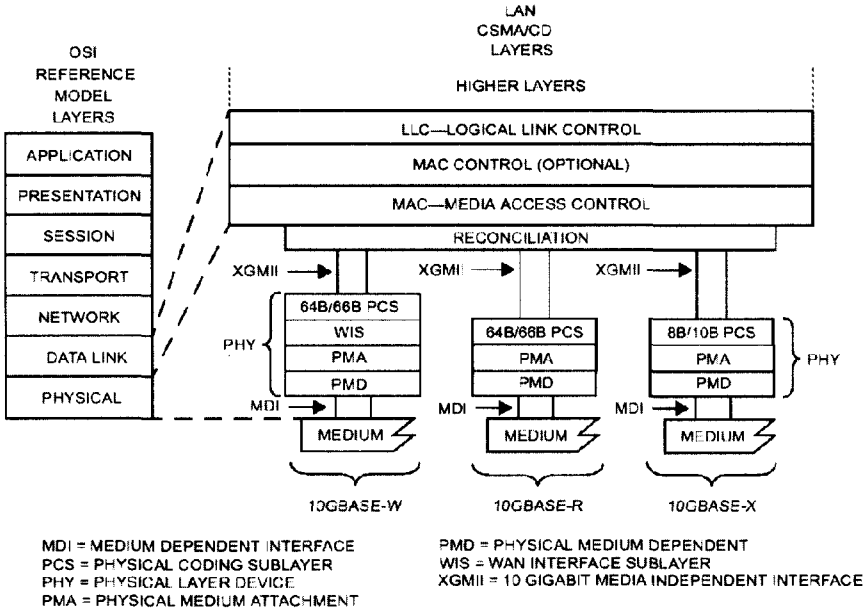
다. IEEE 802.3ae 표준화 그룹과 함께 10기가비트 이더넷 마케팅을 위한 업체들의 연합 캠프인 10GEA(10Gigabit Ethernet Alliance)와 관련 장비의 상호 운용성 테스트를 위한 10GEC (10Gigabit Ethernet Consortium)이 표준화 및 기술 개발을 지원하고 있다.

10기가비트 이더넷의 동작방식으로 전이중방식만을 지원하고, 10Gbps에서 동작하는 LAN PHY와 9.58Gbps로 동작하는 WAN PHY의 두개의 PHY를 정의하고, MAC/PLS(Physical Layer Signaling) 속도를 WAN PHY에 적용 가능토록 하는 속도 제어 메커니즘을 정의하고 있다. 또한 물리계층 스펙으로는 65m (over MMF), 300m(over installed MMF), 2Km, 10Km, 40Km(over SMF)의 링크 거리를 지원하도록 하고 있다. 〈표 2〉는 10기가비트 이더넷 광트랜시버의 규격을 설명한 내용이다.

10기가비트 이더넷 기능은 MAC Layer, PHY Layer로 크게 나누어지고, PHY Layer는 LAN PHY와 WAN PHY로 나누어진다. 〈그림 4 참조〉 아래의 기능 구조에 대한 자세한 설명은 다음절의 10기가비트 이더넷 계층구조에서 설명하도록 한다.

3. 10기가비트 이더넷 계층구조

10기가비트 이더넷의 계층구조는 OSI 참조모델의 데이터 링크 계층에 해당하는 MAC 계층, MAC 계층과 물리 계층 사이의 인터페이스인 XGMII 그리고 PCS, PMA, PMD로 이루어진 물리계층의 세 블록으로 크게 나누어진다. 그 외의 서브 블록 및 인터페이스는 LAN PHY 또는 WAN PHY 구현시 임의의 기능 및 인터페



〈그림 5〉 10기가비트 이더넷 계층구조

〈표 3〉 10기가비트 이더넷 용어

매체 타입	코딩 방법
S=Short Wavelength(850nm) L=Long Wavelength(1300nm) E=Extra Wavelength(1500nm)	X=LAN(8B/10B 코딩) R=LAN(64B/66B 코딩) W=WAN(64B/66B+SONET 스크램블러)
파장의 수 1=Serial, n=파장의 수(4 for WWDM)	

이스를 제공하는 역할을 수행한다.〈그림 5 참조〉

먼저 10기가비트 이더넷은 기가비트 이더넷에서와 마찬가지로 물리계층에서 사용하는 선로 부호에 의해 나누어지는데 먼저 여기에 사용되는 용어를 〈표 3〉에서 살펴보기로 한다.

예를 들어 10GBASE-LX4는 물리계층의 선로부호로 8B/10B 코딩을 사용하고, 4개의 파장을 이용하는 1310nm WWDM 구조의 10기가비트 이더넷을 가리킨다.

10기가비트 이더넷 계층구조에 대해 LAN PHY와 WAN PHY를 비교하고, 각 표준 규격에 대해 설명하면 다음과 같다.

10GBASE-X는 10기가비트 이더넷 PCS의 선로부호로 8B/10B를 사용하고 LAN WWDM 구조만을 지원하는 표준이다. 이 구조는 기가비트 이더넷에서 입증된 8B/10B를 이용하여 단거리에서의 초기 시장을 선점하려는 시스코시스템즈와 같은 시스템 업체의 기술 개발 전략에 의해 만들어진 표준이다. 10GBASE-X의 제품은 300 m 이내의 거리에서 활용될 것이며 2001년 초기 첫 제품을 선보일 예정이다. 10GBASE-X 표준은 10GBASE-LX4의 한 가지 매체만을 지원한다.

10GBASE-R은 10기가비트 이더넷 PCS의 선로부호로 64B/66B를 사용하고 LAN Serial, LAN WWDM 구조를 지원하는 표준이다. 이 구조는 적은 오버헤드를 갖는 64B/66B의 특성으로 인해 WAN PHY 적용에 용이하여 최종적으로 LAN PHY와 WAN PHY를 통합한 UniPHY를 구현하기 위한 표준이다. 10GBASE-

〈표 4〉 10기가비트 이더넷 LAN PHY, WAN PHY

PHY Characteristics	LAN PHY		WAN PHY
PCS Family	10GBASE-X	10GBASE-R	10GBASE-W
Ethernet Data Encoding	8B/10B	64B/66B	64B/66B
Ethernet MAC Data Rate	10Gbps	10Gbps	9.294Gbps
Line Rate	4×3.125Gbps	10.3124Gbps	9.95328Gbps
STS-192c, VC-4-64c Framing	No	No	Yes
SONET/SDH Scrambling	No	No	Yes
Serial PMDS	Not Specified	10GBASE-SR, -LR, ER-	10GBASE-SW, -LW, -EW
WWDM PMD	10GBASE-LX4	Not Specified	Not Specified

R은 10GBAE-SR, 10GBASE-LR, 10GBASE-ER의 세가지 매체를 지원한다.

10GBASE-W는 10기가비트 이더넷에서 PCS의 선로부호로 64B/66B를 사용하고 WAN PHY을 사용하기 위해 PCS 하위계층인 WIS에 SONET의 스크램블러를 사용하여 WAN Serial, WAN WWDM 구조를 지원하는 표준이다. 엄격히 말하면 10GBASE-W는 10GBASE-R의 한 종류라고도 볼 수 있다. 왜냐하면 10GBASE-R 표준의 경우 WIS가 임의의(Optional) 서브블록인 반면 10GBASE-W의 경우 필수적인 서브블록이기 때문이다. 10GBASE-W는 10GBASE-SW, 10GBASE-LW, 10GBASE-EW의 세가지 매체를 지원한다.

이제 10기가비트 이더넷 계층구조의 MAC, PCS, PMA, PMD 및 인터페이스에 대해 설명하기로 한다.

MAC은 기가비트 이더넷이 반이중 방식과 전이중 방식으로 동작하는 반면 전이중 방식만을 지원하고, 10Gbps의 LAN PHY에 9.58Gbps의 WAN PHY를 적용하기 위해 IPG(Inter Packet Gap)를 조절하는 오픈루프 PHY 속도 제어 메커니즘(Open Loop PHY Rate Control Mechanism)을 사용한다.

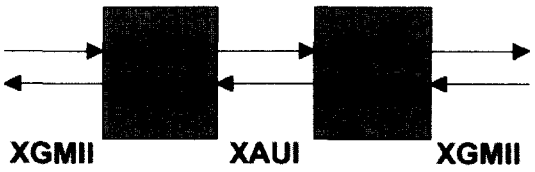
PCS는 XGMII로 전달받은 MAC의 4레인(Lane) 병렬의 32비트 데이터를 인코딩하여 PMA로 전달하거나 그 역의 기능을 수행한다. PCS에 사용되는 선로부호로는 기능에 따라 8B/10B, 64B/66B, 스크램블러 등이 있다. 또한 PMA로부터 전달받은 코드그룹의 경계를 결정하기 위해 동기를 검출한다.

PMA는 PMA 서비스 인터페이스를 통해 전달되는 PCS의 인코딩된 데이터를 직렬화(Serialization)하여 PMD로 전달하거나 그 역의 기능을 수행한다. 또한 PMD로부터 전달받은 데이터로부터 클럭을 복원하고, 기능 검증을 위한 데이터 루프백(Loopback) 기능을 가지고 있다. PMA는 보통 SerDes(Serializer/Deserializer)라고도 한다.

PMD는 전기적인 신호를 광신호 바꾸거나 그 역의 기능을 수행한다. PMD는 하나의 파장을 사용하거나 4개의 파장을 사용하는데 4개의 파장을 사용할 경우 신호를 멀티플렉싱/디멀티플렉싱(Multiplexing/Demultiplexing)하는 기능을 한다.

WIS는 WIS 서비스 인터페이스를 통해 전달받은 PCS에서 인코딩된 MAC 프레임을 SONET OC-192c/SDH VC-4-64c 프레임으로 변환하여 송수신하는 WAN 링크에 사용하기 위한 인터페이스 기능을 수행하거나 그 역의 기능을 수행한다.

XAUI/XGXS는 MAC과 PCS간의 XGMII의 인터페이스 거리를 늘이기 위한 연결을 제공하는 임의의 기능 블럭이다. XGMII의 인터페이



〈그림 6〉 XAUI/XGXS 기능블록도

스 거리는 3인치(7cm)인데 반해 XAUI/XGXS를 사용하였을 경우 20인치(50cm)까지 확장 가능하다. XGXS는 MAC으로부터 전달받은 데이터를 8B/10B를 이용하여 인코딩하거나 그 역의 기능을 수행하는데 이때 두 XGXS간의 인터페이스를 XAUI라고 한다.〈그림 6 참조〉 이 XGXS는 PCS의 기능 대행 역할을 수행하여 WDM 구조의 LAN PHY에도 사용한다. XAUI 인터페이스에 대한 시험은 10GEA XAUI 그룹과 10GEC에 의해 진행되고 있다.

XSBI는 16비트의 서비스 인터페이스를 가리키는데 OC-192의 SPI-4 인터페이스를 참고하여 정의한 622MHz의 인터페이스이다.

4. 시스템 개발을 위한 기술적 쟁점

1) WAN PHY Clock Accuracy[1]

한편 SONET/SDH 네트워크는 근본적으로 동기 네트워크이므로 2001년 7월 회의에서는 통신사업자의 의견을 수용하여 기존 SONET/SDH 장비와의 원활한 접속을 위하여 WAN Interface에서 송신되는 clock의 허용 편차를 SONET/SDH 장비의 최소 규격인 +/−20 ppm으로 수정하였다. 즉, 이더넷 WAN PHY의 clock 허용 편차가 +/−100ppm인 상태로 SONET/SDH와 접속하는 경우에는 SONET/SDH의 pointer 조정 허용 범위를 초과하여 SONET/SDH 장비의 동작이 불가능하거나 오류 정보를 발생하여 정보 전달이 곤란하게 된다. 그러나 10기가비트 이더넷에서는 SONET/SDH와 같은 pointer 조정 기능이 필요하지 않으므로 수신 clock의 허용 편차는 +/−100 ppm이다. 다음의 〈표 5〉는 WIS와 PMA 사이의 인터페이스인 XSBI의 clock 허용 편차를 나타낸 것이다.

2) 레이저 다이오드 및 광 트랜시버[2,21]

이더넷뿐만 아니라 일반적으로 정보 전송 수단으로 광 전송기술을 이용하는 경우에 비용 측면에서 가장 큰 비중을 차지하는 부분이 광/전 변환 기능을 포함하는 광 트랜시버였다. 따라서 10기가 이더넷 보급을 활성화하기 위하여 Agilent, Agere가 주축이 되어 10기가비트 이더넷 표준에 부합하고, 제조회사들 사이에 상호 호환이 가능한 광 트랜시버 규격을 위한 XENPAK Multi-source Agreement (MSA)를 결성하였고, 현재는 BLAZE, Molex, Nortel, IBM 등 23개 회사가 참여하고 있으며, 현재는 spec. 2.0이 준비된 상태이다. 광 트랜시버 규격은 2001년 3월에 시작하여 1차 권고안을 2001년 5월에 발표하였다. 또한 현재는 모든 기관이 가입할 수 있는 상태로 개방되어 있다. 따라서 현재는 IEEE 802.3ae에서 정의된 모든 물리 매체에 대한 내용을 포함하며 2001년 현재 대다수의 제조업체들이 MSA 정의에 의한 트랜시버 개발에 주력하고 있다.

이러한 10기가비트 이더넷 MSA의 주요 내용

〈표 5〉 XSBI PMA Transmitter/Receiver clock specification

PMA Transmitter Source frequency 10GBASE-W 10GBASE-X	 622.08MHz +/−20ppm 644.53125MHz +/−100ppm
PMA Receiver Source frequency 10GBASE-W 10GBASE-X	 622.08MHz +/−100ppm 644.53125MHz +/−100ppm

으로는
- 4개의 XAUI Interface
- IEEE 802.3ae 규격의 850nm serial, 1310 nm WWDM, 1310nm serial 및 1550nm serial 포함
- Hot pluggable
- 광 커넥터로서 SC duplex 사용
- 산업 표준의 70 pin 전기적 커넥터 사용

이와 같은 공통의 광 트랜시버 규격 이점으로서,
- 구조 변경 및 통합에 대한 대처의 단순화
- 시스템 재구성 및 up-grade 소요기간 단축
- 시스템 운용 비용 절약
- 시장 수요에 대한 다수의 제조업체 가능
- 전면 패널에서의 모든 port 상호 교환 기능 보유
- 시스템 설치과정에서 실 수요량 공급에 따른 비용 절감

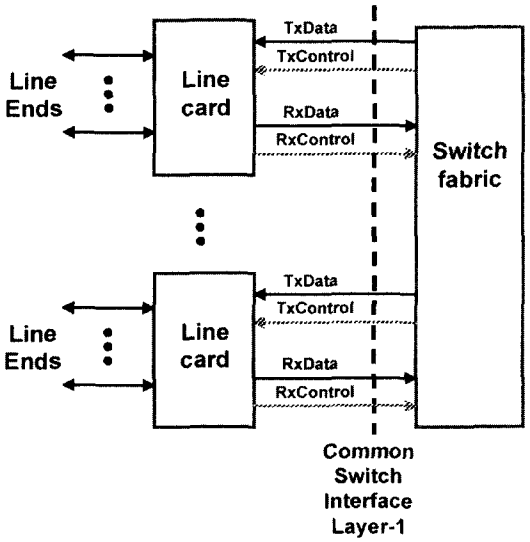
한편 보다 저렴한 Laser Source를 위하여 850nm 대역의 표면 방출 레이저 다이오드(VCSEL : Vertical Cavity Surface Emitted Laser-diode)뿐만 아니라 1310nm 대역의 VCSEL 이 샘플 출하된 상태이고 또한 1550nm 대역의 VCSEL 연구가 활발하게 진행중이다. VCSEL의 장점은 빛의 방출 형태가 원형(Circular)이어서 광 섬유와 빛의 결합 효율이 일반 FP/DFB LD 보다 월등하며, 또한 완전한 실장 이전에 Die 생성과정에서 미리 불량 여부를 시험이 가능한 장점뿐만 아니라 대량 생산이 가능하다는 이점에서 많은 연구를 하고 있다.

3) 공통 인터페이스 및 Network Processor 기술[22,23]

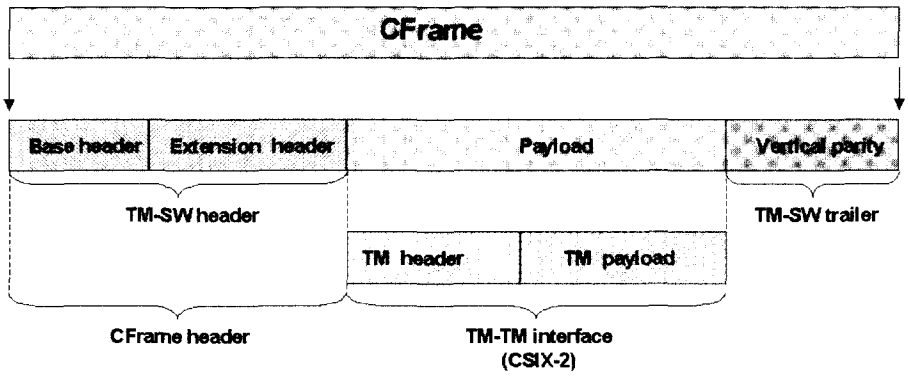
이와 같은 내용은 아직까지 물리계층 수준에 이르는 내용이며, 시스템 수준에 이르기 위해서 해결되어야 할 내용은 wire-speed로 처리 가능한 스위치 패브릭 및 패킷 처리 기술이다.

따라서 이러한 기술 중에서 CSIX, CPIX가 이전에는 독자적으로 존재하였다. CSIX는 Common Switch Interface의 약어로써 스위치 패브릭과 라인카드 사이의 공통 인터페이스를 제정하므로써 서로 다른 회사의 스위치 패브릭과 라인 카드내의 패킷 처리 기능을 지닌 칩 셋 사이에 Hardware 공통 인터페이스 제정이 그 목적이다. 이러한 공통인터페이스는 2000년 8월에 CSIX-L1이라는 형태로 패브릭과 라인카드 사이의 공통 프레임(CFrame)에 대한 Header만을 정의한 상태이다 이 Header에 의하여 CFrame을 주고 받는 방법, 오류 검출 등의 통신 방법을 정의하고 있다〈그림 7, 8 참조〉. 또한 CSIX-L2에서는 CFrame 내의 Payload format을 정의할 계획이다. 또한 CPIX는 이와 같은 스위치 패브릭과 라인카드 사이의에서 발생하는 Software적인 내용으로써 Priority, Classification, Routing 등에 대한 방식을 제정하기 위한 Group이다. 2001년 2월을 기점으로 CSIX forum과 CPIX forum이 Network Processing Forum으로 통합되었다. 이 포럼은 비영리 기관으로서 초고속 인터넷에서 대두되는 network processing 기술의 효율적 이용 및 확산을 위하여 공통의 규격 제정, 시험 및 교육을 목적으로 한다.

이 포럼은 Hardware, Software 및 Benchmarking Group으로 구성된다. NP forum



〈그림 7〉 스위치 패브릭 공통인터페이스 구조



〈그림 8〉 공통 프레임 구조

의 규격은 칩셋 제조업자들에게 network processor, co-processor, 스위칭 패브릭 및 소프트웨어 등 시스템 개발자가 필요한 공통의 세부 블록을 제공하므로써 시스템 개발자가 필요에 따라 블록 개념에서 종합이 가능토록 하기 위함이다. 이와 같이 서로 다른 칩 셋 사이의 호환을 유지하는 경우에는 칩셋의 개발과 기능 확인 시험에 소요되는 재원의 절약과 함께 시스템 개발자 측면에서는 특정 칩셋 개발자에게 종속되는 현상을 방지하고 시스템 개발에 보다 유연성을 확보할 수 있다는 장점이 있어 활발하게 표준을 추진하고 있다.

4) Resilent Packet Ring(RPR) 기술 및 Metro Ethernet Forum[14-19]

10GbE가 여러 가지 장점을 가지고 있으나, 실제로 SONET/SDH를 완전히 대체할 수 있는 대안으로 발전하기 위해서는 몇 가지 문제점이 있다.

- 이더넷의 비 연결성 특성에 의한 실시간 처리에 문제점
- SONET/SDH가 링크의 장애시 50ms 이내에 절체가 가능한 데 비하여 이더넷에서의 장애 검출 및 복구에 수 초 이상 소요
- GbE, 10GbE의 설계 토폴로지는 MAN에 알맞은 링 구조가 이닌 트리/점대점 방식

IEEE 802.17에서는 이러한 문제를 해결하기 위하여 2000년부터 RPR 표준화 작업에 착수하여, 2003년 3월에 완성할 예정이다. 표준화 작업은 먼저 물리계층에 독립적인 RPR MAC을 설계하는 것으로부터 시작하도록 예정되어 있다. 또한, RPR은 Gb/10Gb 이더넷과 달리 링 구조에서 데이터 서비스를 포함하는 다양한 서비스를 모두 지원하도록 설계될 예정이다. 물리계층에 독립적인 기술이므로 이더넷의 물리계층을 이용할 수 있으므로, 상호 보완적인 관계로 파악할 수 있다. 즉, RPR 표준화의 주요한 목적은 다음과 같다.

- 대역폭 복수활용(Bandwidth multiplication)과 링 대역폭의 공간적 재활용(spatial reuse of ring bandwidth)으로 효율적인 네트워크 자원 활용
- 링 또는 노드 장애 시 50ms 이내의 복구(SONET/SDH 수준)
- 통계적 다중화와 서비스간의 동적 대역폭 할당에 의한 효율적 대역폭 이용
- 패킷 스위칭 네트워크로서 기존의 SONET/SDH에 비하여 낮은 비용과 복잡도
- 링 내부 특정 지점에서의 정체/장애가 발생시 동적 대역폭의 할당 및 독점현상 배제
- 기존 GbE/10GbE와 SONET/SDH의 물리계층 활용
- Multicasting의 지원
- 신규 노드가 추가시 자동 검출 기능

한편, 위와 관련하여 IEEE 802.17 표준화위원회에서의 RPR 기술 표준화 활동의 지원과 확산을 지원하기 위하여 서비스 공급자, 네트워크 장비 제조업자와 지역 통신 네트워크 사업자 등 37개 회사들이 주축이 되어 2001년 6월 12일에 비영리 단체인 메트로 이더넷 포럼을 발족하였다. 이러한 메트로 이더넷 포럼은

- 이더넷 기반의 메트로 네트워크 확산 제고
- End-to-End 이더넷 서비스 창출이 가능한 기존/새로운 기술과 표준의 제정 지원
- 메트로 네트워크에 이더넷을 사용하는 경우에서의 OAM 기능 최적화
- 메트로 네트워크에서의 이더넷 서비스에 대한 광범위한 상호 운용성 확보
- 메트로 네트워크에서의 이더넷 서비스에 대한 범 세계적 확산 제고가 목적이다.

따라서 메트로 이더넷 포럼은 IP와 TDM 트래픽을 지원 가능한 carrier-class 메트로 네트워크에 이더넷 기반의 광 전송 기술을 공급하는 것이 궁극적인 목표이다.

5. 기술 개발 동향[11-13]

핵심 칩셋과 관련하여, 2000년 8월에는 All-ayer가 광 네트워킹을 위한 10기가비트 이더넷 스위칭 프로세서를 개발하였다고 발표한 바 있으나 아직까지는 상용 출시가 지연되고 있는 상태이다. 또한 아직까지는 시스템 수준의 10기가비트 이더넷 상용 제품 출시는 없는 상태이다. 특히 2000년 5월 NetWorld+Interop 전시회에서 10기가비트 이더넷 시제품을 소개하여 시선을 끌었던 시스코는 2001년 9월에 Catalyst 6500 스위치에 실장 가능한 형태의 10기가비트 이더넷 라인카드를 예고하였다. 이 카드는 1550nm LD를 사용하고 50Km까지 전송 가능하지만 아직까지 엔지니어링 샘플 수준이고, IEEE802.3ae의 표준을 따르지 않는 proprietary 형태이며 1310nm LD를 사용하는 라인카드는 2001년 12월에 가능하다고 발표하였다. 한편 Avaya는 2002년 1월경에는 850nm, 1310nm 및 1550nm LD를 사용하는 10기가 비트 이더넷 라인카드를 제공 가능할 것이라 발표한 상태이다.

작년의 예상과 달리 상용 제품의 출시 지연은 앞서 언급된 기술적인 문제 이외에도 표준화가 아직까지 끝나지 않았으며, 특히 IT분야의 경기 침체가 보다 큰 원인으로 추측된다.

국외 업체의 활발한 기술 개발과는 대조적으로 국내에서는 기술 개발이 아직 초기 단계여서 2000년 5월 한국전자통신연구원, 전자부품연구원, 삼성전자, LG 전자, 미디어링크, 정보통신 부등의 후원으로 10기가비트 이더넷 포럼을 창립하여 관련 표준 기술 정보 제공, 국내 표준 규격 개발 및 국내 산업체의 표준화 활동, 제품간 상호 운용성 시험, 10기가비트 이더넷 시장 창출 및 활성화를 목표로 운영하고 있다. 또한 한국전자통신연구원은 향후 3~5년 사이에 급속한 기술 개발과 시장확산이 예측되는 10기가비트 이더넷 기술 개발을 위해 표준화 활동 및 10GEA 활동에 적극 참여하고 있고 2000년에는 10기가비트 이더넷 접속 칩셋 개발을 위한 소규모 국책 과제를 수행하였으며, 2001년부터는 핵심 칩 개발을 포함한 10기가비트 이더넷 에지 및 백본 스위치 시스템 개발을 목표로 삼성전자, LG전자 등 9개 회사와 공동으로 과제를 수행 중이다.

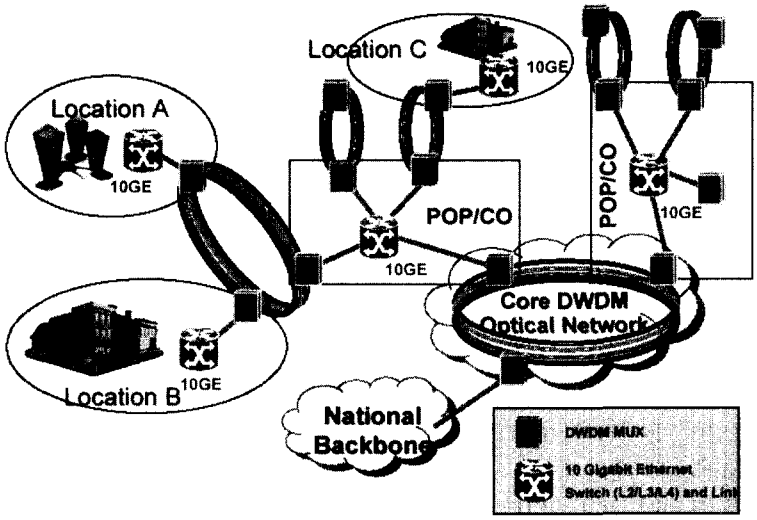
Ⅲ. 10기가비트 이더넷 응용[2,13]

1. LAN 구성

10기가비트 이더넷의 대표적인 LAN 응용 환경은 종합대학과 같이 데이터 센터가 있고, 캠퍼스 각 건물별로 10기가비트 이더넷 시스템을 설치하여, 이들을 데이터 센터의 10기가비트 이더넷 시스템과 mesh 또는 ring 형태로 연결하는 방법이다.

2. MAN 구성

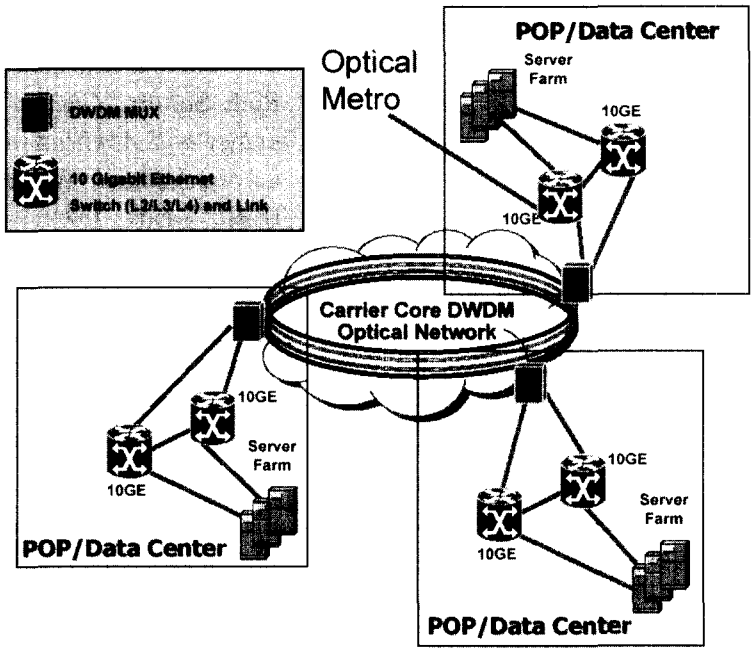
10기가이더넷 시스템을 이용하여 MAN을 구성하는 경우에는 사업자의 형태 및 기존의 기반



〈그림 9〉 MAN 구성 예

네트워크 형태에 따라 다양하게 존재할 수 있다.

10기가비트 이더넷이 필요한 대부분의 경우에는 이미 메트로 지역에 광 케이블이 포설된 상태이거나 또는 광 케이블을 포설할 수 있는 관로(conduct)가 형성되어 있다고 가정하는 것이 타당하다. 일반적으로 메트로 지역에 포설된 관로 및 광 케이블의 상태는 대부분 ring 형태이다. 따라서 기존의 관로를 이용하거나 기존의 광 케이블을 이용하는 경우에는 ring topology를 활용하는 것이 경제성의 측면에서는 효율적일 것



〈그림 10〉 WAN 구성 예

이다. 그럼에도 불구하고 10기가비트 이더넷을 이용하고, Dark fiber를 이용하여 mesh type 또는 ring type으로 MAN을 구성할 수 있다. 이는 dark fiber 개념은 이미 기존에 가설된 광 케이블 내의 사용하지 않는 광 섬유를 사용하는 개념이므로 충분히 타당성이 있는 내용이다. dark fiber를 이용하여 MAN을 구축하는 경우의 사례는 〈그림 9〉와 같다. 또한 dark wavelength를 이용하는 개념의 경우에도 이미 기존의 네트워크 사업자가 사용하고 있지 않는 파장의 일부를 임차하여 사용하는 개념이므로 ring topology개념의 도입이 용이하다. 이 경우에는 기존의 DWDM optical 네트워크에 연결된 DWDM 다중화기를 통하여 10기가비트 이더넷의 정보를 사용하지 않는 파장을 통하여 전송하는 개념이다.

3. WAN Interface

WAN 접속은 10기가비트 이더넷의 WAN PHY를 통하여 SONET/SDH와 ELTE를 통하여 접속된다. 이 경우의 이용자는 대부분 원격지에 위치한 서비스 공급자들 사이에 필요한 대량의 정보 유통에 사용할 수 있는 것이다〈그림 10〉.

Ⅳ. 결 론

네트워크 사업자와 국가 정책의 관점에서 설치되고 운영되어 오던 통신의 패러다임이 인터넷의 급속한 팽창과 아울러 이제는 사용자 관점으로 변화되고 있다. 즉, 사용자 필요에 의해 기존 통신사업자의 시설을 임차하거나, 사용자가 자체적으로 다양한 규격과 성능의 전송로를 포설하고 운영하게 된다. 또한 일반 사용자도 다양한 방식과 규격의 통신로를 선택할 수 있게 될 것이므로 향후의 시장에서 어떤 표준이 사용자의 호응을 받아 살아 남게 되는가가 중요하다고 할 수 있다. 이더넷 시장은 가격 경쟁력에 의해 좌우되며 또한 기존 사용자들에게 별도의 운용/관리 교육을 필요로 하지 않는 편리한 표준이 사용자에게 설득력을 가질 것이다. 이러한 관점에서 이미 전 세계적으로 60억 개의 노드를 구축하고 있는 이더넷은 가격 경쟁력 및 사용의 용이성 뿐만 아니라 IEEE 802.17에서 추진하고 있는 RPR 표준의 완성 이후에는 장래의 네트워크 시장에서 가장 강력한 후보로 예상된다. 따라서 10기가비트 이더넷 시스템 기술 개발에 국내 산업체, 대학, 연구소 및 정부 등이 적절하게 역할을 분담하여 적극적인 대응을 추진해야 할 것이다.

참 고 문 헌

〔1〕 IEEE 802.3ae Public Area, http://grouper.ieee.org/groups/802/3/10G_study/public

〔2〕 10Gigabit Ethernet Alliance(10GEA), http://www.10gea.org

〔3〕 10Gigabit Ethernet Resource Site, http://www.10gigabit-ethernet.com

〔4〕 10Gigabit Ethernet Consotium, http://www.iol.unh.edu/consortiums/10gec/

〔5〕 Rich Seifert, *Gigabit Ethernet, Technology and Application for High Speed LANs*, Addison-Wesley, 1998.

〔6〕 IEEE Draft P802.3ae/D3.4, *Media Access Control(MAC) Parameters, Physical Layer, and Management Parameters for 10Gb/s Operation*, Nov., 2001.

〔7〕 Broadcom Corporation, http://www.broadcom.com/index.html

〔8〕 Tele.Com, 성공의 물결을 탈 수 있는 기술 동향, 2000년 7월.

〔9〕 Allayer Communications, http://www.allayer.com/pressrel000814A.html

〔10〕 10Gigabit Ethernet Forum, http://www.10gigabit-ethernet.or.kr

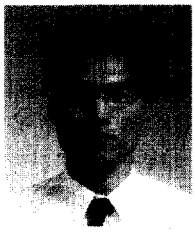
〔11〕 월간산업정보, 1(10) 기가비트 이더넷 특집

기사, pp. 100-102, 2000년 7월.
〔12〕 Jonathan Thatcher, "Ethernet : Moving from 1 to 10 to 100 Gb/s," NGN conference, May, 2001.
〔13〕 Romulus Pereira, "Metro Ethernet vs. SONET : Finding the Best of Both Worlds," NGN Conference, May, 2001.
〔14〕 Charles Barry, "Metro Ethernet Architectures : Gettin' Gig-E with It," NGN Conference, May 2001.
〔15〕 RPR meeting divided, NetWorld Fusion, Sept., 31, 2001.
〔16〕 IEEE 802.17 Public Area, http://grouper.ieee.org/groups/802/17/
〔17〕 Metroethernet Forum, http://www.metroethernetfroum.org
〔18〕 "An Introduction to Resilent Packet Ring Technology," A White Paper by RPR Alliance, Oct., 2001.
〔19〕 강태규, 이형호, 정해원, "10 Gigabit Ethernet 표준화 및 기술개발동향," 한국전자공학 회지, Oct. 2000.
〔20〕 MSA group, http://www.xenpak.org
〔21〕 CSIX group, http://www.csix.org
〔22〕 NP forum, http://www.npforum.org

저 자 소 개

姜 晟 洙

1954년 3월 28일생, 1973년 2월 : 한국항공대학교 항공통신공학과(학사), 1980년 2월 : 한국과학기술원 전기및전자공학과(석사), 1999년 9월 : 전북대학교 전자공학과(공학박사), 1980년 3월~현재 : ETRI 네트워크기술 연구소 근무, 현재 기가이더넷팀장, 책임연구원, 〈주관심 분야 : 고속 LAN, 고속 전송, 광 전송, 신호처리, 패킷 처리〉



姜 泰 奎

1973년 2월 25일생, 1998년 2월 : 전북대학교 전자공학과(공학사), 2000년 2월 : 전북대학교 전자공학과(공학석사), 2000년 3월~현재 : ETRI 네트워크기술 연구소 라우터기술연구부 기가이더넷팀 근무 연구원, 〈주관심 분야 : 고속 LAN, 통신시스템, 디지털 변복조, 오류정정부호〉

丁 海 元

1958년 10월 6일생, 1980년 2월 : 한국항공대학교 항공통신정보공학과(학사), 1982년 2월 : 한국항공대학원 항공전자공학과(석사), 1999년 2월 : 한국항공대학원 항공통신정보공학과(박사), 1982년 3월~현재 : ETRI 교환전송연구소 네트워크연구소 근무, 기가이더넷팀장 책임 연구원, 〈주관심 분야 : 무선 LAN, 홈네트워킹, 통신시스템〉