

論文 2001-38SD-10-3

RF 송수신 회로의 적층형 PAA 패키지 모듈

(Stacked Pad Area Array Package Modules for a Radio Frequency Transceiver Circuit)

池 龍 *, 南相宇 *, 洪碩勇 *

(Yong Jee, Sang Woo Nam, and Seok Yong Hong)

요 약

본 논문에서는 RF(Radio Frequency) 회로의 구현 방법으로서 3차원 적층형태의 PAA(Pad Area Array) 패키지 구조를 제시하였다. 지능 교통망 시스템(Intelligence Traffic System)을 위한 224MHz의 RF 시스템을 적층형 PAA 패키지 구조에 적용시켜 구현하였다. 적층형 PAA 패키지 구성 과정에서는 RF 회로를 기능별, 주파수별로 분할하였고 3차원적인 적층형태의 PAA 구조로 설계한 후 분할된 단위 모듈의 RF 동작특성과 3차원 적층형 PAA 패키지 모듈의 전기적 특성을 개별적으로 분석하였다. 적층형 PAA RF 패키지가 갖는 연결단자인 공납(Solder Ball)에 대한 전기적 파라미터 측정결과 그 전기적 특성인 기생 캐패시턴스와 기생 인덕턴스는 각각 30fF, 120pH로 매우 미세하여 PAA 패키지 구조인 RF 시스템에 끼치는 영향이 무시될 수 있음을 확인하였고, 구성된 송수신단은 HP 4396B network/spectrum analyser로 측정된 결과 224MHz에서 수신단, 송신단 증폭이득은 각각 22dB, 27dB로 나타나서 설계값에 비하여 3dB 감소된 것을 알 수 있었다. 이는 설계와 제작과정 사이의 차이로 판명되었으며 수동부품 보정방법을 통하여 각 단위모듈의 입출력 임피던스 정합을 이루어 각각 24dB, 29dB로 개선시킬 수 있었다. 따라서, 본 실험에서는 RF 회로를 기능별로 모듈화하고 3차원 적층형 PAA 패키지 구조로 구현하여 전기적 특성을 개선시킬 수 있음을 확인하였다.

Abstract

This paper presents a three dimensional stacked pad area array (PAA) package configuration as an implementation method of radio frequency (RF) circuits. 224MHz RF circuits of intelligence traffic system(ITS) were constructed with the stacked PAA RF package configuration. In the process of manufacturing the stacked PAA RF package, RF circuits were partitioned to subareas following their function and operating frequency. Each area of circuits separated to each subunits. The operating characteristics of RF PAA package module and the electrical properties of each subunits were examined. The measurement of electrical parameters for solder balls which were interconnects for stacked PAA RF packages showed that the parasitic capacitance and inductance were 30fF and 120pH, respectively, which might be negligible in PAA RF packaging system. HP 4396B network/spectrum analyzer revealed that the amplification gain of a receiver and transmitter at 224 MHz was 22dB and 27dB, respectively. The gain was 3dB lower than designed values. The difference was probably generated from fabrication process of the circuits by employing commercial standard

* 正會員, 西江大學校 電子工學科
(Department of Electronic Engineering, College of Engineering, Sogang University)

※ 본 논문은 산업기초기술 연구개발사업(접수번호: A08-008)과 서강대학교 산업기술연구소에 의해서 일부 지원되었음

接受日字:2000年8月22日, 수정완료일:2001年10月4日

components. The tuning method to 50Ω characteristic impedance by replacing passive components changed input/output characteristic impedances and eventually improved each subunit to the gain of 24dB and 29dB. Experiments showed that the three dimensional stacked PAA package structure for RF circuits could improve their electrical characteristics and its functions.

I. 서 론

무선 RF 모듈은 이동성을 지녀야 하며, 가볍고 소형 이면서 RF 주파수영역에 맞는 동작 특성을 지녀야 한다. 또한 RF 모듈은 무선 송수신 기능과 데이터 처리 기능을 지니고 있어 아날로그 회로와 디지털 회로를 혼합적으로 실장한다. 그러나 이러한 혼재회로 때문에 RF 회로 동작에 잡음이 발생할 뿐만 아니라 임피던스 부정합과 이로 인한 신호이득 감소 문제를 일으킨다.^[1] 하지만 RF 패키지 구조에 따라서 기생 파라미터들과 RF회로 동작특성이 퇴화되는 문제가 발생하기도 하고, RF 패키지 구조에 따라 많이 제거되기도 한다. 때문에 최근 여러 가지 형태의 RF 패키지 구조들이 연구되고 있다.

알루미늄 나이트라이드(AIN) 재질의 기판을 사용하여 제작된 MCM-C 형태를 지닌 X-band 레이더의 RF 패키지^[2]는 MMIC칩을 실장시킨 AIN기판 사이를 퓨즈 단자를 이용하여 연결시킨 3차원 패키지 구조의 예를 보여준다. Laminated Multichip Module(MCM-L)과 BGA 형태로 구성되고 아날로그·디지털 신호가 혼재되어 FR-4 재질이나 테프론 또는 BT 재질을 기판으로 하여 제작된 GSM송신기^[3]나 1.57542GHz에서 동작하는 GPS수신기의 RF 패키지^[1]는 공정비용과 부피, 무게 및 전기적 특성 등을 개선시킨 예를 보여주고 있다. 플립칩 본딩을 이용한 칩실장과 MCM-L 기판(Flipchip/Multichip Module Laminated)을 구조로 하여 구성된 RF 패키지^[4]는 설계비용 및 공정비용을 크게 감소시키면서 부피와 무게 및 전기적 특성을 크게 개선시킨 다른 모습을 보여주고 있다. 더구나 면배열 형태의 입출력 단자를 지닌 RF 패키지 구조^[4]는 기존의 QFP (Quadruple Flat Package)를 이용하거나 관통 홀을 이용하여 부품을 실장하여 패키지^[3]를 구성하던 방법에 비해서 구조적으로나 전기적으로 크게 개선된 특성을 보여주고 있다. 즉 이러한 RF 패키지 구조들은 3차원적이며 MCM모듈로 구성되고 RF 패키지 입출력단자(I/O)를 면배열 형태로 구성함으로써 외형적인 부피 및 무게를 크게 개선시켜 주는 패키지 구조임을 알 수 있다.

본 실험에서는 유사한 개념으로서 3차원적인 적층 형태의 RF 패키지 구조를 제시하였고, 이러한 구조를 통하면 표면실장 부품과 표면실장 기술로만 RF 회로를 구성할 수 있음을 살펴보고자 하였다. 인쇄회로기판에서 사용되는 FR-4 기판 재질을 이용하여 MCM-L 단위 모듈 기판을 형성하고, 각 단위 모듈의 입출력 단자를 면배열 형태인 PAA(Pad Area Array)형태로 구성하고 공급으로 단위모듈 사이를 서로 연결하는 적층 형태의 RF 패키지 구조를 제작함으로써 3차원적 패키지 구조의 그 전기적 특성의 개선상태를 고찰하였다.

이러한 회로 적층형 PAA RF 패키지 구조는 면배열 형태의 입출력 단자 배열 구조를 가지고 있어서 짧은 배선 길이와 높은 입출력 단자 밀도를 형성시켜 주며, 입출력 단자 길이가 짧고, 외부회로에 연결시켜 주는데 있어서 기생 인덕턴스와 기생 캐패시턴스를 줄여 주며 신호 지연 시간을 단축시킬 수 있어 고속 회로 특성을 만족시켜줄 뿐만 아니라 소형화된 RF 회로모듈을 구성할 수 있는 방법이 되어서 저렴한 생산비용과 동시에 RF 회로구성에서 나타날 수 있는 신호감쇄 문제를 해결할 수 있는 RF 패키지 구조로 제시될 수 있다.^[5]

본 실험에서는 지능 교통망 시스템(Intelligence Traffic System)에 사용될 수 있는 224MHz 대역의 송수신 모듈을 3차원 적층형 구조의 PAA 패키지 RF 모듈 구조로 구성하였다. 그 방법으로서 RF 시스템을 각 기능별로 분리하여 모듈화함으로써 단위모듈화하였고 각 단위모듈을 PAA단자 배열구조로 3차원적으로 연결하여 3차원 적층형 ITS RF 시스템을 구성하여 RF 회로 특성을 개선할 수 있는 방법으로 제시하였다. 이러한 PAA 패키지 RF 모듈은 제작 공정에서 구멍 관통 홀이나 커넥터가 필요 없기 때문에 순수한 표면 실장 공정 과정만으로 제작될 수 있다는 특수성을 지니고 있으며 단위 기능별로 단위모듈을 구성하기 때문에 표준 부품만으로도 제작할 수 있는 편리성을 지니고 있다. 더구나 RF 모듈의 제작과정에서 나타날 수 있는 설계 값과의 오차를 줄이기 위한 보정 방법도 지니고 있기 때문에 수동부품 보정방법을 통하여 신호이득, 임피던스 정합 등의 전기적 특성 개선효과도 얻을 수 있게 된다.

본문에서는 3차원적 적층형 PAA 패키지 RF 모듈을 구현할 수 있도록 2장에서 RF 송수신 모듈 회로의 구조 설계 및 구현에 대해서 기술하였고, 3장에서 구현된 모듈의 측정결과를 제시하였다. 4장에서는 실험 결과를 분석하고 RF 특성 보정 방법에 대해서 기술하였고, 5장에서 결론을 맺었다.

II. 적층형 PAA RF 패키지

1. 적층형 PAA 패키지 구조

그림 1은 적층형 PAA 패키지 구조로서 독립된 단위 모듈 기판이 PAA 적층구조로 조립된 구조를 보여준다. RF 회로는 구성되는 회로 영역마다 동작특성이 다르기 때문에 효율적인 동작 특성을 나타낼 수 있도록 참고 문헌^[6]의 분할기준에 따라서 기능별로, 동작 주파수별로 회로를 분할하였다. 각 회로의 영역은 각각 독립된 동작기능을 지니고 있기 때문에 본 실험은 그림 1과

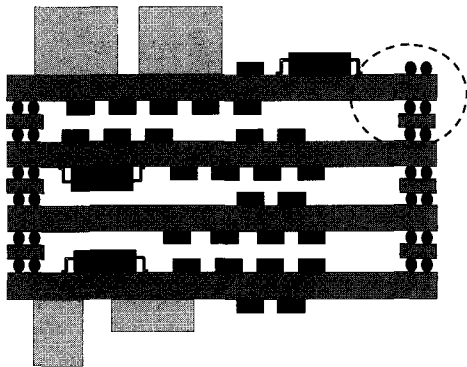


그림 1. 적층형 PAA 패키지의 구조
Fig. 1. Structure of stacked PAA package.

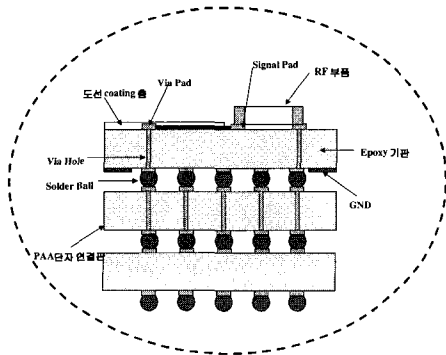


그림 2. 적층형 PAA 연결구조
Fig. 2. Interconnection of stacked PAA package.

같이 4개의 독립된 단위모듈 영역으로 분리하고 각 단위모듈의 부품들을 하나의 독립된 기판 위에 실장하여 단위모듈로 패키징하였다. 각 단위모듈의 크기를 동일 시켜서 단위모듈 간의 결합을 용이하도록 하였으며, 입출력 단자와 전원 단자 및 접지 단자를 구분하여 기능별로 배치함으로써 신호선의 길이를 최소화했다. 각 단위모듈의 적층형태에 있어서 열이 많이 나는 전원단을 가장 아래쪽에 배치하여 냉각을 용이하도록 하였고, PLL단을 중심으로 송신단과 수신단을 적층시켜 연결단자 및 신호선을 최소화하였다.

그림 2는 각 단위모듈이 구성된 후 단자 연결판에 의해서 서로 연결한 적층된 단위모듈을 보여주고 있다. 그림 3에서 보여주는 것과 같이 각 단위모듈에 실장되는 부품들은 내부 배선에 의해서 PAA 공납단자에 연결되며 그 PAA 공납단자는 PAA 단자연결판의 입출력 단자와 연결되어서 각 층마다 동일한 입출력단자 수를 지니며 동일한 기능을 지닌 입출력단자가 연결되도록 구성된다. 이들 PAA 단자연결판과 단위모듈은 단순히 열에 의한 공납 리플로우 공정에 의해서 쉽게 연결될 수 있어서 표면실장기술(surface reflow technique)로 3차원 적층형 RF 모듈을 구성할 수 있는 방법이 된다.

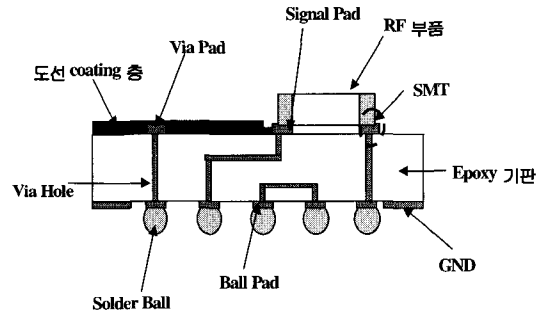


그림 3. PAA 공납 연결구조
Fig. 3. PAA solder ball interconnect.

그림 3은 각 단위모듈을 연결하는 PAA 공납 연결구조이다. PAA 공납 연결구조는 각 단위모듈에서 개별적으로 PAA 입출력 단자를 갖는 개별모듈로 분할된 후 실장되는 부품의 높이에 맞추어서 단자연결판의 도움을 받아서 연결되기 때문에 부품 입출력단자의 밀도가 높다. 각각 분리된 단위모듈 영역은 독립적인 동작 기능을 수행할 수 있을 뿐만 아니라 구분된 주파수 영역으로 독립됨으로써 단위모듈간의 신호간섭을 최소화할 수 있는 장점을 가진다.

2. ITS 적층형 RF 모듈의 PAA 패키지 구현

본 실험에서 적층형 PAA 패키지 RF 모듈로 구현되는 시스템은 지능 교통망 시스템(ITS)에서 차량에 탑재되어서 224MHz RF 주파수로 기지국과 통신하는 무선 통신 모듈이다.

지능 교통망 시스템 RF 송수신 모듈은 동작 주파수와 기능에 따라 송신단(TX), 수신단(RX), PLL단, 전원(PWR)단으로 구분될 수 있다. 송신단은 224MHz에서 신호를 증폭하여 보내는 부분으로서 중간주파수 21.4MHz로 입력된 신호를 224MHz 주파수로 변환하여 증폭시킨 다음 출력시킨다. 따라서 224MHz 동작주파수에서 송신 기능만을 수행하는 송신단을 따로 분리시킬 수 있다. 수신단도 송신단과 기능만 다를 뿐 동작 주파수 영역은 같다. PLL단은 450kHz 영역에서 동작하며 위상고정 기능을 수행하기 때문에 따로 분리시켜 구성한다. 전원단은 단지 전압을 변환, 공급하여 주는 회로로 DC에서 동작하기 때문에 다른 부분과 완전히 분리시키는 것이 고주파에서 동작하는 회로에 잡음 발생을 방지할 수 있다.

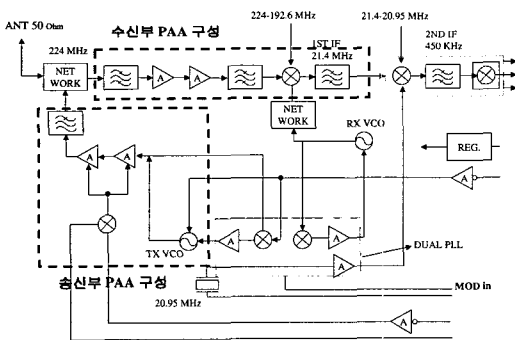


그림 4. ITS RF 모듈 송수신 회로 블록도
Fig. 4. Block diagram of ITS RF module.

그림 4는 ITS RF 모듈의 회로 블록도를 나타낸다. ITS RF 모듈의 송·수신부는 두 번의 주파수 변환 과정을 거치는 수퍼 헤테로다인 방식을 사용하며, 224MHz 대역의 주파수를 이용하여 무선통신 신호를 전송할 수 있도록 중간 주파수는 제 1 중간 주파수로 21.4MHz를, 제 2 중간 주파수로 450kHz를 각각 사용한다. 또한 ITS RF 모듈 송신회로는 224.25MHz의 송신 주파수를 갖도록 수신부와 같이 중간 주파수는 21.4MHz로 한다. 따라서, 송신부는 450kHz의 신호가 두 번의 혼합과정을 거친 후 224.25MHz의 신호가 저역 통과 필터를 지나 안테나를 통

해 송신된다. ITS RF 모듈 시스템의 통신방식은 Simplex 방식을 사용하며, 채널수는 10개이고, 변조 방식은 아날로그 FM 방식을 이용한다. ITS RF 모듈 송신단은 2단의 증폭회로를 거쳐서 증폭부 이득이 30dB 가 되도록 설계하였으며 수신단 증폭부도 마찬가지로 2 단의 증폭회로를 거쳐서 증폭되도록 하여 25dB의 이득을 갖도록 설계하였다.^[7] 이때 RF 모듈의 특성임피던스는 50Ω이고 DC 동작 전압은 5V이다. 세부적인 각 단위 모듈은 RF 주파수에서 동작할 때 신호의 손실을 줄이기 위하여 임피던스 정합을 한다. 송신단, 수신단의 구성에서 224MHz에서 임피던스 정합을 위하여 설계원리^[7]에 따라 정 이득원과 동작점을 맞추어 송수신단 회로를 구성하였다.

3. 224MHz ITS RF 모듈의 설계

구성된 송신단 회로는 MRF4427, 2SC3356 등의 증폭 트랜지스터와 저역통과필터 및 수동소자들로 구성되며, 12개의 입출력 단자를 지니며 PLL단, 전원단에서 오는 입력단자와 안테나로 가는 출력단자, 그리고 전원단에서 공급되는 전원단자와 접지단자로 연결된다. 수신단 회로는 설계된 그림 5의 회로와 같이 대역통과필터와 SAW 필터, 혼합기, 증폭 트랜지스터 2SC5185와 수동 소자들로 구성되며 6개의 입출력 단자를 사용한다. 입출력 단자는 안테나로부터 오는 입력단자와 PLL단, 전원단의 IC로 가는 출력단자로 구성된다. 회로 전체로는 38개의 입출력 단자를 가지기 때문에 PAA 입출력 단자는 각 단위모듈마다 동일한 숫자인 38개의 입출력 단자를 가지도록 하였으며, 동일한 기능의 입출력 단자는 각 단위모듈마다 같은 위치의 단자를 사용하였다.

구성된 수신단 회로는 MRF4427, 2SC3356 등의 증폭 트랜지스터와 저역통과필터 및 수동소자들로 구성되며,

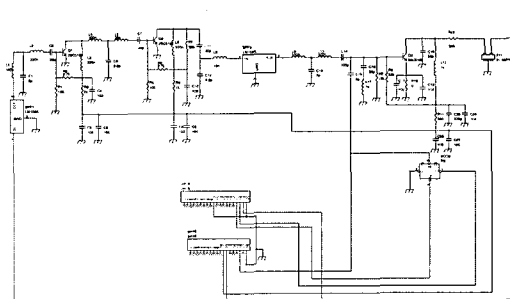


그림 5. 수신단 회로도
Fig. 5. Receiver circuit.

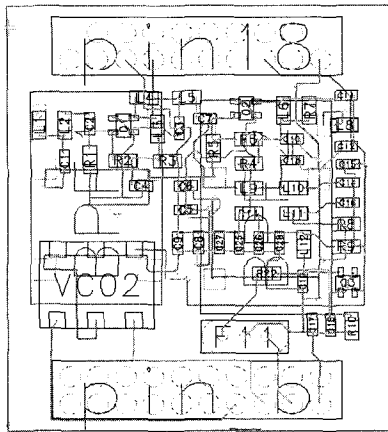


그림 6. 수신부 배선결과
Fig. 6. Receiver layout.

12개의 입출력 단자를 지니며 PLL단, 전원단에서 오는 입력단자와 안테나로 가는 출력단자, 그리고 전원단에서 공급되는 전원단자와 접지단자로 연결된다. 수신단 회로는 설계된 그림 5의 회로와 같이 대역통과필터와 SAW 필터, 혼합기, 증폭 트랜지스터 2SC5185와 수동 소자들로 구성되어 6개의 입출력 단자를 사용한다. 입출력 단자는 안테나로부터 오는 입력단자와 PLL단, 전원단의 IC로 가는 출력단자, 그리고 전원단에서 공급되는 전원단자와 접지단자로 구성된다. 회로 전체로는 38개의 입출력 단자를 가지기 때문에 PAA 입출력 단자는 각 단위모듈마다 동일한 숫자인 38개의 입출력 단자를 가지도록 하였으며, 동일한 기능의 입출력 단자는 각 단위모듈마다 같은 위치의 단자를 사용하였다.

각 단위모듈에 대한 배선설계는 회로부품과 입출력 단자 배열원칙에 따라서 Mentor의 MCM board station^[8]을 이용하여 실시하였다. 레이아웃이 구성되는 기판크기는 적층되는 RF 패키지 구조의 PAA 단자가 적층으로 연결될 때 동일한 기능을 지닌 단자가 같은 위치에 있게 하기 위하여 기판크기를 같게 하였고 가로 35mm, 세로 40mm의 크기로 하였다. 기판 재질로는 유전체의 두께 400 μ m, 배선을 위한 동박 두께 17.8 μ m인 FR-4 기판을 사용하였다. 배선펍은 전원선의 경우 300 μ m가 되게 하였고 신호선의 경우 125 μ m가 되게 하였으며 배선펍은 전원선과 신호선 모두 150 μ m를 사용하였다. 비아 드릴은 350 μ m 이고, 비아 패드를 포함한 비아의 크기는 550 μ m가 되도록 하였다. 외부 연결단자인 PAA 납공의 크기는 직경 700 μ m로 제작되었다. 송신단은 아랫면에 저역통과 필터와 송신단 VCO를 실장하였

고, 윗면에는 증폭부를 실장하였다. 수신단은 아랫면에 2개의 대역통과 필터와 SAW 필터, 윗면에는 수신단 VCO와 증폭부를 실장하였다.

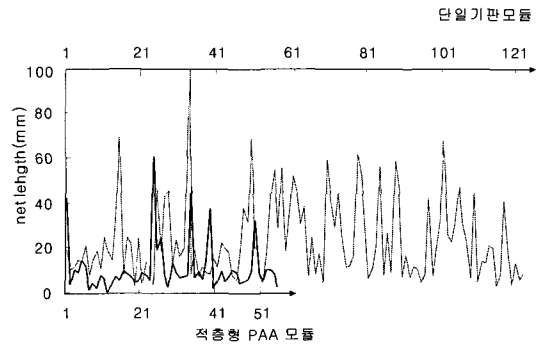


그림 7. 단일기판 모듈과 적층형 PAA 모듈의 넷길이 분포
Fig. 7. Net length distribution of an one-board module and a stacked PAA module.

배선결과 세부적인 각 넷길이는 그림 7과 같이 분포되어 나타났다. 배선결과에 대한 통계는 표 1에 나타났다. 적층형 PAA 구조의 배선의 효율성을 위하여 단일 기판 모듈의 배선결과와 PAA형 기판모듈의 배선결과를 검사하였다. 표 1과 같이 단일기판과 적층형 PAA 모듈의 넷길이는 각각 평균적으로 25.7mm, 20.9mm를 보여주었다.

표 1. 모듈 배선 결과 비교

Table 1. Comparison of routing results.

| | 단일기판 모듈 | 적층형 PAA 모듈 |
|-------------|---------|------------|
| 부품수 (개) | 217 | 217 |
| NET수 (개) | 123 | 134 |
| Via수 (개) | 238 | 162 |
| Trace수 (개) | 391 | 316 |
| 총 배선길이 (mm) | 3133.6 | 2810.3 |
| 평균배선길이 (mm) | 25.7 | 20.9 |
| 모듈크기 (mm) | 35×65 | 35×40 |

4. 224MHz RF 모듈의 제작

RF 모듈 제작 과정은 PCB기판에 RF-330 솔더 리플로워 장비로 210 $^{\circ}$ C에서 1분간 가열하여 부품 및 공납을 실장한 후 각 단위모듈이 실장되게 적층형태로 입출력단자를 정렬한 후 다시 리플로우시켜 적층형태로 형성하였다. 각 단위모듈인 수신단, 송신단, PLL단 및

전원단은 각각 독립적으로 제작된 후 그림 8과 같이 적층되어 하나의 적층형 RF 모듈로 완성되었다.

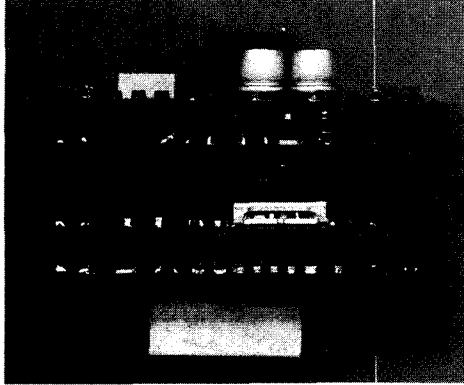


그림 8. 제작된 적층형 PAA 패키지 RF 모듈
Fig. 8. Fabricated RF module of stacked PAA package.

III. 전기적 특성 측정

구성된 3차원 적층형 PAA RF 패키지 모듈의 전기적 특성 개선효과를 살펴보기 위하여 제작된 모듈의 S-파라미터, 이득 등을 측정하였다. 먼저 3차원적인 PAA 패키지 구조의 연결단자에 해당하는 PAA 패키지 공납(Solder Ball)의 전기적 특성인 캐패시턴스, 인덕턴스를 조사하였고 각 단위모듈의 입출력 S-파라미터, 신호이득과 송수신기능을 조사하였다. 3차원 적층형으로 PAA 패키지를 조립, 구성한 후 그 구조의 RF 특성에 대해서 살펴보았다.

1. 측정 구조

각 단위모듈의 연결단자인 공납(solder ball)에 대한 측정실험 구조는 그림 9와 같이 측정하고자 하는 모듈을 SMA커넥터에 연결시킨 후 100kHz ~ 1.8GHz에서 동작하는 HP 4396B Network/Spectrum Analyzer와 HP 85046A S-parameter 검사장비를 이용하여 S-파라미터 S11을 측정하였다.

$$Z_{11} = R + j\omega L + \frac{1}{j\omega C} = Z_0 \frac{1 + S_{11}}{1 - S_{11}} \dots (1)$$

측정된 S11은 위의 식 (1)에 의해 인덕턴스와 캐패시턴스가 결정될 수 있는데 연결단자인 공납의 저항은 무시할 수 있으므로 부하단자인 단자 2의 개방, 단락 상태에 따라 인덕턴스와 캐패시턴스값을 구할 수 있다.

단자 2를 개방시키면 부하 임피던스가 무한대가 되어서 입력 임피던스는 캐패시턴스를 나타내고, 단자 2를 단락시키면 부하임피던스는 zero가 되어서 입력임피던스는 인덕턴스 성분을 나타내게 된다. 이에 따라서 각 주파수에서 단자 2를 개방, 단락시키면서 L값과 C값을 측정하였다.^[9] 또한 단위모듈인 송신단, 수신단, PLL단, DC 전원단의 전기적 특성은 각각 그림 9와 같이 연결되어서 입출력 특성 임피던스와 S-파라미터를 측정하였다.

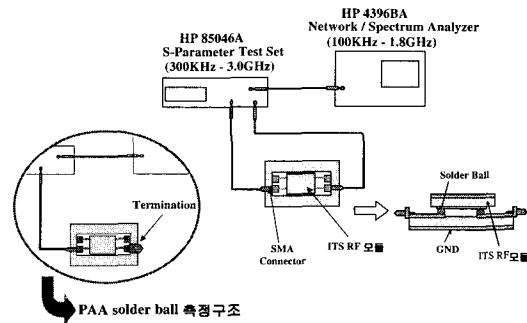


그림 9. RF 모듈 Γ 등가회로 전기적 파라미터 측정 구조

Fig. 9. Test structure for measuring electrical parameters of Γ equivalent circuits of RF module.

2. 측정 결과

가. PAA 연결단자

HP85046A S-parameter 검사장비로 측정된 결과 연결단자인 공납의 인덕턴스 측정값은 주파수가 100MHz에서 1GHz로 증가함에 따라 110nH에서 150nH로 증가하는 상태를 보여주었으며, 캐패시턴스 측정값은 주파수가 100MHz에서 1GHz로 증가함에 따라 32fF에서 27fF으로 감소하는 경향을 보였다. TEM 모드와 분산모델^[9]을 이용하여 계산한 공납의 자체 인덕턴스와 캐패시턴스는 그림 10에 나타난 것과 같이 본 실험의 측정값과 거의 일치하는 모습을 보여 주었다. 또한 TDR(Time Domain Reflectometer)로 측정한 값인 참고문헌[10]에 따르면 공납에 대한 측정값은 68.6fF, 153pH로 나타나서 측정결과가 거의 일치함을 보여주었다. 이는 연결단자인 공납구조는 측정결과 224MHz 영역에서 캐패시턴스와 인덕턴스가 각각 30fF, 120pH으로 나타나서 본 실험의 연결단자인 공납구조는 RF 회로에 미치는 영향이 미세하여 무시할 수 있음을 보여주었다.

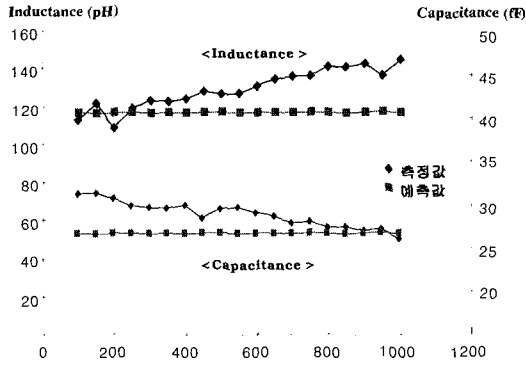


그림 10. PAA 납공의 인덕턴스와 캐패시턴스
Fig. 10. Inductance and capacitance of PAA solder ball.

나. RF 단위모듈

3차원 적층형 RF 패키지의 단위모듈인 수신단 모듈은 수신기능을 지닌 독립된 단위모듈로서 다른 RF 단위모듈과 분리되어 독립적으로 구성되었기 때문에 수신단만의 입출력 임피던스 및 신호이득을 측정할 수 있었다. Network analyzer의 스미스 차트로 측정된 수신단의 입출력 특성 임피던스는 그림 11, 그림 12와 같이 입력 특성 임피던스 36Ω, 출력 특성임피던스 25Ω로 나타나서 설계된 대로 모듈을 제작하였는데도 불구하고 특성 임피던스 정합이 이루어지지 않았음을 보여 준다.

송신단 모듈도 그림 13, 그림 14와 같이 입력 정합 특성임피던스도 66Ω, 출력 정합 특성임피던스는 13Ω으로 측정되어 특성 임피던스 부정합이 일어났음을 알 수 있었다.

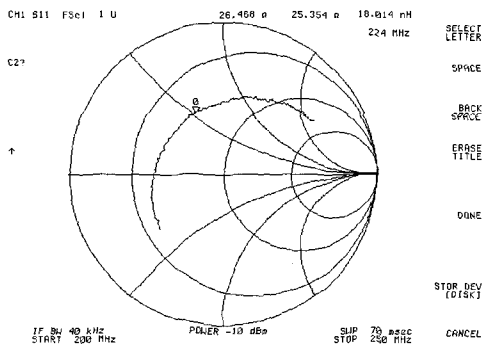


그림 11. 수신단 입력 특성 임피던스 측정
Fig. 11. Input characteristic impedance measurement of Receiver.

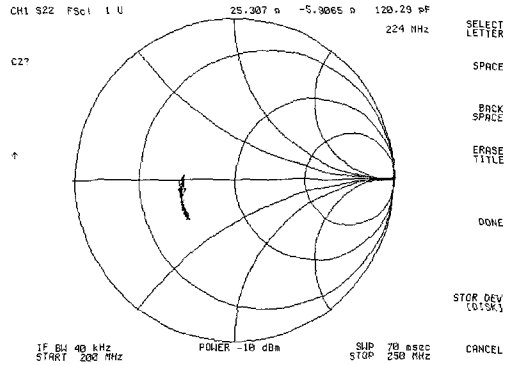


그림 12. 수신단 출력 특성 임피던스 측정
Fig. 12. Output characteristic impedance measurement of Receiver.

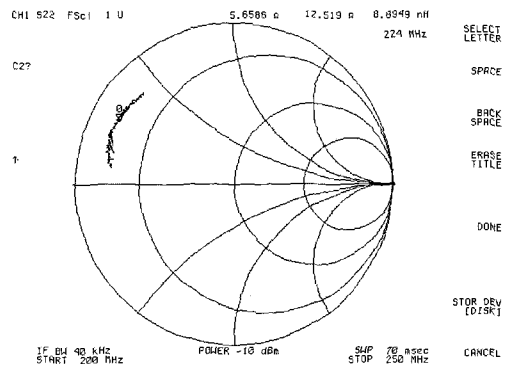


그림 13. 송신단 입력 특성 임피던스 측정
Fig. 13. Input characteristic impedance measurement of Transmitter.

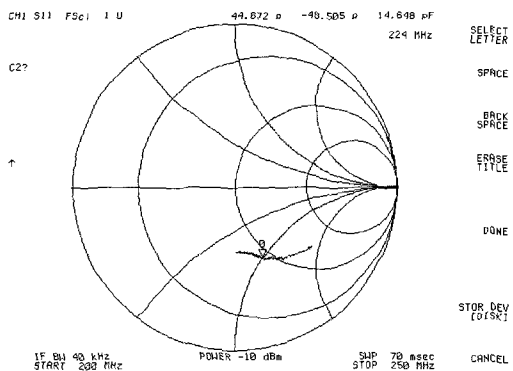


그림 14. 송신단 출력 특성 임피던스 측정
Fig. 14. Output characteristic impedance measurement of Transmitter.

수신단 증폭부의 이득 곡선은 그림 15와 같이 나타내는데 200MHz에서 250MHz까지의 주파수 범위에서 측정

되었으며 224MHz에서 22dB를 나타냈다. 그림 16은 200MHz에서 250MHz까지의 주파수 범위에서 송신단 증폭기의 이득을 측정한 결과이며 224MHz에서 27dB의 이득을 나타내었다.

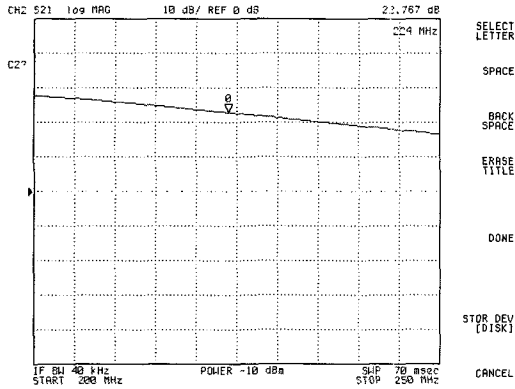


그림 15. 수신단 증폭부 이득 측정
Fig. 15. Gain measurement of Receiver.

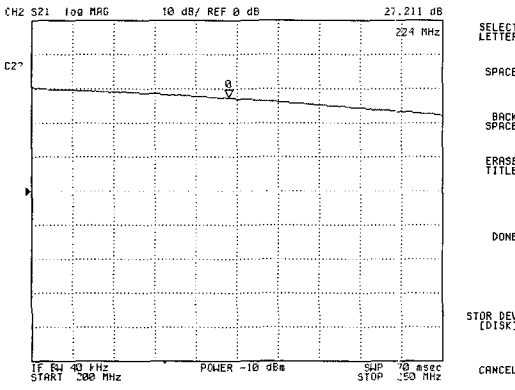
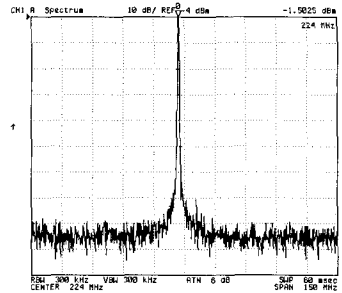


그림 16. 송신단 증폭부 이득 측정
Fig. 16. Gain measurement of Transmitter.

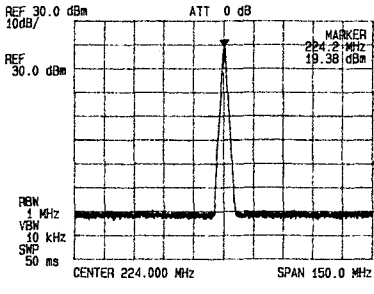
설계된 송·수신단 모듈의 특성 임피던스는 50Ω으로 증폭이득은 수신단 25dB로, 송신단 30dB로 설계되었지만 측정된 결과는 22dB, 27dB로 각각 약 3dB씩 감소되어 측정되었다.

다. 전체모듈

그림 17(b)는 개별 구성된 단위모듈을 하나의 전체 패키지로 결합하였을 때 전체동작특성을 나타낸 그림이다. 그림 17(a)는 PLL부의 위상 고정 특성을 나타낸다. 전체모듈인 3차원 적층형 PAA 패키지 RF 모듈의 최종 출력신호는 19.4dBm이며 설계된대로 224MHz에서 동작함을 나타낸다.



(a) PLL 부 위상 고정 특성



b) 전체 ITS RF 모듈 동작 특성

그림 17. 스펙트럼 분석기를 이용한 PLL부와 전체 동작 특성

Fig. 17. Measurements of PLL and assembled module using spectrum analyzer.

IV. 검토 및 토의

1. 3차원 패키지 구조의 효과

ITS RF 모듈을 적층형 PAA 패키지 구조의 단위모듈로 구성하였을 때 부품 사이의 평균배선 길이를 감소시켜 주고 신호지연 시간, 간섭 잡음을 작게 하여 시스템을 고속화, 고성능화 할 수 있었다. 주파수 분포와 기능에 따라 수신부, 송신부, PLL부 그리고 전원부의 4부분으로 분할하였고, 실장되는 부품의 높이에 맞추어 4개의 단위모듈을 적층하여 신호선의 길이를 감소시키고 각 모듈간의 주파수 간섭을 최소화하였다.

각 단위모듈 부품은 기능별로 독립 분할된 기관으로 구성되었기 때문에 제작 후 문제가 되는 단위모듈이 생길 경우 그 단위모듈만을 교체하면 문제가 쉽게 해결되는 구조임을 알 수 있었다. 각 기능별로 모듈 패키지화한 결과 적층형 패키지의 배선 길이는 20.9mm로 단일기판 모듈로 제작한 경우의 평균배선 길이 25.7mm에 비해 배선 길이가 20% 감소하였으며 기생파라미터도 감소하여 전기적 특성이 많이 개선됨을 볼 수 있었다.

모듈 크기와 부피도 각각 30%, 50% 감소시킬 수 있었다. 이는 3차원 적층형 패키지로 구성하였기 때문에 생긴 결과로 부피를 크게 감소시킬 수 있음을 보여준다.

각 단위모듈의 입출력 임피던스는 설계값과는 달리 수신단의 경우 36Ω과 25Ω으로 나타났고 송신단의 경우는 66Ω과 13Ω으로 나타내서 결과적인 신호이득은 각각 설계값보다 약 3dB 떨어진 22dB, 27dB로 나타났다. 이러한 감쇄의 원인을 스미스 차트로 살펴본 결과 특성 임피던스가 50Ω에 정합되지 않아서 생긴 이득 감쇄로 볼 수 있었다. 따라서 이득이 개선되도록 수동소자를 바꾸어 특성임피던스를 각각 50Ω에 정합시켜 주는 수동부품 보정방법을 통하여 신호이득 개선을 살펴 보았다.

2. 수동부품 보정방법

그림 18은 수신단 단위모듈 입력부분의 신호이득 감쇄를 줄이기 위한 수동부품 보정방법을 나타낸 것이다. 그림 19는 그림 18의 각 지점에서의 S-파라미터 값과 변환경로에 따른 수동부품의 값을 표시하였다. 그림 11에서와 같이 RF 회로가 구성된 후 측정된 S-파라미터 값은 a지점의 값으로 나타나고, 이 측정값은 그림 18의 a지점에서 측정된 입력 특성 임피던스 $S_a = 0.5 + j0.5$ 로 나타났다. 이를 입력 임피던스 50Ω에 정합시키기 위해서는 단순히 수신단 RF회로의 부품값만을 바꾸어서 a'지점 위치로 변환시켜주어서 입력 특성 임피던스 정합이 이루어지는 $S_{a'} = 1$ 로 나타나게 해야한다. 이를 그림 19에서 보여주는 것과 같이 수동부품 보정방법을 통하여 a지점에서의 입력특성 임피던스가 50Ω이

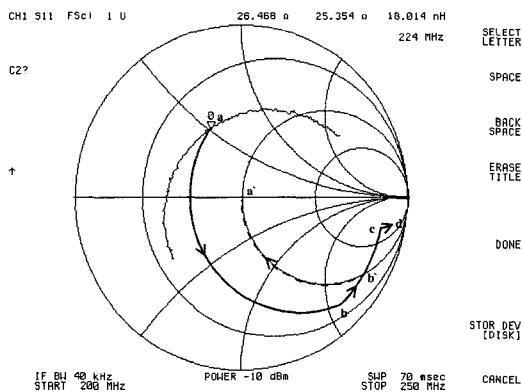


그림 18. 수신단 입력 정합 보정방법
Fig. 18. Tuning method for input matching of Receiver on smith chart.

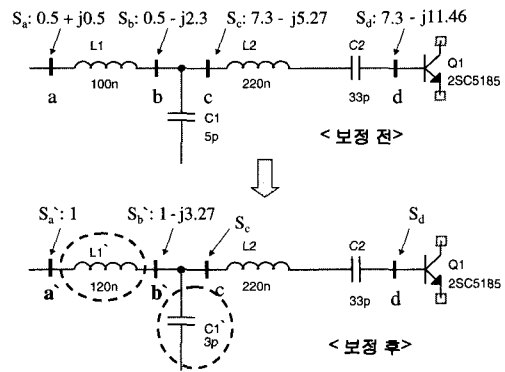


그림 19. 수동부품 보정 전과 보정 후 회로
Fig. 19. Tuning results of passive component before and after.

되도록 수동부품을 바꾸어서 $S_{a'} = 1$ 이 되게 하여야 한다.

수동부품 보정방법은 그림 18의 스미스 차트에서 화살표로 나타낸 것과 같이 수동부품 보정 전에 최초의 회로 설계에서 얻은 측정 결과대로 얻어진 값인 a, b, c, d 의 각 지점에서의 값이 보정방법으로 보정부품을 거친 후 d, c, b', a' 의 값으로 변환되면 임피던스 정합이 이루어짐을 보여준다. 입력특성 임피던스 정합이 되도록 그림 19의 L1, C1 값을 변환시키는 과정은 다음과 같다. 수동부품 보정 전에 입력 특성 임피던스는 $S_a = 0.5 + j0.5$ 의 값을 갖는다. Sa의 값으로부터 출발하여 수동부품인 L1, C1, L2, C2를 순서대로 역으로 계산하여 가면 동작 트랜지스터 Q1의 실제 입력측인 d 지점에서 입력 특성 임피던스의 측정값인 $S_d = 7.3 - j11.4$ 를 계산할 수 있다. 이렇게 구한 S-파라미터값에서 L1, C1값을 바꿀 경우 임피던스 정합을 이룰 수 있는데 C1값을 변환하여 b'지점에서 $S_{b'}$ 의 실수값이 1 이 되게 하고 다시 L1값을 변환하여 $S_{a'} = 1$ 이 되게 하면 입력특성 임피던스 정합을 이룰 수 있다. 변환해야 하는 수동부품 L1', C1'값의 계산과정은 다음과 같다.

그림 19의 c지점에서의 S-파라미터값은

$$S_c = R_c + jM_c = 7.3 - j5.27 \dots (2)$$

이다. 이것의 어드미턴스 스미스 차트 상에서의 값은

$$Y_c = 1/S_c = YR_c + jYM_c = 0.09 + j0.065 \dots (3)$$

(단 $YR_c = \frac{R_c}{R_c^2 + M_c^2}$, $YM_c = \frac{-M_c}{R_c^2 + M_c^2}$)

이다. 캐패시턴스의 어드미턴스값은 $j\omega C1' Z_0$ 이므로 이를 추가하면 b'지점에서의 어드미턴스값은

$$Y_{b'} = YR_c + jYM_c + j\omega C1' Z_0 \dots (4)$$

가 된다. 이 값을 임피던스로 바꾸면

$$S_{b'} = \frac{1}{Y_{b'}} = \frac{YR_c - j(YM_c + \omega C1' Z_0)}{(YR_c)^2 + (YR_c + \omega C1' Z_0)^2} \dots (5)$$

이다. 이때 $S_{b'} = 1 + jP$ 의 실수부를 1에 만족시켜야 하므로 이에 대한 C1'값을 (5)에서 유도해 내면

$$C1' = \frac{\sqrt{YR_c - (YR_c)^2} - YM_c}{\omega Z_0} \dots (6)$$

이 되고, (3)과 (6)에서 계산하면 C1'=3.1pF이 된다. 따라서

$$S_{b'} = 1 + jP = 1 - j3.27 \dots (7)$$

이 된다. L1값을 보정하기 위해 jP에 해당하는 성분인 인덕턴스 $j\omega L1' / Z_0$ 를 더해주면 $S_{b'}$ 의 허수부가 없어지므로 $S_{a'} = 1$ 이 되어 임피던스 정합이 이루어진다. 따라서

$$S_{a'} = 1 + jP + j\omega L1' / Z_0 = 1 \dots (8)$$

이 되고 $S_{a'}$ 의 허수부 $= jP + j\omega L1' / Z_0 = 0$ 을 만족하는 L1'값을 (8)에서 유도하면

$$L1' = -P Z_0 / \omega \dots (9)$$

이고, (7)과 (9)에서 계산하면 L1'=116nH이 된다. 위의 계산결과에 따라 보정할 수동부품을 상용화되고 있는 규격의 표준부품으로 선택한 결과 C1'=3pF, L1'=120nH로 바꾸어 줄 수 있었다.

위의 수동소자 보정방법에 의해 보정을 마친 후 재 측정 실험을 한 결과 위 그림 20과 그림 21에서와 같이 입력특성 임피던스는 36Ω에서 44Ω으로 개선되었으며, 전력이득은 22dB에서 24dB로 2dB 개선된 결과를 얻었다. 50Ω에 정합된 값이 나오지 않는 이유는 수동 부품 보정값과 실제사용된 표준부품 값의 차이에서 그 원인이 기인한다고 생각된다.

송신단도 위의 방법과 같은 수동소자 보정 방법에

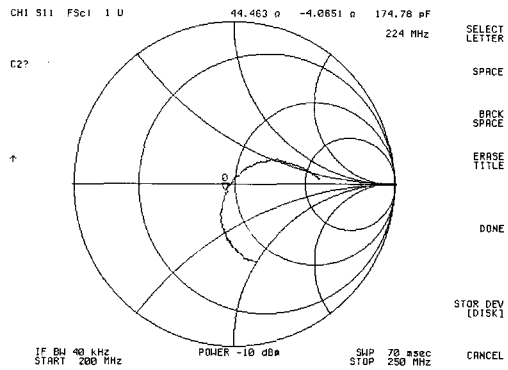


그림 20. 수신단 보정후 입력 정합 측정
Fig. 20. Input matching measurement of Receiver after tuning.

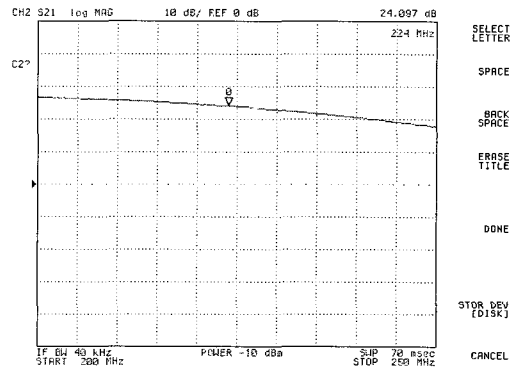


그림 21. 수신단 보정후 이득 측정
Fig. 21. Gain measurement of Receiver after tuning.

따라 입력측의 C123 캐패시터를 47pF에서 20pF로, L109 인덕터를 47nH에서 18nH로 바꾸어 입력단의 특성 임피던스 66Ω이 설계 특성 임피던스 50Ω 정합에 근사하게하여 55Ω으로 정합이 개선되었으며, 출력측에서는 L101을 39nH로 바꾸고 가변 캐패시터를 조정하여 12Ω에서 51Ω으로 정합이 개선되었다.

표 2. 송수신단 증폭부 보정 전·후 비교

Table 2. Comparison of tuning results before and after.

| | 송신단 | | 수신단 | |
|---------------|-----|-----|-----|-----|
| | 보정전 | 보정후 | 보정전 | 보정후 |
| 이득(dB) | 27 | 29 | 22 | 24 |
| 입력 특성 임피던스(Ω) | 66 | 55 | 36 | 44 |
| 출력 특성 임피던스(Ω) | 13 | 51 | 25 | 43 |

3. 조립된 모듈

이러한 실험 결과를 통하여 3차원 적층형 PAA 패키지 구조는 RF 패키지 구조의 외형적인 부피, 무게, 특성을 개선시키며 RF 전기적 특성을 개선시키는 방법으로 제시될 수 있으며, 각 기능별로 단위모듈을 분할하여 구성함으로써 각 단위모듈의 RF 특성을 설계치에 가깝게 구현할 수 있었고, 동시에 고장난 각 단위모듈을 각 단위모듈별로 교체할 수 있음을 알 수 있었다.

V. 결 론

본 논문은 RF 회로를 기능별 단위 PAA 모듈로 구성하여 3차원 적층형 패키지 구조로 구현함으로써 패키지의 크기 및 부피 감소를 유도하였고, 그 전기적 특성을 기능별로 최적화할 수 있는 방법을 제시하였다. 3차원 적층형 패키지 구조를 통하여 기능별로 분할하는 방법과 배선의 최적화와 RF 특성 최적화를 유도할 수 있었다.

실험으로서 224MHz ITS RF 모듈을 각 기능별로 모듈화하고 PAA 단자 연결판과 공납을 이용하여 3차원 적층형 PAA 패키지 구조를 구현하였다. 3차원 연결단자인 공납의 전기적 성분은 30fF과 120pH의 값으로서 3차원 적층형 PAA 패키지를 구성하는데 전기적 기생성분이 무시될 수 있을 정도로 작음을 알 수 있었고, 제작된 적층형 PAA RF 패키지 구조의 송수신단 이득은 송수신단이 27dB, 수신단이 22dB로 나타났다. 설계치보다 감소한 것은 단위모듈을 검사함으로써 그 원인을 찾을 수 있었는데 수동부품 보정방법으로 2dB를 개선시킬 수 있었다. 결과는 3차원 적층형 PAA 패키지 구조를 사용함으로써 송수신단의 입출력 임피던스를 정합시켜 신호이득을 설계치에 맞게 구현할 수 있었으며 RF 모듈의 부피와 공정비용을 절감할 수 있었다. 향후계획은 수십GHz 대역의 여러 주파수 및 기능을 지닌 RF회로를 3차원 적층형 PAA 패키지 구조로 구현하여 수십GHz 대역에서 효율적인 패키지 구조가 되는가 하는것을 살펴보는 것이다.

참 고 문 헌

- [1] P.J. Zabinski, B.K. Gilbert, P.J. Zucarelli, D.V. Weninger, and T.W. Keller, "Example of a Mixed-Signal Positioning System(GPS) Receiver Using MCM-L Packaging," IEEE Trans. CPMT-B, vol. 18, no. 1, pp.13~17, 1995.
- [2] M.S. Hauhe and J.J. Wooldridge, "High Density Packaging of X-Band Active Array Modules," IEEE Trans. CPMT-B. vol. 20, no. 3, pp.279~291, 1997.
- [3] Y.L. Low, Y. Degani, K.V. Guinn, T.D. Dudderrar, J.A. Gregus, and R.C. Frye, "RF Flip-Module BGA Packaging," IEEE Trans. Advan. Pack., vol. 22, No. 2, pp.111~114, 1999.
- [4] M.A. Jimarez, S. Tran, C.L. Coz, and G.O. Dearing, "Evolution of a Unique Flip-Chip MCM-L Package," IEEE Trans. Advan. Packag., vol. 22, no. 3, pp.372~378, 1999.
- [5] R.R. Tummala, E.J. Rymaszewski, and A.G. Klopfenstein, Microelectronics Packaging Handbook, Chapman-Hall, vol. 3, pp.129~216, 1997.
- [6] Y. Jee, S.J. Park, and D.Y. Kim, "Three Dimensional Implementation of Intelligent Transportation System Radio Frequency Module Packages with Pad Area Array," KIEE, 2000. - 제출
- [7] G. Gonzalez, Microwave Transistor Amplifiers Analysis and Design, Prentice-Hall, pp.212~280, 1997.
- [8] Mentor Graphics Manual, Mentor Graphics Corporation, 1993.
- [9] J.Y. Jeong, S.K. Nam, Y.S. Shin, and J.C. Jeong, "Electrical Characterization of Ball Grid Array Packages from S-parameter Measurements Below 500 MHz," IEEE Trans. Advan. Pack., vol. 22, No. 3, pp.343~347, 1999.
- [10] D.Y. Kim, T.H. Jeong, S.S. Choi, and Y. Jee, "Radio Frequency Circuit Module BGA(Ball Grid Aray) Package," KIEE Trans, vol. 37, SD-1, pp.8~18, 2000.
- [11] M. Kobayashi, "Dispersion Characteristics of Open Microstrip Lines," IEEE Trans. MTT., vol. 35, pp. 101~105, 1987.
- [12] J.H. Lau, Ball Grid Array Technology, McGraw-Hill, pp.458~459, 1995.
- [13] D.M. Pozar, Microwave Engineering, Addison-

Wesley. Pub., pp.183~190, 1987.

[14] EEs of Circuit Element Catalog, vol. 4, April 1993.

[15] R. Sturdivant, L. Ly, J. Benson, and M.S. Haue, "Design and Performance of a High Density 3D Microwave Module," IEEE MTT-S Digest, pp. 501~504, 1997.

[16] N. Takahashi, N. Senba, Y. Shimada, I. Morisa3812ki, and K. Tokuno, "Three-Dimensional Memory Module," IEEE Trans. CPMT-B. vol. 21, no. 1 pp.15~19, 1998.

저 자 소 개



池 龍(正會員)
 第31卷 A編 第3號 參照
 현재 : 서강대학교 전자공학과 교수



南 相 宇(學生會員)
 2000년 : 서강대학교 전자공학과 졸업. 2001년 : 동대학원 전자공학과 재학. <연구분야> CPW를 이용한 20GHz Amplifier 설계



洪 碩 勇(正會員)
 1998년 : 서강대학교 전자공학과 졸업. 2000년 : 동대학원 전자공학과 졸업. 현재 : FCI 근무중. <연구분야> PCS 모듈 개발