

AlGaAs/GaAs HBT 응용을 위한 Pd/Si/Ti/Pt 오믹 접촉

김일호* · 박성호*

충주대학교 재료공학과/나노기술연구소, *(주)가인테크
(논문접수일 : 2001년 4월 28일)

Pd/Si/Ti/Pt Ohmic Contact for Application to AlGaAs/GaAs HBT

Il-Ho Kim* and Sung Ho Park*

Dept. of Materials Science and Engineering/Nano Technology Laboratory,
Chungju National University, Chungbuk 380-702

*GAINTECH, Rm 324, TBI Center, 58-3 Hwaam-dong, Yuseong-gu, Daejeon 305-732

(Received April 28, 2001)

요 약

N형 InGaAs에 대한 Pd/Si/Ti/Pt 오믹 접촉 특성을 조사하였다. 증착 상태에서는 접촉 비저항을 측정할 수 없을 정도의 비오믹 특성을 보였으며, 375°C에서 10초 동안 열처리한 경우 $5 \times 10^3 \Omega \text{cm}^2$ 의 높은 접촉 비저항을 나타내었다. 그러나 열처리 시간을 60초로 연장할 경우 접촉 비저항이 $1.7 \times 10^6 \Omega \text{cm}^2$ 로 급격히 감소하였고, 열처리 조건을 425°C, 10초로 변화시킬 경우 $2 \times 10^6 \Omega \text{cm}^2$ 의 접촉 비저항을 나타내었다. 또한 450°C까지도 오믹 재료와 InGaAs의 평활한 계면을 유지하면서 우수한 오믹 특성을 나타내어, 화합물 반도체 소자의 오믹 접촉으로 충분히 응용 가능하다.

Abstract

Pd/Si/Ti/Pt ohmic contact to n-type InGaAs was investigated. As-deposited contact showed non-ohmic behavior, and high specific contact resistivity of $5 \times 10^3 \Omega \text{cm}^2$ was achieved by rapid thermal annealing at 375°C for 10 seconds. However, the specific contact resistivity decreased remarkably to $1.7 \times 10^6 \Omega \text{cm}^2$ and $2 \times 10^6 \Omega \text{cm}^2$ at 375°C/60sec and 425°C/10sec, respectively. Superior ohmic contact and non-spiking planar interface between ohmic materials and InGaAs were maintained even at 450°C, therefore, this thermally stable ohmic contact system is a promising candidate for compound semiconductor devices.

1. 서 론

화합물 반도체 소자의 동작과 밀접한 관계가 있는 오믹 접촉은 1960년대에 Au-Ge계 [1]가 처음으로 개발되어 1980년대 후반부터 다양한 오믹 접촉계의 연구가 활발히 진행되고 있다 [2]. GaAs계 소자의 오믹 접촉으로 많은 연구가 진행된 Au-Ge계는 공정 (eutectic) 조성(88 wt% Au-12 wt% Ge)을 갖는 박막을

증착시키고 열처리를 통해 오믹 접촉을 형성하는 방법이며, 성능을 향상시키고자 Ni, Pd와 같은 준귀 금속을 삽입 후 열처리하는 방법이 개발되었다. 그러나 Au-Ge계는 열적 안정성이 떨어지고, 표면 및 계면 형상이 불량하여 고집적된 화합물 반도체 소자의 제조공정에 있어서 안정성 및 재현성 문제를 야기할 수 있다. 따라서 고온 오믹 접촉계에 대한 연구가 진행되어 왔고 [3], W, Ti, Mo 등과 같은 내

열금속을 이용하여 고온 안정성을 향상시키고자 하였으며, 고온 안정성을 저해하는 Au를 사용하지 않는 오믹 접촉을 개발하려는 연구가 활발히 진행중이다 [4].

이러한 관점에서 최근, Au계 화합물을 형성하지 않으면서 열적으로 안정한 오믹 접촉을 형성하는, 소위 고상 재결정(SPR: solid phase regrowth) [5-8]에 대한 연구가 활발히 진행되고 있다. 고상 재결정에 의한 오믹접촉은 Pd, Ni 등과 함께 증착되는 Ge 또는 Si이 GaAs 표면의 Ga 자리에 10^{19}cm^{-3} 이상으로 도핑됨으로써 터널링에 의한 오믹접촉이 형성되는 방법과, Ge과 Si 대신 In을 첨가하여 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 의 3원계상이 형성됨에 의해 금속/반도체간의 barrier height가 낮아져 오믹 접촉이 형성되는 두 가지 방법이 있다. 고상 재결정에 의하여 형성된 오믹 접촉은 기생 저항이 작고 깊이방향 및 측면방향으로의 spiking이 매우 작으며, 오믹 접촉을 형성하기 위하여 반응하는 GaAs기판의 두께가 수백 Å 이내로 작다는 장점 때문에 HBT(heterojunction bipolar transistor) 및 HEMT (high electron mobility transistor) 소자 제작 공정에 응용하고자 하는 연구가 진행중이다 [9-12].

Pd/Si계 [2,7] 오믹 접촉은 열처리 후 확산거리가 수백 Å 정도로 작고, 접촉계면과 표면이 평탄하며, 열적으로 안정하기 때문에 GaAs계 화합물 반도체에 대한 오믹 접촉 재료로 많은 연구가 진행되고 있다. GaAs에 Pd를 증착시키면 먼저 Pd_xGaAs 의 3원계 화합물이 생성되며 열처리를 통해 분해가 이루어지는 동시에 Si과 반응을 하여 Pd-Si계 화합물(Pd_2Si)을 형성한다. 여기서 기판 내부로 확산되는 Si 원자가 Ga 공공(vacancy)을 치환하여 GaAs 표면상의 n형 불순물 농도를 높임으로써 궁극적으로 오믹 접촉저항을 낮추는 원인으로 작용하게 된다.

GaAs에 비해 전자 이동도(mobility)가 높고 금속에 대한 에너지 장벽이 낮아 HBT나 HEMT 등의 초고속 화합물 반도체 소자에 최근 활발하게 응용되고 있는 n형 InGaAs에 대해서도 상기 오믹 접촉형성의 반응기구가 적용될 수 있을 것으로 판단된다 [13]. 그러나 InGaAs 중의 In은 반응성이 매우 커서 낮은 온도에서도 In계 화합물이 생성되며, 이러한 경우 접촉 저항이 급격히 증가되므로 오믹 접촉 재료의 선택에 유의해야 한다. $\text{In}_x\text{Ga}_{1-x}\text{As}$ 에서 x가 0.5이상

일 경우 Schottky barrier height가 약 0.2 eV로 작기 때문에 상온에서 어떠한 금속과도 오믹 접촉 특성을 보이는 것으로 알려져 있으나 HBT 소자의 제작 공정에서 300~400°C의 열처리가 불가피하며, 이로 인한 오믹 금속과 InGaAs의 반응 및 확산에 의한 오믹 접촉의 안정성에 문제가 있다.

따라서 본 연구에서는 AlGaAs/GaAs HBT 에피층(epitaxial layers) 중 에미터 캡층(emitter capping layer)으로 사용되는 n형 InGaAs에 대한 오믹 접촉으로서 Pd/Si/Ti/Pt계를 택하여, 이에 대한 오믹 접촉 특성을 조사하였고, 금속 열처리(RTA: rapid thermal annealing)에 따른 상변화, 원자 재분포 및 미세 계면구조를 분석하였다.

2. 실험방법

n형 InGaAs를 형성하기 위해 직경 3" 반질연성 GaAs(100) 기판 위에 MOCVD(metal organic chemical vapor deposition)로 800 Å 두께의 n형 $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ (이후 InGaAs로 표기함)의 에피층을 형성하였고 도핑농도는 $1 \times 10^{19} \text{Si}/\text{cm}^3$ 이었다. 표 1은 본 연구에서 사용된 AlGaAs/GaAs HBT의 에피층 구조를 나타낸 것이다. 오믹 접촉을 형성하기 전에 $\text{HCl}:\text{H}_2\text{O}=1:1$ 용액으로 30초 동안 세척하였고, $5 \times 10^{-7} \text{Torr}$ 의 진공도에서 전자선 증착기에 의해 Pd(700 Å)/Si(1000 Å)/Ti(300 Å)/Pt(300 Å)의 오믹 재료를 그림 1과 같이

Table 1 Epitaxial layer structure of the AlGaAs/GaAs HBT used in this study.

layer	Al(or In) fraction	doping (cm^{-3})	thickness (Å)	
cap	n ⁺ -InGaAs	0.5	$1 \times 10^{19} \text{Si}$	400
	n ⁺ -InGaAs	0→0.5	$1 \times 10^{19} \text{Si}$	400
	n ⁺ -GaAs	0	$3.7 \times 10^{18} \text{Si}$	1000
emitter	n-AlGaAs	0.3→0	$5 \times 10^{17} \text{Si}$	500
	n-AlGaAs	0.3	$2 \times 10^{17} \text{Si}$	1500
base	p ⁺ -GaAs	0	$3 \times 10^{19} \text{C}$	700
collector	n ⁻ -GaAs	0	$2 \times 10^{16} \text{Si}$	4000
subcollector	n ⁺ -GaAs	0	$4 \times 10^{18} \text{Si}$	5000
buffer	AlGaAs	0.3	undoped	3000
	GaAs	0	undoped	3000
substrate	semi-insulating 3" GaAs (100) wafer			

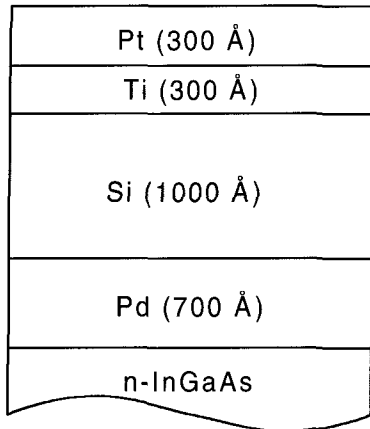


Fig. 1 Schematic cross-sectional view of the Pd/Si/Ti/Pt ohmic contact layers on n-InGaAs.

InGaAs 위에 형성한 후 N_2/H_2 가스 분위기에서 300 ~ 450°C 에서 10 ~ 60초 동안 급속 열처리를 하였다. 포토리소그래피(photolithography) 공정과 리프트 오프(lift-off) 공정을 통해 $100 \times 100 \mu m^2$ 의 정사각형 패드(pad)를 5, 10, 15, 20, 30 μm 간격으로 배열하여 두 패드간의 전기저항을 측정하는, 소위 TLM(transmission line method)으로 접촉 비저항(specific contact resistivity, ρ_c)을 측정하였다. 이때 전기저항을 측정하기 위하여 Cascade microprobe station과 HP4145B semiconductor parameter analyzer를 이용하였다.

급속 열처리에 의한 상변화 및 원자 재분포를 각각 XRD(X-ray diffraction)와 AES(Auger electron spectroscopy)를 이용하여 조사하였다. XRD 분석시 Cu K_α target을 사용하였고, 전압 30 kV, 전류 40 mA, scanning 속도 3°/min의 조건으로 분석하였다. 한편 AES 분

석시 전자의 가속전압은 10 keV이었고, Ar^+ (5 keV, 5 mA)를 사용하여 약 60 Å/s의 속도로 깊이 분석을 실시하였다. 이때 각 원소 분석에서 사용된 kinetic energy level은 Pd^{MNN} (315~345 eV), Ti^{LMM} (360~395 eV), In^{MNN} (397~415 eV), Ga^{LMM} (1050~1080 eV), As^{LMM} (1205~1237 eV), Si^{KLL} (1590~1628 eV), Pt^{NVV} (1940~1980 eV)이었다. 오믹 재료와 InGaAs의 계면을 XTEM(cross-sectional transmission electron microscopy)으로 관찰하였다. XTEM 시편 준비 과정에서 GaAs dummy wafer에 G1 epoxy를 사용하여 분석용 시편을 접착하였고, 가속전압 200 keV 상태에서 (110) projection centered beam image 방법으로 분석하였다.

3. 실험결과 및 고찰

급속 열처리 온도와 시간에 따른 오믹 접촉 비저항의 변화를 그림 2에 나타내었다. 상온에서 In의 몰분율이 0.5일 때 InGaAs와 금속간의 에너지 장벽이 0.2 eV 정도로 낮기 때문에 열처리 전에도 비교적 낮은 접촉 비저항을 예측하였으나 접촉 비저항을 측정할 수 없을 정도의 절연 특성을 보였다. 이는 증착 상태의 Si(1000 Å)층이 반응 전이므로 절연층으로 작용하였기 때문이다. 375°C 에서 10초 동안 열처리할 경우 $5 \times 10^3 \Omega cm^2$ 의 접촉 비저항을 보였으나, 이는 비교적 높은 값이며 따라서 오믹 접촉 특성이 아닌 Schottky 접촉 특성을 보였다. 그러나 400°C 이상으로 열처리 온도를 상승할 경우 $low-10^6 \Omega cm^2$ 정도의 우수한 오믹 특성을 나타내었고, 450°C 에서도 $3 \times 10^6 \Omega cm^2$ 의 낮은 접촉 비저항을 유지하였다.

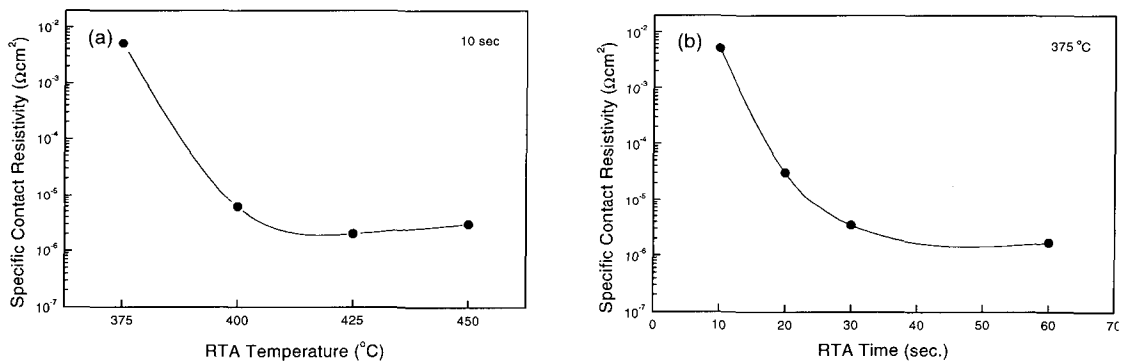


Fig. 2 Variation of the specific contact resistivity of the Pd/Si/Ti/Pt contacts to n-InGaAs with RTA (a) temperature and (b) time.

따라서 Pd/Si/Ti/Pt계 재료는 고온 안정성이 우수한 오믹 접촉 시스템으로 판단된다. 그림 2(b)는 375°C에서 열처리 시간을 달리 하여 오믹 접촉 비저항을 측정한 결과로서, 급속 열처리 시간을 60초까지 증가시키면 따라 접촉 비저항이 크게 감소하여 최저 $1 \times 10^{-6} \Omega \text{cm}^2$ 를 나타내었다. 그러나 실제 AlGaAs/GaAs HBT 제작 공정에서 375°C, 60초 동안의 열처리는 온도는 적당하지만 비교적 장시간이기 때문에 HBT 에피층의 도펀트가 재확산할 우려가 있다. 따라서 Pd/Si/Ti/Pt 오믹 접촉계를 이용할 경우 400~425°C에서 10~20초 동안의 급속 열처리가 적당하다고 판단된다.

Pd/Si/Ti/Pt 오믹 접촉에 대하여 급속 열처리 조건에 따른 상변태의 XRD 분석결과를 그림 3에 나타내었다. 급속 열처리에 의해 Pd₂Si 상이 생성되는 것을 확인하였고, 이때 Si이 InGaAs의 표면에서 성장하여 표면 도핑 농도를 증가시켜 오믹 저항이 감소한 것으로 사료된다. N형 InGaAs에 대한 Pd/Si계 고상 재결정 오믹 접촉 기구에 의하면, 상온에서 준안정상인 3원계 화합물 Pd_xGaAs가 GaAs 표면에 수십 Å의 두께로 형성되고, 고온에서의 열처리를 통해 Si과 반응하여 Pd-Si계 화합물을 형성하면서 Si이 도핑된 GaAs 재결정층을 형성한다. 이로 인해 GaAs의 표면 도핑 농도가 증가하여 터널링(tunneling)에 의해 오믹 접촉 저항이 감소하게 된다. 이러한 고상 재결

정은 Pd/Si계뿐만 아니라 Pd/Ge계, Pd/Zn계, Pd/In계 등에서도 나타나며, 기판이 GaAs가 아닌 GaP, InP, AlGaAs, InGaAs, InGaAsP 등에서도 나타날 수 있다고 보고하고 있지만, 아직 실험적 자료가 많지 않다 [14-16]. 본 논문의 경우, 상온에서 n형 InGaAs의 barrier height가 낮은 상태이기 때문에, 급속 열처리에 의해 오믹 접촉 저항이 감소한 이유는 barrier height의 감소에 의한 것이 아니라, Si이 InGaAs 표면으로 확산하여 표면 도핑 농도를 증가시키므로써 barrier width가 감소하여 터널링에 의한 것으로 판단된다. 따라서 초기 Pd과 InGaAs의 반응으로 인한 준안정상은 발견할 수 없었지만, Pd₂Si 상이 생성되고 접촉 비저항이 감소한 것으로 미루어 InGaAs의 경우도 Pd/Si계 고상 재결정에 의한 오믹 접촉이 가능하다고 사료된다.

그림 4는 Pd/Si/Ti/Pt 오믹 접촉에 대하여 급속 열처리에 의한 구성 원자의 재분포를 AES 깊이 분석으로 측정한 결과이다. 열처리에 의해 Si이 Pd과 반응을 하고 InGaAs의 표면으로 확산되었음을 알 수 있다. 그림 4(c)에서와 같이 Si이 375°C/10초의 열처리에 의해 부분적으로 Pd과 반응하고 잔류한 Si이 존재하였으며, 이는 접촉 비저항이 높은 결과를 초래하였다. 열처리 온도가 상승함에 따라 Si이 내부로 더욱 확산하여 Pd-Si계 화합물을 더욱 형성하여 접촉 비저항을 감소시켰음을 알 수 있다. 열처리 조건에 따른 오믹 접촉 구성 원소들의 이러한 분포양상은 오믹 특성과 밀접한 연관이 있으며, 상기 AES 분석 결과는 그림 2의 접촉 비저항 측정결과 및 그림 3의 XRD에 의한 상변태 분석결과와 잘 일치하고 있다. 한편 Ti/Pt층은 450°C까지의 열처리 조건에서도 특별한 변화가 없었으며, 이는 Au wire bonding을 위한 오믹 전극의 최상층으로서 사용되는 Au overlayer의 확산 방지층으로서 충분히 사용할 수 있다는 것을 의미한다.

그림 5는 InGaAs와 Pd/Si/Ti/Pt 오믹 접촉의 계면을 XTEM으로 관찰한 것으로, 375°C, 10초의 급속 열처리에 의해 Pd-Si계 화합물의 형성 및 Si 잔류층을 확인하였고, Ti/Pt층이 증착상태 그대로 유지되었음을 확인하였다. 한편 425°C, 10초의 급속 열처리에 의해 Si의 대부분이 Pd과 반응하여 Pd₂Si층을 형성하고 오믹 재료와 InGaAs가 매우 평탄한 계면을 유지하였다. 결론적으로, 전반적인 측정·분석결과에 의하면 n형 InGaAs에 대한 Pd/Si/Ti/Pt 오믹 접촉은

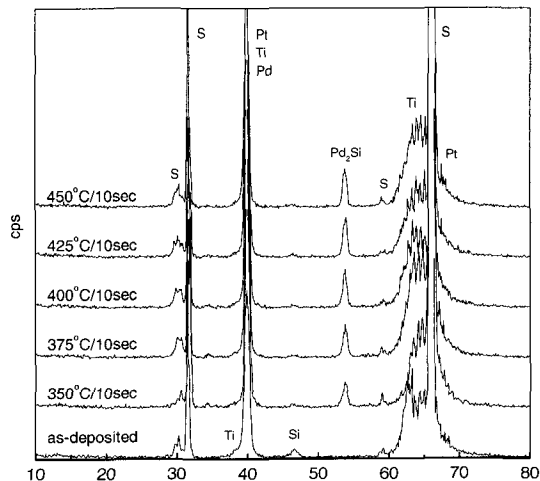


Fig. 3 XRD patterns of the Pd/Si/Ti/Pt contacts to n-InGaAs(S: substrate).

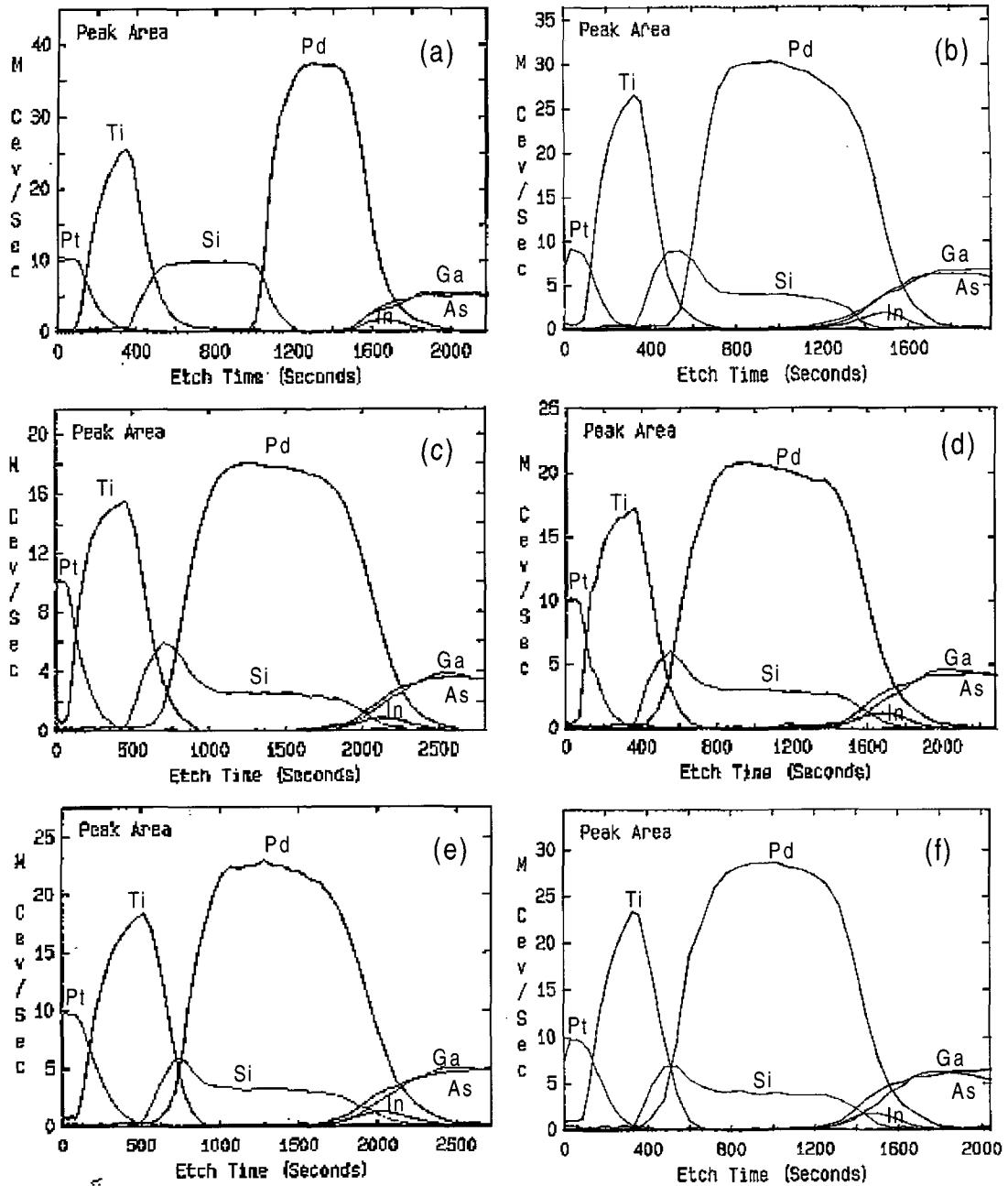


Fig. 4 AES depth profiles of the Pd/Si/Ti/Pt contacts to n-InGaAs. (a) as-deposited, (b) 350°C/10sec, (c) 375°C/10sec, (d) 400°C/10sec, (e) 425°C/10sec, (f) 450°C/10sec

고온 안정성이 우수하고 접촉저항이 만족할 정도로 낮기 때문에 n형 InGaAs층이 필요한 AlGaAs/GaAs HBT 등과 같은 초고속 화합물 반도체 소자의 응용 전망이 밝은 것으로 사료된다.

4. 결 론

AlGaAs/GaAs HBT의 에미터 오믹 전극으로의 응용을 목표로 n형 InGaAs에 대한 Pd/Si/Ti/Pt 오믹 접촉

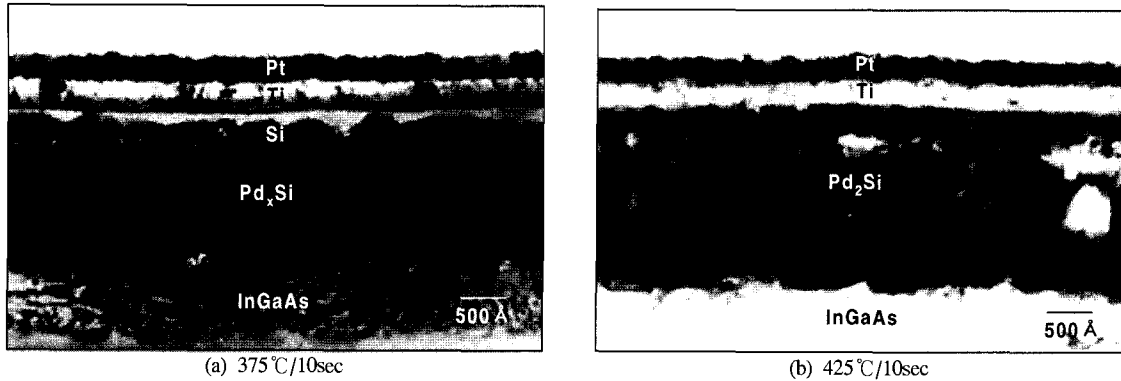


Fig. 5 Cross-sectional views of the Pd/Si/Ti/Pt contacts to n-InGaAs.

특성을 조사하였고, 급속 열처리에 따른 미세구조, 원자 재분포 및 상변화 분석을 병행하였다. 급속 열처리에 의해 450°C까지 우수한 오믹 특성을 나타내어 $low-10^{-6} \Omega \text{cm}^2$ 의 접촉 비저항을 보였다. 이는 Pd₂Si 화합물의 형성과 InGaAs 표면으로 확산한 Si doping 과 밀접한 관계가 있었다. 또한 열처리 후에도 오믹 접촉 재료와 InGaAs 계면 및 표면이 매우 평탄하였고, Ti/Pt층이 그대로 유지되어 Au overlayer의 사용 가능성도 시사하였다. 따라서 Pd/Si/Ti/Pt 오믹 접촉 시스템은 고온에서도 안정하고 오믹 접촉 특성도 우수한 재료로서, AlGaAs/GaAs HBT 제작에 응용 가능하다.

감사의 글

본 연구는 한국과학재단 목적기초연구(2000-1-30100-002-1) 지원으로 수행되었음.

참고 문헌

- [1] N. Baslau, J. B. Gunn and J. L. Staples, Solid-State Electron. **10**, 372 (1967).
- [2] T. C. Shen, G. B. Gao and H. Morkoc, J. Vac. Sci. & Tech. B **10**, 2113 (1990).
- [3] Y. C. Shih, M. Murakami, E. L. Wilkie and A. C. Calleri, J. Appl. Phys. **62**, 582 (1989).
- [4] K. Tanahashi, H. J. Tanaka, A. Otuki and M. Murakami, J. Appl. Phys. **72**, 4183 (1992).
- [5] L. C. Wang, P. H. Hao, J. Y. Cheng, F. Deng, S. S. Lau, J. Appl. Phys. **79**, 4216 (1996).
- [6] J. S. Kwak, J. L. Lee, H. K. Baik, D. W. Shin, C. G. Park, H. C. Kim, Jpn. J. Appl. Phys. **35**, 3841 (1996).
- [7] L. C. Wang, P. H. Hao, B. J. Wu, Appl. Phys. Lett. **67**, 509 (1995).
- [8] M. W. Cole, W. Y. Han, L. M. Casas, K. A. Jones, J. Appl. Phys. **77**, 5225 (1995).
- [9] W. Y. Han, Y. Lu, H. S. Lee, M. W. Cole, L. M. Casas, A. DeAnni, K. A. Jones and L. W. Yang, J. Appl. Phys. **74**, 754 (1993).
- [10] I.-H. Kim, S. H. Park, T.-W. Lee and M.-P. Park, Appl. Phys. Lett. **71**, 1854 (1997).
- [11] 김일호, 박성호, 김좌연, 이종민, 이태우, 박문평, 한국진공학회지 **7**, 24 (1998).
- [12] I.-H. Kim, S. H. Park, J.-W. Kim, J.-M. Lee, T.-W. Lee and M.-P. Park, Jpn. J. Appl. Phys. **37**, 1854 (1997).
- [13] A. Katz, C. R. Abermathy, S. J. Pearton, B. E. Weir and W. Savin, J. Appl. Phys. **69**, 2276 (1991).
- [14] R. Bruce, D. Clark and S. Eicher, J. Electron. Lett. **19**, 225 (1990).
- [15] Z. Ma, L. H. Allen, B. Blanpain, Q. Z. Hong, J. W. Mayer and C. J. Palmstorm, Phase Trans. Kinetics in Thin Film Symp. 131 (1991).
- [16] T. Pirling, K. Fricke, M. Schussler, W. Y. Lee, H. Fuess and H. L. Hartnagel, Mater. Sci. Eng. B **29**, 70 (1995).