

방향성 결합기를 이용한 가변감쇠기의 설계 및 제작에 관한 연구

전중성* · 임종근*** · 김동일** · 김기문***

A Study on Fabrication of Variable Attenuator Using a Directional Coupler

Joong-Sung Jeon · Jong-Kum Lim*** · Dong-Il Kim** · Ki-Moon Kim****

〈목 차〉	
I. 서 론	IV. 측정 및 결과 고찰
II. 감쇠기의 구조 및 원리	V. 결 론
III. 감쇠기의 분석	참고문헌

요 약

본 연구에서는 방향성 결합기의 특성과 PIN 다이오드의 특성을 이용하여 가변 감쇠기를 구현하였다. 기존의 Even-Odd Mode 해석법이 아닌 간단한 2-port 기법으로 감쇠기를 분석하였으며, 산란 파라미터는 결합포트의 종단 임피던스가 동일한 경우와 동일하지 않은 경우에 있어서의 감쇠기의 동작특성을 평가하였다.

방향성 결합포트는 가변종단을 HP사의 전류제어 소자인 HSMP-3864 PIN 다이오드를 사용하였다. 구현된 가변감쇠기는 PCS 송신주파수 1.9 GHz에서 감쇠범위가 30 dB 이상, 삽입손실 5 dB 이하, 입·출력 반사계수 -25 dB 이하의 특성을 나타내었으며, 이는 PCS와 셀룰러 이동통신 기지국용 전력 증폭기를 온도 등과 같은 외부의 환경변화에 따라서 이득을 가변 시킬 수 있으며, 또한 증폭기의 선형성을 향상시킬 것으로 사료된다.

I. 서 론

현대의 이동통신 시스템 즉, PCS와 Cellular와 같이 이동통신의 경우 주파수 자원의 효율적인 이

용을 위해 QPSK 변조방식을 사용하게 되었고, 이 변조방식은 기지국 송신단에 매우 높은 선형성이 요구되는 고전력 증폭기(High Power Amplifier; HPA)를 필요하게 되었다[1]. 따라서 이동통신 기

* 한국해양대학교 해사산업연구소

** 한국해양대학교 전파공학과

*** 한국해양대학교 전자통신공학과

지국용 전력 증폭기는 비선형 특성을 갖는 증폭기에 선형성을 보장해주는 선형화기(Linearizer)를 부착하여 구현하는데, 이 선형화기의 주요 제어회로에는 가변 감쇠기(Variable attenuator)와 위상 변환기(Phase shifter)로 구성된다. 결합선로형 방향성 결합기를 이용하여 증폭기의 출력단에서 신호를 추출하여 왜곡된 신호 성분들의 진폭과 위상을 제어하여 증폭기의 입력단으로 되돌림으로써 증폭기의 최종 출력단에는 왜곡 성분들을 억제하여 출력되도록 한다.

한편 감쇠기의 가변소자로는 전류제어 소자인 PIN 다이오드와 전압제어 소자인 GaAs MESFET가 주로 사용된다[2~3]. MESFET로 감쇠기를 구현할 경우 FET로 T형 또는 Pi형 저항성 Pad를 구현하고 각 FET의 게이트 전압을 조정함으로써 신호의 감쇠 특성을 얻을 수 있다. 그러나 MESFET 감쇠기는 PIN 다이오드 감쇠기보다 더 큰 전력을 인가할 수 있다는 장점이 있으나, 감쇠를 얻기 위한 제어 회로가 복잡해지는 단점도 있다.

따라서 본 연구에서는 가격이 저렴하고 저전력 특성을 갖는 PIN 다이오드를 사용하였다. 감쇠기를 선형화기에 적용할 경우 증폭기의 선형성을 보장하기 위해 감쇠기에 인가되는 전력을 충분히 작게 하므로 PIN 다이오드 감쇠기의 동작 전력은 큰 문제가 되지 않는다. 그림 1은 3 dB 방향성 결합기를 이용한 PIN 다이오드 감쇠기 회로 및 등가회로를 나타낸 것으로 바이어스 전류의 제어에 의해서 접합 저항(Junction resistance : R_j)의 값이 달라짐으로써 가변 감쇠기로서의 역할을 하게 된다. 그러나 PIN 다이오드의 경우 R_j 이외의 다른 기생 소자 성분 때문에 신호 레벨 감쇠 동작시에 위상변화도 동반하는 것이 일반적이다[4].

II. 감쇠기의 구조 및 원리

감쇠기의 동작원리는 방향성결합기의 결합포트 출력 신호가 90° 위상차가 있으므로 두 다이오드의 특성이 동일할 경우 좋은 입력반사계수(S_{11})를 나타내며, 또한 대칭적인 구조를 갖고 있기 때문에 출력반사계수(S_{22})도 동일한 특성을 갖게 된다. 그

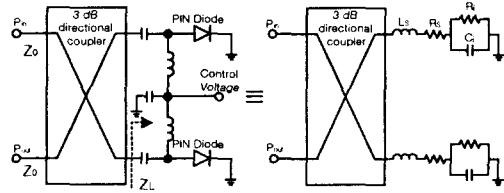


그림 1. 감쇠기의 구조와 등가회로.

Fig. 1. The configuration and equivalent circuit of a attenuator

림 1에서 바이어스가 인가되지 않았을 때, PIN 다이오드는 큰 임피던스 값을 나타내므로 입력 RF 신호는 모두 50Ω 저항에서 소모되어 본래의 아이솔레션 포트인 출력 포트에는 RF 신호가 전달되지 않게 된다. 따라서 감쇠량은 최대가 된다. 반대로 충분한 바이어스가 인가되었을 때는 PIN 다이오드는 약 1Ω 의 임피던스 값을 나타내므로 거의 전반사가 일어나 입력 RF 신호는 모두 출력 포트로 전달된다.

그림 2는 초고주파 회로 시뮬레이션 프로그램인 Serenade를 이용하여 PCS 송신주파수 1.9 GHz에서 결합 포트 임피던스의 변화에 의해 본래의 아이솔레션 포트로 출력되는 감쇠정도를 시뮬레이션한 결과를 나타낸다. R_j 값이 C_j 와 L_s 값에 비해 변화량이 크므로 바이어스에 따른 PIN 다이오드 기생 성분의 영향을 무시하고 이상적인 저항의 역할을 한다고 가정했을 때의 감쇠량을 나타낸 것이다.

그림 2에서 알 수 있듯이 Z_L 이 50Ω 부근에서 반

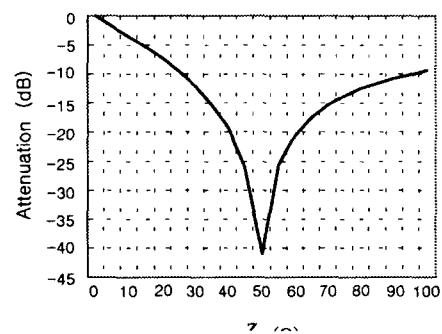


그림 2. Z_L 의 변화에 의한 감쇠량.

Fig. 2. Attenuation values for Z_L from Z_0 to $2Z_0$

사는 최소가 되며, 시스템 전체의 감쇠량은 최대가 된다. 반대로 Z_L 이 0Ω 또는 $2Z_0$ 가 되었을 때 반사는 최대가 되고 감쇠량은 최소가 된다. PIN 다이오드의 임피던스 변화량은 감쇠 특성에 따라 두 구간으로 나눌 수 있다. 하나는 $0\Omega \sim 50\Omega$ 부근이고 또 하나는 기울기가 반전되는 $50\Omega \sim 2Z_0$ 구간이다. 자동이득조정(Automatic Gain Control)과 같은 제어 시스템에서 기울기의 반전은 겹파 알고리즘 또는 기울기의 부호를 고려하는 어떤 수단이 도입되지 않는 한 제어루프의 불안정성 등과 같은 심각한 문제를 야기 시킬 수 있으므로, PIN 다이오드의 임피던스 변화량이 $0\Omega \sim 50\Omega$ 을 초과하지 않도록 설계하는 것이 바람직하다. 이러한 문제는 그림 3의 회로에서와 같이 하드웨어 내에서 제거할 수 있는데, Z_0 와 동일한 저항값(50Ω)을 결합 포트상의 PIN 다이오드에 병렬로 각각 배치하는 것이다. 그러므로 감쇠기는 Z_L 이 Z_0 에 비해 같거나 작은 범위에서 동작하게 된다. 또한 $50\Omega \sim 100\Omega$ 사이의 구간에서 동작하는 감쇠기 회로를 구성할 수도 있는데 이 경우에 있어서는 결합 포트에 50Ω 의 병렬 저항 대신에 50Ω 의 직렬 저항을 배치하면 된다.

III. 감쇠기의 분석

일반적으로 감쇠기를 Even-Odd Mode 이론을 이용하여 해석하지만[5], 여기서는 더 간단하고 직접적인 2-port 기법으로 분석하였다.

그림 4는 전형적인 3 dB 방향성 결합기를 기초

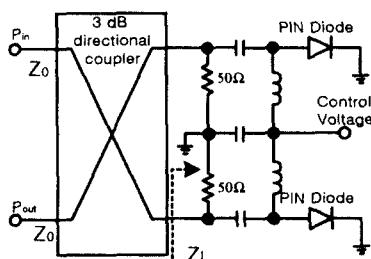


그림 3. 50Ω 병렬 저항이 부가된 감쇠기의 구조.
Fig. 3. The configuration of a attenuator with additional parallel resistor 50Ω

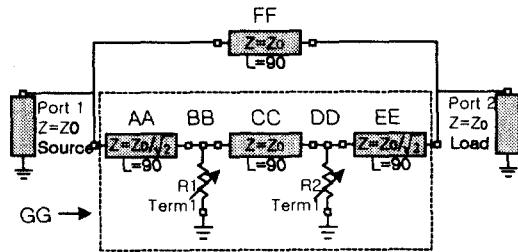


그림 4. 2-port 구조를 강조한 감쇠기 구조.

Fig. 4. Coupler-based attenuator schematic redrawn to emphasize 2-port structure

로 한 감쇠기를 2-port 구조임을 강조하기 위해 변형된 형태로 나타내었다. 각각의 2-port 요소를 AA~FF로 표기하였으며, GG는 AA~EE의 종속 결합이다. 그러므로 전체 감쇠기 회로의 최종적인 2-port 표현 관계는 FF와 GG의 병렬 구조임을 알 수 있다.

그림 3의 회로망에 대한 산란 파라미터의 결정 순서는 다음과 같다.

1. 2-port FF의 Y-parameter 행렬을 구한다.
2. 2-port AA~EE에 대한 ABCD-parameter 행렬을 구한다.
3. 행렬 AA, BB, CC, DD, EE를 순서대로 곱하여 ABCD-parameter 행렬 GG를 구한다.
4. ABCD-parameter GG를 Y-parameter로 변환한다.
5. Y-parameter 행렬 FF와 GG를 더한다.
6. 단계 5의 Y-parameter 행렬을 S-parameter로 변환한다. 구해진 S-parameter 행렬은 전체 회로망에 대한 S-parameter를 나타낸다.

그림 3의 전체 회로망에 대한 산란 파라미터는 다음 식(1)과 같으며, 식(1)의 S-parameter를 이용함으로써 감쇠기의 여러 가지 동작 조건을 평가할 수 있다. 그림 3에서 R_1 과 R_2 를 순수 저항으로

$$[S] = \begin{bmatrix} \frac{Z_0(R_1 - R_2)}{(R_1 + Z_0)(R_2 + Z_0)} & \frac{j(R_1 R_2 - Z_0^2)}{(R_1 + Z_0)(R_2 + Z_0)} \\ \frac{j(R_1 R_2 - Z_0^2)}{(R_1 + Z_0)(R_2 + Z_0)} & \frac{Z_0(R_2 - R_1)}{(R_1 + Z_0)(R_2 + Z_0)} \end{bmatrix} \quad \dots \quad (1)$$

나타내었지만, 실질적으로는 R_1 과 R_2 가 복소 임피던스인 경우를 고려하여야 한다. 식(1)에서 $R_1 = R_2 = Z_L$ 로서 동일하게 종단되었을 경우를 고려하면, S-parameter은 아래의 식(2)와 같다.

여기서, $\Gamma_c = (Z_L - Z_0)/(Z_L + Z_0)$ 는 종단 결합 포트에서의 반사계수이며 이상적인 가변 감쇠기를 나타낸다. $S_{11} = S_{22} = 0$ 이기 때문에 임·출력 포트는 감쇠량에 관계없이 완전 정합되며, S_{21} 과 S_{12} 의 크기는 반사계수 Γ_c 의 크기와 같으므로 임의의 감쇠량에 따른 반사계수의 크기를 식(3)에서 계산할 수 있다. 또한 식(3)은 다음과 같이 Z_L 에 대하여 풀 수 있으며, Z_L 과 Z_0 가 양의 실수이고 $Z_L < Z_0$ 인 경우에는 식(4)와 같고, $Z_L > Z_0$ 일 때는 식(5)가 된다.

$$S_{21}[dB] = 20 \log(|\Gamma_c|) \\ = 20 \log |(Z_L - Z_0)/(Z_L + Z_0)| \\ \dots \dots \dots \quad (3)$$

$$Z_L = \frac{Z_0 \left(1 - 10^{\frac{S_{21}}{20}} \right)}{1 + 10^{\frac{S_{21}}{20}}} \quad \dots \quad (4)$$

여기서, S_{21} 은 dB 값이다.

$$Z_L = \frac{Z_0 \left(1 + 10^{\frac{S_{21}}{20}} \right)}{1 + 10^{\frac{S_{21}}{20}}} \quad \dots \dots \dots \quad (5)$$

식(5)으로부터 1 dB~40 dB의 감쇠 범위에 필요
되는 최소 및 최대 종단 임피던스를 결정할 수 있
으며, 이론적으로 1 dB~40 dB의 감쇠 범위에 필요
되는 종단 임피던스 Z_L 은 약 $3\Omega \sim 49\Omega$ 이 된다. 따
라서 PIN 다이오드는 근사적으로 $3\Omega \sim 1250\Omega$ 의
RF 저항 값을 나타내어야 한다.

식 (1)으로부터 $R_1 \neq R_2$ 와 같이 동일하지 않은 결합 포트 종단은 S_{11} 과 S_{22} 가 “0”이 아니므로 반사적이게 된다는 것을 알 수 있으며, 입·출력 포트에 대한 반사손실은 아래와 같이 표현할 수 있다.

$$R_L = -S_{11}[dB] = -S_{22}[dB]$$

$$= -20 \log \left| \frac{Z_0(R_2 - R_1)}{(R_1 + Z_0)(R_2 + Z_0)} \right| \quad \dots \dots \dots (6)$$

입·출력 포트간에 발생하는 감쇠의 크기는 동일한 결합 포트 종단의 경우와 마찬가지로, S_{21} 의 크기와 같다.

$$\begin{aligned} \text{Attenuation [dB]} &= -S_{21} [\text{dB}] \\ &= -20 \log \left| \frac{(R_1 R_2 - Z_0^2)}{(R_1 + Z_0)(R_2 + Z_0)} \right| \end{aligned} \quad \dots \quad (7)$$

식(7)로부터 반사손실은 결합 포트 종단 R_1 과 R_2 간의 차가 최소일 때 가장 크고, R_1 과 R_2 간의 차이가 증가함에 따라 줄어든다는 것을 알 수 있다. 그러므로 2-port 분석의 결과적인 산란 파라미터는 결합 포트의 종단 임피던스가 같은 경우와 같지 않은 경우에 있어서의 감쇠기의 동작을 예상할 수 있게 하였다.

본 연구에서는 방향성 결합기의 결합 포트상에 동일한 PIN 다이오드를 사용하고 바이어스 조건을 똑같이 변화시킴으로써 식(1)의 $R_1=R_2=Z_L$ 로서 동일하게 종단되었을 경우의 산란 파라미터를 이용할 수 있으며, 또한 PIN 다이오드에 병렬로 실제 소자 값인 51Ω 저항을 부가함으로써 식(4)의 $Z_L < Z_0$ 인 경우를 이용하여 감쇠량에 따른 부하 임피던스의 값을 예측할 수 있다.

IV. 측정 및 결과 고찰

그림 5는 두께 0.5mm, 유전율 3.5인 테프론 기판을 사용하여 제작한 가변 감쇠기의 실물 사진을 나타낸다. 바이어스 회로는 마이크로파 회로가 갖는 RF 특성에 영향을 미치지 않아야만 하는데, 즉 RF 신호가 바이어스 회로에 누설되지 않고 바이어스

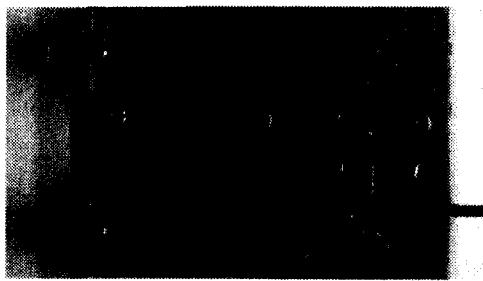


그림 5. 제작된 가변 감쇠기의 사진.
Fig. 5. The photograph of the fabricated variable attenuator

회로는 RF 신호의 전송을 방해하지 않아야만 하므로 설계상의 주의가 필요하다. 이상적으로 사용주파수 대역에서 커패시터는 단락회로로서 인더터는 개방회로로서의 역할을 해야한다. 칩 커패시터는 DC 전원 차단용으로 칩 인더터는 RF 신호 차단용으로서 최소 삼입손실을 갖는 RF 쇄크를 구성하여 바이어스 인가시 원하는 주파수 대역에서 RF 신호가 DC 전원부로 누설되는 것을 방지하도록 설계하였다. 또한 결합 포트에 51Ω 병렬 저항은 종단 Z_L 이 선로의 특성 임피던스인 50Ω 을 초과하지 않는다는 것을 보장한다.

아래의 그림 6은 제어전압의 변화에 따른 감쇠기의 감쇠량을 나타낸 것이다. $-4.5\text{ dB} \sim -33\text{ dB}$ 로 약 30 dB 이상의 감쇠범위를 얻었으며 선형성을 나타냄을 알 수 있다. 또한 감쇠범위에 요구되는 전압이 $0\sim 0.82\text{ V}$ 로서 저전력 소모 특성을 나타내고 있다.

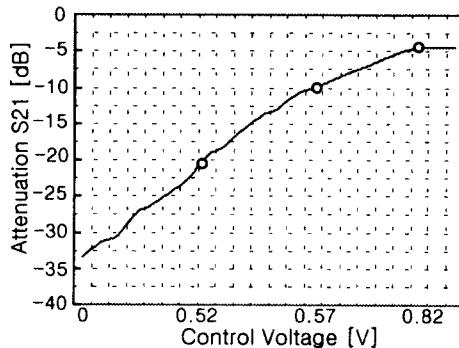


그림 6. 제어 전압에 따른 감쇠량.
Fig. 6. Attenuation over control voltage

3 dB 방향성 결합기를 이용한 가변 감쇠기의 장점 중의 하나는 입·출력 포트가 감쇠에 관계없이 완전한 정합 상태를 유지한다는 것이며, 그림 7에서 제어전압의 범위에서 입·출력 반사계수 S_{11} , S_{22} 가 -25 dB 이하의 특성을 나타내었다. 또한 바이어스가 PIN 다이오드의 충분한 동작 조건인 0.82 V 이상일 때의 삼입손실은 그림 8에서 알 수 있는 바와 같이 2 GHz 이하에서 -5 dB 이하를 나타내고 있는데, 이는 $Z_L < Z_0$ 인 경우를 이용하기 위하여 부가한 51Ω 의 병렬 저항의 영향이 클 것이라고 사료된다.

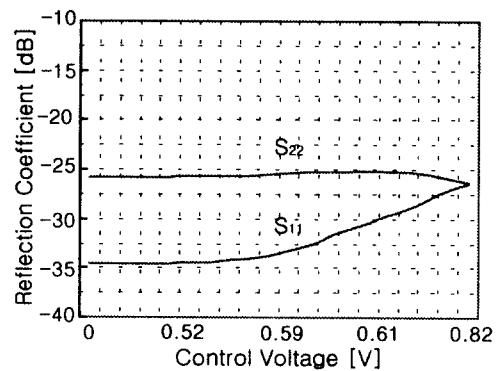


그림 7. 제어 전압에 따른 입·출력 반사계수.
Fig. 7. Input · output reflection coefficients over control voltage

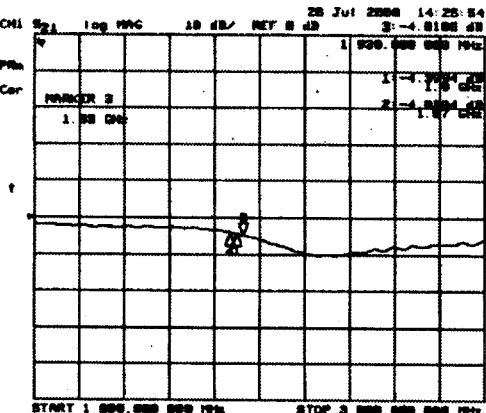


그림 8. 삽입손실 특성.
Fig. 8. The insertion loss

V. 결 론

본 연구에서는 감쇠기의 분석을 위해 기존의 Even-Odd Mode 이론을 사용하지 않고 간단하고 직접적인 2-port 기법을 적용하였다. 따라서 도출된 산란 파라미터는 가변 감쇠기의 동작 특성을 보다 쉽게 이해하고 예측할 수 있게 함으로써 2-port 분석법의 타당성을 입증하였다. 또한, 분석을 토대로 3 dB 방향성 결합기의 입·출력 특성과 아이슬레이션 특성, 그리고 PIN 다이오드의 전류제어 특성을 이용하여 가변 감쇠기를 구현하고 그 성능을 평가하였다. 기판 두께 0.5mm, 유전율 3.5인 테프론 기판, 가변 종단은 HP사의 HSMP-3864 PIN 다이오드를 사용하였다. 제작된 가변 감쇠기는 사용 주파수 1.9 GHz에서 감쇠범위 30 dB 이상, 삽입손실 5 dB 이하, P_{1dB} 입력 20 dB 이상, 그리고 제어 전압 0~0.82 V에서 입·출력 반사계수 -25 dB 이하의 특성을 나타내었다.

따라서 본 연구를 통하여 구현된 가변 감쇠기는 PCS용 AGC 회로 내에서 외부적인 요인에 관계없이 전력증폭기의 이득제어를 통해 전력 증폭기의 비선형 특성에 의한 AM/AM 변환 왜곡을 감소시켜 증폭기의 선형성을 향상시킬 것으로 사료된다.

향후의 연구로는 구현된 가변 감쇠기를 응용하여, 등가 회로상의 접합 커페시턴스 등 내부 기생 성분의 영향을 고려하여 다양한 설계 및 해석 그리

고 제작 과정을 통하여 감쇠량에 따른 위상 변화를 억제함으로써, 증폭기의 AM/AM 변환 왜곡뿐만 아니라, AM/PM 변환 왜곡을 감소시키는 더욱 신뢰성 있는 연구가 필요할 것으로 사료된다.

참 고 문 헌

- 1) Behzad Razavi, RF Microelectronics, Prentice Hall PTR, pp. 54-97, 1998.
- 2) Stepan Lucyszyn and Ian D. Robertson, "Optically Induced Measurement Anomalies with Voltage-Tunable Analog-Control MMICs," IEEE Transactions on Microwave Theory and Techniques, Vol. 46, No. 8, August 1998, pp. 1109, section V. "Analog Attenuators" subsection A. "MESFET-Based Attenuator."
- 3) Inder Bahl, Prakash Bhartia, Microwave solid state circuit design, wiley New York, pp. 667-670, 1988.
- 4) Robert E. Collin, Foundation for Microwave Engineering, 2nd ed., McGraw-Hill, New York, pp. 432, 1992.
- 5) Stewart Walker, "A low phase shift attenuator", IEEE Trans. Microwave Theory and Techniques vol. 42 No. 2, pp. 182-185, Feb. 1994.