

## ATM계층의 트래픽 측정 및 분석 도구 설계

정 승 국\*, 이 영 훈\*\*

### The Traffic Measurement and Analysis Tool Design for the ATM Layer

Seung-Kook Cheong\*, Young-Hun Lee\*\*

#### 요 약

본 논문은 ATM망에서 ATM 계층의 셀 전달 트래픽에 대해 실시간으로 측정하고 측정을 통해 수집된 데이터를 토대로 트래픽 특성을 분석하기 위한 도구 설계에 관한 것으로 설계된 도구를 현장에 적용, real-ATM 트래픽을 측정하고 분석하여 도구의 효율성을 확인하였는데, 분석 결과 망 자원의 효율을 약 20% ~ 50% 까지 개선 시킬 수 있을 것으로 확인되었으며 분석 파라미터는 현장에 적용하였고, 적용된 파라미터는 품질을 보장하면서 망 자원 효율을 높일 수 있는 것으로 확인되었다. 따라서, 가입자별 트래픽 유형을 일별, 주별, 월별, 분기별로 분석할 수 있도록 향후 많은 raw data를 기반으로 데이터 베이스 구축이 필요하며 이를 토대로 망 확장 및 신규 망 구축을 위한 설계 분야 및 ATM망의 트래픽 수요 예측에 활용될 수 있을 것이다.

#### Abstract

This paper discussed to the ATM traffic measurement and analysis tool for analyzing the ATM traffic properties. This tool was applied at the ATM commercial network. The analysis result is verified effectivity to improve network resource from 20% to 50%. Thus, this tool usefully can be used to network plan for the network expansion and new network building. Also, it can be used to the demand estimation of the ATM network traffic.

---

\* 한국전자통신연구원 책임연구원

\*\* 한남대학교 전자공학과 교수

## I. 서론

트래픽 엔지니어링(Traffic Engineering)은 네트워크의 성능 평가와 성능 최적화에 관련 문제를 취급하는 네트워크 엔지니어링(Network Engineering)의 한 측면으로 트래픽의 측정, 특성화, 모델링, 트래픽 제어 응용 기술을 포함(1)(2)하는 것으로 IP망이나 ATM망, 향후 구축될 광 인터넷 망과 같은 패킷 단위 트래픽 처리 분야에서는 필수적으로 고려되어야 할 기술 분야이다.

트래픽 엔지니어링은 자원 레벨과 트래픽 레벨로 나뉘게 되는데 트래픽 레벨은 폭주(Congestion Situation) 상태의 제어 측면으로 간주되며 자원 레벨은 망 자원의 효율적 활용 측면으로 용량계획, 라우팅 제어, 자원관리 등이 포함된다.(3)(4)

트래픽 엔지니어링은 궁극적으로 망 자원의 효율성을 극대화하게 하고 트래픽 흐름을 원활히 하도록 제어함으로써 지연, 지연변이, 패킷 손실 등을 최소화하도록 하며 수율(Throughput)을 극대화 하는 것이다.(5)(6)

국내의 ATM망은 1999년부터 한국통신, 데이콤을 중심으로 구축하기 시작하였으며 지금은 전국적으로 400여 개 이상의 노드로 구축된 대규모 망으로 발전하였고 향후 2~3년 간 지속적으로 망을 확장 발전시켜 나갈 전망이다. 그러나 현재는 트래픽 엔지니어링에 관련된 최적화 작업이 이루어지지 않은 상태이므로 망 자원의 효율화를 기대하기 어렵고 트래픽 유형 및 특성 파악이 안된 상태에서 서비스의 품질을 향상하기 어려운 실정이다.

따라서, ATM망 기반의 인터넷 트래픽에 대한 특성 연구가 요구되며 망 자원의 효율성을 극대화하고자 하는 노력이 필요한 시점이다.

트래픽 엔지니어링은 트래픽 측정 및 분석이 가장 중요한데 망(Netowrk) 측면에서는 ATM 셀 전달에 관한 트래픽 특성 유무가 중요하며 사용자(User) 측면에서는 TCP/IP, HTTP/FTP등과 같은 상위 계층의 트래픽 특성이 중요하게 된다.

현재는 ATM망에서의 트래픽 특성 분석을 위한 일련의 작업 및 연구가 통신 사업자 운용 차원에서 일부 진행

되고 있으나 주로 사용자 측면의 TCP/IP계층이나 HTTP/FTP등과 같은 상위 프로토콜 스택에서의 트래픽 분석이 주류를 이루고 있으며 ATM 셀 전달 계층인 ATM계층에서의 트래픽 유형 분석은 전무한 상태이므로 ATM 셀 전달 계층의 트래픽 특성에 따른 망 자원의 최적화로 효율을 극대화할 수 있는 망 차원의 트래픽 분석 방안 및 도구 등이 절실히 필요하다.

따라서, 본 논문에서는 ATM 계층의 셀 전달 트래픽에 대한 측정 및 분석을 목표로 ATM망에서 ATM 계층의 셀 분포를 실시간으로 측정하여 분석하고, 그 결과를 망에 재 적용하여 분석에 따른 효율성을 검증하며, 트래픽의 유형 분석에 따른 가상 회선(Virtual Connection) 별 특성을 파악하기 위하여 측정 하드웨어 설계, 분석 프로그램 설계, 효율성 검증을 위한 망 파라미터와 분석 파라미터의 비교 등을 수행하였다.

본 연구의 방법으로 II장에서는 마이크로 초 단위의 트래픽 수집을 위한 하드웨어 구성을 소개하고 III장에서는 수집된 Raw Data를 분석하기 위한 프로그램 도구를 소개하며 IV장에서는 현재 운용되고 있는 망 파라미터와 분석된 망 파라미터의 자원 효율성을 비교 분석하고 V장에서 결론을 맺는다.

## II. 트래픽 측정을 위한 하드웨어 설계

### 2.1 설계 개념

ATM 계층의 셀 전달 트래픽 특성을 파악하여야 하므로 1개의 셀 시간에 대한 처리가 필요하게된다. STM-1 급인 경우 1 개의 셀이 처리되는 시간이 2.83us 단위가므로 마이크로 초 단위의 실시간 측정 및 동작이 가능하도록 설계되어야 한다. 또한 물리 계층(Physical Layer)의 인터페이스 규격은 ITU-T I.432 규격을 따라야 한다.

### 2.2 기능

트래픽 측정을 위한 하드웨어의 전체적인 구성은 그림 1과 같고, 세부 적으로는 Main Module 과 계위별 STM-1/STS-3C, DS3, DS1/1E Module들로 총 4가지로 구성된다.

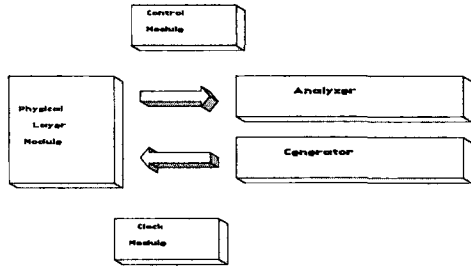


그림 1. 하드웨어 Block Diagram

2.2.1 Main Module

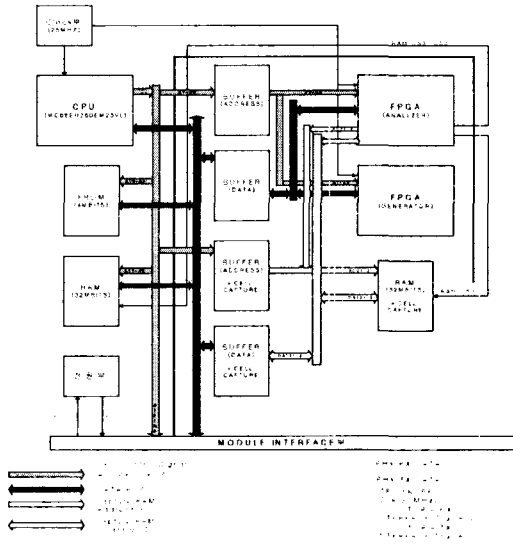


그림 2. 하드웨어 Main Module

Main Module은 그림 2에서 보는 바와 같이 Clock 부, Control부, Analyzer부, Generator부, 전원부 그리고 Module Interface부로 구성된다.

Clock부는 25MHz의 clock을 CPU, Analyzer부 그리고 Generator부에 공급하며, CPU는 32bit processor인 Motorola MC68EN360EM25VL을 사용하여 주변 device들의 제어와 Analyzer로부터 1초마다 인터럽트를 받아 실시간적인 상황을 처리하며 상위로 그 결과를 통보도록 설계하였다.

Generator부는 ALTERA FPGA EPF10K50VRC240을 사용하였고, 이 부분은 UTOPIA Level 1 TX Interface와 CBR 셀 방출 스케줄, 2<sup>15</sup>의 PRBS Pattern 생성, CRC-16 생성, 병렬 혼화 그리고 OAM Loopback Cell의 생성 및 방출 기능을 수행한다.

Analyzer부는 ALTERA FPGA EPF10K100ARC240을 사용하였고, UTOPIA Level 1 RX Interface와 Test Cell의 Sequence, PRBS 그리고 CRC-16 Check를 수행하며, Link에 흐르는 트래픽을 분석하고 저장한다.

Module Interface부는 Main Board와 3가지의 다른 Module들과 전원뿐 아니라 각종 signal들을 주고 받는 통로기능을 담당한다.

Main Module에는 4Mbits의 Flash Memory를 사용하여 원격지에서 Upgrade된 데이터를 down받아 Upgrade할 수 있고 32Mbits의 시스템 RAM과 Analyzer에서 측정된 결과 및 셀들을 저장하는 32Mbits의 RAM을 갖는다.

2.2.2 Interface Module

Interface Module은 STM-1, DS3, DS1/E의 3가지 형태로 설계하였다. STM-1/OC-3는 그림 3과 같이 Optic Module, SDH or SONET ATM Interface부, 전원부, CLOCK부, RS-232 Interface부 그리고 Module Interface부로 구성하였다.

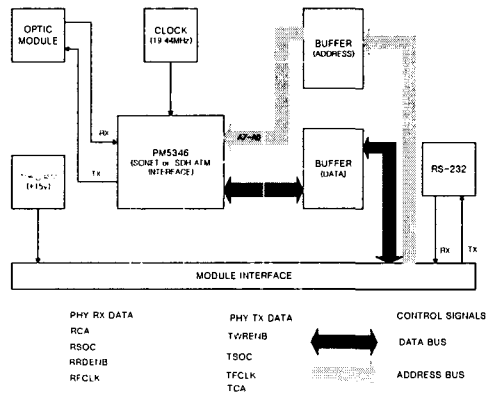


그림 3. STM-1/OC-3 Module Block도

광 Interface부는 Agilent사의 HFCT5205M을 사용하였고, CLOCK부는 19.44MHz를 SONET or SDH ATM Interface에 공급하여 ATM Interface부의 TX Reference clock으로 사용하였다.

SONET or SDH ATM Interface부는 PMC-Sierra사의 PM5346을 사용하였고, 이 부분은 155M급 SONET 또는 SDH Frame에 ATM Cell 53bytes를 Mapping 또는 De-Mapping을 하며, Physical Layer의 장애 상태를 감시하는 기능을 갖고 있다.

DS3 Module은 그림 4와 같이 CLOCK부, Line Interface부, DS3 ATM UNI부, RS-232부 그리고 전원부로 구성되어 있고, 이 부분은 DS3급(44.736M) 신호에 ATM Cell을 Mapping 또는 De-Mapping하는 기능과 Physical Layer 장애 상태 감시 기능을 수행한다.

CLOCK부는 44.736MHz의 clock을 ATM UNI부에 공급을 하며, 그 clock을 reference로 하여 ATM UNI는 전송을 하게 된다. Line Interface부는 TDK사의 78P7200을 사용하였다. ATM UNI부는 PMC-Sierra사의 PM7345-RI를 사용하였다. RS-232부는 STM-1 Module과 동일한 기능을 수행한다.

DS1/1E Module은 그림 5와같이 CLOCK부는 Line Interface부에 XCLK(jitter attenuation clock), ATM UNI부에는 XCLK(jitter attenuation clock)와 Transmit clock(TCLK)를 공급한다.

DS1/1E ATM UNI부는 ATM Cell을 T1 Frame 또는 E1 Frame에 맞추어 전송이 되거나 T1 또는 E1 Frame에 들어 있는 ATM 셀들을 조립하고, 물리 계층 장애 상태를 감시 하는 기능을 수행 한다.

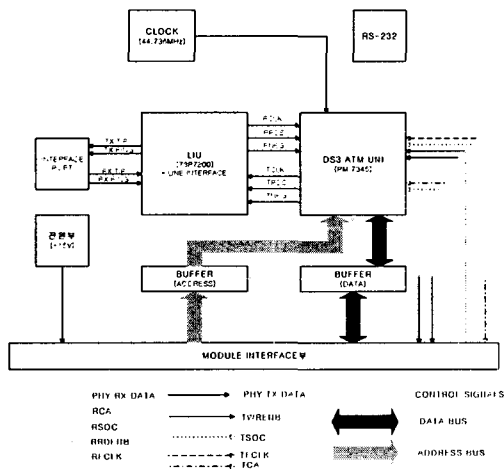


그림 4. DS3 Interface Module

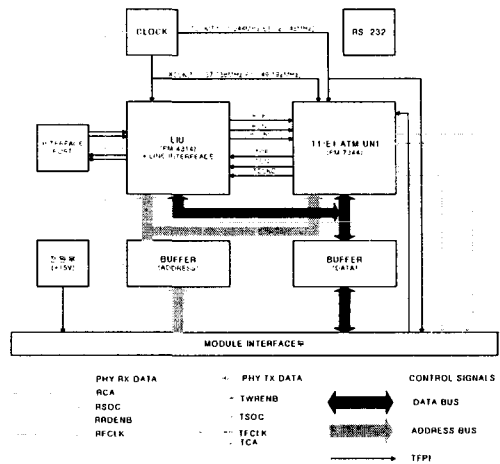


그림 5. DS1/1E Interface Module

### III. 소프트웨어 설계

II장에서 설계한 ATM 트래픽 측정 장치를 통해 수집된 Raw Data를 가공하여 유효한 데이터(망 운용 파라미터 및 설계 기초 자료 등)를 확보하기 위한 분석 도구를 개발하였는데 각 구성은 다음과 같으며 그 각각은 그림 6 ~ 그림 10과 같다.

- = 메인 창 (Main Window) - 그림 6
- = 입력 파일 창(Input File Window) - 그림 7
- = 분석 파일 계산 창 (Analysis File Total Calculation Window) - 그림 8 ~ 10

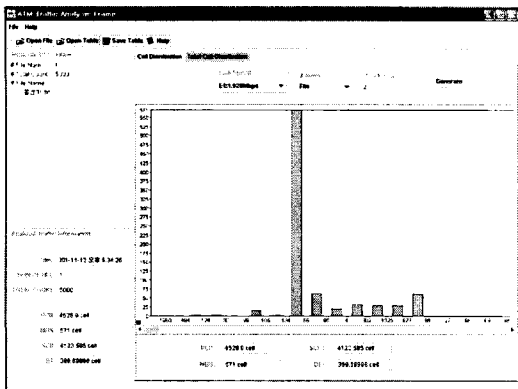


그림 6. 메인 창 (Main Window)

메인 창은 수집된 Raw Data의 파일을 읽는 기능과 저장된 DB데이터를 open하는 기능 및 분석된 내용을 DB로 저장하는 기능을 수행하며 출력되는 형태는 트래픽의 On/Off구간에 대한 Power Spectrum과 해당 분석 파일에 대한 PCR(Peak Cell Rate), SCR(Sustainable Cell Rate), MBS(Maximum Burst Size), BT(Burst Tolerance) 값을 출력한다.

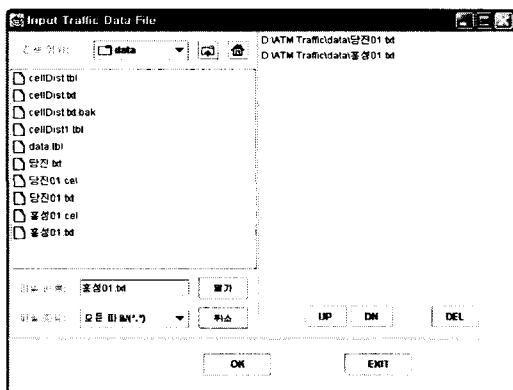


그림 7. 입력 트래픽 데이터 파일 창(Input Traffic Data File Window)

입력 트래픽 데이터 파일 창은 수집된 raw data를 1개부터 복수개의 파일을 연동하여 분석을 수행할 수 있도록 구성한 것으로 그림 7의 열기 부분을 클릭하므로써 우측 창에 선택된 파일이 보이도록 하였다.

분석된 파일의 Total 계산 테이블 창은 그림 8과 같으며 분석된 개별 파일들의 값을 DB나 파일로 구축하는 기능을 담당하고 열기(Open), 삽입(Insert), 삭제(Delete)

등과 같은 DB관련 작업을 수행할 수 있다.

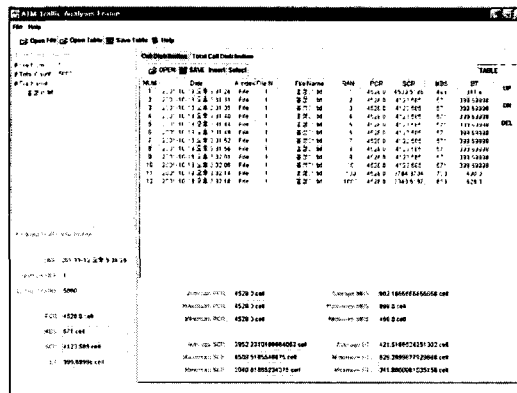


그림 8. 분석된 파일의 Total 계산 테이블 창

분석된 결과 창은 그림 9와 같이 Bar형태로 출력되거나 그림 10과 같이 Line 형태로 출력된다.

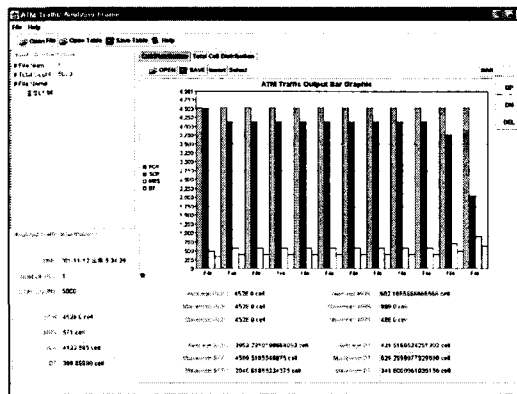


그림 9. Bar 형태의 분석 결과 창

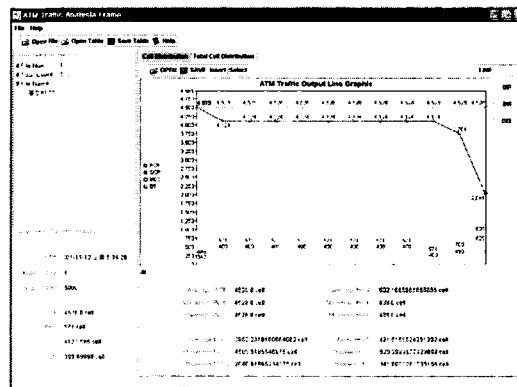


그림 10. Line 형태의 분석 결과 창

### IV. 적용 및 결과 분석

II, III장에서 설계한 ATM 트래픽 측정 및 분석 도구의 효율성 검증을 위하여 한국통신 ATM망의 Access Node 2 곳을 선정하여 트래픽을 측정하고 분석하였다. 망 운용 파라미터는 표 1.에 나타내었으며 분석 결과는 표 2 및 그림 11과 같다.

표 1. 망 운용 파라미터

지역	VPI/VCI	PCR	SCR	MBS
홍성	10/32	1920Kbps	1920Kbps	684Cell
당진	11/32	1920Kbps	1920Kbps	684Cell

표 2. 수집 트래픽 분석 결과표

(단위 : Cell)

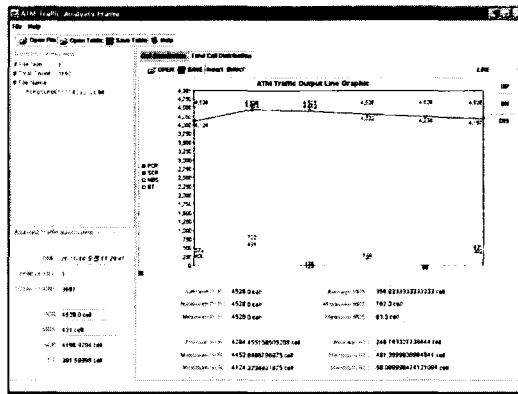
지역	PCR	Max. SCR	Min. SCR	Ave. SCR	Max. MBS	Min. SCR	Ave. MBS
홍성	4528	4453	4124	4295	702	83	357
당진	4528	4510	4116	4360	1229	99	564

분석 결과 홍성 지역의 최적 운용 망 파라미터는 SCR인 경우 4295Cell(1.8Mbps)이며, MBS는 357Cell Time이고 당진 지역은 SCR=4360Cell(1.85Mbps), MBS = 564 Cell Time으로 운용하여도 품질을 보장하는 적절한 서비스가 가능하므로 망 자원의 효율은 홍성, 당진 각각 약 7.5%의 향상 효과가 있으며, MBS값은 홍성 약 47.8%, 당진 17.5%의 개선 효과가 발생하였다.

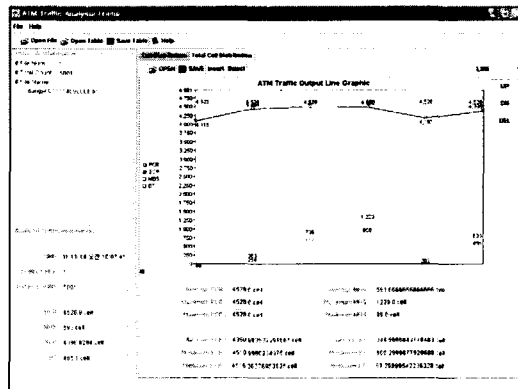
수집 트래픽 분석 결과는 현장에 적용하여 운용 중에 있으며 서비스에 영향을 주지 않는 것으로 검증되었다. 따라서, 측정 및 분석 도구에 의한 망 운용 파라미터 산출 데이터는 직, 간접적으로 망 자원의 효율을 극대화하는데 유효한 것으로 판명되었다.

여기서 한가지 고려하여야 할 사항은 최대 SCR,

MBS값에 해당하는 트래픽이 연속해서 유입되는 경우인데, 대부분의 트래픽 특성이 On-Off 형태로 유입되므로 충분한 버퍼(Buffer) 용량으로 커버할 수 있다. 따라서, ATM 스위치의 입력단은 Ingress Buffer의 용량이 충분히 큰 것을 사용함으로써 망 자원의 효율을 높일 수 있을 것이다.



(a) 홍성전국국 분석 결과



(b) 당진전국국 분석 결과

그림 11. 분석 도구에 의한 분석 결과

### V. 결론 (Conclusion)

본 논문은 ATM망 기반의 인터넷 트래픽에 대해 ATM 계층의 셀 전달 트래픽 특성을 분석하기 위한 도구

설계에 관한 것으로 한국통신에서 구축한 ATM망에서 ATM계층의 트래픽을 실시간으로 측정하여 분석하고, 그 결과를 서비스 망에 적용하여 설계 도구의 효용성을 확인하였다.

분석 결과 망 자원의 효율을 20% ~ 50%까지 개선시킬 수 있는 것으로 확인되었으며 분석된 파라미터는 현장에 적용하였고, 그 결과 서비스 품질을 보장하면서 망 자원의 효율을 극대화하는 최적 파라미터로서의 효용성이 입증되었다. 이 결과는 향후 망 확장 및 신규 망 구축에 따른 설계 분야에 활용될 수 있으며 ATM망의 트래픽 수요 예측에도 활용될 수 있을 것이다.

따라서, 향후에는 일별, 주별, 월별, 분기별 트래픽 특성 분석이 이루어지도록 많은 Raw Data가 수집되어야 함으로 전국적으로 분산 구축된 노드의 트래픽을 자동으로 수집할 수 있는 방안 연구가 필요하며 수집된 트래픽을 토대로 ATM계층의 트래픽 특성 및 유형 분석을 위한 트래픽 모델링이 연구되어야 할 것이다.

- [6] D. Mitra and K.G. Ramakrishnan, "A Case Study of Multiservice, Multipriority Traffic Engineering Design for Data Networks," Proc. Globecom'99, Dec 1999.

### 저자 소개



정 승 국

1995 한남대학교 전자공학과  
졸업(석사)

2000~현재 한남대학교 전자공  
학과(박사과정)

1985~현재 한국전자통신연구  
원 책임연구원

관심분야

Network Engineering

이 영 훈

한남대학교 전자공학과 교수

### 참고문헌

- [1] D. Awduche, J. Malcolm, J. Agogbua, M. O'Dell, J. McManus, "Requirements for Traffic Engineering over MPLS," RFC 2702, Sep. 1999.
- [2] D. Awduche, "MPLS and Traffic Engineering in IP Networks," IEEE Communications Magazine, Dec. 1999.
- [3] ITU-T Recommendation E.600, "Terms and Definitions of Traffic Engineering," Mar. 1993.
- [4] ITU-T Recommendation E.701, "Reference Connections for Traffic Engineering," Oct. 1993.
- [5] X. Xiao, A. Hannan, B. Bailey, L. Ni, "Traffic Engineering with MPLS in the Internet," IEEE Network magazine, Mar. 2000.