

유한요소법을 이용한 SCS 절연 웨이퍼의 온도분포 해석

Analysis of Temperature Distribution using Finite Element Method for SCS Insulator Wafers

김 옥 삼

O. S. Kim

Key Words : Single crystal silicon(단결정 실리콘), Temperature distribution analysis(온도분포해석), Fusion bonding(융융결합), Silicon on insulator wafer(실리콘 절연 웨이퍼)

Abstract : Micronization of sensor is a trend of the silicon sensor development with regard to a piezoresistive silicon pressure sensor, the size of the pressure sensor diaphragm have become smaller year by year, and a microaccelerometer with a size less than $200\sim300\mu\text{m}$ has been realized. In this paper, we study some of the bonding processes of SCS(single crystal silicon) insulator wafer for the microaccelerometer, and their subsequent processes which might affect thermal loads. The finite element method(FEM) has been a standard numerical modeling technique extensively utilized in micro structural engineering discipline for design of SCS insulator wafers. Successful temperature distribution analysis and design of the SCS insulator wafers based on the tunneling current concept using microaccelerometer depend on the knowledge about normal mechanical properties of the SCS and SiO_2 layer and their control through manufacturing processes.

1. 서 론

단결정 실리콘(single crystal silicon, SCS)의 절연(insulator)웨이퍼¹⁾에 마이크로머시닝(micromachining)가공기술을 적용하여 마이크로머신이나 마이크로구조체 등을 제작하는 MEMS²⁾(microelectromechanical system) 분야에 많은 관심이 모아지고 있다. 그 가운데 마이크로가속도 센서(microaccelerometer sensor)는 자동차의 서스펜션과 네비게이터 뿐만 아니라, 운전자 안전을 위한 에어백 제어에 꼭 필요하다. 특히 양자역학적 현상인 턴널 전류 효과(tunneling current effect)와 정전기력(electrostatic force)의 균형을 이용해, 패들(paddle)과 기판(substrate)사이에서 검침력을 확보하는 마이크로가속도계 센서^{3,4)}의 사용처는 더욱 증가하고 있다. 이와 같이 거대한 잠재시장이 있는 SCS 실리콘 절연(silicon on insulator, SOI)웨이퍼의 설계와 제작과정에, 컴퓨터를 이용한 모델링이나 시뮬레이션은 불가결하다. 이에 관련하여 실리콘 웨이퍼

결합공정에서 온도변화에 의존한 기포 예방기술을 K. Mitani⁵⁾ 등이 연구하였고, 열산화 프로세스에서 발생하는 실리콘 기판의 열응력 검토를 H. Miura⁶⁾ 등이 하였다. 또한 실리콘 열산화 프로세스에서 형상과 응력해석 프로그램 OXSIM2D와, 박막 다층 구조체의 해석 프로그램 SIMU2D/F 등의 개발은 N. Saito^{7,8)} 등이 추진하였으나, SOI 웨이퍼에 대한 적용은 아직 이루어지지 못한 실정이다.

본 연구는 마이크로가속도계 센서의 재료로 사용되는 SCS의 SOI 웨이퍼 제조공정에서, 적층막과 열산화층의 결합공정에 대해 시간경과에 따른 열적 거동 및 온도분포 변화를 유한요소법으로 해석하였다. 연구결과는 마이크로머신이나 MEMS 부품개발시 발생하는 각종 잔류 열응력 및 열변형이 기인한 팝업(pop up)과 같은 불량현상을 정량적으로 규명하는데 필요한 기초자료를 제공할 수 있다.

2. 유한요소 정식화

및 구배를 비정상향으로 계산해야 한다. 온도분포의 지배방정식은 2차원 비정상 열전도 방정식으로부터 도출할 수 있는데 선행요건을 다음과 같다. 우선, 방향에 따라 기계적성질 변화가 없는 등방성체(isotropic material)이고 둘째, 재료의 기계적 성질의 온도의존성은 고려하지 않는다. 이상과 같은 가정 하에서 지배방정식, 경계 및 초기조건은 아래와 같다.

1) 지배방정식(governing equations)

$$\frac{\partial}{\partial x}(k_x \frac{\partial T}{\partial x}) + \frac{\partial}{\partial y}(k_y \frac{\partial T}{\partial y}) - \rho c \dot{T} = 0, \quad t > 0 \quad (1)$$

2) 경계조건(boundary conditions)

$$k_x \frac{\partial T}{\partial x} L_x + k_y \frac{\partial T}{\partial y} L_y + h(T - T_\infty) = 0 \quad (2)$$

3) 초기조건(initial conditions)

$$T = T_{iL} \text{ in wafer part, } t = 0 \quad (3)$$

여기서 T 와 T_∞ 은 웨이퍼 및 주위온도이고, t 는 시간이며 x, y 는 각 축의 방향좌표이다. k_x, k_y 는 각 방향의 열전도도, c 와 ρ 는 비열과 밀도이며 L_x, L_y 는 방향에 따른 방향여현(direction cosine)을 의미한다. 경계조건식 (2)에서 사용된 열전달계수 h 는 웨이퍼의 크기, 형상 및 냉각조건 등 여러 가지 복잡한 인자들의 영향을 받는다. 식(3)의 T_{iL} 은 웨이퍼의 초기온도이다.

유한요소법으로 해를 얻기 위해 식(1)의 지배방정식에 갤러킨법(Galerkin's method)을 적용하면 식(4)와 같이 성립한다.

$$\int_v [\frac{\partial}{\partial x}(k_x \frac{\partial T}{\partial x}) + \frac{\partial}{\partial y}(k_y \frac{\partial T}{\partial y}) - \rho c \dot{T}] N_i dV = 0 \quad (4)$$

여기서 N_i, dV 는 형상함수와 미소체적 그리고 \dot{T} 는 비정상향 $\partial T / \partial t$ 를 나타낸다. 또한 식(4)를 가우스 정리(Gauss theorem) 하면 식(5)가 된다.

$$\begin{aligned} & \int_s N_i [(k_x \frac{\partial T}{\partial x} \hat{e}_x + k_y \frac{\partial T}{\partial y} \hat{e}_y) \cdot (L_x \hat{e}_x + L_y \hat{e}_y)] dS \\ & - \int_v [(k_x \frac{\partial T}{\partial x} \hat{e}_x + k_y \frac{\partial T}{\partial y} \hat{e}_y) \cdot \frac{\partial N_i}{\partial x} x + \frac{\partial N_i}{\partial y} \hat{e}_y] dV \\ & - \int_v N_i \rho c \dot{T} dV = 0 \end{aligned} \quad (5)$$

가우스 적분법은 2차원 적분문제를 풀기 위한 부분적분법이므로, 식(5)는 식(6)으로 전환할 수 있다.

$$\begin{aligned} & \int_v k_x [\frac{\partial T}{\partial x} \frac{\partial N_i}{\partial x} + \frac{\partial T}{\partial y} \frac{\partial N_i}{\partial y}] dV + \int_v \rho c \dot{T} N_i dV \\ & - \int_s k_x [\frac{\partial T}{\partial x} L_x + \frac{\partial T}{\partial y} L_y] N_i dS = 0 \end{aligned} \quad (6)$$

식(6)에 식(2)의 경계조건을 대입시키면 식(7)이다.

$$\begin{aligned} & \int_v k_x [\frac{\partial T}{\partial x} \frac{\partial N_i}{\partial x} + \frac{\partial T}{\partial y} \frac{\partial N_i}{\partial y}] dV + \int_v \rho c \dot{T} N_i dV \\ & \int_S h(T - T_\infty) N_i dS = 0 \end{aligned} \quad (7)$$

여기서 온도함수 T 는 각 요소와 절점에서 식(8)로 표시된다.

$$T = \sum_{i=1}^n N_i(x, y) T_i(t) = N_1 T_1 + N_2 T_2 + \dots + N_n T_n \quad (8)$$

N_n 과 T_n 은 n 번째 절점의 형상함수와 온도함수를 나타내고 있다. 식(7)의 온도미분항 $\partial T / \partial x$ 과 $\partial T / \partial y$ 은 식(9), 비정상향 \dot{T} 는 식(10)과 같다.

$$\frac{\partial T}{\partial x} = \sum_{i=1}^n \frac{\partial N_i}{\partial x} T_i, \quad \frac{\partial T}{\partial y} = \sum_{i=1}^n \frac{\partial N_i}{\partial y} T_i \quad (9)$$

$$\frac{\partial T_i}{\partial T} = \sum_{i=1}^n N_i T_i \Rightarrow \frac{\partial T_i}{\partial t} = \sum_{i=1}^n N_i \dot{T}_i \quad (10)$$

식(8), 식(9) 및 식(10)을 식(7)에 대입하면 그 결과는 식(11)과 같이 행렬형태로 표현할 수 있다.

$$\begin{aligned} & \int_v \left(k_x \left[\frac{\partial N_i}{\partial x} \right] \frac{\partial N_j}{\partial x} \{T\} + k_y \left[\frac{\partial N_i}{\partial y} \right] \frac{\partial N_j}{\partial y} \{T\} \right) dV + \int_v \rho c [N_i]^T N_j \{\dot{T}\} dV \\ & + \int_s h [N_i]^T N_j \{T\} dS - \int_s h N_i T_\infty dS = 0 \end{aligned} \quad (11)$$

식(11)을 이산화(discretization)하면 강성방정식(stiffness equation)은 식(12)와 같다.

$$[K]\{\dot{T}\} + [k]\{T\} = \{P\} \quad (12)$$

여기서, 각 항들은 식(13)부터 식(17)까지를 의미한다.

$$[K] = \int_v [B]^T [D] [B] dV + h \int_s [N]^T [N] dS \quad (13)$$

$$[k] = \rho c \int_v [N]^T [N] dV \quad (14)$$

$$\{P\} = h T_\infty \int_s [N] dS \quad (15)$$

$$[B] = \begin{bmatrix} \frac{\partial N_1}{\partial x} & \frac{\partial N_2}{\partial x} & \frac{\partial N_3}{\partial x} \\ \frac{\partial N_1}{\partial y} & \frac{\partial N_2}{\partial y} & \frac{\partial N_3}{\partial y} \end{bmatrix} \quad (16)$$

$$[D] = \begin{bmatrix} k_x & 0 \\ 0 & k_y \end{bmatrix} \quad (17)$$

한편 비정상항 $\{\dot{T}\}$ 를 이산화시키면 식(18)로 나타낼 수 있다.

$$\{\dot{T}\} = (\{T\}_{t+\Delta t} - \{T\}_t) / \Delta t \quad (18)$$

이 식에서 Δt 는 시간의 미소증분이므로 강성방정식의 최종 결과식은 식(19)과 같다.

$$[\bar{K}]\{T\}_{t+\Delta t} = \{\bar{P}\}_{t+\Delta t} \quad (19)$$

각 항들은 식(20)과 식(21)을 나타내고 있다.

$$[\bar{K}] = [K] + [k] / \Delta t \quad (20)$$

$$\{\bar{P}\} = \{P\} + [k]\{T\}_{t+\Delta t} / \Delta t \quad (21)$$

이상과 같이 얻어진 강성방정식의 최종결과인 식(19)에 초기조건인 식(3)을 대입하여, SOI웨이퍼의 제조공정에 대해 미소 시간증분 Δt 에 따른 비정상상태의 온도분포를 해석하였다.

3. SCS 절연웨이퍼의 모델링

3.1 SCS 절연웨이퍼 제조과정

SOI웨이퍼의 재료는 불순물 함유량 1%미만의 SCS와 산화규소(SiO_2)로 이루어져 있고, 제조과정은 Fig. 1과 같이 3단계로 구별된다. 첫째 단계는 SCS와 SiO_2 층을 형성하기 위한 1과 2 스텝의 막형성과정(layer work)이며, 둘째 단계는 상부기판(upper substrate)과 하부기판(lower substrate)을 연결하는 3과 4 스텝인 용융결합(fusion bonding) 과정, 그리고 마지막 단계로 상부기판의 제거와 마스크 층을 만드는 5와 6 스텝으로 구성되어 있다. 상부기판의 아래 부분에 마이크로가속도계 센서의 패들(paddle)부를 형성하기 위한 3 μm 두께의 SCS 적층공정은 1,200 °C 온도에서 20초 정도 소요되었다. 2 스텝의 상부기판과 하부기판에 2 μm 의 SiO_2 의 막 중착작업은, 화학분위기에서 1,100 °C로 100시간 가열하였다. 두번째 결합단계는 청정공간(clean room)의 정열장치(joining apparatus)에서, 상부기판과 하부기판을 1,000 °C로 가열하여 실리콘 원자간의 반데발스 힘(Van der Waals force)으로 접합시켰다. 최종적으로 SOI 웨이퍼에 불필요한 상부기판을 화학적 부식(chemical etching)으로 제거하면서 경면(鏡面)가공을 마치고, 그 위에 0.2 μm 의 SiO_2 막을 900 °C에서 생성시킨다. 균형막(balancing layer)은 마스크 생성 후 제거했다.

3.2 유한요소 모델링

SOI웨이퍼 내부의 온도거동을 수치해석적으로 규명하기 위해 각종 물성치는 참고자료⁴⁾를 이용하여 Table 1과 같이 입력하였다. 그리고 해석과정에서는 수학적인 염밀해를 구하기가 어려우므로 연속체 역학적 방법인 변분법(variational method)과 가중잔여법(weighted residual method)으로 근사해를 구하는 방법을 사용하였다. 비선형 형태의 온도거동 양상이므로 해가 한계오차 이내로 수렴할 때 까지 연립방정식을 반복계산 하였다. 해의 수렴 메카니즘은 접선강성법(tangential stiffness method)과 초기강성법(initial stiffness method)의 장점을 결충한 혼합법(combined algorithm)을 적용하였고, 연립방정식의 해를 구할 때는 컴퓨터의 기억용량을 줄일 수 있는 프론탈법(frontal method)을 사용하였다.

SOI웨이퍼의 제조과정에서 발생하는 열적거동 해석에 이용된 상용 유한요소 코드는 ANSYS

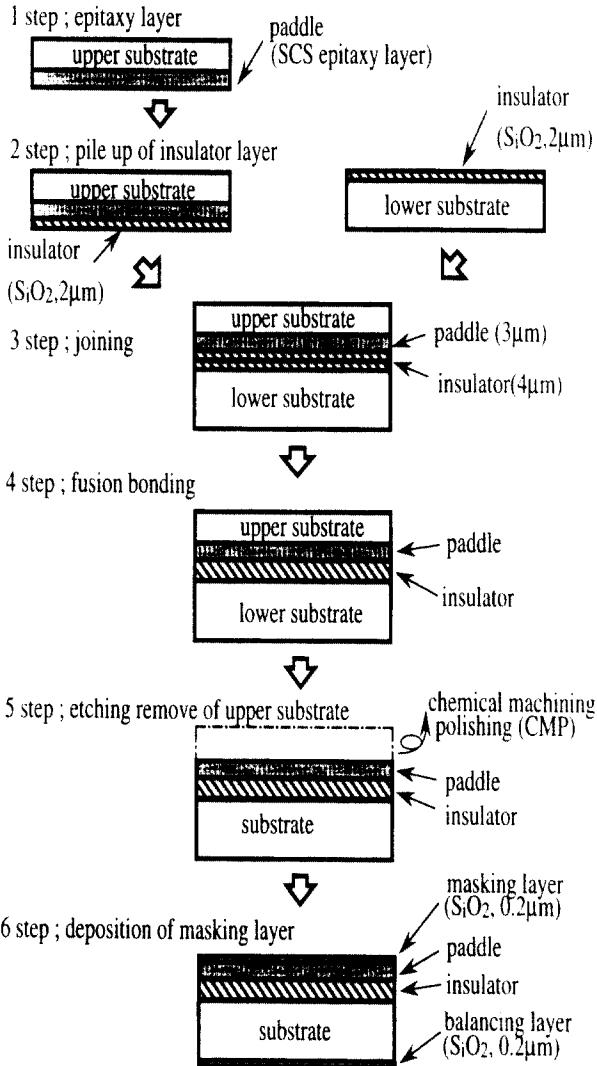


Fig. 1 Schematic of SCS insulator wafer producing processes

Table 1 Mechanical and physical properties of materials

	SCS	SiO_2
Yield strength ($10^{10} \text{ dyne/cm}^2$)	7.0	8.4
Density (g/cm^3)	2.3	2.5
Heat transfer coefficient ($\text{W}/(\text{cm}^2 \text{ °C})$)	1.6	0.014
Thermal expansion coefficient ($10^{-6}/\text{°C}$)	2.33	0.55
Specific heat ($\text{cal}/(\text{g °C})$)	0.2	0.23

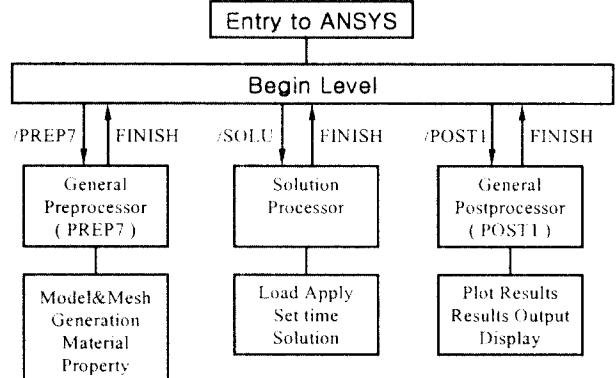


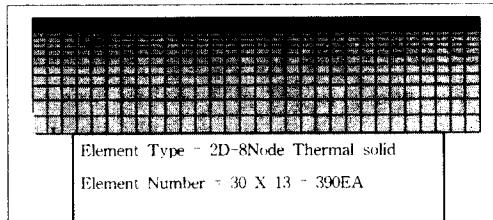
Fig. 2 Analysis flow chart for temperature behaviors of SCS insulator wafer

v5.6이며 흐름도는 Fig. 2와 같다. 프로그램은 선처리과정(pre-processor)에 SOI웨이퍼의 메쉬생성 및 재료의 물성치 입력부분이 있고, 계산영역(solution stage)은 열하중 정의와 시간경과에 따른 온도분포 및 구배의 변동상황을 해석하였다. 그리고 후처리과정(post-processor)은, 결과를 효과적으로 전달하도록 절점과 요소에서 비정상 상태의 열구배 및 온도분포 데이터를 출력하였다. 메쉬 생성 후 절점수와 요소수는 각 단계에서 Fig. 3과 같으며 모두 자유메쉬(free mesh)이다.

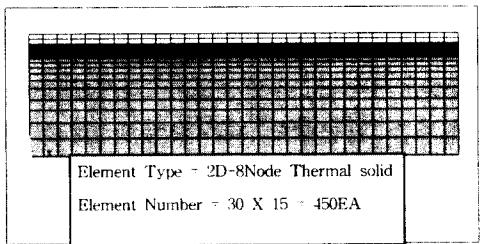
4. 해석결과 및 고찰

상부기판(Fig. 3의 (a) epitaxy layer)의 SCS 3 μm 적층공정에서 냉각개시 0.6×10^{-4} 초가 경과한 후, SOI웨이퍼의 온도분포를 표현한 것이 Fig. 4이다. 그림의 원편 중심부를 기준으로 동심원의 대칭형상을 나타내고, 최고온도는 1,198 °C이며 평균온도는 1,196 °C이다. 기판 오른쪽 상부 및 하단부의 활발한 열전달 현상에 의하여 비교적 신속하게 냉각이 이루어지며, 점차 중심부를 향해 포물선 모양으로 동온도선이 형성되었다. SCS와 SiO_2 가 이종 물질임에도 불구하고 접합면에서 온도 불연속선이 나타나지 않은 것은, SOI웨이퍼 내부의 온도가 초기온도 1,200 °C와 최대편차 6°C로서 거의 차이가 없었고 냉각개시 시간도 0.6×10^{-4} 초 밖에 경과하지 않았기 때문이다. 냉각과정이 경과하면서 접합면에서 온도 불연속선이 나타날 것으로 사료된다.

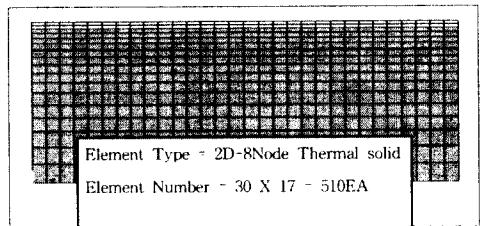
상부 절연층(upper insulator layer)에 SiO_2 를 적층하는 작업이 종료되고, 대기중에서 자연냉각이 이루어지기 시작한 0.1×10^{-3} 초 이후, 온도가동을 나타낸 그림이 Fig. 5이다. 초기온도는 1,100 °C이



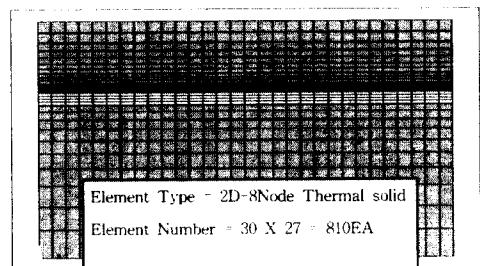
(a) Epitaxy layer



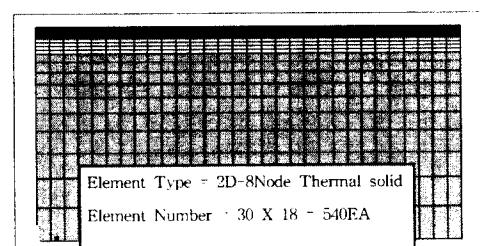
(b) Pile up of insulator layer(upper)



(c) Pile up of insulator layer(lower)



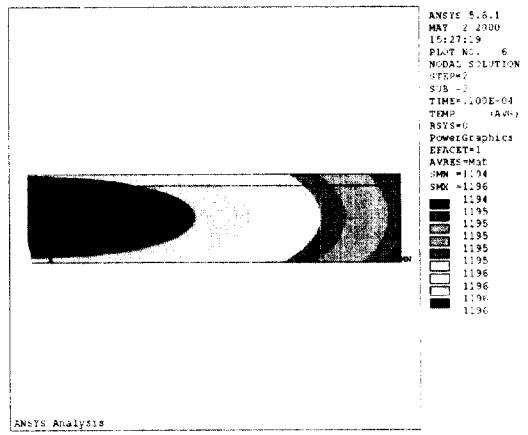
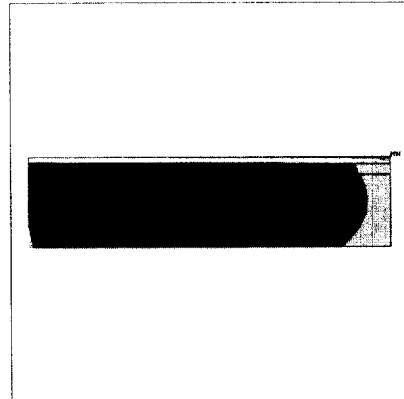
(d) Fusion bonding



(e) Deposition of masking layer

Fig. 3 Mesh generations for analysis

며, 냉각 공정의 진행은 SOI웨이퍼 끝단과 상단부로부터 이루어지고 있다. 온도구배는 최저 1,047

Fig. 4 Distribution of temperature gradients on epitaxy layer after cooling 0.6×10^{-4} sFig. 5 Distribution of temperature gradients on pile up of insulator layer(upper substrate) after cooling 0.1×10^{-3} s

℃에서 최고 1,064 ℃까지 분포되어 17 ℃의 온도 편차를 보이고 있으며, SOI 웨이퍼 최외각부 10 μm 이내에서는 $1.7 \text{ }^\circ\text{C}/\mu\text{m}$ 의 온도기울기를 형성하고 있어 향후 잔류열응력을 유발할 가능성 있다고 사료된다.

Fig. 6은 하부 절연층(lower insulator layer)에 2 μm 의 SiO_2 적층작업의 냉각개시 0.1×10^{-2} 초 이후, 온도분포를 나타낸 그림이다. 초기온도는 상부 절연층과 마찬가지이며, 냉각진행이 웨이퍼 끝단에서부터 이루어지고 있음을 알 수 있다. 온도거동은 420 ℃에서 427 ℃까지 분포되어 있어 1 μm 당 약 0.7 ℃의 구배를 나타내며, 웨이퍼의 횡방향 중심선을 기준으로 거의 비슷한 온도기울기를 보여준다. 이것은 잔류 열응력 제거를 위한 열처리작업에서, 상부 절연층과 하부 절연층의 가열 및 냉각조건을 동일하게 설정하여야 한다는 점을 내포하고 있다.

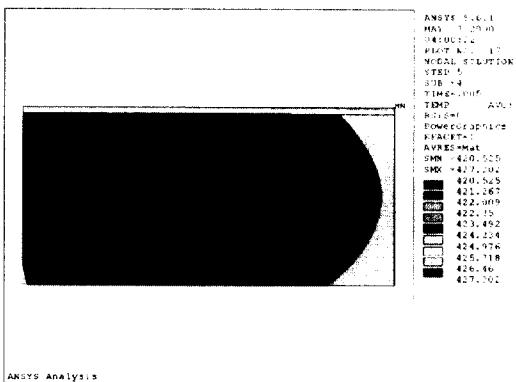


Fig. 6 Distribution of temperature gradients on pile up of insulator layer(lower substrate) after cooling 0.1×10^{-2} s

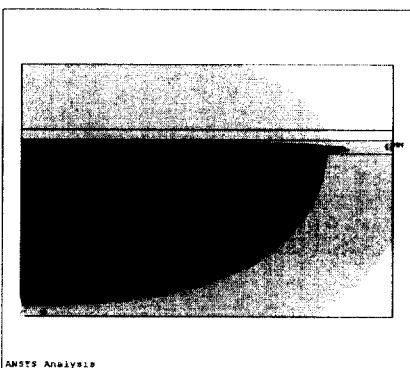


Fig. 7 Distribution of temperature gradients on fusion bonding after cooling 0.5×10^{-4} s

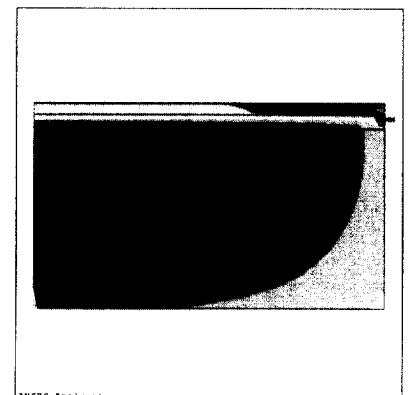


Fig. 8 Distribution of temperature gradients on masking layer after cooling 0.1×10^{-4} s

융융 결합의 작업종료 0.5×10^{-4} 초 이후 SOI웨이퍼 온도거동은 Fig. 7과 같다. 초기온도는 1,000 °C이며, 절연기능을 위한 SiO_2 막에서 온도변화가 심하게 발생하였다. 온도분포는 992 °C에서 999 °C 까지 7 °C의 가량의 편차를 나타내고 있으며, SiO_2 절연층을 중심으로 상단부와 하단부가 타원형상으로 부합되는 양상을 보여주고, 마스크층 작업 이후, SiO_2 절연층에서 단위길이당 온도구배가 급격하게 형성될 것으로 사료된다.

로 부합되는 양상을 보여준다.

Fig. 8은 마이크로머시닝 기술로 마이크로가속도계 센서의 형상을 창출하기 위한, 마스크 층(masking layer) 작업이 종료한 0.1×10^{-4} 초 이후 SOI웨이퍼의 온도분포이다. 온도 거동양상은 893 °C에서 899 °C 까지 분포하고 있으며, 기판보다는 SiO_2 절연층에서 단위길이당 온도구배가 급격하게 형성될 것으로 사료된다. 이것은 냉각공정이 완료된 이후 상당한 잔류열용력이 유발될 것으로 예측되므로, 이것을 해소시킬 수 있는 후속 열처리공정이 요망된다. 아울러 온도변화가 격심하게 형성되는 부위에서는 잔존하는 내부용력도 많을 것으로 예측되는바, SOI웨이퍼의 가장자리에서 100 μm 이내는 사용을 자제하는 것이 바람직할 것이다.

5. 결 론

마이크로가속도계 센서의 재료로 사용되는 SCS의 SOI 웨이퍼 제조공정에서, 적층막과 열산화층의 결합공정에 대해 시간경과에 따른 열적거동 및 온도분포 변화를 유한요소법으로 해석하여 다음과 같은 결과를 얻었다.

- 1) 상부기판의 SCS 적층공정에서 열적거동은 원편 중심부를 기준으로 동심원의 대칭형상을 나타내고, 기판의 오른쪽 상부 및 하단부에서 포물선 모양의 등온도선이 형성되었다.
- 2) 상부 절연층에 SiO_2 를 적층하는 작업이 종료된 후, SOI 웨이퍼 최외각부에서 $1.7 \text{ }^{\circ}\text{C}/\mu\text{m}$ 의 온도구배로 내부 열용력이 잔존될 가능성 있다.
- 3) 하부 절연층에 SiO_2 적층작업이 종료되면 1 μm 당 약 0.65 °C의 기울기를 나타내며, 횡방향 중심선을 기준으로 동일한 온도구배를 보여준다.
- 4) 용융결합 작업이 종료된 후, 상단부와 하단부가 타원형상으로 부합되는 양상을 보여주고, 마스크층 작업 이후, SiO_2 절연층에서 단위길이당 온도구배가 급격하게 형성될 것으로 사료된다. 그러므로 향후 정량적으로 SCS 절연웨이퍼의 허용용력 한계초과 여부를 규명하는 후속연구가 이루어져야 할 것이다.

참 고 문 헌

1. 정경훈, 김옥삼, “SOI웨이퍼 제조공정의 온도 해석”, 한국동력기계공학회 2000년 춘계학술대회논문집, pp. 148~152, 2000
2. J. Bryzek, "Impact of MEMS Technology on Society", Sensors and Actuators, A56, pp.

1~9, 1996

3. 김옥삼, “정전기력을 이용한 마이크로가속도 센서 축전기부의 주울발열에 의한 온도분포 해석”, 대한기계학회논문집 A권, pp. 1348~1355, 1998
4. O. S. Kim, S. Yoshimura and G. Yagawa, "Finite Element Analyses of Residual Stress Causing Popping up of Microaccelerometer Based on Tunneling Current Concept", International Conference on Materials and Mechanics'97, D0~5A, Tokyo International Forum, pp. 125~130, 1997
5. K. Mitani, V. Lehmann, R. Stengl, D. Feijoo, U. M. Gosele and H. Z. Massoud, "Causes and Prevention of Temperature-Dependent Bubbles in Silicon Wafer bonding", Japanese Journal of Applied Physics Vol. 30, No. 4, pp. 615~622, 1991
6. 三浦英生, 太田裕之, 坂田 寛, 岡本紀明, “熱酸化プロセスにおけるシリコン基板残留應力の検討”, 日本機械學會論文集(A編), 58卷 550号 pp. 902~908, 1992
7. 斎藤直人, 坂田信二, 清水 翼, 磯前誠一, 増田弘生, “薄膜多層構造体應力解析プログラムSIMUS 2D/Fの開発”, 日本機械學會論文集(A編), 55卷 515号 pp. 1652~1656, 1989
8. 斎藤直人, 坂田信二, 池川昌弘, 三浦英生, 太田裕之, 清水 翼, 磯前誠一, 増田弘生, “Si熱酸化プロセスにおける形狀・應力解析プログラムOX SIM2Dの開発”, 日本機械學會論文集(A編), 57 卷 541号, pp. 2057~2062, 1991