

論文2001-38TC-10-1

ATM-PON에서 MAC을 위한 승인분배 알고리즘의 FPGA 구현 (FPGA Implementation of a Grant Distribution Algorithm for the MAC in the ATM-PON)

金泰民*, 鄭海*, 申建淳*, 金珍希**

(Tae-Min Kim, Hae Chung, Gun-Soon Shin, and Jin-Hee Kim)

요약

ATM-PON(Passive Optical Network)에서 OLT(Optical Line Termination)가 ONU(Optical Network Unit)에게 동적으로 대역폭을 할당하기 위하여 MAC(Medium Access Control) 프로토콜이 필요하다. 이를 통하여 OLT는 ONU의 정보를 수집하고 각 ONU에게 효율적으로 승인을 제공한다. MAC 프로토콜의 두 가지 중요한 기능은 승인 요청 절차와 승인 분배 알고리즘이다. 후자는 TC(Transmission Convergence) 기능모듈에서 연산량이 가장 많은 부분이며, 칩 면적에서 비교적 큰 부분을 차지하고, 전체 동작 속도를 제한하는 요소가 되기도 하며, 각 트래픽에 대한 서비스품질을 보장할 수 있도록 설계되어야 한다. 본 논문에서는 MAC을 FPGA를 이용하여 구현하며, 이것은 활동중인 ONU의 수와 큐 길이 정보에 따라 동적으로 대역폭을 할당하며, 각 ONU의 셀 지연변이를 최소화하기 위하여 승인을 등 간격으로 배분한다. 동적인 대역할당을 위하여 MAC 스케줄러의 구조는 프로그램 가능한 look-up 테이블을 가지고 있다. 또한 이 구조는 단순하면서도 적은 칩 면적과 적은 지연시간을 가지고 있다.

Abstract

The MAC(Medium Access Control) protocol is needed for the OLT(Optical Line Termination) to allocate bandwidth to ONUs(Optical Network Units) and ONTs(Optical Network Terminations) dynamically in the ATM PON(Passive Optical Network). With the protocol, the OLT gathers ONUs' informations and provides grants efficiently to each ONU. Two important functions of the MAC protocol is the grant request procedure and the grant distribution algorithm. The latter has the greatest arithmetic portion in the TC(Transmission Convergence) module, occupies a relatively large portion of the overall chip area, has often been the limiting factor in terms of speed, and should be designed to guarantee the quality of service for various traffics. In this paper, we implement the MAC with the FPGA which can allocate grants dynamically according to the queue length information and the number of active ONUs and distribute grants uniformly to minimize the cell delay variation for each ONU. The structure of the MAC scheduler for the dynamic bandwidth assignment has a programmable look-up table. Also, it has a simple structure, the less chip area, and the lower delay time.

* 正會員, 金烏工科大學校 電子工學部
(Dept. of Electronics, Kumoh National University of
Technology)

** 正會員, 韓國通信加入者網研九所
(Korea Telecom Access Network Research Laboratory)
接受日字:2001年7月11日, 수정완료일:2001年8月30日

I. 서 론

초고속정보통신망은 국간망과 가입자망으로 구성되며, 그중 가입자망 구축은 초고속정보통신망 구축비용의 가장 큰 비중을 차지하는 만큼 경제적인 방안이 요구된다. APON(ATM Passive Optical Network)은 20 km 반경 내에 있는 가입자들을 FTTx(Fiber to the Any)의 형태로 연결을 제공한다. 또한 하나의 광케이블이 스플리터(splitter)를 통해 여러 가닥으로 분기하여 최대 64 대의 광 가입자 장치가 동시에 연결되어 사용할 수 있는 구조이기 때문에 구축비용이 저렴하다. APON 시스템은 하나의 플랫폼에서 FTTx를 통합하며 궁극적인 가입자망의 형태인 FTTH(Fiber to the Home)까지 지원하므로 차세대 가입자 액세스 방식으로서 중요한 의미를 지닌다^[1].

MAC(Media Access Control) 프로토콜은 매체를 공유하는 장치들 상호간의 통신을 허용하기 위해서 매체 접근(access)을 제어하는 프로토콜을 의미한다. 따라서, 이것은 점대다 링크를 이용하는 곳에서는 유무선 분야를 막론하고 어떠한 형태이든지 구현이 되어야 통신이 가능하다. APON 역시 다수의 ONU(Optical Network Unit)가 광케이블을 공유하므로 MAC 프로토콜이 구현되어야 하나 현재 표준화가 진행 중에 있다^[2]. MAC 프로토콜을 구현하는데 있어서, 특히 셀 스케줄러는 각 트래픽에 주어진 서비스품질(Quality of Service, QoS)을 유지시켜 주도록 설계되어야 한다. 그러나 너무 복잡한 알고리즘이 적용되면, 칩의 면적이 증가되고, 주어진 시간 내에 처리를 할 수 없는 상황이 초래될 수 있다. 따라서 단순하면서도 효율적인 알고리즘이 요구된다.

본 논문에서는 G.983.1 기반의 APON에서 OLT(Optical Line Termination)가 ONU들에게 다양한 대역폭을 제공할 수 있도록 프로그램 가능한 MAC 스케줄러를 구현하였다. MAC 프로토콜은 크게 승인 요청 프로토콜(Grant Request Protocol, GRP)과 승인 분배 알고리즘(Grant Distribution Algorithm, GDA)으로 구분되는데, 전자는 ONU가 OLT에게 승인을 요청하는 방법에 관한 것이고, 후자는 OLT가 ONU들로부터 받은 정보를 활용하여 승인을 분배하는 방법에 관한 것이다^[3]. 여기서는 [3]에서 제안한 승인 요청 프로토콜을 바탕으로 미니슬롯의 길이는 7 바이트로 하고, 8 개의 미니슬롯이 하나의 분할슬롯을 구성하도록 구현하였다.

그리고 각각의 분할슬롯의 주기는 ONU의 수에 따라 최소 반 프레임에서 최대 4 프레임까지 프로그램 가능하다. 승인 분배 알고리즘에서는 반 프레임 주기로 분할슬롯의 CBR(Constant Bit Rate) 승인을 읽어 우선적으로 할당하고 VBR(Variable Bit Rate) 승인을 할당하도록 구현하였다. 미니슬롯의 주기마다 최대승인할당수는 25 개에서 200 개까지 프로그램 가능하며, 활동중인 각각의 ONU의 수와 큐 길이정보의 총합을 구하여 제안한 알고리즘으로 연산하고 동적으로 승인을 할당한다. 할당된 승인의 분포영역은 최소 반 프레임에서 최대 4 프레임까지 프로그램 가능하며, 승인분배는 셀 지연변이를 최소화하는 알고리즘을 제안하여 등 간격으로 분포되게 구현한다.

본 논문의 구성은 다음과 같다. 먼저 II 장에서 전체적인 동작개요와 MAC 스케줄러의 블록 다이어그램을 소개한다. III 장에서는 세부적인 스케줄러의 동작 원리와 구성에 대하여 설명한다. IV 장에서는 모의실험 및 FPGA(Field Programmable Gate Array) 보드실험을 통하여 전체적인 동작과정을 확인하고 설명한다. V 장에서 결론을 내리고 추후 연구되어야 할 사항을 언급한다.

II. 전체적인 동작 개요

APON 시스템은 국사에 설치된 OLT에 연결된 하나의 광케이블을 통하여 하향으로 전달되는 신호는 스플리터(splitter)를 통과하면서 최대 64 가닥의 광케이블로 분기되어 ONU에 방송된다. 반대로 여러 대의 ONU들이 전송하는 신호는 결합기(combiner)를 통해 하나의 광케이블로 다중화되어 OLT에게 전달된다. OLT와 ONU 사이의 거리는 최대 20km까지 지원하고, ONU의 설치장소 및 처리용량에 따라 FTTCab(Fiber to the Cabinet), FTTB/C(Fiber to the Building/Curb), FTTH 형태로 전개되며, 특히 FTTH와 같이 맥내에 설치된 ONU를 ONT(Optical Network Termination)라 칭한다^[4]. 전송속도는 하향이 155.52 및 622.04 Mbits/s를 상향은 155.52 Mbits/s를 지원한다. 광전송은 하나의 광케이블로써 양방향 통신을 위하여 WDM(Wavelength Division Multiplexing) 기법을 사용하며, 상향이 1.310 μ m 파장길이의 버스트 모드(burst mode)로 전송을 하고 하향이 1.550 μ m의 연속 모드(continuous mode)로 전송한다.

APON을 구현하기 위한 주요 기술로써 크게 ranging과 MAC 프로토콜이 있다. Ranging 프로토콜은 여러대의 장치가 상향으로 셀을 전송할 때, 매체가 공유되는 구간에서 충돌을 방지하기 위해 가상적으로 거리를 동일하게 놓은 기술이다. 즉 OLT는 새로 등록되는 ONU를 감지하여 거리를 측정한 후, ONU들이 셀을 전송하기 전에 대기하는 시간인 .등화지연(equalized delay)을 할당하여, 모든 ONU들이 가상적으로 동일한 위치에 존재하는 것처럼 놓이게 한다. 이것은 이미 G.983.1에서 표준화가 완료된 상태이다.

MAC 프로토콜은 아직까지 표준화가 완료되지 않은 상태이며^[2], 크게 승인요청 프로토콜과 승인분배 알고리즘으로 나눌 수 있다. 전자는 ONU가 상향으로 셀 전송을 위해 승인을 할당받고자, OLT에게 자신의 정보를 전달하고, OLT는 이에 따라 셀 전송 승인을 제공하는데 필요한 절차와 과정을 말한다. 후자는 OLT가 승인을 발행하기에 앞서, ONU들이 보낸 정보를 취합하여 적절한 방법으로 승인을 분배하는 방법을 의미한다^[3]. 본 논문은 [3]의 승인요청 프로토콜을 근간으로 승인분배 알고리즘을 구현하는 것이 목적이다.

승인요청 프로토콜의 중요한 골지는 ONU가 자신의 정보를 담아 보내는 미니슬롯의 구조와 주기이다. 여기서는 [3]에서 제안된 것처럼 하나의 상향 타임슬롯(56 바이트 길이)에 8 개의 미니슬롯을 포함한 구조를 사용한다. 따라서, 미니슬롯의 구조는 그림 1에 주어진 바와 같이 7 바이트로 구성된다. 미니슬롯의 주기는 활동 중인 ONU의 수에 따라 최소 반 프레임에서 최대 4 프레임의 길이까지 가변적이다. 이러한 미니슬롯에 대한 승인 역시 OLT가 제공하도록 되어 있다^[4].

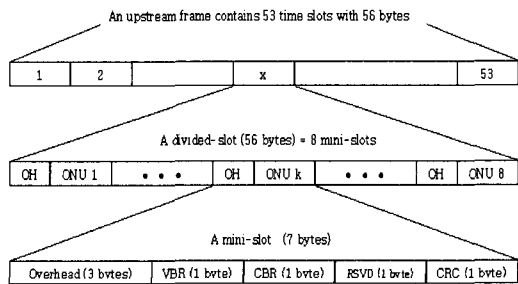


그림 1. 분할슬롯의 형식
Fig. 1. Format of divided slot.

미니슬롯에 들어있는 내용은 전송되기 전에 ONU 버퍼

에 저장하고 있는 셀의 수이며, 잘못된 값이 전달될 경우 PON의 성능에 상당한 영향을 미칠 수 있으므로 CRC(Cyclic Redundancy Check) 필드를 이용하여 그 내용을 보호한다.

이와 같이 승인요청 프로토콜을 통해 미니슬롯이 OLT에 전달되면 OLT 내부의 MAC 스케줄러는 도착한 미니슬롯을 읽어 적절하게 승인을 분배하고, 표 1과 같이 하향 PLOAM(Physical Layer Operations Administration and Maintenance) 셀의 승인필드에 생성하여 ONU들에게 승인을 제공한다. 하향 PLOAM 셀은 27개의 승인필드가 있는데, ONU들은 이러한 승인 값을 읽고 자신에 해당하는 값일 경우, 정확한 동기 시점에서 상향으로 사용자 셀을 전송 할 수 있다.

표 1. 하향 PLOAM 셀의 페이로드 내용
Table 1. Payload content of downstream PLOAM cell.

1	IDENT	25	GRANT20
2	SYNC1	26	GRANT21
3	SYNC2	27	CRC
4	GRANT1	28	GRANT22
5	GRANT2	29	GRANT23
6	GRANT3	30	GRANT24
7	GRANT4	31	GRANT25
8	GRANT5	32	GRANT26
9	GRANT6	33	GRANT27
10	GRANT7	34	CRC
11	CRC	35	MESSAGE_PON_ID
12	GRANT8	36	MESSAGE_ID
13	GRANT9	37	MESSAGE_FIELD1
14	GRANT10	38	MESSAGE_FIELD2
15	GRANT11	39	MESSAGE_FIELD3
16	GRANT12	40	MESSAGE_FIELD4
17	GRANT13	41	MESSAGE_FIELD5
18	GRANT14	42	MESSAGE_FIELD6
19	CRC	43	MESSAGE_FIELD7
20	GRANT15	44	MESSAGE_FIELD8
21	GRANT16	45	MESSAGE_FIELD9
22	GRANT17	46	MESSAGE_FIELD10
23	GRANT18	47	CRC
24	GRANT19	48	BIP

MAC 처리기는 승인을 분배하고, 승인필드를 생성하는데 있어서, 필수적인 요구사항으로 트래픽 shaping 기능을 제공해야 한다. 또한 반 프레임마다 하향 PLOAM 셀에 승인필드를 생성해 주기 위해서는 반 프레임마다 스케줄링을 완료해야 한다는 시간적인 요구 조건을 만족해야 한다. 따라서, 구현이 단순하면서도, 핵심적인 기능을 수행할 수 있는 알고리즘을 개발해야

한다. 그림 2는 MAC 처리기의 전체 구성을 보여준다. CPU가 ranging을 요청한 것과 미니슬롯이 도착과 같은 사건이 입력신호로 작용한다. 궁극적으로 PLOAM 셀 생성기에 승인 테이블을 제공하는 것이 출력이 되며, 이러한 출력은 예측기(predictor)에도 제공된다. 예측기는 OLT가 보내준 승인에 반응하여 지정된 ONU로부터 셀이 제대로 도착했는가를 판단하고 도착한 셀의 위상이 정확한가를 판단하는데 사용된다.

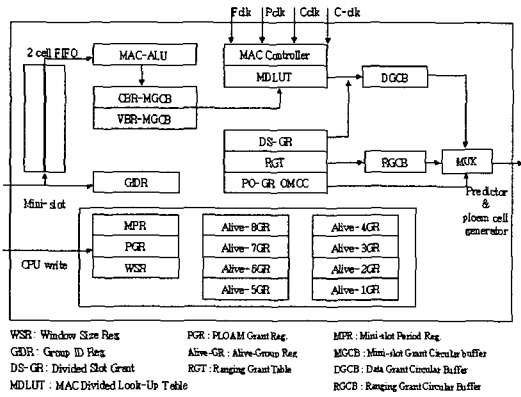


그림 2. MAC 처리기의 전체구성
 Fig. 2. Configuration of MAC processor.

MAC 처리기에는 3 개의 Circular Buffer(CB)와 하나의 MAC 분배 LUT(MAC Distribution Look-Up Table, MDLUT)이 있으며, CB의 종류는 데이터 승인 CB(Data Grant Circular Buffer, DGCB), Ranging 승인 CB(Ranging Grant Circular Buffer, RGCB), MAC 승인 CB(Mini-slot Grant Circular Buffer, MGCB)이다.

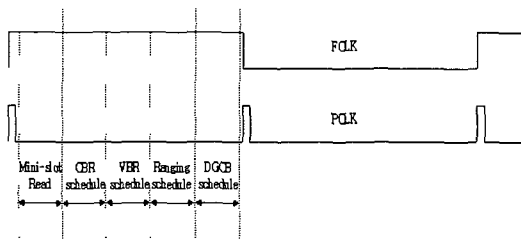


그림 3. MAC 스케줄러의 동작 시점
 Fig. 3. Operation point of MAC scheduler.

그림 3은 MAC 스케줄러의 동작 시점이다. MAC 스케줄러는 다음 PLOAM 클럭이 나타나기 한 셀 이전에 승인분배를 하고, 약 1378(53×26) 바이트 클럭 동안 모든 스케줄러의 계산을 종료한다.

그림 4는 MAC 스케줄러의 전체적인 동작과정이다. 전술한 바와 같이 mini-slot 스케줄러는 반 프레임의 주기로 가동되고, 윈도우 스케줄러는 CPU가 플래그 비트(Window Flag=on, 즉 WSR의 MSB=1)를 enable 하면서 윈도우 스케줄러에 들어간다. 이 경우 배분되는 승인은 Ranging, PLOAM, Unassigned grant(UA_GR)가 있고, 이때 예측기에서는 UA_GR 대신에 W_Pro(Window Proceeding) 혹은 W_End(Window End) 승인이 사용된다.

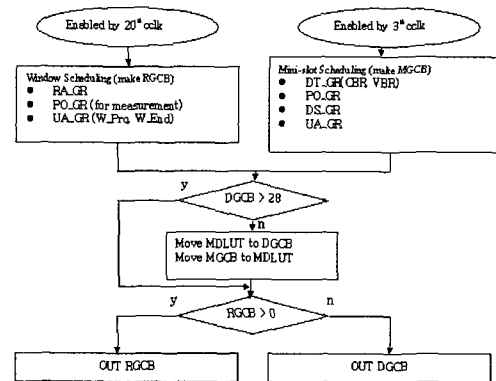


그림 4. MAC 스케줄러의 개요도
 Fig. 4. Operational flowchart of MAC scheduler.

표 2. 셀의 승인필드에 대한 코딩방식
 Table 2. Coding scheme for the grant field of the PLOAM cell.

구분	Bit 8	Bit 7	Bit 6 ~ 1	용도 (grant)	비고
제어용도	1	1	111111	Idle	Fixed in G.983.1
			111110	Unassigned	
			111101	Ranging	
			111100 ~ 001000	Reserved	
			111100 ~ 000000 (최대 8 개)	Divided slot	Future
0	OLT가 할당 (최대 64 개)	PLOAM			
사용자 트래픽 용도	0	1	OLT가 할당 (최대 64 개)	CBR cell	Proposed
		0	OLT가 할당 (최대 64 개)	VBR cell	

MAC 계층에서 제공해야 할 승인의 종류는 분할슬롯, PLOAM셀, OMCC(ONT Management and Control Channel) 셀, 데이터(CBR, VBR) 셀 등이 있다. 배분의 우선 순위는 주기적으로 승인을 제공하는 것 중에서도 TC(Transmission Convergence) 계층을 유지해 나가는데 필요한 분할슬롯과 PLOAM 셀이 가장 우선 순위가 높다. 다음으로는 OMCC 채널을 유지해야 OLT

와 ONU/ONT 사이의 제어 정보가 교환된다. 마지막으로 사용자 트래픽을 스케줄링하고, 모든 스케줄링이 끝나고 남은 자리에 UA_GR이 들어간다. 따라서 우선 순위가 높은 승인부터 스케줄링 알고리즘을 제안하며, 이에 대한 코드가 표 2에 나타나 있다³⁾.

1. Divided-slot grant(DS_GR)

분할슬롯은 반 프레임 주기로 상향 채널을 점유해야 한다. 따라서 그림 5에 나타나 있는 것처럼 각 PLOAM 셀의 승인 필드에는 하나의 US_GR이 있다.

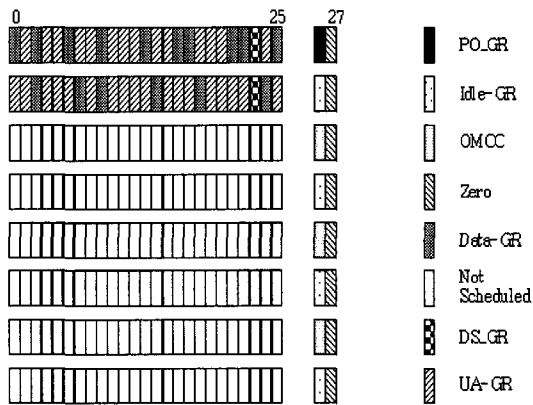


그림 5. 승인 테이블의 구조
Fig. 5. Structure of grant table.

2. PLOAM cell grant

PLOAM 승인은 G.983.1에 모든 ONU에 대하여 100ms 이하의 주기로 승인을 제공할 것을 권고한다. 이것은 약 659.0 프레임에 한번의 승인을 제공하는 것과 같다. 본 연구에서는 256 프레임 당 한번의 승인을 제공하도록 설계하여, PLOAM 셀의 주기를 약 39.08ms를 지원한다. 이는 최대 64 ONU/ONT를 운영하고 있을 때, 4(256/64) 프레임 당 한번의 PLOAM 셀 승인을 제공하는 것과 동일하다. 따라서, 그림 5와 같이 PLOAM 셀의 승인은 하향 첫 번째 프레임의 첫 번째 PLOAM 셀의 27 번째 승인 필드를 전용으로 사용한다.

3. OMCC cell grant

ITU-T G.983.2에는 OMCC에 관한 규정이 있다. 각각의 ONT는 서로 다른 VPI(Virtual Path Identifier)를 PLOAM 셀로써 할당받는다. OLT의 MAC 계층에서는 각각의 ONT에 대한 상향 OMCC 트래픽을 위한 승인을

을 제공한다⁶⁾. OMCC의 여러 가지 성능에 관한 것들이 정의되고 있으나 아직 연구가 진행 중에 있다. 그러나 다음 사항은 언급이 있다.

가. CLP = 0으로 하여 전송한다.

나. OMCC 채널의 소모 대역폭은 전체 PON 대역의 x(TBD)%를 넘을 수 없다.

다. OMCC 셀은 우선 순위가 높은 큐에 놓여야 한다.

라. 응답시간은 높은 우선 순위를 갖는 메시지는 1초, 낮은 우선 순위를 갖는 메시지는 3초를 초과할 수 없다.

따라서 사용자 트래픽이 폭주하는 경우에도 OMCC 셀의 대역폭은 보장되어야 하며, OMCC 채널의 대역폭을 보장하기 위해서 그림 5에서는 2, 3, 4 번째 프레임의 첫 번째 PLOAM 셀의 27 번째 승인을 OMCC 셀의 승인으로 사용한다.

4. Data grant

데이터 승인에서는 CBR이 VBR 승인 분배 보다 우선 순위가 높다.

5. Unassigned grant

MAC 스케줄러는 분할슬롯이 도착할 때마다, 즉 반 프레임 주기로 승인분배를 한다. 이때 할당된 승인이 없을 때에는 UA_GR로 승인 분배가 이루어진다.

III. 스케줄러 구현

1. Mini-slot Grant Circular Buffer(MGCB) 스케줄러
MGCB 스케줄러에서는 ONU들로부터 수집된 큐 길이 정보와 활동 중인 ONU의 수에 따라서 동적으로 승인을 할당한다.

표 3. 가변 MPR에 따른 최대승인 개수

Table 3. Max. number of grant to the variable MPR.

MPR	1	2	3	4	5	6	7	8
최대할당승인 개수 (Y)	25	50	75	100	125	150	175	200

반 프레임 주기로 도착되는 분할슬롯은 2 Cell buffer에 임시 저장되고 승인분배는 반 프레임 주기의 일정 시점에서 처리되며, MAC-ALU(MAC-Arithmetic Logic Unit)에서는 미니슬롯의 CBR과 VBR 값을 읽은 후 연산하고 배분한다. 배분의 우선순위는 CBR 승인이 VBR

승인보다 높다. 먼저 CBR 승인 분배과정을 설명한다. 우선, 미니슬롯을 통해 i 번째 ONU(이하 ONU i)로부터 도착한 CBR 및 VBR 큐의 길이를 각각 C_i 및 V_i 라고 이에 대하여 OLT가 실제로 제공해 주는 승인의 수를 각각 CBR $_G_i$ 및 VBR $_G_i$ 라고 정의하자. MGCB 스케줄러는 하나의 분할슬롯 내의 모든 미니슬롯의 CBR 큐 길이의 총합(CBR t)을 구하고 이 값이 표 3에 나타난 미니슬롯의 주기에 따른 최대 승인의 수(Y)와 비교하여 작거나 같을 때,

$$\text{CBR}_G = C_i \quad (1)$$

로 할당한다. 반대로 CBR t 가 Y 보다 클 때에는 다음과 같이 할당한다.

$$\text{CBR}_G_i = C_i \times [Y/\text{CBR}_t] \quad (2)$$

여기서 $[x]$ 는 x 를 초과하지 않는 최대의 정수이다.

VBR 승인의 할당은 CBR 승인의 배분이 끝나고 할당될 승인의 여유가 남았을 때 이루어진다. VBR 트래픽을 위하여 제공할 수 있는 승인의 개수는 Y 와 할당된 CBR 승인의 총합의 차이이며 결과 값은 항상 자연수를 갖는다.

$$\begin{aligned} \text{SUB}_Y &= Y - \sum_i \text{CBR}_G_i \\ (Y &\geq \sum_i \text{CBR}_G_i) \end{aligned} \quad (3)$$

MGCB 스케줄러는 분할슬롯의 VBR 승인의 총합(VBR t)을 구하고 이 값이 SUB $_Y$ 와 비교하여 작거나 같을 때에는 ONU i 에게 VBR 승인을 V_i 만큼 할당한다.

$$\text{VBR}_G_i = V_i \quad (4)$$

반대로, VBR t 이 SUB $_Y$ 보다 클 때에는 다음과 같이 할당한다.

$$\text{VBR}_G_i = V_i \times [\text{SUB}_Y/\text{VBR}_t] \quad (5)$$

데이터(CBR, VBR) 승인 배분은 TC 기능모듈에서 가장 연산량이 많은 부분이며, 사용되는 연산기는 칩 면적에서 비교적 큰 부분을 차지하고 동작 속도를 제한하는 요소가 되기도 한다. 병렬 승/제산기는 직렬 승/제산기 구조에 비해 곱셈/나눗셈 항은 훨씬 빨리 생성되나, 이러한 속도 향상에 대해 지불해야 할 대가는 칩 면적이 비트 수의 제공에 비례하여 증가한다는 점이다. 동작속도 그리고 칩 면적을 고려할 때 직렬 승/제산기

가 적당하며, 그림 6에서는 직렬 승/제산기가 각각 소개되었다.

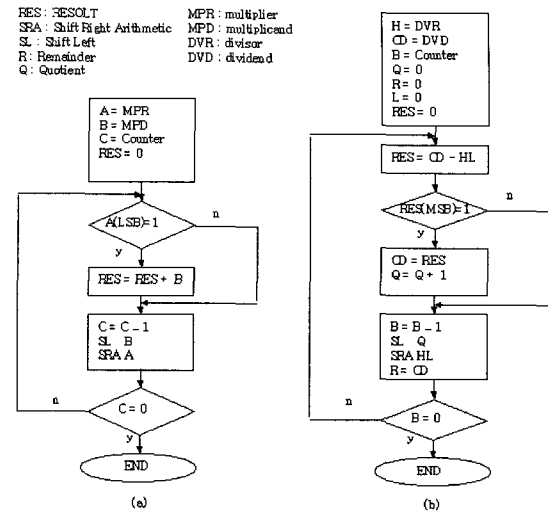


그림 6. 승산기와 제산기의 구성 (a)직렬 승산기 와 (b)직렬 제산기

Fig. 6. Architecture of multiplier and divisor. (a) serial multiplier and (b) serial divisor.

2. MAC Distribution Look Up Table(MDLUT) 스케줄러

MGCB 스케줄러에서는 동적으로 배분된 승인을 등간격으로 분배한다. 이때 셀 지연변이를 최소화하기 위해서 너무 복잡한 알고리즘이 적용되면 칩의 면적이 증가되고 주어진 시간 내에 처리를 할 수 없는 상황이 초래될 수 있다. 따라서 단순하면서도 효율적인 알고리즘이 요구된다. MDLUT에서는 이러한 요구를 만족하는 알고리즘을 프로그램 가능한 동적 길이 LUT 구조로써 구현되었다. MDLUT의 크기는 미니슬롯의 주기와 관련되며 최소 25(반 프레임)에서 최대 200(4 프레임)까지 동적 구조이다. 미니슬롯의 주기는 현재 동작 중인 ONU의 수에 따라 프로그램 가능한 구조이다. MDLUT은 승인을 읽고 쓸 때 어드레스를 LUT으로 참조되고 표 4에 나타내었다. 각 주소는 반 프레임 주기로 25 개씩 읽고 쓰며, upper 주소와 lower 주소가 결합하여 1 바이트의 주소가 된다. MDLUT에 기록주소는 LUT의 lower 주소를 순차적으로 증가하고 lower 주소의 한 주기가 읽히면 MPR을 참조하여 가변 upper 주소가 일회 증가하며, 쓰기 주소는 upper 주소와 lower 주소를 결합하여 만들어진 1 바이트가 된다.

MDLUT을 읽는 주소는 LUT의 upper 주소를 순차적으로 증가하고, upper 주소가 25개를 읽을 때 lower 주소를 한번 증가하여, upper 주소와 lower 주소가 결합된 주소가 된다.

표 4. 가변 MPR에 따른 기록주소와 읽는주소
 Table 4. Writing address and reading address to the variable MPR.

MPR	1000	0111	0110	0101	0100	0011	0010	0001	
writing address									
Upper	Lower	Lower	Lower	Lower	lower	lower	lower	lower	Upper
00000	000	000	000	000	000	000	000	000	10101
00001	001	001	001	001	001	001	001	001	10010
00010	010	010	010	010	010	010	010		01111
01111	011	011	011	011	011				01100
10000	100	100	100	100					01001
10001	101	101	101						00110
00110	110	110							00011
00111	111								00000
01000									10111
10101									10100
10110									10001
10111									01110
01100									01011
01101									01000
01110									00101
00011									00010
00100									11000
00101								011	10110
10010								011	110
10011								011	101
10100					011	001	001	100	01101
01001				010	001	101	100	111	01010
01010			001	001	100	010	010	010	00111
01011		001	010	011	010	100	101	101	00100
11000	000	000	000	000	000	000	000	000	00001
reading address									
	0001	0010	0011	0100	0101	0110	0111	1000	MPR

3. Ranging Grant Circular Buffer (RGCB) 스케줄러 전체 동작 개요도에서 설명한 것처럼 윈도우 스케줄링은 CPU의 요청에 의해 가동된다. 일단 CPU는 개설할 윈도우 크기를 WSR(Window Size Register)에 기록하고 윈도우를 개설하는 목적이 일련번호를 획득하기 위한 것인지, 등화지연을 측정하기 위한 것인지에 따라 PGR(PLOAM Grant Register)에 ranging 승인 혹은 PLOAM 승인을 기록한다. RGCB에는 WSR의 개수만큼 W_Pro 승인이 기록되며, 이때 윈도우 중앙에는 PGR에 기억된 승인이 기록되며 윈도우 마지막에는 W_End 승인이 기록된다. 표 2에서는 이에 대한 승인 코드를 나타내었다.

PLOAM 클럭이 발생할 때, PLOAM 셀 발생기와 예측기에서는 RGCB와 DGCB의 내용을 26 개를 읽으며, 이때 RGCB의 승인이 DGCB의 승인보다 우선 순위가

높다. 또한 PLOAM 셀 발생기는 W_End와 W_Pro의 승인 값을 UA_GR으로 치환하여 하향 PLOAM 셀의 승인필드에 기록한다.

4. Data Grant Circular Buffer (DGCB) 스케줄러 MAC 처리기에서는 반 프레임의 주기로 PLOAM 셀 발생기와 예측기에게 26개의 데이터 승인을 제공하며, 이때 MDLUT로부터 등 간격으로 분배된 데이터 승인 25개가 DGCB으로 옮겨지고, 26 번째에는 DS_GR가 옮겨진다. DGCB의 크기는 32 바이트이며, 윈도우개설 스케줄 중에는 DGCB가 넘치 수 있으므로 이것을 방지하기 위하여 DBCB의 어드레스 카운터가 반 프레임동안 배분되는 승인 수(28) 보다 많은 값을 갖고있을 경우에는 MDLUT에게 데이터를 더 이상 받을 수 없음을 알려 주어 CB가 넘치지 않도록 예방한다. DGCB 스케줄러가 자신의 승인을 PLOAM 셀 그리고 예측기에게 전달할 때에는 반 프레임의 주기로 26 개를 전달한다.

5. MAC-MUX 스케줄러 MAC-MUX 스케줄러에서는 MAC에서 처리된 여러 가지 승인들을 우선 순위별로 선택하거나 고정된 필드가 요구되는 승인을 선택한 후 PLOAM 셀 발생기 그리고 예측기에게 전달한다. 승인을 보내는 순서는 우선 순위로 결정되며, 가장 높은 우선 순위는 윈도우 개설과 관련된 승인이고, 그 다음 26 번째 필드에 채워질 승인, 즉 PO_GR(PLOAM Grant), 유희승인, 그리고 OMCC 이다. 가장 낮은 우선 순위의 승인은 데이터 (VBR, CBR) 승인, DS_GR, UA_GR이다.

마이크로프로세서는 활동중인 ONU를 Alive Group Register(AGR)에 기록하여MAC-MUX 스케줄러가 주기적으로 PLOAM 승인과 OMCC 승인을 선택할 때 참조할 수 있도록 한다. 4 프레임 당 첫 번째 프레임의 첫 번째 PLOAM 셀의 27 번째 승인 필드에 PLOAM 셀 승인이 제공될 때, 혹은 2, 3, 4 번째 프레임의 27 번째 승인 필드에 OMCC 셀 승인이 제공될 때 AGR가 참조된다. 64 ONU들의 PLOAM 승인 혹은 OMCC 승인이 선택될 때 해당 AGR의 비트 값이 '1' 이면 해당 승인 값을 채워주고 '0' 일때 UA_GR으로 채운다.

IV. 보드 테스트

구현과정은 다음과 같다. OLT와 ONU를 VHDL (Very-high-speed Hardware Description Language)

코딩한 후 Test Vector를 생성하여 Mentor tools (Modelsim)을 사용하여 기능검증을 수행한 후, Mentor tools(Leonardo)를 이용해 Gate-level로 합성해낸 OLT와 ONU를 XACT tool을 통해 Placement & Route (P&R) 하여 XILINX FPGA로 구현하였다. P&R 결과로부터 delay information을 back annotation 받아 Modelsim을 사용하여 Timing Simulation을 수행하였다. 합성한 회로를 Xilinx xcv800e-8-pq240로 targeting 하여 160 Mbps에서 동작함을 확인하였다. 그리고 구현된 FPGA(xcv600e-7-hq240)를 마이크로프로세서(8051)와 연결한 후 MAC 동작의 정확성을 검증하였으며, ONU가 필요로 하는 다양한 대역폭을 동적으로 제공할 수 있음을 확인하였다.

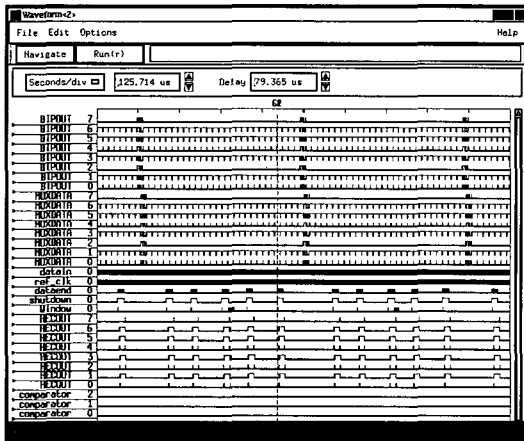


그림 7. 상·하향 프레임

Fig. 7. Downstream · upstream frame.

그림 7에서는 보드 테스트를 위해 OLT와 ONU를 1:1로 연결하고 ONU 버퍼에 CBR 3 개와 VBR 2 개를 갖고있을 때 MAC에서의 승인분배를 logic analyzer로 측정하였다. 테스트를 위해 추출한 신호들은 다음과 같다. OLT 송신단의 혼화전의 데이터인 BIPOUT[7:0] 신호에서는 하향 PLOAM 셀이 반 프레임 주기로 전송됨을 알 수 있고, 이 신호가 혼화된 후 병/직렬 변환기를 통과한 datain 신호는 ONU 수신단에서 입력되는 신호이고, datain 신호를 ONU 수신단에서 역혼화한 데이터는 MUXDATA[7:0]이다. 버스트 모드로 동작하는 OLT 수신단의 입력 신호는 dataend이며, 이 신호로써 동기를 잡고 직/병렬 변환기를 통과한 후 역혼화한 데이터는 HECOUT[7:0] 신호이다.

마이크로 프로세서와 TC 칩을 연동하여 모든 프로토

콜 테스트를 가능하게 하는 보드가 그림 8에 주어져 있다. 표 1에 주어진 하향 PLOAM 셀의 구조에서 메시지 필드는 마이크로 프로세서가 읽어가서 소프트웨어로 처리하게 설계되어 있다. 소프트웨어 처리부에서는 G.983.1의 내용을 준수하여, TC 칩의 Ranging 및 MAC 프로토콜이 정확하게 동작할 수 있도록 프로토콜상의 절차를 수행한다.

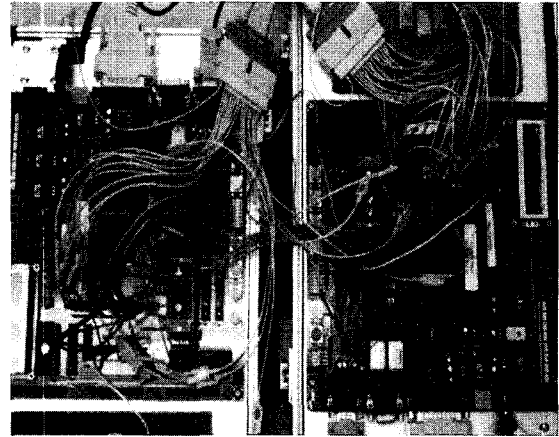


그림 8. FPGA 보드 사진.

Fig. 8. A picture of FPGA board.

V. 결 론

본 논문에서는 G.983.1 기반의 APON이 ONU들에게 다양한 대역폭을 제공할 수 있기 위한 프로그램 가능한 MAC 스케줄러를 구현하였다. 먼저 승인 요청 프로토콜에서 미니슬롯의 길이는 7 바이트로 하고 8 개의 미니슬롯이 하나의 분할슬롯을 구성하도록 구현하였다. 그리고 각 분할슬롯의 주기는 ONU의 수에 따라 최소 반 프레임에서 최대 4 프레임까지 프로그램 가능하다. 승인 분배 알고리즘에서는 반 프레임 주기로 분할슬롯의 CBR 승인을 읽어 우선 적으로 할당하고 VBR 승인을 할당하도록 구현하였다. 반 프레임 당 최대승인할당 수는 25 개에서 200 개까지 프로그램 가능하며, 활동중인 각각의 ONU의 수와 큐 길이정보의 총합을 구하고 제한한 알고리즘으로 연산하여 동적으로 승인을 할당하고, 할당된 승인의 분포영역은 최소 반 프레임에서 최대 4 프레임까지 프로그램 가능하며, 승인분배는 제안한 알고리즘에 의해서 등 간격으로 분포된다. ONU에 대한 PLOAM 셀의 승인주기는 4 프레임이고 그 위치는 4 프레임 중 첫 번째 프레임의 첫 번

째 PLOAM 셀의 27 번째 승인필드이다. ONU에 대한 OMCC 셀의 승인주기는 4 프레임 당 3 번이고 그 위치는 2, 3, 4 번째 프레임의 첫 번째 PLOAM 셀의 27 번째 승인필드이다. CPU가 ranging을 하고자 윈도우 개설을 요청할 경우 윈도우 길이는 최소 3 셀에서 최대 127 셀까지 프로그램 가능하며, 등화지연을 측정하는데 있어서 정확하게 동작함을 확인하였다.

마지막으로, 칩 면적과 동작속도를 고려하여 MAC 스케줄러의 핵심소자인 직렬 계산기 및 프로그램 가능한 가변 LUT 구조의 승인 분배기를 설계하였으며, ONU들로부터 수집된 큐 길이 정보를 가지고 OLT에서 적합한 승인분배가 수행됨을 모의실험 및 FPGA 보드 테스트에서 확인하였다.

PON은 ATM 방식뿐만 아니라 IP-PON, Ethernet-PON, Super-PON 등이 WDM 기술과 더불어 계속적으로 등장할 것으로 판단되며, 지속적인 기술개발이 이루어져야 할 것이다.

참 고 문 헌

[1] 정 해 외, 최적 ATM-PON 구성을 위한 프로토콜 연구, 한국통신 가입자망 연구소 중간연구보고서, 1999. 8.

[2] ITU-T Draft Recommendation G.983.dba, "A Broadband Optical Access System with Increased Service Capability Using Dynamic Bandwidth Assignment," Geneva, Feb. 2001.

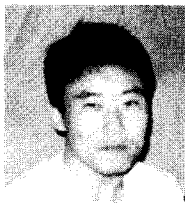
[3] 정해, 김진희, 권순철, G.983.1 기반의 ATM-PON에서 MAC을 위한 승인요청 프로토콜에 관한 연구, 한국해양정보통신학회, 제4권 제1호, 2000. 3.

[4] ITU-T Recommendation G.983.1, "Broadband Optical Access Systems Based on Passive Optical Networks(PON)", Geneva, Oct. 1998.

[5] 정 해 외, 최적 ATM-PON 구성을 위한 프로토콜 연구, 한국통신 가입자망 연구소 최종연구보고서, 1999. 12.

[6] ITU-T Recommendation G.983.2, The ONT Management Control Interface Specification, Geneva, March 1999.

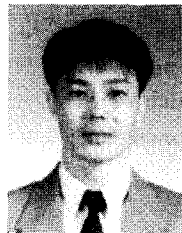
저 자 소 개



金 泰 民(正會員)

1994년 2월 : 금오공과대학교 전자공학과 졸업(공학사). 1998년 2월 : 금오공과대학교 대학원 전자공학과 졸업(공학석사). 1998년~현재 : 금오공과대학교 대학원 전자공학과 박사과정. <주관심분야>

디지털통신, ASIC 등



鄭 海(正會員)

1987년 : 한양대학교 전자통신공학과(공학사). 1991년 : 한국과학기술원 전기 및 전자공학과(공학석사). 1996년 : 한국과학기술원 전기 및 전자공학과(공학박사). 1996년~1998년 : LG정보통신 선임연구원.

1998년~현재 : 금오공과대학교 조교수. <관심분야> 가입자 액세스망, ATM망, 트래픽 제어, 통신 프로토콜 등



申 建 淳(正會員)

1972년 : 한양대학교 전기공학과 졸업(공학사). 1983년 : 전북대학교 대학원 전기공학과 졸업(공학석사). 1989년 : 전북대학교 대학원 전기공학과 졸업(공학박사). 1993년 : 미국 Ohio state university, 전기공학과

solid-state microelectronic lab. 객원교수. 현재 : 금오공과대학교 전자공학부 교수. <주관심분야> ASIC 및 아날로그 IC 설계 등



金 珍 希(正會員)

1987년 : 경북대학교 전자공학과(공학사). 1991년 : 경북대학교 전자공학과(공학석사). 1991년~현재 : 한국통신 가입자망연구소(선임연구원). <관심분야> 가입자망 액세스 기술 등