

論文2001-38TC-11-4

무선 ATM 망에서 VBR 서비스의 효율적인 전송을 위한 동적 슬롯 할당 알고리즘

(Dynamic Slot Allocation Algorithm for Efficient Transmission of VBR Services in Wireless ATM Networks)

安桂賢*, 朴炳柱*, 白承權**, 金應培**, 金永川*

(Kye-Hyun Ahn, Byoung-Joo Park, Seung-Kwon Baek, Eung-bae Kim, and Young-Chon Kim)

요약

본 논문은 무선 ATM 망에서 VBR 서비스의 가변적인 슬롯 요구량을 신속하고 정확하게 반영함으로써 무선 구간에서의 전송 효율을 최대화할 수 있는 Hybrid DP 제어기법 기반의 동적 슬롯 할당 알고리즘을 제안한다. 제안한 Hybrid DP 제어기법은 기존의 In-band 제어기법과 Out-of-band 제어기법의 장점을 보존하고 단점 및 제어의 한계성을 개선한 방법으로 이동 단말기의 버퍼 상태 변화에 따라 기지국으로 전송되는 ATM 셀에 동적 파라미터 값을 삽입하거나 별도의 제어 채널을 사용하여 단말기의 필요 슬롯 수를 기지국에 전송하는 방식이다. 따라서 VBR 서비스의 유동적인 데이터 발생률을 효율적으로 기지국에게 전송하여 슬롯 할당에 반영함으로써 제한된 무선 채널을 효율적으로 이용하면서 VBR 서비스의 QoS를 보장할 수 있다. 제안한 동적 슬롯 할당 알고리즘의 성능 평가를 위해 해석적 분석 및 시뮬레이션을 실시하였으며, 할당 효율, 지연 및 셀 손실을 관점에서 기존의 제어기법보다 우수한 성능을 보였다.

Abstract

In this paper, we propose a dynamic slot allocation algorithm for efficient transmission of VBR services in wireless ATM networks. The proposed algorithm is based on a hybrid dynamic parameter(DP) control which combines the strength of in-band control and out-of-band control by considering the variation characteristics of buffer length in distributed mobile terminals. This algorithm consists of four sub-algorithms: dynamic parameter determination algorithm, dynamic parameter transmission algorithm, estimation algorithm of the number of request slots, and prorated-allocation algorithm. As the proposed allocation algorithm based on the hybrid DP control scheme can offer nearly precise MAC level estimations of the requirements for each VBR, the algorithm makes it possible to obtain ideal allocation efficiency. The allocation efficiency of the algorithm is shown by numerical analysis. Simulation results show that the proposed algorithm has better performance than conventional schemes in terms of allocation efficiency, delay and cell loss ratio under VBR traffic.

* 正會員, 全北大學校 컴퓨터工學科 映像情報新技術研究所
(Department of Computer Engineering, Chonbuk National University)

** 正會員, 韓國電子通信研究員
(Electronics and Telecommunications Research Institute)
接受日字:2000年2月20日, 수정완료일:2001年10月10日

I. 서 론

유·무선간에 투명한 멀티미디어 서비스를 제공하기 위하여 무선 링크에 ATM 기술을 적용한 무선 ATM 망이 차세대 무선 통신망으로 주목받고 있다. 그러나 무선 ATM 망을 구축하기 위해서는 무선망이 가지는 몇 가지 문제점들이 해결되어야 한다. 그 중에서도 제한된 주파수 자원을 채널로 사용하며 또한 다수의 사용자가 이를 공유하여 사용하는 무선망에서 유·무선간에 균일한 QoS(Quality of Service)를 보장하기 위해서는 제한된 대역의 채널을 효율적으로 사용하기 위한 무선 매체 접근 제어 프로토콜이 필수적으로 요구된다^[1~5]. 무선 매체 접근 제어 프로토콜은 서비스 유형별로 요구하는 QoS를 고려하여 경쟁과 예약 기반의 대역 할당 알고리즘을 이용하여 데이터 슬롯을 할당한다. CBR(Constant Bit Rate) 서비스는 트래픽 발생률이 일정하므로 예약을 통하여 연속적인 프레임 내에서 데이터 슬롯을 고정적으로 할당함으로써 요구하는 전송 속도와 지연 시간을 만족시킬 수 있다. ABR(Available Bit Rate) 서비스는 지연에 민감하지 않은 서비스이므로 CBR 및 VBR(Variable Bit Rate) 트래픽을 위한 슬롯 할당이 이루어진 후 남은 대역에 대하여 슬롯을 할당받아 전송한다.

반면 VBR 서비스는 트래픽 발생률이 가변적이며 실시간 전송을 요구하므로 순간적인 트래픽 상황 및 QoS 요구 사항을 함께 고려한 적절한 수의 슬롯이 할당되어야 한다. 따라서 각 이동 단말기로부터 전달된 동적 파라미터(dynamic parameter : DP)를 기반으로 기존 유선 ATM 망에서 정의된 QoS를 만족하면서 데이터 발생률이 가변적인 트래픽을 효율적으로 수용하기 위한 동적 슬롯 할당 알고리즘이 요구된다. 또한 무선 ATM 망에서는 분산된 이동 단말기의 트래픽 발생 상황을 기지국이 직접적으로 파악할 수 없으므로 각 단말기의 동적 파라미터를 기지국에게 전송하기 위한 동적 파라미터 제어기법이 요구된다. 동적 파라미터 제어기법은 가능한 단순화함으로써 무선 구간에서의 전송 효율을 증대시킬 수 있어야 하며, 변화하는 대역폭의 요구 사항을 적절한 시간에 반영할 수 있어야 한다. 이를 위해 본 논문에서는 무선 ATM 망에서 VBR 서비스의 유동적인 슬롯 요구량을 빠르게 반영함으로써

무선 구간에서의 전송 효율을 최대화할 수 있는 Hybrid DP 제어기법 기반의 동적 슬롯 할당 알고리즘을 제안한다. 특히 제안한 Hybrid DP 제어기법은 무선 ATM 셀의 헤더를 통해 적은 양의 정보를 효율적으로 전송하는 In-band 제어기법과 ALOHA 방식으로 제어 슬롯에 접근하여 정확한 슬롯 수를 요구하는 Out-of-band 제어기법의 장점을 보존하고 단점 및 한계성을 개선한 방법이다. 이를 위해 각 단말기는 버퍼의 상태가 점차적으로 변화하는 구간에서는 셀 헤더내의 2비트를 이용하여 제한된 상태 정보만을 전송하는 반면, 트래픽의 급격한 증가로 인하여 버퍼의 오버플로우가 예상되는 시점에서는 상향 채널의 제어 슬롯을 할당받아 정확한 요구 슬롯 수를 전달한다. 또한 In-band 기법과 달리 버퍼의 감소 상태 및 DP를 포함하는 셀 수를 고려하여 2비트로 표현할 수 있는 정보량을 증가시켰으며, Out-of-band 기법과 달리 기지국으로부터 할당받은 제어 슬롯을 사용하여 경험으로 인한 지연을 제거한다. 따라서 VBR 서비스의 유동적인 데이터 발생률에 따라 동적 슬롯 할당에 필요한 정보를 효율적으로 기지국에게 전송함으로써 제한된 무선 채널을 효율적으로 이용하면서 VBR 서비스의 QoS를 보장할 수 있다.

II장에서 기존의 동적 파라미터 제어기법을 기술하고, 본 논문에서 제안한 Hybrid DP 제어기법과 이를 기반으로 하는 동적 슬롯 할당 알고리즘을 III장에서 설계한다. IV장에서는 제안한 알고리즘의 성능 평가를 위해 해석적 분석 및 시뮬레이션을 실시하였으며 할당 효율 및 지연 관점에서 기존의 제어기법을 갖는 알고리즘과의 성능을 비교한다. 마지막으로 V장에서 결론을 맺는다.

II. 기존의 동적 파라미터 제어 기법

TDMA/TDD 기반의 중앙 집중식 스케줄링 방식에서 VBR 서비스를 고려한 예측 기반 동적 대역 할당 알고리즘은 각 프레임 주기로 순시 트래픽 발생률과 버퍼 대기 행렬 정보 등을 기반으로 추정된 슬롯 요구량과 최소 보장 전송률(sustained bit rate)을 기준으로 슬롯들을 단말간에 분배하는 방안을 제안하고 있다^[1]. 이는 슬롯 요구량을 결정하는 주체에 따라 단말이 프레임 단위의 트래픽 발생률과 대기 행렬의 길이를 이용하여

슬롯 요구량을 추정하여 기지국으로 요청하는 방법 (In-band 제어기법)과 단말이 단순히 버퍼의 대기 행렬 변화율을 기지국으로 전송하고 기지국이 이를 근거로 슬롯 요구량을 추정하는 방법 (Out-of-band 제어기법)으로 구분될 수 있으며, 이 두 가지 방법은 단말에 의해 전송되는 동적 파라미터의 정보량에 따라 각기 다른 제어 기법을 채택하게 된다.

먼저 In-band 제어기법은 각 단말기가 무선 ATM 셀 헤더내의 2비트를 통해 대역 할당에 필요한 현재 버퍼의 상태 정보를 기지국에게 전송하는 방식이다. 테이터 셀에 포함시켜 전달하므로 무선 구간의 자원을 효율적으로 이용할 수 있지만 전송할 수 있는 동적 파라미터의 정보량이 2비트로 제한되므로 버퍼의 길이와 같은 절대적인 정보를 전송할 수 없다. 따라서 버퍼 길이의 변화만을 2비트로 부호화하여 상대적인 정보를 이용한다. 이에 따라 요구 대역폭의 변화가 큰 경우에 슬롯 할당 알고리즘이 이를 반영하기까지 상대적으로 긴 시간이 소요되며, 부족 할당(under-allocation) 또는 과잉 할당(over-allocation)과 같은 비효율적인 할당을 유발시키는 단점이 있다. 반면 Out-of-band 제어기법은 각 단말기에서 한 프레임 동안에 발생한 셀의 수와

현재 단말기의 버퍼 길이를 기반으로 다음 프레임에서 필요한 슬롯 요구량을 예측하고, 이 값을 상향 링크에 설정된 제어 슬롯을 경쟁 방식으로 액세스하여 기지국에게 전송하는 방식이다. 따라서 제어 슬롯 액세스에 성공한 단말기는 필요한 요구 대역폭을 정확히 전달할 수 있지만 랜덤 접속 방식의 특성상 보장할 수 없는 접속 지연 시간으로 인하여 단말기의 수가 늘어나게 될 때는 적절한 대역 할당을 수행할 수 없는 문제가 단점으로 대두된다.

[1]을 기반으로 In-band 제어기법과 Out-of-band 제어기법을 사용하는 동적 슬롯 할당 알고리즘을 다음과 같이 설계한다.

- l_i^k : T_i 프레임이 끝나는 시점에서 서비스 k 가 가지는 버퍼 길이
- a_i^k : T_i 프레임에서 서비스 k 를 위해 할당한 슬롯 수
- λ_i^k : T_i 프레임 동안 서비스 k 에서 발생하는 셀 수
- u_i^k : T_i 프레임에서 서비스 k 를 위해 할당했지만 사용되지 않은 슬롯 수
- e_i^k : T_i 프레임에서 서비스 k 가 할당받기를 요구하는 슬롯 수를 예측한 수

Step 1. 단말기 k 에서 (b_0, b_1) 를 결정

$$\Delta l = l_{i-1}^k - l_{i-2}^k$$

IF $(\Delta l > \gamma)$ THEN $(b_0, b_1) = (1, 1)$

ELSE IF $(\Delta l > 0)$ THEN $(b_0, b_1) = (1, 0)$

ELSE $(b_0, b_1) = (0, 0)$

Step 2. 전송하는 패킷에 (b_0, b_1) 을 피기백하여 기지국으로 전송

Step 3. 기지국에서 e_{i+1}^k 계산

IF $(u_i^k > 0)$ THEN $e_{i+1}^k = a_i^k - u_i^k$

ELSE

{ SWITCH (g_0, g_1))

CASE $(0, 0)$: $e_{i+1}^k = a_i^k$

CASE $(1, 1)$: $e_{i+1}^k = \alpha \times a_i^k, \alpha > 1$

CASE $(1, 0)$: IF $(a_i^k \leq a_{i-1}^k)$ THEN $e_{i+1}^k = a_i^k + 1$

ELSE $e_{i+1}^k = a_i^k + \alpha \times (a_i^k - a_{i-1}^k)$

}

그림 1. In-band 제어기법

Fig. 1. In-band control scheme.

■ In-band 제어기법

동적 파라미터를 전달하기 위하여 기지국에게 전송하는 ATM 셀 헤더의 GFC 영역 내 2비트 (g_0, g_1) 를 사용한다. 따라서 정확한 버퍼의 길이 정보 대신 변화하는 추이만을 전달할 수 있다. 이전 프레임과 현재 프레임의 버퍼 길이 변화를 고려하여 특정값(γ) 이상으로 크게 증가한 경우에는 (1,1), 작게 증가한 경우에는 (1,0) 이외의 경우에는 (0,0) 값을 셀의 (g_0, g_1) 로 설정하여 기지국에 전달한다. 감소하는 경우에 대해서는 이전 프레임에서 할당되었지만 사용하지 않은 슬롯 수를 기반으로 기지국에서 다음 프레임에 할당하는 슬롯 수를 감소시킨다. In-band 제어기법을 사용하여 e^k_{i+1} 을 예측하는 절차는 다음과 같다.

■ Out-of-band 제어기법

Out-of-band 제어기법은 단말기의 동적 파라미터 정보를 전달하기 위하여 상향 링크의 제어 슬롯을 경쟁 기반의 slotted ALOHA 방식으로 액세스한다. 성공한 경우 단말기가 요구하는 슬롯 수의 정확한 값을 전달할 수 있다. 그러나 다수의 단말기들이 공유하는 슬롯을 경쟁 방식에 의해 접근해야 하므로 충돌이 발생하여 적시에 정보를 전송할 수 없는 경우가 발생한다. 따라서 지나친 경쟁에 따른 성능 저하를 고려하여 버퍼 길이의 변화가 임계값(th) 이상인 경우에만 새로운 동적 파라미터를 전송하도록 한다.

Step 1. 단말기 k에서 동적 파라미터 전송 여부 결정

$e^k_{i+1} = l^k_{i-1}$
 IF ($|l^k_{i-1} - l^k_{i-2}| \geq th$) THEN 제어 슬롯을 통하여 e^k_{i+1} 전송;

그림 2. Out-of-band 제어기법
 Fig. 2. Out-of-band control scheme.

III. Hybrid DP 제어기법 기반의 동적 슬롯 할당 알고리즘

1. Hybrid DP 제어기법

제안한 Hybrid DP 제어기법은 단말기의 버퍼 상태

가 점차적으로 변화하는 구간에서는 ATM 셀 헤더 내의 GFC(Generic Flow Control) 영역 2비트에 동적 파라미터를 삽입하여 전송하는 반면, 단말기의 버퍼 상태가 급격히 증가하여 버퍼의 오버플로우가 예상되는 시점에서는 기지국에게 상향 링크의 제어 슬롯을 할당받아 정확한 요구 슬롯 수를 전달하는 방식이다. 따라서 동적 파라미터를 효율적으로 전송하는 In-band 기법의 장점과 정확한 요구 대역폭을 전달하는 Out-of-band 기법의 장점을 트래픽의 변화 상태에 따라 적절하게 기대할 수 있다.

또한 Hybrid DP 제어기법에서는 2비트의 동적 파라미터로 표현하는 단말기의 상태를 {대폭증가(1,1), 증가(1,0), 감소(0,1), 변화없음(0,0)}으로 정의하고, 전송하는 모든 셀에 동일한 동적 파라미터를 전송하는 기존의 In-band 기법과 달리 버퍼 길이의 변화량을 고려하여 필요한 개수의 셀에만 결정된 동적 파라미터를 설정하고 나머지 셀에는 (0,0)을 설정한다. 2 비트값과 전송하는 셀의 개수를 조합하여 단말기의 상태를 표현하므로 정보량을 크게 증가시킬 수 있다. 뿐만 아니라 감소(0,1) 상태를 추가함으로써 사용되지 않은 슬롯을 기준으로 할당 슬롯 수를 감소시키는 기존의 기법과 달리 트래픽의 감소에도 빠르게 적용할 수 있다.

2. 동적 슬롯 할당 알고리즘 설계

Hybrid DP 제어기법의 효과적인 설계를 위해서는 In-band 방식과 Out-of-band 방식의 전환 여부를 결정하는 알고리즘이 매우 중요하다. Out-of-band 방식로의 전환은 동적 파라미터가 대폭증가(1,1) 상태일 때 이루어진다. 대폭증가(1,1) 상태인 단말기는 기지국으로부터 다음 프레임에서 하나의 제어 슬롯을 할당받으며 이를 통해 경쟁 없이 정확한 요구 슬롯 수를 전달한다.

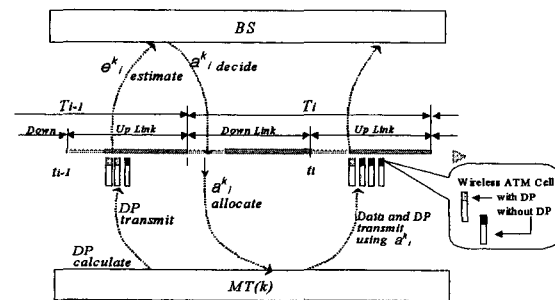


그림 3. 동적 슬롯 할당 알고리즘의 도해
 Fig. 3. Illustration of dynamic slot allocation algorithm.

```

Step 1. 단말기에서  $(b_0, b_1)$  결정
 $l'^k_i = l^k_i - a^k_i, \quad l'^k_{i-1} = l^k_{i-1} - a^k_{i-1}$ 
 $\Delta l = l'^k_i - l'^k_{i-1}$ 
IF ( $\Delta l > 0$ ) IF (  $\frac{l'^k_i + 2\Delta l - 2 a^k_i}{MaxBufSize} \geq 1$  )
    THEN  $(b_0, b_1) = (1, 1)$  /* 대폭증가 */
    ELSE  $(b_0, b_1) = (1, 0)$  /* 단순증가 */
ELSE IF ( $\Delta l < 0$ ) THEN  $(b_0, b_1) = (0, 1)$  /* 감소 */
    ELSE  $(b_0, b_1) = (0, 0)$  /* 변화없음 */

Step 2. 단말기에서 전송하는 패킷을 통해  $(b_0, b_1)$  을 기지국에게 전달
 $N^k_i = \min(\Delta l, a^k_i)$ 
FOR ( $N^k_i$  수 만큼의 셀 )
    SET  $(g_0, g_1) = (b_0, b_1)$ 

Step 3. 기지국에서  $e^k_{i+1}$  계산
FOR (each mobile  $k$ )
    { IF ( success control slot access )
         $e^k_{i+1} =$  the contained number in the control packet
    ELSE
        { FOR ( each transmitted cell )
            { SWITCH(  $(g_0, g_1)$  )
                CASE (0,0)  $a^k_i$  ;
                CASE (0,1)  $a^k_i--$  ;
                CASE (1,0)  $a^k_i++$  ;
                CASE (1,1)  $a^k_i++$ , allocate a control slot in  $T_{i+1}$ 
            }
        }
    }
for mobile  $k$ ;
}
 $e^k_{i+1} = a^k_i$ 
} }

```

그림 4. Hybrid DP 제어기법

Fig. 4. Hybrid DP control scheme.

따라서 빠른 시간 내에 필요한 정보를 기지국에 전송함으로써 단말기가 요구하는 대역의 변화를 효과적으로 반영할 수 있다. 대폭증가(1,1) 상태의 결정은 버퍼 길이의 증가뿐 아니라 버퍼의 크기 및 전달 지연을 고려하여 이루어지므로 VBR 서비스의 QoS를 효과적으로 보장할 수 있다.

먼저 단말기는 T_i 와 T_{i-1} 의 버퍼 길이(l_i, l_{i-1})의 변화에 따라 버퍼의 길이가 일정하다면 (0,0), 감소하였

다면 (0,1)으로 2비트의 DP, (b_0, b_1) 값을 설정한다. 반면 버퍼의 길이가 증가한 경우에는 (1,0) 또는 (1,1)으로 구분하여 결정하는데, 단순 증가 상태(1,0)와 대폭 증가 상태(1,1)의 결정은 기지국으로의 전달 지연과 버퍼의 오버플로우에 따른 셀 손실을 고려하여 이루어진다. DP 전송을 위해 2비트만을 사용하기 때문에 다음 프레임에서 증가시킬 수 있는 할당 슬롯 수에는 한계가 있으며, 최대 값은 현재 프레임에서 할당받은 슬롯

수의 2배이다. 또한 단말기의 요구 사항이 기지국에게 전달되어 요구하는 데이터 슬롯을 할당받기까지는 전달 지연이 요구된다. 따라서 데이터 발생률이 급격히 증가한 경우 2비트의 DP에만 의존하는 슬롯 할당 알고리즘을 사용하면 단말기의 버퍼 오버플로우가 발생할 수 있는 경우가 발생한다. 버퍼 길이의 변화와 할당 정보를 통하여 버퍼 오버플로우의 발생을 식 (1)과 같이 예측할 수 있으며 버퍼 오버플로우가 예측된 경우에는 DP 값을 (1,1)로 설정하여 기지국에게 정확한 대역 요구 정보를 전송할 수 있는 제어 슬롯을 할당하도록 요구한다.

$$\frac{l^k_i + 2\Delta l - 2 a^k_i}{\text{MaxBufSize}} \geq 1 \tag{1}$$

식 (1)은 T_{i+2} 프레임에서 데이터 패킷을 전송한 후 k 단말기가 가지는 버퍼의 길이가 최대 버퍼 길이를 초과하는 경우를 예측한다. 버퍼의 증가 상태가 이전 프레임과 동일하게 유지된다고 가정할 때, T_{i+2} 프레임에서의 버퍼 길이는 현재 프레임 (T_i)에서 패킷 전송 후 남은 버퍼의 길이 (l^k_i)와 요구 사항에 따라 슬롯을 할당 받기까지의 전달 지연 시간동안 증가하는 버퍼의 길이 ($2\Delta l$)를 합한 값에서 T_{i+1} 프레임과 T_{i+2} 프레임 동안 최대로 추가 할당 받을 수 있는 데이터 패킷의 수 ($2 a^k_i$)를 제외한 값으로 계산할 수 있다.

단말기에서 결정된 DP 값은 전송하는 셀의 GFC 영역 2비트 (g_0, g_1)에 삽입되어 기지국으로 전송된다. 이때 전송하는 모든 셀에 동일한 DP를 전송하는 기존의 In-band 방법과 달리 Hybrid DP 제어기법에서는 필요한 개수의 셀에만 결정된 DP를 설정하고 나머지 셀의 DP에는 (0,0)을 보낸다. 따라서 표현할 수 있는 DP의 정보량을 증가시킬 수 있다. 계산된 DP를 설정할 셀의 개수, N^k_i 는 버퍼 길이의 변화량을 고려하여 결정한다.

기지국은 각 단말기가 다음 프레임에서 할당받기를 요구하는 슬롯의 수를 예측해야한다. 제어 슬롯을 이용한 요구 정보가 있는 단말기는 그 값을 그대로 사용하고, 없는 경우에는 전송된 셀의 DP값과 이전 프레임에서 할당된 슬롯 수를 기반으로 요구 슬롯 수를 예측한다. 이때 특정 단말기로부터 전송된 각각의 셀이 갖는 (g_0, g_1) 값에 따라 예측하는 절차는 그림 4의 Step 3과 같다. DP가 (1,1)인 경우, 기지국은 해당 단말기에게 다음 프레임의 제어 슬롯을 할당한다. 그 밖의 단말기

에 대하여 실질적으로 할당할 슬롯의 수는 동적 파라미터를 기반으로 예측한 각 단말기의 요구 슬롯의 수와 다음 프레임에서 할당 가능한 슬롯의 수를 고려하여 결정한다. 모든 단말기의 요구 슬롯 수의 총합이 할당 가능한 슬롯 수를 초과하지 않는 경우에는 요구한 슬롯 수만큼 할당한다. 그러나 할당 가능한 슬롯 수를 초과한 경우에는 요구하는 슬롯 수만큼 할당하지 못하므로 최소 보장 전송률(sustained bit rate)에 대응하는 슬롯만을 할당한다. 이때 최소 보장 전송률로 할당한 후 할당 가능한 대역이 있다면 이 슬롯들을 각 단말기가 요구하는 슬롯 수에 비례하여 선형적으로 배분한다.

IV. 성능 평가 및 결과 분석

1. 할당 효율 분석

본 절에서는 제안한 Hybrid DP 제어기법 기반의 동적 슬롯 할당 알고리즘이 갖는 할당 효율에 대한 성능을 수학적으로 분석하였다. 할당 효율은 가변적인 단말기의 요구 사항을 보다 빠르고 정확하게 스케줄링에 반영함으로써 낭비되는 슬롯이 없도록 하는 능력을 평가하기 위한 것이다. 상·하향 전송 링크 상에서의 오류에 따른 손실분은 무시하였다.

할당 효율은 트래픽 발생률의 유동적인 특성을 반영하는 동적 슬롯 할당 알고리즘의 성능을 평가하기 위한 파라미터로서 기지국으로부터 할당된 슬롯 수에 대하여 실질적으로 패킷 전송에 사용된 슬롯 수의 비율이다. 이는 제한된 대역폭을 갖는 무선 ATM 망에서 효율적인 동적 슬롯 할당 알고리즘을 위해 가장 중요한 평가 요소이다. 실제 전송하는 ATM 셀 수보다 많은 수의 슬롯이 할당됨으로써 사용되지 않은 슬롯이 많이 발생하는 경우, 즉 과잉 할당이 많이 발생할수록 할당 효율은 낮은 값을 나타내며, 할당 효율이 1값에

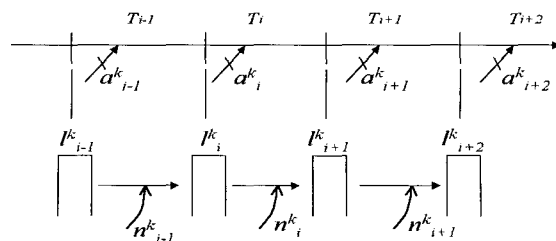


그림 5. 할당 효율 분석을 위한 변수
Fig. 5. Parameters for analyzing the AE.

근접할수록 효율적인 동적 슬롯 할당 알고리즘이다.

분석을 위한 변수는 그림 5와 같으며 이때 n^k 는 프레임 T_i 동안 단말기 k 에서 발생한 셀의 수를 의미한다.

■ 새로운 패킷 전송 시작 프레임에서의 할당 효율

새로운 버스트 패킷을 전송하기 위해서는 상향 프레임의 제어 슬롯을 slotted ALOHA 방식으로 액세스하여 자신의 버퍼 정보를 전송함으로써 기지국에서 데이터 슬롯 할당을 요구하게 된다. 따라서 이전 프레임 (T_{i-1})에서 할당받은 데이터 슬롯 수는 0이고 현재 프레임 (T_i)에서 할당받은 데이터 슬롯 수는 이전 프레임에서의 버퍼의 길이와 일치한다.

$$a^k_{i-1} = 0 \quad (2)$$

$$a^k_i \leq l^k_{i-1} \quad (3)$$

현재 프레임의 버퍼 길이는 이전 프레임의 버퍼 길이와 새로 도착한 셀 수를 합한 값에서 이전 프레임에 할당받아 전송된 셀 수를 뺀 값이다.

$$l^k_i = l^k_{i-1} - a^k_{i-1} + n^k_{i-1}, \quad (n^k_{i-1} \geq 0) \quad (4)$$

식 (2), (3), (4)로부터 T_i 에서의 할당 효율, $AE(T_i)$ 를 계산할 수 있다.

$$AE(T_i) = 1, (\because l^k_i \geq a^k_i) \quad (5)$$

$AE(T_{i+1})$ 는 a^k_{i+1} 과 l^k_{i+1} 에 따라 결정된다. l^k_{i+1} 는 식 (3)과 식 (4)를 이용하여 식 (6)과 같이 계산할 수 있다.

$$\begin{aligned} l^k_{i+1} &= l^k_i - a^k_i + n^k_i \\ &\geq n^k_{i-1} + n^k_i, \quad (n^k_i, n^k_{i-1} \geq 0) \end{aligned} \quad (6)$$

할당하는 슬롯의 수, a^k_{i+1} 는 T_i 에서 전송하는 셀의 개수(a^k_i) 및 DP 값에 따라 달라진다. DP는 Δl 의 값에 따라 $\Delta l > 0$ 인 경우에는 (1,1) 또는 (1,0), $\Delta l < 0$ 인 경우에는 (0,1) 그리고 $\Delta l = 0$ 인 경우에는 (0,0) 값으로 결정된다. 각 DP 값에 따라 얻어지는 a^k_{i+1} 를 다음과 같이 계산한다.

• DP = (1,1) 또는 (1,0)

상태 조건 :

$$\Delta l > 0 \Rightarrow l^k_i > l^k_{i-1} \Rightarrow n^k_{i-1} > a^k_i \quad (\because \text{식 (4)})$$

$$\begin{aligned} a^k_{i+1} &= a^k_i + \min(n^k_{i-1} - a^k_i, a^k_i) \\ &= \min(n^k_{i-1}, 2a^k_i) \end{aligned}$$

• DP = (0,1)

$$\text{상태 조건} : \Delta l < 0 \Rightarrow l^k_i < l^k_{i-1} \Rightarrow n^k_{i-1} < a^k_i$$

$$a^k_{i+1} = a^k_i - \min(a^k_i - n^k_{i-1}, a^k_i) = \max(n^k_{i-1}, 0)$$

• DP = (0,0)

$$\text{상태 조건} : \Delta l = 0 \Rightarrow l^k_i = l^k_{i-1} \Rightarrow n^k_{i-1} = a^k_i$$

$$a^k_{i+1} = a^k_i = n^k_{i-1}$$

모든 경우에 대하여 a^k_{i+1} 은 식 (7)을 만족한다. 식 (6)과 식 (7)로부터 식 (8)과 식 (9)를 결정할 수 있다.

$$a^k_{i+1} \leq n^k_{i-1} \quad (7)$$

$$l^k_{i+1} - a^k_{i+1} \geq n^k_i \quad (8)$$

$$\therefore l^k_{i+1} \geq a^k_{i+1}$$

$$AE(T_{i+1}) = 1 \quad (9)$$

따라서 T_i 에서 시작한 새로운 버스트에 대하여 $AE(T_i)$ 와 $AE(T_{i+1})$ 은 항상 1이다.

■ 연속적 패킷 전송 프레임에서의 할당 효율

연속적인 프레임에서의 할당 효율을 계산하기 위하여 식 (10)만을 만족하는 프레임 T_j 에 대하여 T_{j+1} 에서의 l^k_{j+1} , a^k_{j+1} 를 식 (11), 식 (12)과 같이 계산하였다.

$$l^k_j - a^k_j \geq n^k_{j-1} \quad (10)$$

$$l^k_{j+1} = l^k_j - a^k_j + n^k_j \geq n^k_j + n^k_{j-1} \quad (11)$$

$$a^k_{j+1} \leq n^k_{j-1} \quad (12)$$

l^k_{j+1} , a^k_{j+1} 는 식 (13)을 만족하므로 $AE(T_{j+1})$ 는 식 (14)와 같다.

$$l^k_{j+1} - a^k_{j+1} \geq n^k_j \geq 0 \quad (13)$$

$$AE(T_{j+1}) = 1 \quad (14)$$

식 (13)으로부터 T_{j+1} 에서도 T_j 와 마찬가지로 식 (10)이 성립함을 알 수 있으며, 이에 따라 모든 프레임

에 대하여 할당 효율의 값이 1을 만족시킨다. 이는 제안한 Hybrid DP 제어기법을 사용하는 동적 슬롯 할당 알고리즘이 과잉 할당을 전혀 하지 않는 것을 의미한다. 따라서 제한된 무선 채널의 이용률을 극대화시킬 수 있다.

그러나 단말기가 요구하는 것보다 부족하게 할당하는 경우로 인하여 성능 저하가 나타날 수 있다. 이를 살펴보기 위해 시뮬레이션을 실시하였으며 할당 효율과 지연, 셀 손실률 관점에서 기존의 In-band, Out-of-band 제어기법을 갖는 동적 슬롯 할당 알고리즘과의 성능을 비교 분석하였다.

2. 시뮬레이션 결과

(1) 파라미터 정의 및 가정

본 실험 트래픽은 평균 데이터 발생률 0.67 Mbps, 버스트율이 4.4인 VBR 서비스를 고려하였으며, ON-OFF 모델을 기반으로 발생시켰다(25f.p.s). Sustained Rate은 평균 데이터율과 최대 데이터율의 중간값으로 선택하였고 In-band 제어기법과 Out-of-band 제어기법을 사용하는 슬롯 할당 알고리즘은 참고문헌 [1]을 기반으로 설계하였다. 이때 In-band 제어기법 설계를 위한 α 와 γ 의 값은 4, Out-of-band 제어기법을 위한 th 값은 5로 설정하였다. 그 밖의 시뮬레이션을 위한 파라미터는 표 1과 같다.

표 1. 시뮬레이션을 위한 파라미터
Table 1. Parameters for simulation.

Parameter	Value
Channel bit rate	25 Mbps
Frame Duration	2 msec
Data/control slot size	16/8 bytes
Preamble/Frame header size	16/16 bytes
Number of B-R control slots	62 개
Number of R-B ALOHA control slots	117 개
Number of Uplink data slots	43 개
Number of Downlink data slots	43 개
Buffer size of MT	150 cell

동적 슬롯 할당 알고리즘의 성능 평가를 위한 파라미터는 다음과 같이 정의한다. 지연은 VBR 서비스의 QoS 보장 관점에서의 성능 평가를 위한 파라미터로서

동적 슬롯 할당 알고리즘이 요구 대역폭보다 적은 수의 슬롯을 할당하는 경우 서비스의 지연은 증가한다.

- 할당 효율 = $\frac{\text{실제 전송에 사용된 슬롯 수}}{\text{할당된 슬롯 수}}$
- 지연 = 슬롯을 할당받기까지의 버퍼 지연
- 셀손실률 = $\frac{\text{버퍼 오버플로우로 인하여 손실된 셀 수}}{\text{발생한 전체 셀 수}}$

(2) 성능 평가

각 제어기법을 기반으로 한 동적 슬롯 할당 알고리즘에 대한 시뮬레이션 결과를 나타내었다. 입력 부하(offered load)는 전체 상향 대역폭에 대하여 발생한 상향 데이터의 비율로서 정의하였다. 먼저 그림 6은 할당 효율에 대한 결과이다. 낮은 할당 효율을 갖는 알고리즘은 기지국의 스케줄러가 데이터 슬롯을 과잉 할당한다는 것을 의미하며 이는 전체 채널의 이용률 및 수용할 수 있는 서비스의 수를 감소시킴으로서 전체 시스템의 성능을 저하시킨다.

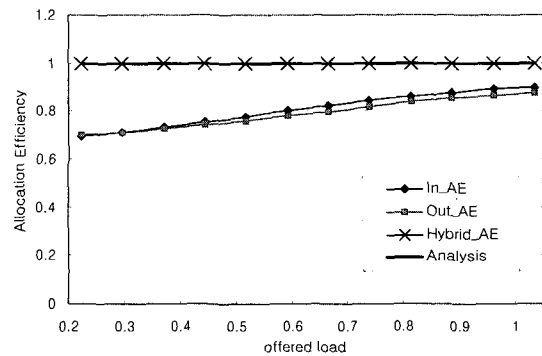


그림 6. 할당 효율
Fig. 6. Allocation efficiency.

그림 6에서 Hybrid DP 제어기법의 할당 효율은 입력 부하에 관계없이 1 값을 갖는다. 이는 4.1절에서 분석한 결과와 일치한다. 즉, 제안한 기법은 기지국에서 할당된 모든 데이터 슬롯이 ATM 셀 전송을 위해 사용되므로 과잉 할당으로 인하여 낭비되는 슬롯이 없다는 것을 의미한다. 따라서 제안한 Hybrid DP 제어기법 기반의 동적 슬롯 할당 알고리즘은 VBR 서비스의 유동적인 데이터 발생률을 매우 효과적으로 할당 알고리즘에 반영함으로써 제한된 무선 채널의 이용률을 최대한화시킬 수 있다.

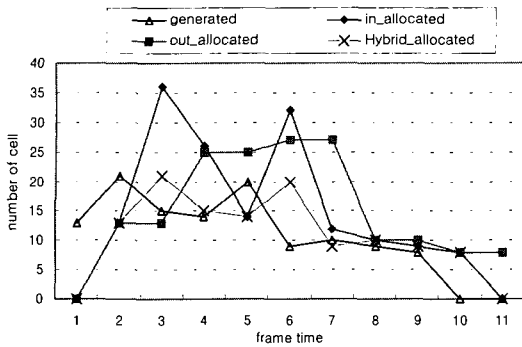


그림 7. 제어 기법에 따른 할당
Fig. 7. Allocation for various control schemes.

그림 7은 입력 부하가 0.3일 때 임의의 단말기가 하나의 버스트 구간동안 발생한 트래픽과 각 제어기법을 통해 할당된 데이터 슬롯 수를 나타낸다. Hybrid DP 제어기법은 발생한 트래픽의 형태를 한 프레임 지연을 두고 매우 근접하게 반영하며, In-band와 Out-of-band 제어기법과 달리 과잉 할당을 하지 않는다. 제안한 슬롯 할당 알고리즘을 통하여 할당된 모든 슬롯이 사용될지라도 단말기가 요구하는 것보다 부족하게 할당하는 경우로 인한 성능 저하가 나타날 수 있다. 이를 살펴보기 위해 지연과 버퍼 오버플로우에 따른 셀 손실률에 대한 성능을 그림 8과 그림 9에 나타내었다.

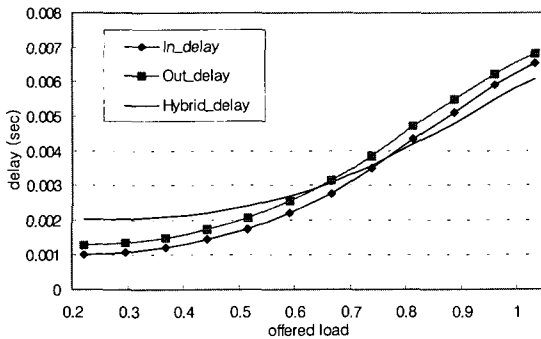


그림 8. 지연
Fig. 8. Delay.

그림 8에서 Hybrid DP 제어기법은 입력 부하가 0.6~0.7 이상일 때 기존 기법보다 우수한 성능을 갖는다. 그러나 부하가 낮은 환경에서는 다른 기법보다 높은 지연을 나타낸다. 이때 Hybrid DP 제어기법이 갖는 지연 시간의 최소한계값은 0.002sec이다. 이는 하나의 MAC 프레임 시간으로서 단말기의 동적 파라미터를 기지국에 전송하기 위한 전달 지연이다. In-band와 Out-

of-band 기법이 Hybrid DP 제어기법보다 낮은 지연을 갖는 이유는 과잉 할당에 따른 이득 때문이다. 필요이상으로 할당된 데이터 슬롯에 해당 프레임에 발생한 데이터를 즉시 전송함으로써 평균 지연 및 버퍼 크기가 감소한다.

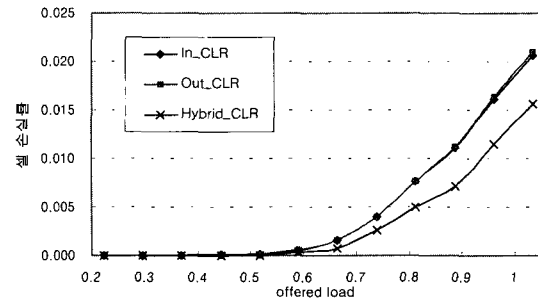


그림 9. 셀 손실률
Fig. 9. Cell loss rate.

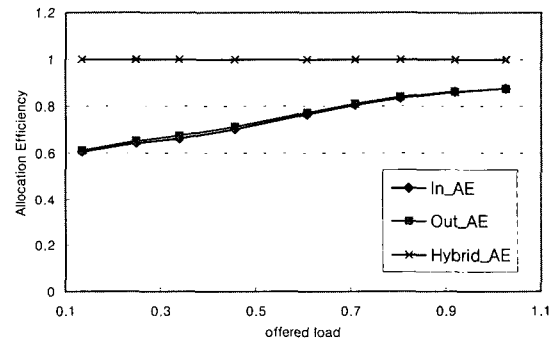


그림 10. MPEG 비디오에 대한 할당 효율
Fig. 10. Allocation efficiency for MPEG video.

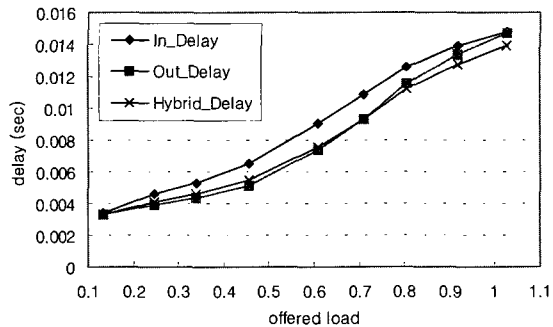


그림 11. MPEG 비디오에 대한 지연
Fig. 11. Delay for MPEG video

다음은 실질적인 MPEG 트래픽을 이용한 시뮬레이션 결과이다. 유라기 공원의 1500개 MPEG 프레임을 이용하였으며 0.374Mbps의 평균 데이터율, 1.714 Mbps

의 최대 데이터율을 갖는다^[6]. 제안한 Hybrid DP 기법은 앞서 살펴본 결과와 마찬가지로 In-band와 Out-of-band 보다 우수한 성능을 나타내었다.

V. 결 론

본 논문에서는 무선 ATM 망에서 가변적인 트래픽 발생률을 갖는 VBR 서비스의 QoS 보장 및 무선 자원을 효율적으로 이용하기 위한 동적 슬롯 할당 알고리즘을 설계하였다. 특히 버퍼 상태의 변화에 따라 동적 파라미터를 삽입 전송하거나 별도의 제어 채널을 사용하는 Hybrid DP 제어기법을 제안하였다. 제안한 기법은 감소 상태 추가 및 동적 파라미터를 삽입하는 셀의 개수를 기반으로 동적 파라미터 정보량의 한계를 극복하였고, 버퍼의 오버플로우를 고려하여 요구 슬롯 수 전달 방법을 전환함으로써 VBR 서비스의 QoS를 보장하였다.

해석적 분석을 통하여 Hybrid DP 제어기법의 할당 효율이 1을 만족할 수 있음을 확인하였다. 또한 시뮬레이션을 실시하여 할당 효율에 대한 분석 결과와 동일한 실험 결과를 확인할 수 있었으며, 지연 및 셀 손실을 관점에서도 제안한 알고리즘이 다른 알고리즘에 비하여 우수한 성능을 나타내었다. 따라서 제안한 Hybrid DP 제어기법 기반의 동적 슬롯 할당 알고리즘은 VBR 서비스의 QoS를 보장하면서 제한된 무선 자원의 이용률을 최대화시킬 수 있다.

참 고 문 헌

[1] S.K. Biswas, et. al, "UPC Based Bandwidth Allocation for VBR Video in Wireless ATM Links," *ICC'97*, June, 1997.

[2] D. Raychaudhuri, N. D. Wilson, "ATM-Based Transport Architecture for Multiservices Wireless Personal Communications Networks," *IEEE JSAC*, Oct., 1994.

[3] D. Raychaudhuri, et. al., "WATMnet : A Prototype Wireless ATM System for Multimedia Personal Communication," *IEEE JSAC*, vol. 15, no.1, pp.83, Jan.1997.

[4] Thimma V.J. Ganesh Babu, et. al, "Performance of A Priority-Based Dynamic Capacity Allocation Scheme WATM Systems," *Globecom'98*, Nov., 1998.

[5] C.S Chang, et. al., "Guaranteed Quality-of-Service Wireless Access to ATM Networks," *IEEE JSAC*, vol. 15, No. 1, Jan. 1997.

[6] <http://www-info3.informatik.uni-wuerzburg.de/~rose/>

저 자 소 개



安 桂 賢(正會員)
1996년 2월 : 전북대학교 컴퓨터공학과 공학사. 1998년 2월 : 전북대학교 컴퓨터공학과 공학석사. 1998년 3월~현재 : 전북대학교 컴퓨터공학과 공학박사 수료. 관심분야 : MAC

프로토콜, 트래픽 제어, 광대역 무선망

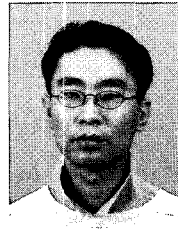


朴 炳 柱(學生會員)
2000년 2월 : 전북대학교 컴퓨터공학과 공학사. 2000년 3월~현재 : 전북대학교 컴퓨터공학과 공학석사 과정. 관심분야 : MAC프로토콜, 트래픽 제어, B-WLL, BMWS.



金應培(正會員)

1981년 2월 : 고려대학교 전자공학과 공학사. 1983년 2월 : 고려대학교 전자공학과 공학석사. 1999년 2월 : 고려대학교 전자공학과 공학박사. 1983년 2월~1988년 3월 : 금성전기 연구소 연구원. 1988년 3월~1989년 11월 : 한국통신진흥(주) 과장. 1989년 3월~현재: 한국 전자통신연구원 무선방송연구소 광대역무선멀티미디어 팀장. 관심분야: 이동통신, B-WLL, BMWS, IMT-2000



白承權(正會員)

1998년 2월 : 동국대학교 전자계산학과 이학사. 2000년 2월 : 경북대학교 컴퓨터공학과 공학석사. 2000년 3월~현재 : 한국전자통신연구원 무선방송연구소 광대역무선멀티미디어 팀. 관심분야 : 무선 MAC프로토콜, 트래픽 엔지니어링, B-WLL시스템, 이동컴퓨팅

金永川(正會員) 第32卷 A編 第9號 參照

현재 전북대학교 컴퓨터공학과 교수