

論文2001-38TC-11-6

고출력, 고이득 Ka-band 하이브리드 전력증폭기 모듈 개발에 관한 연구

(A study on the development of high gain and high
power Ka-band hybrid power amplifier module)

李相孝*, 金弘得*, 鄭鎮鎬*, 權泳佑*

(Sanghyo Lee, Hong-Teuk Kim, Jinho Jeong, and Youngwoo Kwon)

요 약

GaAs pHEMT와 도파관-마이크로스트립 변환구조를 이용하여 고출력, 고이득 특성을 갖는 Ka-band 하이브리드 전력증폭기 모듈을 개발하였다. 본 전력증폭기는 10 mil 두께의 duroid 기판을 이용한 마이크로스트립 라인과 도파관-마이크로스트립 변환구조로 이루어져 있다. 제작된 도파관-마이크로스트립 변환구조는 32 - 40 GHz 대역까지 약 1 dB 의 삽입손실(back to back)을 보인다. 전력증폭기 모듈의 측정 결과, 36.1 - 37.1 GHz에서 1W 이상의 출력 전력, 23dB 이상의 전력 이득을 보이며 36.5 GHz에서 31dBm의 출력전력, 24dB의 전력 이득, 15%의 PAE를 나타내었다.

Abstract

In this work, we developed a Ka-band hybrid 4-stage power amplifier module using GaAs pHEMTs and waveguide to microstrip transitions. It has high gain and high output power characteristics. We used a 10 mil- thickness duroid substrate to fabricate this power amplifier and waveguide to microstrip transitions. The fabricated waveguide to microstrip transition showed about 1 dB insertion loss(back to back) at 32 - 40 GHz. The measured results of power amplifier module showed over 1W output power at 36.1 - 37.1 GHz. And it showed 31 dBm output power, 24 dB power gain and 15 % power-added efficiency(PAE) at 36.5 GHz.

I. 서 론

근래 급격히 늘어나는 정보량을 처리하기 위해 다양한 통신 수단이 개발되고 있고, 따라서 높은 주파수 대역에의 관심이 날로 높아지고 있다. 30 GHz 이상의 밀리미터파 주파수 대역은 현재까지 상용으로는 활용이 미진했지만 미래의 광대역 무선 통신을 위해서는 개발

이 필수적인 새로운 주파수 자원이다. 외국의 경우에는 최근 이러한 밀리미터파 대역의 상업적 활용 움직임이 활발해지고 있으며 이를 위한 심도 있는 시스템 및 부품 개발이 진행되고 있다.^[1~3] 이러한 밀리미터파 시스템의 상용화 시기는 앞으로 3~4년 후가 될 것이며 시장규모는 머지 않은 장래에 현재의 cellular 시장규모를 능가하리라 예상된다.^[1~2]

한편 현재의 cellular, PCS 용도의 휴대전화기에 사용되는 RF 부품 중에서도 가장 고가이며 수익성이 높은 부품은 송신부의 말단에 들어가는 전력증폭기이다. 전력증폭기는 고효율, 선형성, 고출력 등의 삼박자를 모두 갖추어야 하므로 기술적으로 어려운 부품이며 또한 기술 개발의 효과가 가장 큰 부품이다. 이러한 관점에서, 밀리미터파 대역에서의 전력증폭기 설계, 제작 기술 확

* 正會員, 서울大學校 電氣컴퓨터工學部

(School of Electrical Engineering and Computer Science, Seoul National University)

※ 논문은 2000년도 한국과학재단의 RRC 과제(2000-8-03-02-A-1)를 수행한 결과입니다.

接受日字:2001年4月21日, 수정완료일:2001年9月25日

보는 향후 30 GHz 이상 대역에서의 무선 통신 시스템 구현을 위해 반드시 요구되는 연구과제이다.

최근 국내에서 이루어지는 밀리미터파 대역의 전력 증폭기 연구는 MMIC 공정을 이용한 것이 대부분이다. 밀리미터파 하이브리드 전력증폭기의 경우, 고출력과 고이득을 얻을 수 있는 능동 소자를 구하기 어렵고 특성도 좋지 않아서 국내에서 연구가 거의 이루어지지 않고 있다.

외국의 연구 사례를 살펴보면 30-40 GHz 주파수 대역에서는 0.1 - 0.8 W 출력 전력, 4-20dB의 전력 이득을 가지는 것이 대부분이다.^[4,5] 최근 한 연구에서 1W 이상의 출력 전력과 30dB 이상의 이득을 가지는 하이브리드 전력증폭기를 개발했는데, 이 경우는 종류가 다른 세 개의 완제품 전력증폭기 모듈을 단순히 3단 구조로 결합한 것이기 때문에 본 연구와는 차이가 있다.^[6]

본 연구에서는 36-37GHz에서 1W 이상의 높은 출력 전력, 22dB 이상의 높은 전력 이득을 목표로 하였다. 특히, 본 연구에서는 packaging 되지 않은 GaAs pHEMT 소자와 이를 이용한 하이브리드 회로 설계, 그리고 Ka-band 도파관에 패키징을 위한 waveguide-to-microstrip transition을 제작하여 단일한 전력 증폭기 모듈을 구현하였다.

II. 32 - 40 GHz 대역 도파관-마이크로스트립 변환구조(transition)

그림 1은 도파관-마이크로스트립 변환구조와 그 원리를 나타낸다. 도파관의 E-plane에 삽입된 기판이 E-field의 90도 회전을 가능하게 하여 변환이 이루어진다. 도파관의 E-field는 TE₁₀ mode(그림 1의 A)로서 antipodal finline을 거치면서 E-field가 회전한다(그림 1의 B). 그리고, antipodal finline의 backside metalization은 마이크로스트립 라인의 ground plane으로, front side metalization은 마이크로스트립 라인으로 tapering된다. 그러면 최종적인 마이크로스트립라인의 field 분포가 D처럼 바뀌면서 변환이 완성된다.

변환구조의 특성 중 가장 큰 문제는 삽입손실 특성에서 대역 내 공진이 발생한다는 것이다. 이러한 대역 내 공진에 가장 큰 영향을 미치는 설계 변수는 L의 모양과 길이, 반원 모양의 금속 패턴 S임이 수치해석을 통해 밝혀졌다. 본 연구에서는 이미 수행되어진 연구^[7,8]

에서 도출된 결과로부터 여러 가지 파라미터들을 수치해석적인 방법으로 32GHz-40GHz 대역에서 최적화했다.

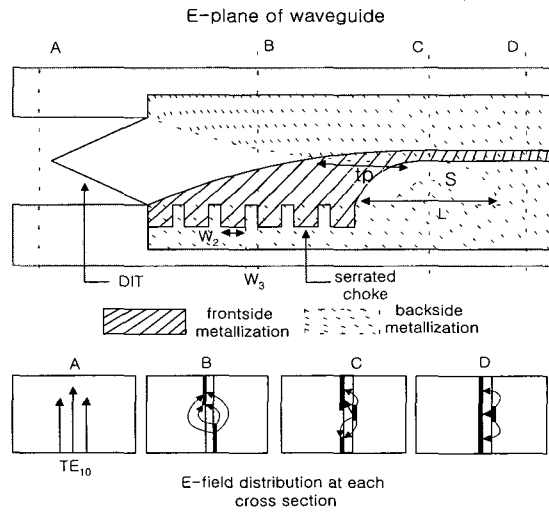


그림 1. 도파관 - 마이크로스트립 변환 구조와 그 원리

Fig. 1. The structure and principle of waveguide to microstrip transition.

그림 2는 그림 5의 하이브리드 회로 layout에 포함되어 있는 도파관-마이크로스트립 변환구조 (back to back)의 측정 결과이다. 32 - 40 GHz 에서 대략 1 dB 정도의 손실을 나타내고 있다. 여러 번의 반복 실험을 통해 마운팅에 따라 특성이 거의 변하지 않아 재현성이 뛰어나고 금속 가공의 정밀도 역시 큰 영향을 주지 않아 낮은 비용으로 제작이 가능함을 알 수 있었다. 측정은 HP8510C network analyzer와 cal kit WR-28 (26.5 - 40 GHz) / HP R11644A 을 이용하였다.

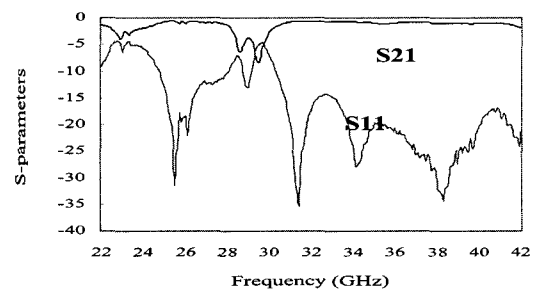


그림 2. 도파관-마이크로스트립 변환 구조의 측정 결과 (back to back)

Fig. 2. Measured results of waveguide to microstrip transition (back to back)

III. 전력 소자의 특성

전력증폭기를 설계하기 위해서는 저전력 회로와는 달리 출력 전력과 관계 있는 능동 소자의 대신호 특성을 잘 고려해야 한다. 본 연구에서는 Toshiba사에서 판매 중인 38 GHz 대역 전력 능동 소자 pHEMT JS9P05-AS를 사용하였다. 아래 표 1에 능동 소자 pHEMT JS9P05-AS의 특성이 나타나 있다.^[9]

표 1. Toshiba pHEMT JS9P05-AS의 특성
Table 1. Characteristic of Toshiba pHEMT JS9P05-AS.

Toshiba pHEMT	JS9P05-AS
Gate Width	2 × 12 × 50 μm (pair TR)
Die size	1.73mm × 0.9 mm
Die thickness	100 μm
Idss	750 mA
P1dB Vds =4.5V, Ids = 540mA @ 38 GHz	27.5 dBm
G1dB Vds = 4.5V, Ids = 540mA @ 38 GHz	6.5 dB

능동 소자를 선택할 때, 동작 주파수 대역에서의 출력 전력 특성과 능동 소자 칩과 하이브리드 회로 간의 와이어 본딩이 비교적 쉽게 구현되는 점이 우선적으로 고려되었다.

판매 회사에서 제공하는 pHEMT에 대한 정보는 A급 동작점에서의 30-40 GHz 소신호 s-parameter 뿐이다. 그리고, 이 pHEMT 칩은 on-wafer 측정이 어려워 전력 증폭기의 출력 전력을 시뮬레이션 하기 위한 대신호 모델을 구현할 수 없었다. 그래서 본 연구에서는 그림 3과 같이 직접 측정한 pHEMT의 I-V curve를 이용하여 출력 최적 부하를 근사적으로 결정하였다.^[10] 그런데 표 1의 경우와 달리 그림 3을 보면 AB급에서 full swing했을 경우 출력 전력은 30dBm 정도가 나온다. 이 수치는 바이어스 포인트를 Vgs=-0.8 Vds=7로 잡고 load 저항을 43 Ohm으로 했을 때, 계산되는 결과이다. 이는 날개로 판매되는 bare chip의 경우 특성이 매우 불균일하기 때문인데, 가지고 있는 모든 chip을 테스트하여 결과가 그림 3처럼 나오는 것만 선택하는 방법을

택하여 설계상의 불확실성을 줄이기로 했다. 본 연구의 목표 출력 전력이 1W이기 때문에 transition의 loss를 고려하더라도 전력단에는 2개의 트랜지스터만 사용해도 된다는 결론을 얻을 수 있었다.

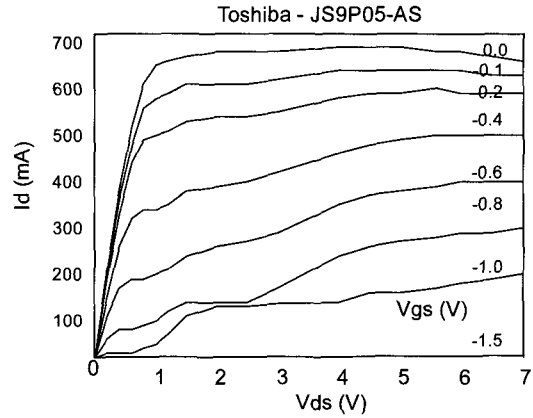


그림 3. pHEMT JS9P05-AS의 측정 I-V 곡선
Fig. 3. Measured I-V curve of pHEMT JS9P05-AS.

IV. Ka band 4단 전력증폭기 설계 및 제작

본 연구에 사용된 트랜지스터는 38GHz에서 A급 동작시 6dB의 이득을 가지도록 선정합(pre-matching)되어 있기 때문에 최소한 22dB 이상의 전력 이득을 얻기 위해 4단으로 구성했다. 앞의 2단의 경우는 saturation power와 관계없기 때문에 이득을 최대한 얻도록 하고 뒤의 2단은 최대 출력 전력을 얻을 수 있도록 바이어스 전압을 다르게 하여 설계하였다.

앞 2단의 경우는 트랜지스터가 이득을 크게 얻도록 선정합되어 있기 때문에 정합 회로를 최소한 간단하게 했다.

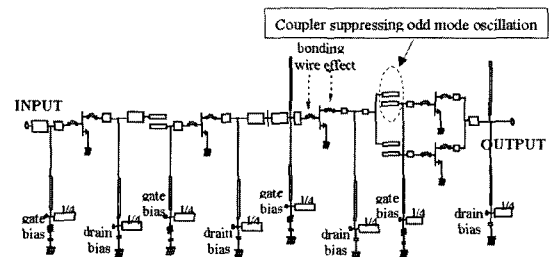


그림 4. 전력증폭기의 schematic
Fig. 4. The schematic of a power amplifier.

뒤 2단의 경우는 1개의 구동 트랜지스터와 2개의 전력단 트랜지스터로 구성되어 있다. 전력단의 두 트랜지스터 입력쪽에 있는 전력 분배기는 DC block 기능을 함과 동시에 전력단의 odd mode 발진을 방지하기 위한 37 GHz $\lambda/4$ coupled line coupler를 이용한 구조로 설계하였다.

pHEMT의 최적 출력 부하 값은 그림 3의 I-V 곡선을 이용하여 근사적으로 결정하였다. 그 결과, A급 ($V_{ds}=4.5$ V, $I_{ds}=450$ mA) 동작에서는 최적 출력 부하 값이 22 Ω 이 되며, AB급($V_{ds}=7$ V, $I_{ds}=300$ mA) 동작에서 43 Ω 이 됨을 알 수 있었다. 본 연구에서는 고출력과 효율을 고려하여 후자의 AB급을 선택하였다. 판매 회사에서 제공한 RF 특성은 A급에서의 s-parameter 뿐이지만 A급과 AB급 동작 영역에서 S11과 S22는 큰 차이가 없을 뿐만 아니라 전력증폭기에 큰 전력이 들어갈 경우 gate bias가 올라가기 때문에 주어진 A급의 s-parameter를 이용해서 정합 회로를 구성했다. 이러한 불확실성을 제작 과정에서 보상하기 위해 정합 회로 곳곳에 tuning pad를 달았다. 실제로 제작 후에 center frequency가 설계 주파수보다 약간 떨어지고 이득과 대역폭이 좁아졌으나 tuning pad를 연결하고 gold pad를 붙여서 목표로 한 결과를 얻을 수 있었다.

전력증폭기 입출력 단의 DC block은 도파관-마이크로스트립 변환구조를 이용하였고, pHEMT 칩과 마이크로스트립라인 간에 연결된 직경 0.8mil 본딩 와이어(bonding wire)는 설계시 1 nH/1 mm로 고려하였다. 본딩 와이어에 의한 효과를 simulation에 넣지 않고 제작했을 때, 4GHz 정도 동작 주파수가 아래쪽으로 이동했다. 이는 본 전력증폭기가 4단이기 때문에 결과적으로 본딩 와이어에 의한 효과가 여덟 번이나 들어갈 뿐만 아니라 동작 주파수가 매우 높기 때문에 본딩 와이어 인덕터에 의한 효과가 매우 크게 나타나기 때문이다.

이 값은 여러 번의 제작 과정을 통해 실험적으로 구했으며 HP-ADS의 component에 있는 wire inductor를 simulation 해서 그 값이 비슷함을 확인했다.^[11]

그림 5는 duroid 기판 상에 설계된 회로의 layout이다. 전력단 2개의 pHEMT 칩에 게이트 바이어스를 동시에 가할 수 있도록 게이트 앞쪽 기판 사이를 폭 0.1 mm 라인으로 연결하였다.

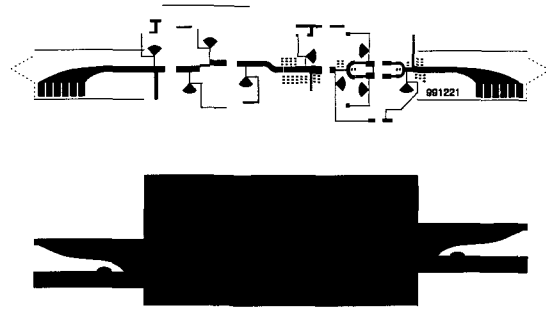


그림 5. 전력증폭기의 layout(위 : front side 아래 : back side)
Fig. 5. Layout of the power amplifier(upper: front side lower: back side).

그림 6은 실제 제작된 전력 증폭기 모듈의 사진이다. 제작된 전력증폭기 모듈의 크기는 8.9×3.7×3.5 cm³(가로×세로×높이)이다.

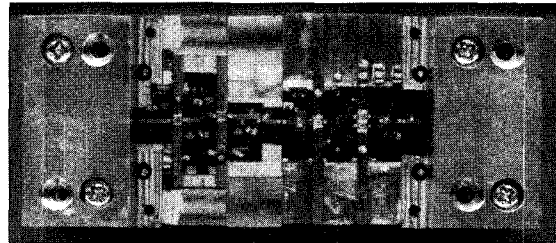


그림 6. 제작된 전력 증폭기의 모듈 사진
Fig. 6. Photograph of the fabricated power amplifier module.

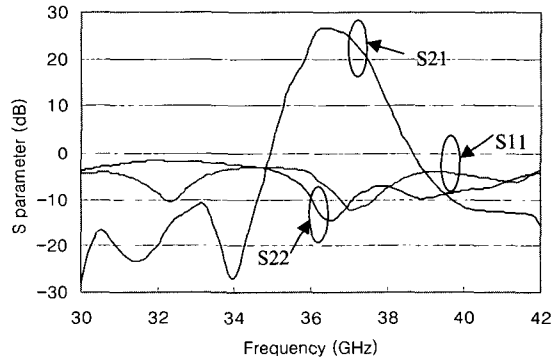


그림 7. 전력증폭기의 소신호 측정
Fig. 7. Measured small signal characteristics of power amplifier.

전력증폭기 모듈의 소신호 측정을 위해 Ka-band 상용 cal kit WR-28 (26.5-42 GHz) / HP R11644A 을 이용하여 calibration을 수행하였다. 그림 7은 network

analyzer HP8510C를 이용한 전력 증폭기의 소신호 측정 결과이다. 첫 번째와 두 번째 단은 이득을 최대한 얻을 수 있는 바이어스($V_{gs}=-0.2V$, $V_{ds}=2.64V$)를 걸어주고, 세 번째와 네 번째 단에는 최대 출력 전력을 얻을 수 있는 바이어스($V_{gs}=-0.74V$, $V_{ds}=6.19V$)를 걸어주었다. 아래 결과는 최종적으로 최대 출력 전력을 낼 수 있도록 tuning 과정을 거친 후 얻어진 결과이다. 36.1-37.1 GHz에서 S21은 25dB 이상, S11은 -5 dB 이하, S22는 -10 dB 이하였다.

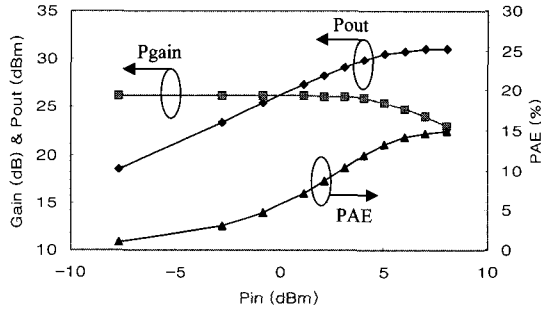


그림 8. 전력증폭기의 측정 Pout vs. Pin@ 36.5 GHz
Fig. 8. Measured Pout vs. Pin of power amplifier @ 36.5GHz.

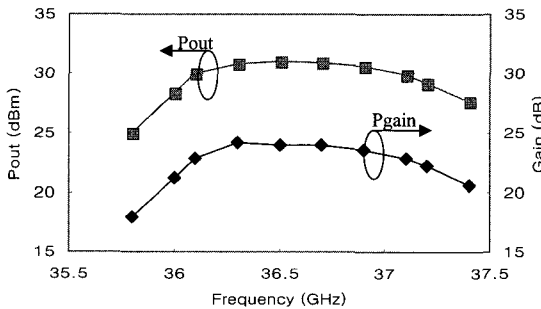


그림 9. 전력 증폭기의 측정 Pout vs. Frequency@ Pin = 7 dBm
Fig. 9. Measured Pout vs. Frequency of power amplifier @ Pin = 7dBm.

그림 8는 36.5 GHz에서 측정된 대신호 특성이다. Power Source는 HP83650B, Power Meter는 HP438A, Power Sensor는 HP8487A를 사용하였다. Power Meter인 HP438A는 전체 주파수 영역의 전력을 합하여 계산하기 때문에 회로가 발진할 경우 정확한 출력 전력이 측정되지 않으므로 Spectrum Analyzer HP8566B로 발진 체크를 한 후, 출력 전력을 측정했다. 선형 전력 이득은 대략 26 dB, P1dB는 30.6 dBm, PAE는 15 %였

다. 그림 8에 나타난 PAE(%)는 입력 전력(Pin)이 커짐에 따라 gate단의 DC 전압이 높아져서 발생하는 드레인단의 DC 전류 변화를 고려하여 계산된 값이다. 위의 결과는 도파관-마이크로스트립라인 변환구조의 특성(back-to-back loss: 1dB)이 포함된 실제 전력증폭기 모듈에 대한 측정값이다.

그림 9는 Pin=7 dBm일 때의 주파수에 따른 출력 전력과 전력 이득을 보여주고 있다. 대략, 36.1 GHz - 37.1 GHz 대역에서 30 dBm 이상의 출력전력을 내었다.

V. 결론

본 연구에서는 23dB 이상의 전력 이득과 1W 이상의 출력 전력을 내는 Ka-band 전력증폭기 모듈을 GaAs pHEMT와 hybrid 기술을 이용하여 성공적으로 개발하였다. 이 결과로부터, pHEMT의 소신호 S-parameter와 I-V 곡선만을 이용한 근사적 최적 출력 정합 방법이 밀리미터파 전력증폭기 설계에도 효과적으로 사용될 수 있음을 보였다. 또한 능동 소자의 균일성이 떨어질 경우 측정을 통해서 비슷한 소자들을 추려내야 하는 필요성을 확인했으며 odd mode 발진을 막을 수 있는 여러 가지 방법들을 적용하여 발진을 막을 수 있었다. 전력증폭기 모듈의 입출력부인 도파관-마이크로스트립 변환구조를 수치 해석적 최적화 방법을 통해 32-40 GHz 에서 대략 1 dB 정도의 삽입 손실을 가지도록 제작했으며 이는 훌륭한 재현성을 가진다. 전력증폭기 모듈의 소신호 특성 측정 결과, 36.1-37.1 GHz 대역에서 소신호 이득은 25 dB 이상, S11은 -5 dB 이하, S22는 -10 dB 이하였다. 대신호 특성 측정 결과, 36.1-37.1 GHz에서 대략 30 dBm 이상의 출력 전력과 23 dB 이상의 전력 이득을 내었고, 36.5 GHz에서 31 dBm의 출력 전력과 24 dB의 전력 이득을 내었다.

본 연구를 바탕으로 적절한 전력 결합기 구조를 전력증폭기 모듈에 이용한다면, 밀리미터파 대역에서 큰 전력 이득을 가지는 수 W급의 전력증폭기 개발도 가능하리라 기대된다.

참 고 문 헌

[1] "The Road Ahead : Things to Watch in 1999," *Compound Semiconductor Journal*, January/

February 1999, pp.25-40.

[2] "GaAs MMICs Go The Last Mile," *Compound Semiconductor Journal*, Fall II 1998, pp. 22-27.

[3] T. Yoneyama, "Millimeterwave Research Activity in Japan," *IEEE Trans. on MTT*, pp. 727-733, 1988.

[4] J. M. Schellenberg, K. L. Tan, R. W. Chan, C. H. Chen, T. S. Lin, D. C. Streit and P. H. Liu, "A 0.8-watt, Ka-band Power Amplifier", *IEEE MTT-S Digest*, pp. 529-531, 1992.

[5] Adam L. Martin, Amir Mortazawi, "A 33 GHz Power Amplifier Based on An Extended Resonance Technique", *IEEE MTT-S Digest*, pp. 999-1002, 2000.

[6] S. T. Aubrey, "Ka Band Power Amplifiers", *I.E.E. Microwave and RF Power amplifiers*, 2000.

[7] 정진호, 권영우, 장영춘, 천창율, "Ka-band에서의 구형 도파관-마이크로스트립 변환구조의 설계 및 제작에 관한 연구", *한국통신학회지*, pp.1770-1776, 7월호, 1998

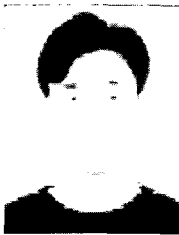
[8] 정진호, "Study on Power Combining Structure Using Waveguide Transitions", *서울대학교 석사 학위 논문*, 1999

[9] Toshiba datasheet on JS9P05-AS <http://www.toshiba.com>.

[10] S.C. Cripps, *RF Power Amplifiers for Wireless Communications*, Artech House, 1999.

[11] "Chapter 2: Microstrip Components", *HP-ADS ver. 1.5 manual*, 2001.

저자 소개



李相孝(正會員)

2000.2. 서울대학교 전기공학부 학사. 2000.~현재. 서울대학교 전기컴퓨터공학부 석사과정



鄭鎮鎬(正會員)

1997.2. 서울대학교 전기공학부 학사. 1999.2. 서울대학교 전기컴퓨터공학부 석사. 1999.~현재. 서울대학교 전기컴퓨터공학부 박사 과정



金弘得(正會員)

1991.2. 부산대학교 전자공학과 학사. 1993.2. 한국과학기술원 전기전자공학과 석사. 1993.~현재. LG종합기술원 선임연구원. 1998.~현재. 서울대학교 전기컴퓨터공학부 박사 과정



權泳佑(正會員)

1988. 2. 서울대학교 전자공학과 학사. 1990. University of Michigan M. S. E. E. 1994. University of Michigan Ph. D. 1994.~1996. Rockwell International Science Center, MTS. 1996~현재. 서울대학교 전기컴퓨터공학부 조교수