

인버터응용을 위한 외란관측기에 의한 부하전류추정 방법

論 文

51B-3-3

A Disturbance Observer-Based Load Current Estimation Method for Ups Inverter Applications

張 宰 榮* · 李 敎 範** · 宋 重 鎬*** · 崔 翼*** · 柳 志 潤** · 崔 宙 燁§

(Jae-Young Jang · Kyo-Beum Lee · Joong-Ho Song · Ick Choy · Ji-Yoon Yoo · Ju-Yeop Choi)

Abstract - Design and analysis of disturbance observer-based deadbeat control for single-phase inverter applications are comprehensively presented in this paper. Load current can be estimated by disturbance observer, which is basically structured with the first order equation in this case and is regarded as a relatively simple method in comparison with conventional full-order Luenberger observer. Also, an inherent one-step delay problem appeared in the deadbeat control method is overcome by a simple prediction technique proposed. Output voltage dip is reduced by the feedforward control with the change rate of the estimated load current involved in the deadbeat current control loop. The proposed algorithms are verified by the respective simulation and experiment results.

Key Words : dead-beat control, UPS, disturbance observer, single-phase PWM inverter

1. 서 론

정보화, 산업화 시대에 접어들면서 컴퓨터를 비롯한 다양한 사무용기기 들에 대한 업무의 의존성이 매우 커지고 있으며 이러한 기기 들은 전원의 이상에 매우 치명적인 영향을 받는다. 또한 네트워크의 비약적인 발전에 의해서 여러 가지 장비를 가지고 원격지에서 데이터를 주고받는 상황에서 네트워크 서버의 안정성은 더욱 중요한 위치를 차지한다. 그러나 공급되는 전원에서 순간적인 정전이나 전압변동이 발생할 수 있으므로 정전이나 스파이크 등으로부터 안정된 전원을 공급하기 위해서 무정전 전원장치(Uninterruptible Power Supply; UPS)의 역할이 중요시되고 있다.

UPS는 어떠한 부하조건에 대해서도 일정한 전압과 주파수를 가진 안정된 전원을 공급하는 것을 주 목적으로 하기 때문에, 낮은 총고조파왜율(Total Harmonic Distortion)과 빠른 응답특성이 요구된다. 디지털 제어는 이러한 요구사항을 만족시켜 주며, 기존의 아날로그 제어가 가지는 경년변화, 드리프트 등의 문제들을 해결할 수 있다. 또한 부가적인 기능을 위해 외부 회로를 추가할 필요가 없으며, 적은 소자의 사용으로 노이즈나 전자기 간섭문제에 대해서도 영향을 적게 받는다. 이러한 디지털 제어기 중에서 데드비트 제어(deadbeat control) 방식은 부하의 변화에 대해서 빠른 응답특성을 보여준다[1-5]. 기존의 데드비트 제어기를 디지털로

구현할 경우 연산량에 따른 시간의 지연으로 인해 시스템이 불안정해 질 수 있으며, 부하전류의 변화에 의한 전압의 왜곡을 보상하는데는 전압제어 루프의 대역폭의 영향으로 성능제한이 일어나게 된다[6]. 이러한 문제점들을 극복하기 위하여, 기본적인 데드비트 제어기에서 발생하는 1 샘플링지연을 고려하여, 본래의 데드비트 특성인 1 샘플링 시간 안에 원하는 값으로 제어하지 않고, 2 샘플링 시간에 원하는 값으로 제어되도록 제어기를 설계하는 방법이 제시되었고[5], 전압제어기의 이득을 선택할 때 시간지연도 고려한 시스템 극 배치 방법을 이용하는 방법도 제시되었다[4].

출력부하전류를 검출하기 위한 전류센서를 생략하기 위하여 관측기를 이용하는 방법들이 발표되고 있다. 주로 채택된 관측기로는 전차원 또는 축소차원 루엔버거관측기이며 이 관측기는 실제 측정 가능한 변수들도 함께 추정함으로써 폐루프 관측기를 구성하게 된다. 따라서 관측기 차수가 높아지고 관측기 알고리즘의 계산시간이 증대되는 문제가 있다[1, 4].

위와 같은 문제점들을 개선하기 위해서 본 논문에서는 우선 간단한 예측전류기법을 이용하여 데드비트 제어의 1 스텝 지연문제를 해결하여 출력부하측 전압의 안정도를 개선한다. 기존의 루엔버거관측기 형태가 아닌 보다 간단한 외란 관측기를 이용하여 부하전류를 추정하는 알고리즘을 제시한다. 부하전류의 순간변화가 미치는 출력전압의 순간강하현상을 보상하기 위하여, 추정된 부하전류의 변화량을 전류제어 루프에 피드포워드 보상하여 전압의 순간 순간강하를 최대한 억제하기 위한 방법을 다루고 있다. 이와 같이 제안하고자 하는 제어방식의 효율성과 타당성을 입증하기 위해 시뮬레이션과 실험을 통해 그 결과를 확인하고 분석을 수행하였다.

* 準 會 員 : 三星電子 知能시스템研究所
** 正 會 員 : 高麗大學 電氣工學科
*** 正 會 員 : 韓國科學技術研究院 知能制御研究센터
§ 正 會 員 : 光云大學 電氣工學科
接受日字 : 2001年 3月 30日
最終完了 : 2002年 1月 4日

2. 데드비트 제어기

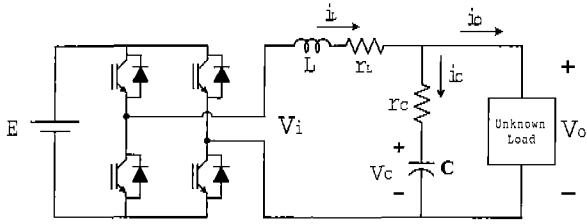


그림 1 단상 PWM 인버터의 기본 회로구성

Fig. 1 Single phase PWM inverter circuit

그림 1은 단상 인버터에서 많이 사용되고 있는 PWM 인버터의 회로 구성도이다. 기본 구성은 전파브리지 형태나 반파브리지 형태의 인버터와 출력필터가 연결되며 그 뒤로 부하가 연결된다. 전파브리지 인버터 구조의 경우 반파브리지 인버터보다 스위치 수가 많다는 단점을 가지지만 같은 크기의 교류 전압을 내기 위해서 필요한 직류전압의 크기가 반으로 줄어드는 장점이 있다. 따라서 용량과 스위치의 정격 등을 고려해서 적당한 구조를 선택해야한다. 출력 필터의 경우는 PWM에 의해 생성된 전압에서 고조파를 제거하여 60Hz 기본주파수 만을 통과시키기 위해서 사용되며, 인덕터와 캐패시터의 값은 전체의 차단주파수와 전압과 전류의 허용 리플의 크기에 따라서 결정이 된다. 인덕터와 캐패시터의 기생저항 성분은(ESR: Equivalent Series Resistance) 각각 r_L , r_C 로 표시하였다. 출력 필터 뒤에 연결되는 부하의 경우는 저항성 부하나 또는 유도성 부하가 연결될 수 있으며, 경우에 따라서는 비 선형 부하도 연결될 수 있으므로 미지의 부하로 표시하였다.

그림 1의 출력필터와 부하를 간단히 블록 다이어그램으로 나타내면 그림2와 같으며 식(1)과 같이 모델링을 할 수 있

다. 그림 3은 일반적인 데드비트 제어기와 PWM 인버터의 블록도이다. 실제 시스템에서는 여러 가지 다른 형태의 부하가 인버터의 출력에 연결될 수 있으므로 제어기 설계에 있어서는 부하의 변화를 시스템 제어기에 반영하여 상쇄될 수 있도록 설계해야 한다. 그림 3의 디지털제어기는 내부의 전류제어루프와 외부의 전압제어 루프로 구성되어 있다. 내부의 전류제어 루프는 $100\mu s$, 외부의 전압제어 루프는 $200\mu s$ 로 동작하게 된다. 또한 위의 제어기 구현을 위해서는 인덕터 전류(i_L)와, 출력 전압(v_o), 부하전류(i_o)를 검출해야 한다. 인덕터 전류와 출력전압은 전류제어를 위해서 사용되고, 출력전압과 부하전류는 인버터 출력전압 제어를 위해서 사용된다.

$$\begin{aligned} \frac{di_L}{dt} &= -\frac{r_L r_C + Z(r_L + r_C)}{L(Z + r_C)} i_L \\ &\quad + \frac{Z}{L(Z + r_C)} v_c + \frac{1}{L} v_i \\ \frac{dv_c}{dt} &= \frac{Z}{C(Z + r_C)} i_L - \frac{1}{C(Z + r_C)} v_c \\ v_o &= \frac{Z r_C}{(Z + r_C)} i_L + \frac{Z}{(Z + r_C)} v_c \end{aligned} \quad (1)$$

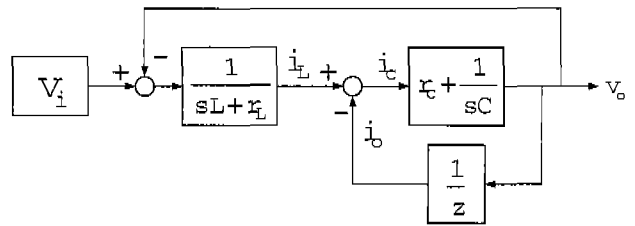


그림 2 인버터 출력단의 블록도

Fig. 2 Block diagram of inverter output stage

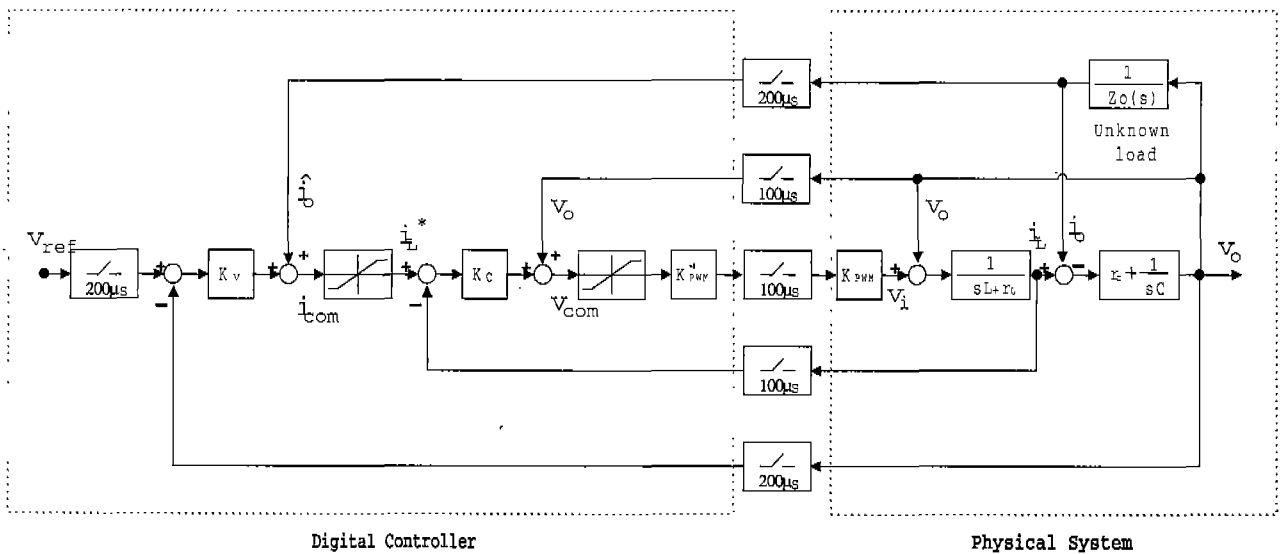
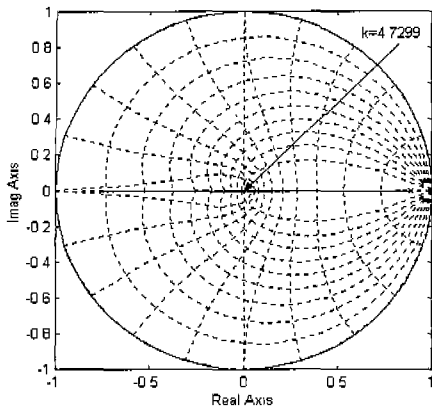


그림 3 디지털 제어 블록도

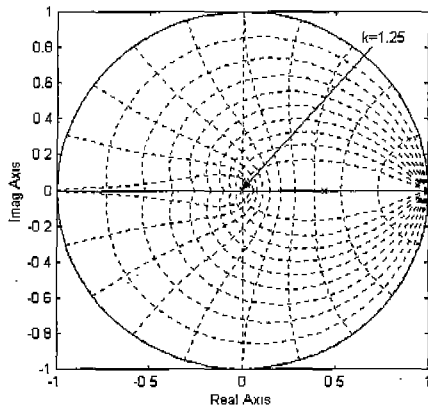
Fig. 3 Digital control block diagram

이상적인 경우에 적절한 이득을 선택하여 전압제어기와 전류 제어기의 극점을 z-평면상에서 영점에 위치시킬 수 있다. 그림 4는 이상적인 경우의 전압제어기 극점과 전류제어기 극점의 위치이다. 그림에서 보는 바와 같이 이상적인 경우는 적절한 이득의 선택으로 데드비트 특성을 가지는 제어기를 구성할 수 있음을 알 수 있다.

그림 6에서와 같은 문제점을 해결하기 위해서 여러 논문들이 발표되었다[4, 5]. 본 논문에서는 이러한 방법이 아닌 보간법을 이용하여 다음 샘플링시간에서의 값을 계산하는 예측전류기법을 이용하는 방법을 제시한다[6]. 참고문헌[6]에서 제시된 방법을 단상인버터의 데드비트 전류제어기에 알맞게 정리한다. 즉 k-1 시점에서 k-1 시점 이전의 변수 값을 이용하여, k 시점에서 필요한 제어기의 출력을 미리 계산한다.



a) 전류제어루프 근궤적도



b) 전압제어루프 근궤적도

그림 4 근궤적도

Fig. 4 Roots locus

먼저 1 샘플링 시간동안 출력전압의 변화가 거의 없다고 가정하고, k 시점의 기준전류는 k-1시점의 기준 전류에 k-1

시점과 k-2시점의 전류변화량을 합한 것과 같다고 가정하면, 출력전압과 인덕터 기준 전류는 다음 식 (2)와 같이 나타낼 수 있다.

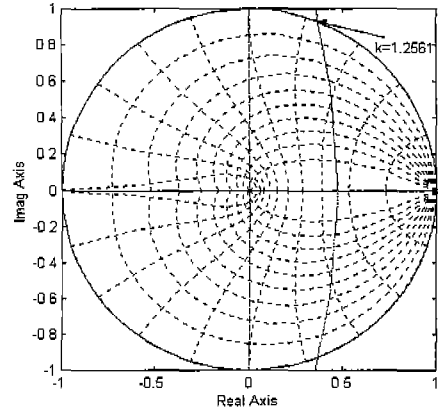


그림 5 샘플링 지연을 가지는 전압제어 루프 근궤적도

Fig. 5 Roots locus of voltage control loop with 1 sampling delay

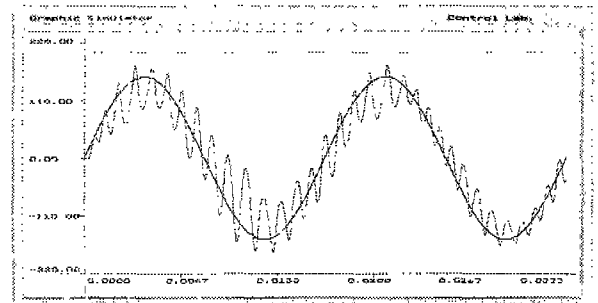


그림 6 시간 지연이 존재하는 경우의 전압제어특성

Fig. 6 Deadbeat control with time delay

먼저 1 샘플링 시간동안 출력전압의 변화가 거의 없다고 가정하고, k 시점의 기준전류는 k-1시점의 기준 전류에 k-1 시점과 k-2시점의 전류변화량을 합한 것과 같다고 가정하면, 출력전압과 인덕터 기준 전류는 다음 식 (2)와 같이 나타낼 수 있다.

$$\begin{aligned}
 v_{out}(k-1) &\approx v_{out}(k) \\
 i_{ref}(k) &\approx i_{ref}(k-1) + [i_{ref}(k-1) - i_{ref}(k-2)] \quad (2) \\
 &= 2 * i_{ref}(k-1) - i_{ref}(k-2)
 \end{aligned}$$

k-1시점에서 k시점까지의 인덕터전류의 변화는 식(3)과 같이 나타낼 수 있다.

$$i_L(k) - i_L(k-1) = \frac{T_s}{L} [v_{com}(k-1) - v_{out}(k-1)] \quad (3)$$

그림 3의 데드비트 전류제어기는 다음 식 (4)와 같이 표현된다.

$$v_{com}(k) = k_c[i_{ref}(k) - i_L(k)] + v_{out}(k) \quad (4)$$

$$= \frac{I}{T_s}[i_{ref}(k) - i_L(k)] + v_{out}(k)$$

이상의 (2), (3), (4)관계식으로부터 다음 식(5)의 결과를 정리할 수 있다.

$$v_{com}(k) = k_c(2 * i_{ref}(k-1) - i_{ref}(k-2) - i_L(k-1)) + 2v_{out}(k-1) - v_{com}(k-1) \quad (5)$$

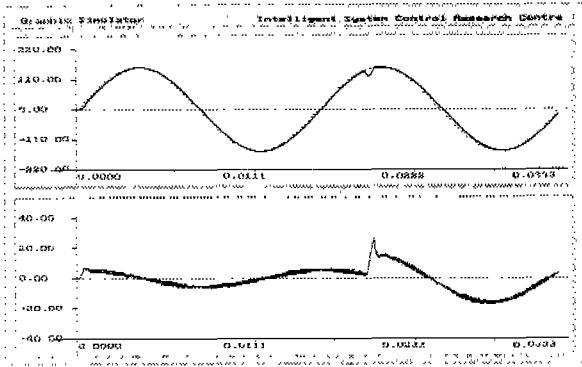


그림 7 예측전류기법을 이용한 데드비트 제어기
Fig. 7 Deadbeat controller using predictive technique

식(5)에서 보는 바와 같이 (k-1)시점에서 (k-1)시점 이전의 값을 가지고 k 시점에서 필요한 제어기의 출력을 한 스텝 전에 미리 구할 수 있다. 그림 7은 이러한 예측전류기법을 이용한 제어기를 가지고 제어한 경우의 부하변동에 따른 출력전압 파형과 인덕터 전류 파형이다. 그림 6과 달리 전압의 오실레이션이 없으며 0.02초에서의 부하변화에도 출력전압이 기준전압을 잘 추종함을 알 수 있다.

3. 외란 관측기

본 논문에서는 데드비트 제어기를 구성하기 위해서 필요한 부하전류를 기존의 루엔버거 관측기에 비해서 모델링이 간단하고, 연산량이 적은 외란 관측기를 통하여 추정한다. 외란 관측기는 부하 전류를 추정하여 피드포워드보상하는 부분과 추정한 부하전류의 미분 성분을 보상하는 부분으로 되어있다.

3.1 부하전류 추정

그림 8은 일반적으로 사용되는 외란 관측기의 구조이다. 외란 관측기의 기본 개념은 외란을 역모델에 의해 재구성하고, 이것을 제관해서 제거하는 것이다. 외란 관측기를 실제 시스템에 적용할 때는 여러 가지 문제점이 존재한다. 먼저 정확하게 모델링을 할 수 없고, 따라서 실제 시스템과 모델링 된 시스템 사이에는 오차가 존재하며 일반적으로 역모델

된 시스템의 인과성이 문제가 된다. 이 때문에 외란 관측기의 기본 개념에 지역 통과 필터(G(s))를 도입하여 플랜트의 역모델링을 가능하게 하고 오차 또한 외란으로 간주하여 보상하게 된다. 위와 같은 구조의 외란 관측기는 간단한 구조를 가지고 있을 뿐 아니라 연산량도 현저히 줄일 수 있다. 외란이 존재하지 않을 때 기준 입력은 플랜트로 유입되어 우리가 원하는 출력을 가지게 되지만, 외란이 존재할 경우 입력에서 외란성분이 제외되고 플랜트로 유입이 된다. 이러한 외란 성분을 제거하기 위해서 플랜트를 역모델링하여 실제의 외란 성분을 계산 해내서 미리 제어기 출력에서 보상을 해 줌으로써 외란의 영향을 제거하게 된다. 또한 적절한 저역필터(LPF)를 설계하여 추가하면 측정에서 생기는 노이즈 성분을 제거 할 수 있으며, 대부분의 시스템을 역 모델링 하면 improper한 시스템이 되므로 적절한 차수의 저역필터를 적용하여 proper하게 만든다[7].

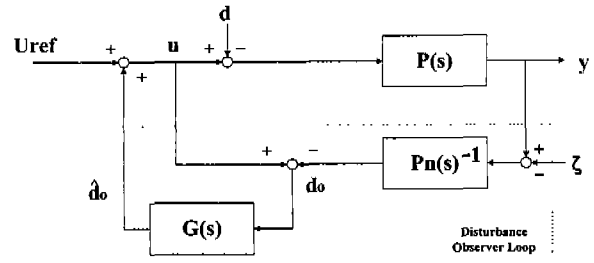


그림 8 외란 관측기
Fig. 8 Disturbance observer

그림 8의 외란 관측기 기본 구조에서 시스템의 출력은 다음과 같이 식 (6)으로 나타낼 수 있다.

$$y = (u - d)P$$

$$u = U_{ref} + \hat{d}_o \quad (6)$$

$$\hat{d}_o = G(u - P_n^{-1}(y - \xi))$$

여기서 d는 외란을, ξ 는 측정 노이즈를 나타낸다. 식 (6)으로부터 다음과 같은 식 (7)을 유도할 수 있다.

$$y = \frac{PU_{ref} + GP_n^{-1}P\xi - (1-G)dP}{(1-G) + GPP_n^{-1}} \quad (7)$$

$$= \frac{Pn(U_{ref} - (1-G)d) + G\xi}{1 + (1-G)\Delta p P_n}$$

여기에서 $\Delta p = P^{-1} - P_n^{-1}$ 이다. 만일,

$$(1-G)d \approx 0, (1-G)\Delta p \approx 0, G\xi \approx 0 \quad (8)$$

조건이 만족된다면, 식(9)와 같이 외란이 제거된 입출력 관계식을 구할 수 있다.

$$y = P_n U_{ref} \quad (9)$$

그림 9를 보면 적절한 저역필터 G의 설계에 의해서 식(8)의 가정 중에서 첫째 항과 셋째 항이 만족됨을 알 수 있다.

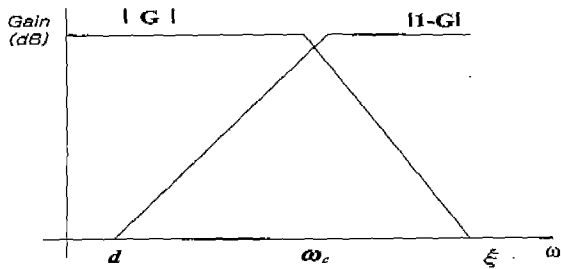


그림 9 저역필터 G의 특성
Fig. 9 Characteristic of Low Pass Filter G

그림 9에서 보는 바와 같이 저역필터 G의 차단주파수 ω_c 가 낮은 경우 측정 노이즈는 상당히 제거할 수 있지만 외란에 의한 영향을 많이 받는 시스템이 된다. 반면에 ω_c 가 높은 경우 외란은 모두 제거할 수 있지만 측정 노이즈등에 많은 영향을 받게 된다. 따라서 시스템에 따라 적절한 주파수를 가지는 필터를 구성해야 한다. 식 (8)의 가정에서 둘째 항은 역모델링한 시스템이 실제의 시스템에 가깝게 모델링 되었을 경우는 만족하게 된다. 이때 외란은 다음 식 (10)과 같이 표시될 수 있다. 식 (9)의 3가지 가정이 모두 만족될 경우 추정된 외란은 다음 식(11)과 같이 표시될 수 있다.

$$d_o = u - P_n^{-1}(y - \xi) = (P^{-1} - P_n^{-1})y + d + P_n^{-1}\xi \quad (10)$$

$$\hat{d}_o = Gd_o \approx d \quad (11)$$

한편, 그림3의 전체 제어 블록도를 전압제어 루프를 중심으로 살펴보기로 하자. 제어블럭도에서 인덕터전류의 제어 루프가 이상적으로 동작하고 있다고 가정한다. 전압 데드비트 제어기의 출력신호 i_L^* 에서부터 인버터출력필터 인덕터 전류 i_L 까지의 블록들의 전체 전류제어 이득이 1이고, 신호의 위상지연이 없는 것으로 간주한다. 이러한 가정은 전류 제어루프의 제어주기가 전압제어루프의 제어주기보다 빠르게 실행되고 있음에 기초하고 있다. 이상의 개념을 근거로 하여 그림3의 전체 제어블럭도를 전압제어루프를 중심으로 다시 그려보면 다음 그림10과 같이 간략하게 나타낼 수 있다.

이 그림에서 부하전류를 직접측정하지 않고 적당한 추정기를 사용하는 방안을 고려하여 보자. 그 하나의 추정기로서 앞에서 설명한 외란관측기를 이용하는 것이 가능함을 알 수 있다. 그림8에 있는 변수들 u_{ref} , u , d , y , \hat{d} 를 각각 그림 10의 i_L^* , i_L , i_o , v_o , \hat{i}_o 으로 대응시켜볼 때, 다음 그림 11과 같이 외란관측기를 이용하는 제어블럭도를 구성할 수 있다.

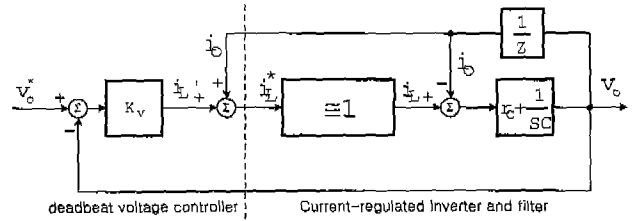


그림 10 전압제어루프를 중심으로 본 간략화된 제어블럭도
Fig. 10 Simplified structure with current control idealized

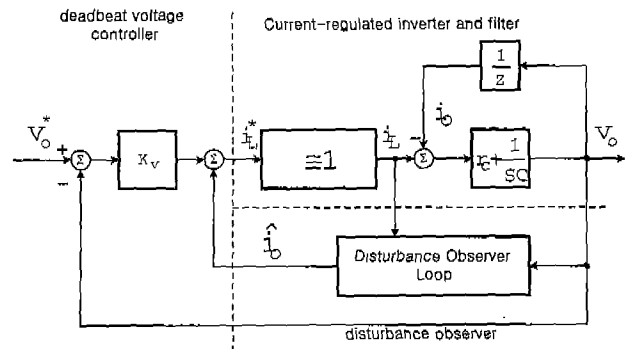


그림 11 외란관측기를 이용한 간략화된 제어블럭도
Fig. 11 Simplified control scheme using disturbance observer

3.2 부하 전류 추정을 이용한 전압 과도 특성 개선

그림 2에서 필터인덕터와 필터 캐패시터의 저항성분을 무시한 인버터출력 필터단의 블록다이아그램은 다음 그림 12와 같으며 식(12)로 정리할 수 있다.

$$i_L = \frac{v_i - v_o}{sL} \quad (12)$$

$$v_o = \frac{i_L - i_o}{sC}$$

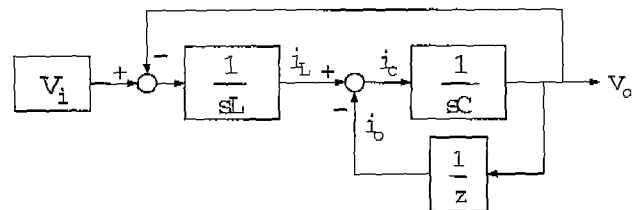


그림 12 단상 PWM 인버터 블록도
Fig. 12 Block diagram of single phase PWM inverter

(12)식을 정리하면 식(13)과 같이 나타낼 수 있다.

$$v_o = \frac{v_i - sLi_o}{1 + s^2LC} \quad (13)$$

식(13)을 보면 출력전압은 인버터 출력 전압외에도 부하 전류의 변화량에 영향을 받을 수 있다. 따라서 제어기 최종출력 v_i 에 $SL\hat{i}_o$ 성분을 추가하면 즉

$$v_i = v_i^* + SL\hat{i}_o \quad (14)$$

식 (14)와 같이 제어를 설계하면, 최종 출력전압은 다음 식 (15)와 같이 정리될 수 있다.

$$v_o = \frac{v_i^* - SL(\hat{i}_o - i_o)}{1 + S^2LC} \quad (15)$$

여기서 추정된 전류 $\hat{i}_o = i_o$ 이면, 다음 식(16)과 같이 출력전압에 나타나는 부하전류의 변화성분을 제거할 수 있게 된다.

$$v_o = \frac{v_i^*}{1 + S^2LC} \quad (16)$$

식 (14)를 제어기 측면에서 다시 쓰면, 다음 식(17)과 같이 나타낼 수 있으며, 이러한 관계를 그림으로 표현하면 그림 13과 같다. 그림 14는 앞에서 보았던 그림 3의 데드비트 디지털 제어기에 외란 관측기가 추가된 전체 제어 블록도이다.

$$v_{com}^*(k) = K_c(i_L^*(k) - i_L(k)) + v_o(k) \quad (17)$$

$$v_{com} = v_{com}^* + L \frac{(\hat{i}_o(k) - \hat{i}_o(k-1))}{T_s}$$

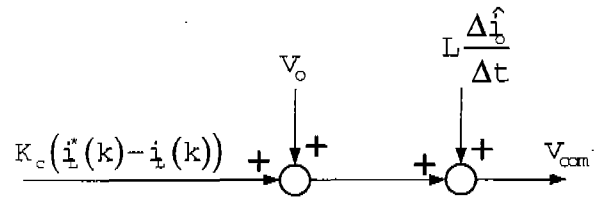


그림 13 부하 전류 변화율 보상

Fig. 13 Compehnsation of load current variation

4. 시뮬레이션 및 실험

제안된 알고리즘의 성능을 확인하기 위하여 시뮬레이션 및 실험을 수행하였으며, 기존의 루엔버거 관측기와도 비교를 하였다. 시뮬레이션과 실험 조건은 200Vdc를 입력으로 인버터를 구동하여 110Vac를 만들었다. 시험에서 사용되고 있는 제어보드는 DSP320C31을 기반으로 하는 제어기를 사용하였으며, 그리고 입력전원으로는 DC power source를 사용하고 스위치 소자는 IGBT SKM50GB를 채택하였으며, 부하로는 저항 부하와 비선형 부하를 사용하였다.

전류제어 알고리즘의 샘플링 주기는 100µs이고, 전압제어 알고리즘의 샘플링 주기는 200µs이며, 관측기의 샘플링 주기는 50µs이다. 스위칭 주파수는 10kHz이다. 필터 캐패시터는 100µF이며 필터 인덕터는 1mH이다. 본 논문에서 제시하고 있는 외란 관측기의 성능은 기존의 루엔버거 관측기와 비교되고 있다[4].

그림 16(a)는 외란 관측기를 이용해서 부하전류를 추정해서 제어한 결과이며, 0.02초에서 부하를 무부하에서 전부하(1kW)로 증가시킨 파형이다. 위의 그림은 기준전압과 실제의 전압이다. 전압의 지령치를 실제 전압이 약간의 지연을 가지고 잘 추종함을 알 수 있다. 0.02초에서 부하 변화에 대해서도 출력전압이 기준전압을 잘 추종함을 볼 수 있다. 아래 그림은 인덕터전류(굵은 선)와 부하전류(가는 선)로서 전부하 무부하상태에서 모두 잘 제어됨을 알 수 있다. 그림

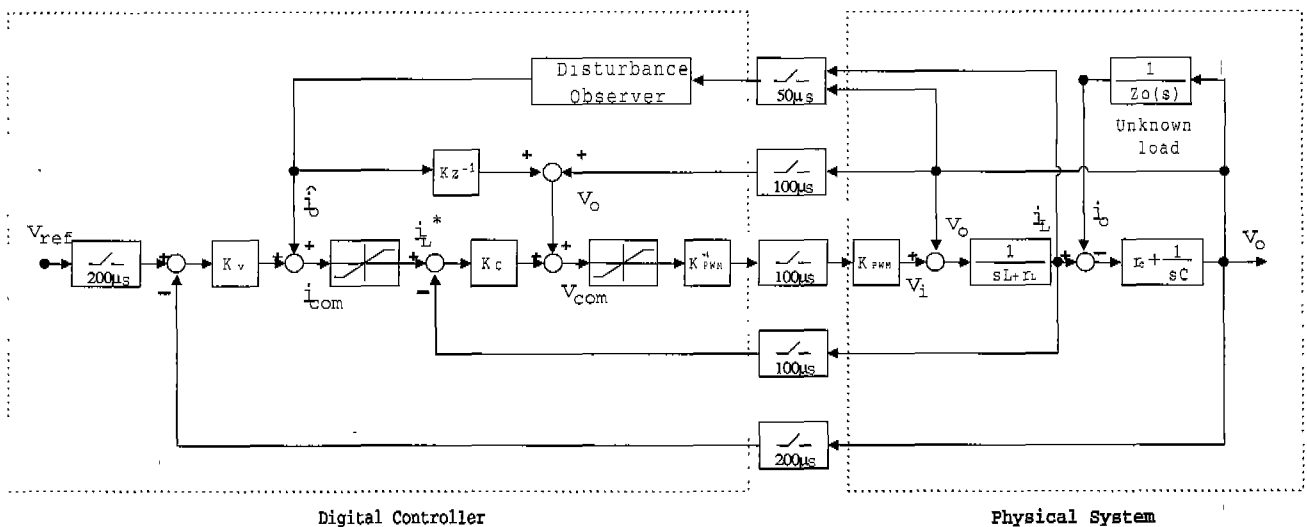


그림 14 외란관측기를 가지는 디지털 제어 블록도

Fig. 14 Digital control block diagram with disturbance observer

16(b)는 같은 조건하에서의 루엔버거 관측기로의 제어 결과이다.

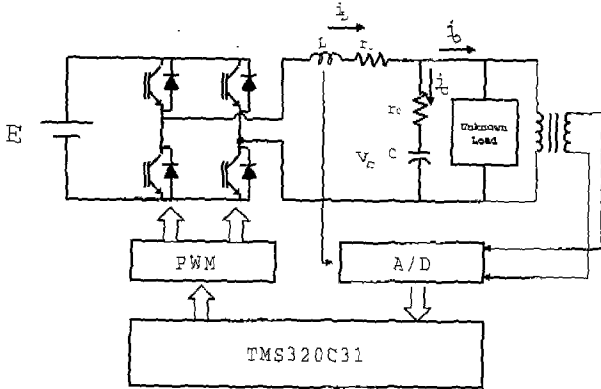
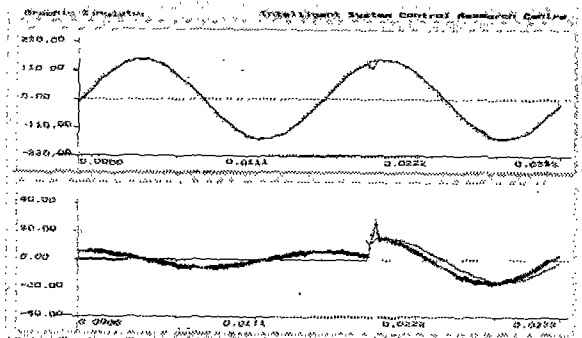


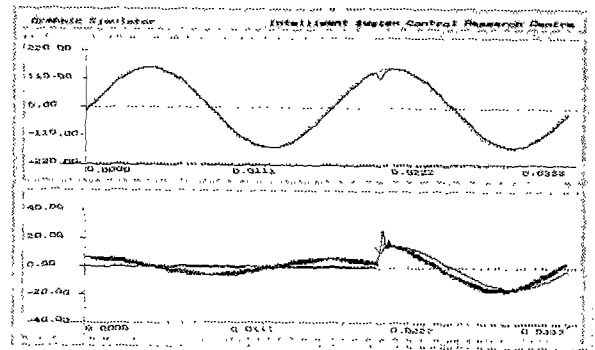
그림 15 실험장치 구성
Fig. 15 Experimental set-up

그림 17(a)는 외란 관측기를 이용하여 추정된 부하 전류의 변화를 데드-비트 제어기에 피드포워드보상하여 전압의 과도 상태를 보상한 결과이다. 이때 부하 전류는 외란관측기를 이용하여 추정된 경우로서 0.02초에서의 무부하에서 전부하로의 부하변화에 대해서 출력전압의 왜곡이 보상됨을 알 수 있다. 부하전류 변화량을 피드포워드제어함으로써 출력 전압의 순시 전압 강하를 개선할 수 있음을 보여주고 있다. 그림 17(b)는 같은 조건하에서의 루엔버거 관측기에서의 결과이다. 이 두 결과로부터 외란 관측기를 사용하는 방식이 루엔버거 관측기를 사용한 방식보다 순시 전압 강하를 개선하는 효과는 약 30%정도 향상시킬 수 있음을 보여주고 있다.

그림 18은 인덕터전류의 제어상태를 확인한 실험 결과이며, (a)는 부하전류를 측정하여 제어한 상태이며, 그림(b)에서는 외란관측기를 이용하여 부하전류를 추정하여 제어하였으며, 그림(c)에서는 루엔버거관측기를 이용하여 부하전류를 추정하여 제어하였다. 세 경우 모두 비슷한 결과를 보여주고 있으나 (c)의 경우가 고주파 성분을 보다 더 많이 포함하고 있는 것으로 보이며, 이는 전류제어의 위상지연에서 오는 것으로 보인다.

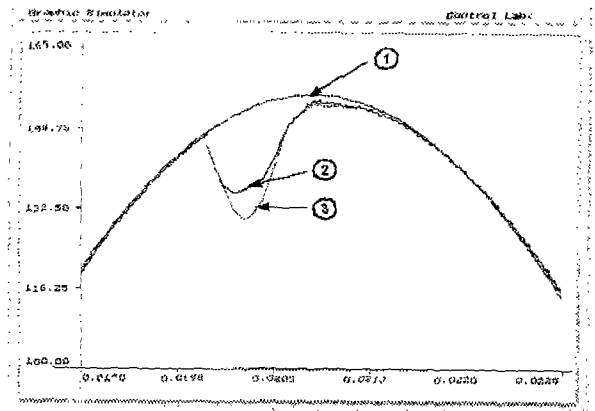


a) 외란 관측기를 이용한 제어 성능

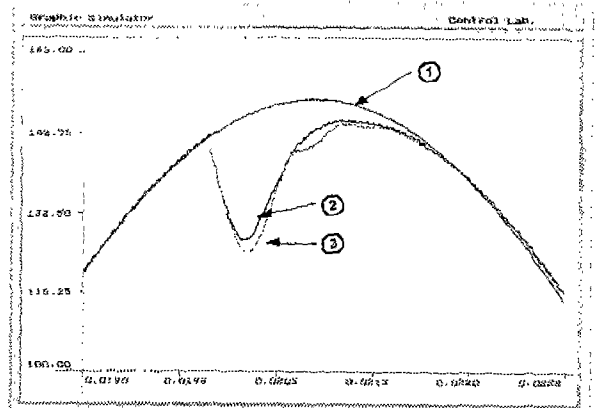


b) 루엔버거 관측기를 이용한 제어 성능

그림 16 관측기를 이용한 제어 성능
Fig. 16 Responses of observer



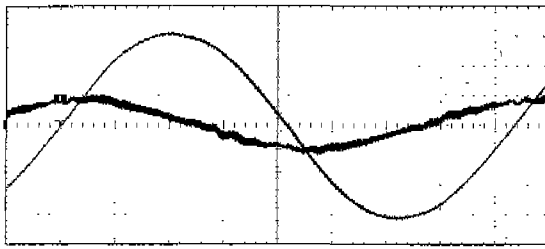
a) 외란 관측기인 경우



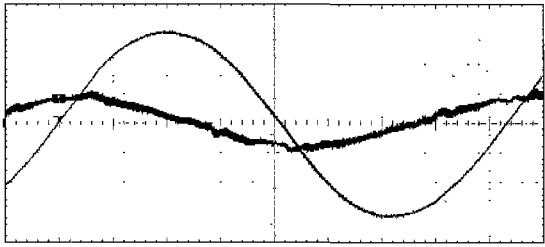
b) 루엔버거 관측기인 경우

그림 17 피드포워드 보상루프를 가지는 관측기의 전압 제어 (① : without load change, ②: with feed-forward loop, ③: without feedforward loop)

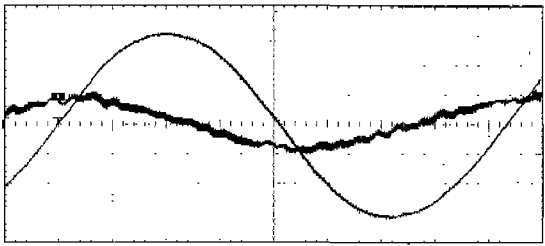
Fig.17 Voltage control by observers with feedforward loop



a) 부하전류 측정시



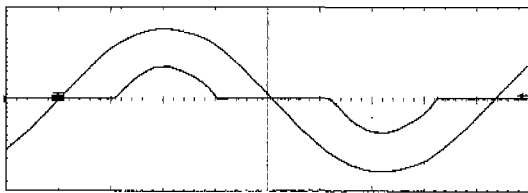
b) Disturbance observer 사용시



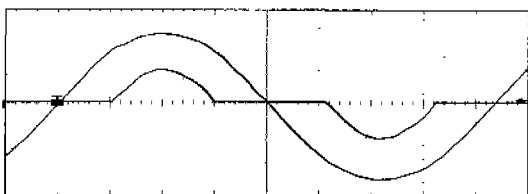
c) Luenberger observer 사용시

그림 18 출력전압 [50V/div], 인덕터 전류 [10A/div] 실험파형

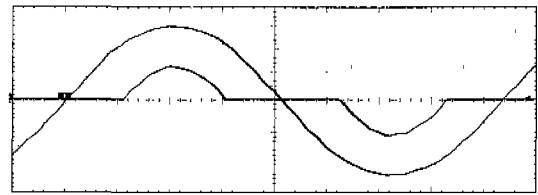
Fig. 18 Experimental output voltage and inductor current



a) 부하전류 측정시



b) Disturbance observer 사용시



c) Luenberger observer 사용시

그림 19 출력 전압 [50V/div] 및 부하 전류 [2A/div] 실험파형

Fig. 19 Experimental output voltage and load current

그림 19의 실험결과는 비선형 인버터 부하로서 캐패시터 입력형 다이오드정류회로를 장착했을 때의 결과이다. 각각 (a), (b), (c)는 부하전류를 직접 측정하고, 외란관측기를 이용하여 부하전류를 추정하고, 루엔버거관측기를 이용하여 부하전류를 추정한 각각의 결과들을 보여주고 있다. 세 경우 모두에서 거의 비슷한 결과를 얻었다.

3. 결 론

기본적인 데드비트의 제어기의 단점을 극복하기 위해서 예측전류기법을 이용해서 데드비트 제어기의 안정도를 개선하고, 부하전류의 변화를 피드포워드 보상함으로써 시스템이 부하변화에 대한 영향을 적게 받도록 할 수 있음을 확인하였다. 그리고 부하전류 추정방식으로 일반적으로 사용되고 있는 루엔버거 관측기 대신 외란 관측기를 사용함으로써 부하전류의 추정 및 제어가 가능함을 확인하였다. 외란 관측기는 기존의 루엔버거 관측기에 비해 관측기의 설계가 매우 용이하고 기본적으로 연산량이 적기 때문에 디지털 제어기의 단점으로 지적되고 있는 연산시간을 줄여, 추정 부하전류의 위상지연을 개선시킬 수 있음을 확인하였다. 이러한 개선된 데드비트 제어기는 UPS뿐만 아니라 다른 응용분야에도 적용이 가능할 것이다.

참 고 문 헌

- [1] Tomoki Yokoyama, and Atsuo Kawamura, "Disturbance Observer Based Fully Digital Controlled PWM Inverter for CVCF Operation," *IEEE Trans. on Power Electronics*, vol.9, no.5, pp473-480, 1994.
- [2] Shin-Liang Jung, Meng-Yuen Chabg, Jin-Yi Jyang, Li-Chia Yeh, and Ying-yu Tzou, "Design and Implementation of an FPGA-Based Control IC for AC-voltage Regulation," *IEEE Trans. on Power Electronics*, vol.14, no.3, pp522-532, 1999.
- [3] Ying-Yu Tzou, Rong-Shyang Ou, Shin-Liang Jung, Meng-Yueh Chang, "High-Performance Programmable AC Power Source with Low Harmonic Distortion Using DSP-Based Repetitive Control Technique," *IEEE Trans. on Power Electronics*, vol.12, no.4,

pp715-725, 1997.

- [4] R. Burch, F. N. Najm, P. Yang, and T. N. Trick, "A Monte Carlo Approach for Power Estimation," *IEEE Trans. on VLSI systems*, vol. 1, No. 1, pp.63-71, March 1993.
- [4] Jun-Seok Cho, Seung-Yo Lee, Hyung-Soo Mok, and Gyu-Ha Choe. "Modified Deadbeat digital controller for UPS with 3-phase PWM inverter," *IEEE Industry Applications Conference*, Vol.4, pp 2208-2215, 1999.
- [5] 김병진, 최대호, "Robust control of 2nd order deadbeat current controller considering calculation time delay for UPS inverter," 대한 전기학회 하계 학술대회, B권, pp1056-1058, 2000.
- [6] D.G. Holmes, D.A. Martin. "Implementation of a Direct Digital Predictive Current Controller for Single and Three Phase Voltage Source Inverters," *IEEE Industry Applications Conference*, vol.2, pp906 -913, 1996.
- [7] Satoshi Komada, Noriyoshi Machii, Takamasa Hori, "Control of Redundant Manipulators Considering Order of Disturbance Observer," *IEEE Trans. on Industrial Electronics*, vol.47, no.2, pp413-420, 2000.

저 자 소 개



장재영(張宰榮)

1973년 11월 7일생. 1999년 고려대학교 제어계측공학과 졸업. 2001년 동대학원 전기공학과 졸업(석사). 현재 삼성전자 지능시스템연구소 지능제어lab 연구원



이교범(李敎範)

1972년 6월 30일생. 1997년 아주대 전기전자공학부 졸업. 1999년 동 대학교 제어계측공학과 졸업(석사) 1999년~현재 고려대학교 전기공학과 박사과정. 한국과학기술연구원 학연학생.



송중호(宋重鎬)

1957년 1월 30일생. 1980년 서울대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1993년 한국과학기술원 전기 및 전자공학과 졸업(박사). 1995년~1996년 미국 Wisconsin Univ. 객원연구원. 1982년~1985년 이화전기 개발실. 1985년~현재 한국과학기술연구원 지능제어연구센터 책임연구원.



최익(崔翼)

1956년 6월 5일생. 1979년 서울대 전기공학과 졸업. 1981년 동 대학원 전기공학과 졸업(석사). 1990년 동 대학원 전기공학과 졸업(박사). 1982년~현재 한국과학기술연구원 지능제어연구센터 책임연구원.



유지윤(柳志潤)

1955년 2월 25일생. 1977년 고려대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1987년 일본 와세다 대학 전기공학과 졸업(공학박). 1987~1991년 창원대 공대 전기공학과 조교수. 현재 고려대 전기·전자·전과공학부 교수



최주엽(崔宙燁)

1961년 2월 11일생. 1983년 서울대 전기공학과 졸업, 1990년 미국 Texas Univ. 졸업(석사). 1994년 Virginia Tech. 제어공학과 졸업(박사). 1983-1988 이화전기 개발실. 1994-1995 Virginia Tech Post Doc. 1995-1999 KIST 지능제어연구센터 선임연구원. 2000-현재 광운대 전기공학과 조교수