

# PWM 컨버터에 대한 새로운 이산시간 모델링 및 시뮬레이션 기법

金 萬 高

## New Discrete-Time Modeling and Simulation Techniques for PWM converters

Marn-Go Kim

### 요 약

PWM 컨버터와 보상회로의 특이한 특성을 이용하는 새로운 이산시간 모델링 및 시뮬레이션 기법이 제안된다. 이러한 기법은 시스템 차수의 감소를 제공하고 수치적인 수렴 문제가 없는 보다 빠른 시뮬레이션을 가능하게 한다. 2단 출력 필터를 갖는 벡 컨버터가 제안된 기법의 유용성을 확인하기 위해 사용된다. 시뮬레이션 결과로부터, 이 방법은 높은 주파수까지 PWM 컨버터 시스템의 응답을 시뮬레이션 할 수 있음을 보여준다.

### ABSTRACT

New discrete-time modeling and simulation techniques are proposed which take advantages of the special features of PWM converter power stages and their compensation circuits. These techniques provide reduction of system order, and allow for the faster simulation without any numerical convergence problem. A buck converter with two-stage output filter is employed to confirm the usefulness of the proposed techniques. The simulation results show these techniques can simulate the responses of PWM converter system up to high frequencies.

**Key Words** : PWM converters, Modeling and simulation, Reduction of system order

## 1. 서 론

스위칭 전력컨버터에 대한 동적 시뮬레이션은 시스템의 성능 분석과 최적 설계를 위하여 요구된다. 컨버터의 시뮬레이션을 수행하기 위해 PSPICE와 같은 회로 시뮬레이션 패키지를 사용할 경우 소자 레벨의 정밀한 시뮬레이션을 수행할 수 있으나 긴 시뮬레이션 시간이 필요하고 수치적인 수렴(Numerical convergence) 문제가 발생할 수 있다. 이러한 문제를 극복하기

위하여 반도체 스위치를 이상적으로 동작하는 소자로 간주하여 시뮬레이션 시간을 단축하면서 시스템의 과도상태 응답을 시뮬레이션하는 방법들이 제안되었다<sup>[1]-[5]</sup>. 대부분의 전력변환회로는 각 스위치의 ON/OFF 상태에 따라 여러가지의 동작 모드로 구분할 수 있고, 각 모드는 부분구간 선형 시스템(Piece-wise linear system)으로 볼 수 있다. 부분구간 선형 시스템이 서로 연결되어 완전한 하나의 동작 주기가 완성되며, 한 주기에 대한 시스템의 특성은 비선형을 나타내게 된다. 이러한 부분구간 선형 특성을 가진 전력변환회로를 시뮬레이션하는 기존의 기법으로, 참고문헌 [1]-[2]에서는 선형 구간인 각 모드의 연속 상태 방정식을 구한 후 이산시간 상태 방정식으로 바꾸고 각 모드를 여러개의 스텝  $h$ 로 나누어서 시뮬레이션을 수행하고, [3]에서는 완전한 한 주기에 대한 이산시간 방정식을 세

\*부경대학교 전기·제어계측공학부 부교수

E-mail : mgkim@pknu.ac.kr

접수일자 : 2002. 1.25

1차심사요청일 : 2002. 1.31    2차심사요청일 : 2002. 3.13

심사완료일 : 2002. 5.28

위서 시뮬레이션을 하였고, [4]에서는 전체 컨버터 시스템을 분리된 여러 부시스템(Decoupled subsystems)으로 나누어 시스템 차수를 줄인 후 각 선형구간에 대한 간략화된 이산시간 방정식을 유도하여 시뮬레이션 속도를 향상시켰으며, [5]에서는 컨버터의 상태를 빠른 상태(Fast state)와 느린 상태(Slow state)로 나누어 한주기에 대한 비선형 이산상태 방정식을 세운 후 비선형 연속 방정식으로 표현하여 Runge-Kutta 알고리즘을 사용하여 시뮬레이션을 수행하였다.

본 논문에서는 PWM 컨버터에 체계적으로 적용가능한 이산시간 모델링 및 시뮬레이션 기법에 대하여 제안한다. 제안된 방법은 컨버터의 전력단(Power stage) 상태변수를 동적 특성에 따라 느린 상태  $X_s$  (Slow state)와 빠른 상태  $X_f$ (Fast state)로 나누고, 시뮬레이션 스텝 동안 느린 상태를 상수(Constant)로 간주하고 빠른 상태에 대해 시뮬레이션 스텝 동안의 이산시간 방정식을 세운다. 빠른 상태에 대한 이산시간 상태 방정식을 세운 후 빠른 상태에 대한 시뮬레이션 스텝 동안의 평균값을 입력으로 하는 느린상태에 대한 이산 시간 상태방정식을 세운다. 각 모드에 대해 같은 방법으로 적용하면 전력단에 대한 이산시간 상태 방정식이 완성된다. 오차 증폭기(Error amplifier)에 대해서는 전력단에 대한 부하 영향>Loading effect)를 무시하고, 전력단과 마찬가지로 느린 상태와 빠른 상태로 나누어 적용하면 스위칭 조건을 유도할 수 있다. 또한 각 모드와 모드 사이의 구조 변화를 결정하는 경계 조건(Boundary conditions)은 전력단의 상태와 오차 증폭기의 조건으로 부터 구할 수 있다. 제안된 방법을 사용하여 기본적인 PWM 컨버터에 대한 모델링 과정에 대하여 2장에서 설명하고, 3장에서는 2단 출력 필터를 갖는 벡 컨버터에 대해 제안된 방법과 PSPICE, 및 [4]의 방법에 의한 시뮬레이션 결과를 제시하여 제안된 방법의 타당성을 검증하였다.

## 2. 제안된 모델링 기법

그림 1은 일반적인 스위칭 컨버터의 K번째 주기를 나타낸다. 한주기를 세부적으로 나누면 스위칭 소자의 ON/OFF 상태에 따라 n가지의 구조적인 동작 모드가 서로 연결되어 구성된다. 컨버터 구조의 변화를 일으키는 각 모드의 경계는 전력단의 전류나 전압의 크기와 피드백 회로의 조건에 의해 결정된다. 컨버터 구조

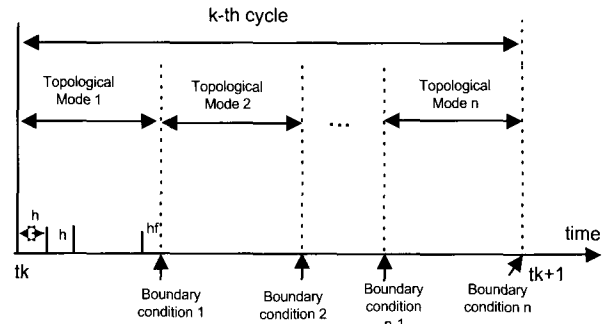


그림 1 k번째 싸이클의 여러가지 모드 순서  
Fig. 1 Topological mode sequence of the k-th cycle

의 변화를 결정하기 위해 시뮬레이션 스텝을 수행하면서 이 경계 조건을 반드시 동시에 검사해야 한다. 임의의 동작 모드의 등가회로에 대해 선형 시스템으로 볼 수 있으므로, 시스템 상태인 커패시터 전압과 인덕터 전류의 초기치를 알게되면 임의의 시간이 지난 후의 각각의 상태 값을 구할 수가 있다<sup>[6]</sup>. 각 동작 모드를 일정한 시뮬레이션 스텝 h로 나누어 진행시키면 각 모드의 마지막 시뮬레이션 스텝은 h보다 작거나 같은 부분 스텝 hf가 된다.

그림 2에 나타낸 것과 같이, 일반적인 스위칭 전력 컨버터 시스템은 전력단과 오차 증폭기로 구성된다. 제안된 시뮬레이션 방법에서는 시뮬레이션을 간략화하기 위해 오차 증폭기의 전력단에 대한 부하 영향을 무시할 수 있는 것으로 간주한다. 그리하면, 전력단과 오차 증폭기의 시뮬레이션을 분리(Decoupling)하여 수행할 수 있다. 전력단의 상태는 느린 상태  $X_s$ 와 빠른 상태  $X_f$ 로 나눌 수 있고, 시뮬레이션 수행 과정을 더욱 간단히 하기 위해 두 종류의 상태  $X_s$ 와  $X_f$ 를 서로 분리하여 시뮬레이션 하는 기법을 여기서 사용한다.

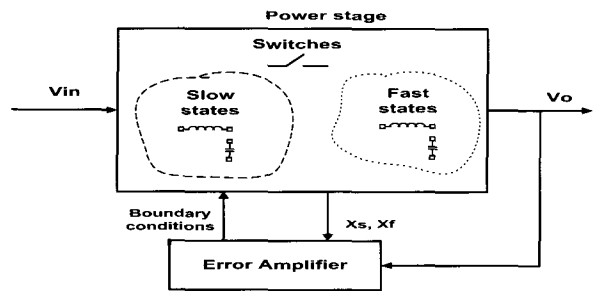


그림 2 컨버터 시스템의 개념도  
Fig. 2 Conceptual schematics of converter system

먼저 느린 상태  $X_s$ 를 시뮬레이션 시간스텝  $h$ 동안 상수로 두고,  $h$ 동안 빠른 상태  $X_f$ 에 대한 이산시간 상태 방정식을 구한다. 그 다음에 스텝  $h$ 동안에 대해 빠른 상태  $X_f$ 의 평균값이 느린 상태의 변화에 입력으로 작용하는 것으로 간주하고, 느린 상태에 대한  $h$ 동안의 이산시간 상태 방정식을 구한다. 가능한 모든 동작 모드에 대해 같은 방법으로  $h$ 동안의 이산시간 방정식을 간단히 세울 수 있다. 또한 오차 증폭기에 대해서도 분리하여 독립적으로 적용이 가능하다. 여러가지 동작 모드에 대한 전체 이산시간 상태 방정식을 세운 후, 동작 모드 사이의 경계 조건을 전력단의 상태와 오차 증폭기의 조건으로부터 세울 수 있다. 여러가지 동작 모드에 대한 전력단과 오차 증폭기의 이산시간 상태 방정식과 경계조건을 사용하여 전체 시스템에 대한 과도상태 및 정상상태 시뮬레이션을 진행할 수 있다.

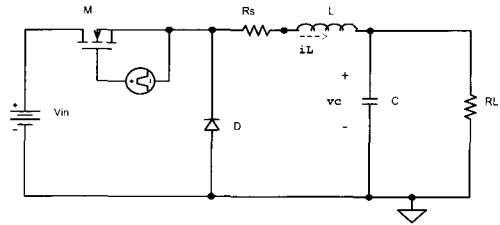
제안된 방법의 수행과정을 구체적으로 설명하기 위해 그림 3에 나타낸 연속 모드(Continuous mode)로 동작하는 벡 컨버터를 사용하기로 한다. 피이드백 회로가 존재하거나 불연속 모드에 대해서도 적용할 수 있으나, 제안된 방법의 기본 개념을 설명하기 위해 여기서는 연속적인 모드로 동작하는 전력단에 대해 국한하기로 한다. 그림에서 알 수 있듯이 연속 모드는 두 가지 동작 모드인 M-ON/D-OFF 모드(Mode 1)와 M-OFF/D-ON(Mode 2) 동작 모드가 서로 반복하여 구성된다. 동작 모드의 경계조건은 스위치 M의 턴-오프 순간을 결정하는 조건식과 주기 T가 된다.

벡 컨버터의 상태는 인덕터 L의 전류와 커패시터 C의 전압이 되고, 두 상태 중 C의 전압은 거의 DC에 가깝고 L의 전류에 비해 상대적으로 느리므로 느린 상태로 볼 수 있다. 빠른 상태 L의 전류식을 구하기 위해  $h$ 동안 C의 전압을 상수로 두면, 동작 모드 1에서 등가 회로는 그림 4(a)와 같다. 그림으로부터  $i_L(t_k)$ 가 초기치일때 스텝  $h$ 가 지난 시간에서 L의 전류 방정식은 다음과 같다.

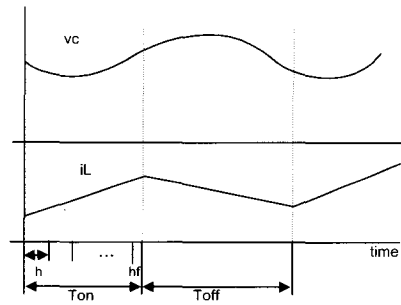
$$i_L(t_k + h) = i_L(t_k) \cdot e^{-R_s \cdot h/L} + \frac{(V_{in} - v_c(t_k))}{R_s} - \frac{(V_{in} - v_c(t_k))}{R_s} \cdot e^{-R_s \cdot h/L} \quad (1)$$

위의 식에서  $R_s \cdot h/L$  가 1보다 매우 작을 경우 다음과 같이 간략하게 표현된다.

$$i_L(t_k + h) \approx i_L(t_k) \cdot (1 - R_s \cdot h/L) + (V_{in} - v_c(t_k)) \cdot h/L \quad (2)$$



(a)



(b)

그림 3 (a) 벡 컨버터 전력단 회로 및 (b) 인덕터 전류 및 커패시터 전압 파형

Fig. 3 (a) Buck converter power stage and (b) inductor current and capacitor voltage waveforms

단,  $R_s \cdot h/L \ll 1$ .

일반적인 PWM 컨버터에서 인덕터의 전류식을 구하기 위한 등가회로는 인덕터(L)-직렬 등가저항( $R_s$ )-전압원으로 이루어지는 직렬 회로로 구성되는데, 방정식 (2)에 등가전압원(여기서는  $V_{in} - v_c(t_k)$ )을 대입하면 일반적인 PWM 컨버터의 이산시간 전류 방정식을 구할 수 있다.

느린 상태 커패시터 전압  $v_c$ 에 대한 이산시간 상태 방정식을 구하기 위한  $h$ 동안의 등가회로는 그림 4(b)와 같다. 빠른 상태인 인덕터 전류는  $h$ 동안의 평균전류가 흐르는 전류원으로 표현하였다. 그림으로부터 커패시터 전압에 대한 시뮬레이션 스텝  $h$ 동안의 이산시간 상태 방정식은 다음과 같다.

$$v_c(t_k + h) \approx v_c(t_k) + [(i_L(t_k) + i_L(t_k + h))/2 - v_c(t_k)/R_L] \cdot h/C \quad (3)$$

일반적인 PWM 컨버터에서 커패시터 전압을 구하기 위한 등가회로는 커패시터(C)-병렬 등가저항( $R_L$ )-전류원으로 이루어지는 병렬회로로 구성되는데, 방정

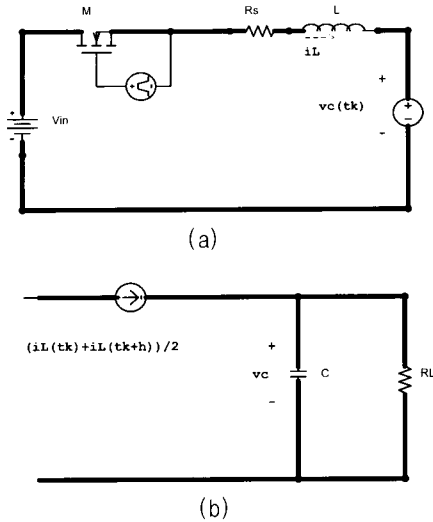


그림 4 이산시간 상태 방정식을 유도하기 위한 시뮬레이션 스텝 h 동안의 등가회로  
 Fig. 4 Equivalent circuit for deriving discrete-time state equations during simulation step h

식 (3)에 해당하는 등가전류원을 구해서 대입하여 커패시터 전압에 대한 이산시간 상태 방정식을 구할 수 있다.

모드 1 동작기간 동안 선형 시불변 시스템(Linear time-invariant system)이므로, 식 (2)와 (3)은 반복하여 적용할 수 있다.  $t_k$ 대신  $t_k+h$ 를 대입하여  $t_k+2h$ 에서의 상태값을 알 수 있고,  $t_k+2h$ 에서 상태값을 알면  $t_k+3h$ 에서의 상태값을 구할 수 있다. 따라서, 등가 모드 동안 반복하여 이산시간 상태 방정식을 계산함으로써 순차적으로 시스템 상태의 파형을 시뮬레이션할 수 있다. 스위칭 조건에 의해 동작 Mode 2가 되면, 식 (2)와 (3)에서 입력전압  $V_{in}$ 을 0으로 둔 이산시간 상태 방정식을 사용하여 시뮬레이션을 계속 진행할 수 있다.

표 1은 기본적인 PWM 컨버터에 대한 각 등가회로의 이산시간 상태 방정식을 나타낸다. 제시되지 않은 어떠한 PWM 컨버터에 대해서도 같은 방법으로 시뮬레이션 스텝 h동안의 이산시간 상태 방정식을 구할 수 있다. 스위치의 등가 전압강하 및 직렬저항을 고려하여 상태 방정식을 세울 수 있으나 여기서는 이상적인 스위치로 가정하였다.

오차 증폭기 회로의 전력단에 대한 부하 영향을 무시할 수 있으면, 오차 증폭기는 전력단과 분리하여 시뮬레이션을 수행할 수 있다. 오차 증폭기 회로의 상태

표 1 기본적인 컨버터의 이산시간 상태 방정식  
 Table 1 Discrete-time state equations for basic converters

	<p><b>Mode 1: S-ON, D-OFF</b></p> $i_L(t_k+h) \equiv i_L(t_k) \cdot \left(1 - R_s \cdot \frac{h}{L}\right) + (V_{in} - v_c(t_k)) \cdot \frac{h}{L}, \quad v_c(t_k+h) \equiv v_c(t_k) + \left[\frac{i_L(t_k) + i_L(t_k+h)}{2} - \frac{v_c(t_k)}{R_L}\right] \cdot \frac{h}{C}$ <p><b>Mode 2: S-OFF, D-ON</b></p> $i_L(t_k+h) \equiv i_L(t_k) \cdot \left(1 - R_s \cdot h/L\right) - v_c(t_k) \cdot h/L$ $v_c(t_k+h) \equiv v_c(t_k) + \left[\frac{i_L(t_k) + i_L(t_k+h)}{2} - \frac{v_c(t_k)}{R_L}\right] \cdot \frac{h}{C}$
	<p><b>Mode 1: S-ON, D-OFF</b></p> $i_L(t_k+h) \equiv i_L(t_k) \cdot \left(1 - R_s \cdot \frac{h}{L}\right) + V_{in} \cdot \frac{h}{L}$ $v_c(t_k+h) \equiv v_c(t_k) - v_c(t_k) \cdot h/(R_L C)$ <p><b>Mode 2: S-OFF, D-ON</b></p> $i_L(t_k+h) \equiv i_L(t_k) \cdot \left(1 - R_s \cdot \frac{h}{L}\right) + (V_{in} - v_c(t_k)) \cdot \frac{h}{L}, \quad v_c(t_k+h) \equiv v_c(t_k) + \left[\frac{i_L(t_k) + i_L(t_k+h)}{2} - \frac{v_c(t_k)}{R_L}\right] \cdot \frac{h}{C}$
	<p><b>Mode 1: S-ON, D-OFF</b></p> $i_L(t_k+h) \equiv i_L(t_k) \cdot \left(1 - R_s \cdot \frac{h}{L}\right) + V_{in} \cdot \frac{h}{L}$ $v_c(t_k+h) \equiv v_c(t_k) - v_c(t_k) \cdot h/(R_L C)$ <p><b>Mode 2: S-OFF, D-ON</b></p> $i_L(t_k+h) \equiv i_L(t_k) \cdot \left(1 - R_s \cdot h/L\right) - v_c(t_k) \cdot h/L$ $v_c(t_k+h) \equiv v_c(t_k) + \left[\frac{i_L(t_k) + i_L(t_k+h)}{2} - \frac{v_c(t_k)}{R_L}\right] \cdot \frac{h}{C}$

에 대해서도 느린 상태와 빠른 상태로 분리할 수 있고, 전력단과 같이 빠른 상태에 대한 방정식을 세운 후 빠른 상태의 평균치를 입력으로 하여 느린 상태에 대한 방정식을 세우면 된다. 그림 5는 간단한 비례-적분 오차 증폭기와 PWM 발생기를 나타낸다. 커패시터 C2의 전압에 대한 이산시간 상태 방정식을 세우면 다음과 같다.

$$v_{c_2}(t_k+h) \equiv v_{c_2}(t_k) + \frac{1}{C_2} \left[ \frac{V_r - v_o(t_k)}{R_1} + \frac{V_r}{R_d} \right] \cdot h \quad (4)$$

오차 증폭기의 출력  $v_c$ 는 다음과 같이 표현된다.

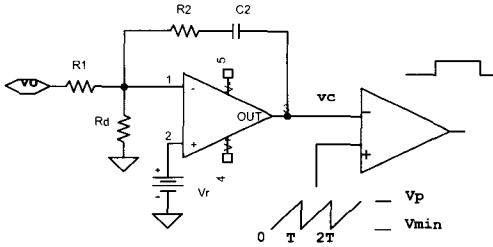


그림 5 오차 증폭기 및 PWM 발생기 회로  
Fig. 5 Error amplifier and PWM generator circuit

$$v_c(t_k + h) = V_r + \left[ \frac{V_r - v_o(t_k + h)}{R_1} + \frac{V_r}{R_d} \right] \cdot R_2 + v_{c_2}(t_k + h) \quad (5)$$

vc와 삼각파 신호로부터 스위치의 ON/OFF를 결정하는 경계조건은 다음과 같이 표현된다.

$$v_c(t_k + t_{on}) = V_{min} + (V_p - V_{min}) \frac{t_{on}}{T} \quad (6)$$

여기서,  $t_{on} = h + h + \dots + h_f$ .

앞에서 서술한 바와 같이 제안된 시뮬레이션 방법은 각 모드를 여러 스텝 h로 나누어 시뮬레이션을 수행한다. 정현파를 샘플링하여 Zero-order-hold로 재구성하는 경우 주기당 샘플링 수(Samples per period)가 많으면 많을수록 최대 오차가 작아지게 된다<sup>[6]</sup>. 즉, 모드를 여러 스텝으로 나누면, 입력 전압이나 상태의 빠른 변화에 대해서 보다 정밀하게 시뮬레이션을 할 수 있다. 따라서 제안된 방법은 한 주기나 각 모드를 한 스텝으로 간주하여 시뮬레이션을 수행하는 방법에 비해 주파수가 높을 때 보다 정밀한 시뮬레이션 결과를 얻을 수 있다.

### 3. 시뮬레이션 결과

제안된 시뮬레이션 기법의 타당성을 보이기 위하여 그림 6의 2단 출력 필터를 갖는 벡 컨버터를 적용 예로 선정하였다. 주어진 회로는 스위치가 2개이며, 가능한 동작 모드는 두 스위치가 동시에 ON인 경우를 제외한 3가지이다. 빠른 상태는 L1 및 L2 전류로 볼 수 있으며, 느린 상태는 C1 및 C2의 전압으로 분류할 수 있다. S와 D는 도통상태에서 등가저항과 일정 전압강하로 모델할 수 있으나 여기서는 도통저항만 고려한

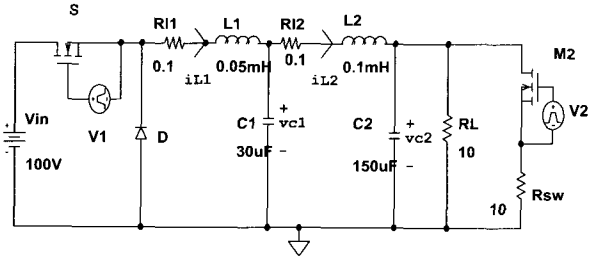


그림 6 2단 출력 필터를 갖는 벡 컨버터  
T=10 μs, ton/T = 0.5, RL: 10 Ω → 5 Ω

Fig. 6 Buck converter with two-stage output filter

다. M2는 부하저항 값에 스텝 변화를 주기 위한 스위치로 사용하였다.

S-ON 및 D-OFF 상태의 등가회로를 Mode 1이라 하면, Mode 1에 대해 2장에서 기술한 모델링 기법을 적용하여 빠른 상태와 느린 상태에 대한 스텝 h동안의 이산시간 상태 방정식을 구하면 다음과 같이 표현된다.

$$i_{L1}(t_k + h) \approx i_{L1}(t_k) \cdot (1 - (R_{L1} + R_s) \cdot h/L_1) + (V_{in} - v_{c1}(t_k)) \cdot h/L_1 \quad (7a)$$

$$i_{L2}(t_k + h) \approx i_{L2}(t_k) \cdot (1 - R_{L2} \cdot h/L_2) + (v_{c1}(t_k) - v_{c2}(t_k)) \cdot h/L_2 \quad (7b)$$

$$v_{c1}(t_k + h) \approx v_{c1}(t_k) + [(i_{L1}(t_k) + i_{L1}(t_k + h))/2 - (i_{L2}(t_k) + i_{L2}(t_k + h))/2] \cdot h/C_1 \quad (7c)$$

$$v_{c2}(t_k + h) \approx v_{c2}(t_k) + [(i_{L2}(t_k) + i_{L2}(t_k + h))/2 - v_{c2}(t_k)/R_L] \cdot h/C_2 \quad (7d)$$

여기서,  $R_s = S$ 의 도통저항.

S-OFF 및 D-ON 상태의 등가회로를 Mode 2라 하면, Mode 2에 대해서는 Mode 1의 식에서  $V_{in} = 0$ ,  $R_s$ 대신 D의 도통저항  $R_d$ 를 대입하면 된다. 그리고 S-OFF 및 D-OFF 상태의 등가회로를 Mode 3라 두면, Mode 3에 대한 상태 방정식은 Mode 1의 상태 방정식에  $i_{L1} = 0$ 으로 두면 된다. 한주기는 Mode 1 - Mode 2 또는 Mode 1 - Mode 2 - Mode 3의 순서로 완성되며, Mode 1과 Mode 2의 경계조건은 오차 증폭기의 조건에 의해 결정되고 Mode 2와 Mode 3의 경계조건은 L1의 전류 조건에 의해 결정된다.

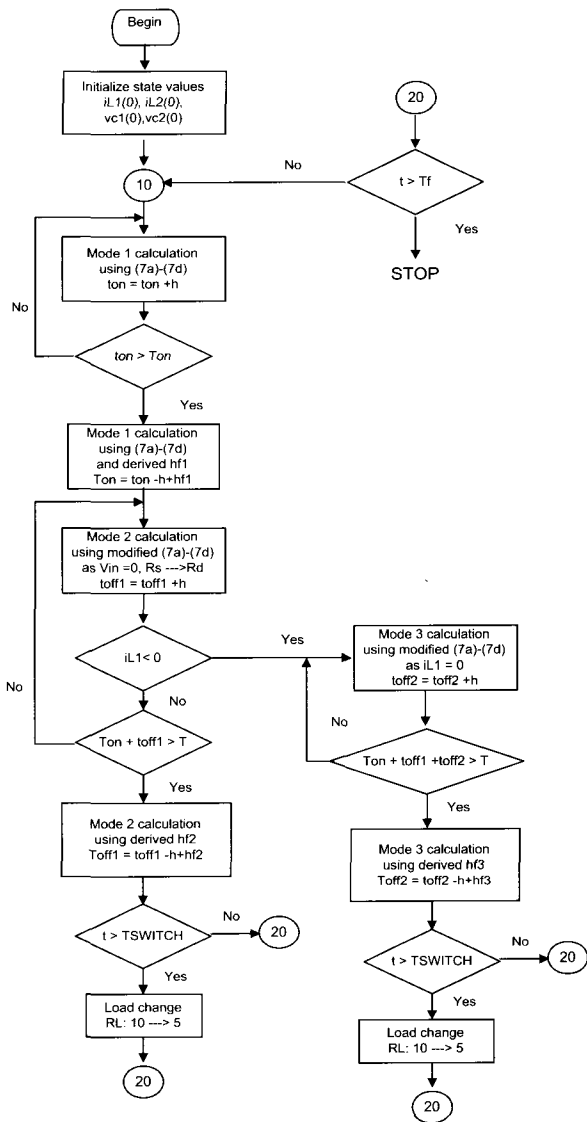
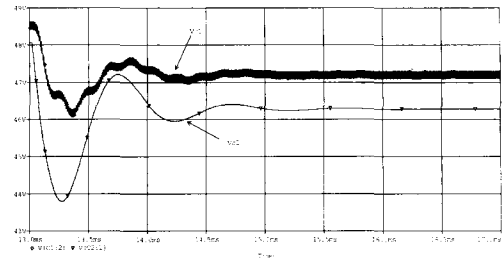


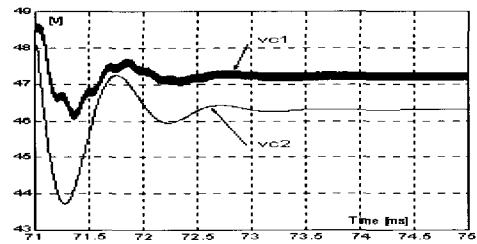
그림 7 시뮬레이션 프로그램의 흐름도  
Fig. 7 Flowchart of simulation program

벽 컨버터의 동작 조건은  $T=10 \mu s$ ,  $ton/T=0.5$ ,  $R_L$  은  $10 \Omega$ 에서  $5 \Omega$ 으로 스텝 변화를 준다. 적용 예의 회로에 대한 시뮬레이션 스텝  $h$ 는  $0.05 \mu s$ 로 선정하고, S와 D는 도통상태에서 단순 등가저항  $0.2 \Omega$ 으로 가정하였다 ( $R_s = R_d = 0.2 \Omega$ ). 그림 6의 회로를 시뮬레이션하기 위하여 Boland Turbo C++ 언어를 사용하여 구현된 프로그램의 흐름도를 그림 7에 나타내었다.

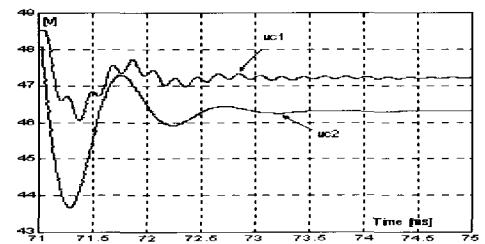
그림 6의 회로를 3가지 시뮬레이션 방법을 사용하여 응답을 관찰하였다. C1 및 C2 커패시터 전압, L1 및 L2 인덕터 전류에 대한 과도상태 응답에 대해 각 방



(a)



(b)



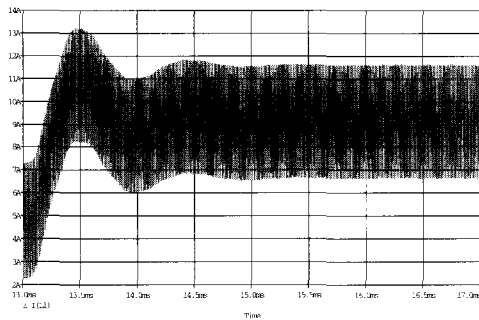
(c)

그림 8 과도상태 커패시터 전압 시뮬레이션

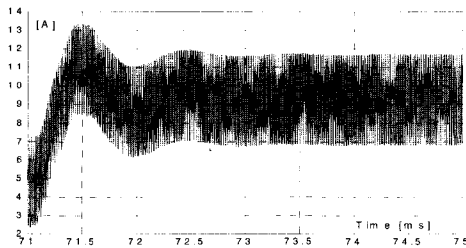
(a) Pspice (b) 제안된 방법, 및 (c) [4]의 방법

Fig. 8 Transient simulation of the capacitor voltages according to (a) to Pspice, (b) to the proposed techniques, and (c) to Ridley's approach<sup>[4]</sup>

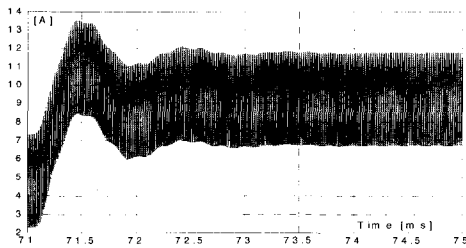
법의 시뮬레이션 결과를 그림 8~그림 10에 나타내었다. 부하저항이  $10 \Omega$ 에서  $5 \Omega$ 으로 스텝 변화한 후 각 상태가 정상상태에 이르기까지의 과형을 보여준다. 각 그림의 (a)는 Pspice를 사용하여 구한 결과이고, (b)는 본 논문에서 제안한 모델링 방법을 사용하여 얻어진 식 (7a)~(7d)와 각 모드에 대해 수정된 식을 이용하였고  $h=0.05 \mu s$ 로 선정하여 C++ 언어로 프로그램하여 실행된 결과이며, (c)는 구현된 프로그램에서  $h = 5 \mu s$ 로 선정하여 참고문헌 [4]의 Ridley에 의해 제안된 방법을 사용하여 얻어진 결과와 같게 하였다. 시뮬레이션은 450MHz 펜티엄-III PC를 사용하여 수행하였다. 시뮬레이션 실행 시간(Job time)은 Pspice로 실행한 경우 18ms 기간 동안 149.66s, 제안된 방법은 75ms



(a)



(b)



(c)

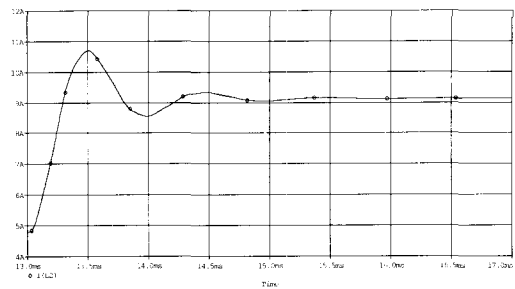
그림 9 과도상태 인덕터 L1 전류 시뮬레이션

(a) Pspice (b) 제안된 방법, 및 (c) [4]의 방법

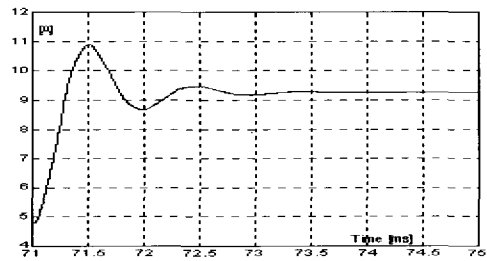
Fig. 9 Transient simulation of the L1 current according (a) to Pspice, (b) to the proposed techniques, and (c) to Ridley's approach<sup>[4]</sup>

기간 동안 2.249s, Ridley의 방법은 75ms동안 122.7ms 정도 걸렸다. 시뮬레이션 실행 시간은 Pspice를 사용한 경우가 가장 길게 걸렸으며, 훨씬 긴 기간동안 시뮬레이션을 수행하여도 제안된 방법이 두번째, Ridley의 방법이 가장 적게 걸렸다.

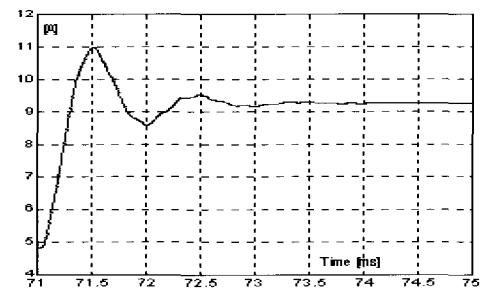
시뮬레이션의 동적 응답 파형은 (a)와 (b)가 보다 근접한 결과를 보여주며, 근소한 차이는 제안된 방법에서 S와 D의 도통상태를 단순저항으로 간주한데서 실제 스위치와의 차이에 의해 발생한 것으로 보인다. (c)의 파형을 살펴보면, 파형의 저주파수 성분은 Pspice에 의한 파형 (a)와 유사하나 파형의 고주파수 성분은 (c)에서 불안정한 Oscillation 현상을 나타낸다. Ridley는



(a)



(b)



(c)

그림 10 과도상태 인덕터 L2 전류 시뮬레이션

(a) Pspice (b) 제안된 방법, 및 (c) [4]의 방법

Fig. 10 Transient simulation of the L2 current according (a) to Pspice, (b) to the proposed techniques, and (c) to Ridley's approach<sup>[4]</sup>

어떤 동작 모드 동안 느린 상태인 커패시터 전압을 일정하게 두고 이산시간 상태 방정식을 이끌어내므로 Zero-order-hold에 의한 위상지연(Phase delay)이 크게 발생하게 된다. [4]에서 언급한바와 같이 이러한 위상지연에 의해 시뮬레이션된 파형  $v_{c1}(t)$ 와  $i_{L1}(t)$ 는 고주파수에서 실제 파형보다 훨씬 불안정한 결과를 나타낸다.

주파수  $w$ 를 갖는 커패시터 전압을 일정기간 동안 상수로 간주함으로써 전압을 Zero-order-hold를 통과

시킨 것과 같은 효과에 의한 위상지연이  $wh/2$ 만큼 발생한다<sup>16)</sup>. 이러한 위상지연을 줄이기 위해 제안된 방법에서는 시뮬레이션 스텝  $h$ 를 작게 선정하였다. 그리하여 제안된 방법에 의한 파형 (b)부터 알 수 있듯이 위상지연에 의한 파형의 불안정은 어떤 동작 모드를 스텝  $h$ 만큼 짧게 나누어 시뮬레이션을 수행함으로써 극복할 수 있음을 보여준다. 시뮬레이션 스텝  $h$ 는 시뮬레이션 실행시간과 정확도에도 향을 준다.  $h$ 를 크게 하면 실행시간은 빠르게 할 수 있으나, 시뮬레이션 결과의 정확도는 떨어진다.  $h$ 를 크게 하여 하나의 동작 모드 기간  $5\mu s$ 에 근접시키면, (c)의 결과와 유사한 결과를 볼 수 있다.

#### 4. 결 론

PWM 컨버터에 체계적으로 적용 가능한 새로운 이산시간 모델링 및 시뮬레이션 기법에 대해 기술하였다. 제안된 방법은 컨버터의 전력단 상태변수를 동적 특성에 따라 느린 상태  $X_s$ 와 빠른 상태  $X_f$ 로 나누고, 시뮬레이션 스텝 동안 느린 상태를 상수로 간주하고 빠른 상태에 대해 시뮬레이션 스텝 동안의 이산시간 방정식을 세운다. 빠른 상태에 대한 이산시간 상태 방정식을 세운 후 빠른 상태에 대한 시뮬레이션 스텝 동안의 평균값을 입력으로 하는 느린 상태에 대한 이산시간 상태방정식을 세운다. 한 주기를 구성하는 각 모드에 대해 같은 방법으로 적용하면 전력단에 대한 이산시간 상태 방정식이 완성된다. 오차 증폭기에 대해서는 전력단에 대한 부하 영향을 무시하고, 전력단과 마찬가지로 느린 상태와 빠른 상태로 나누어 이산시간 상태 방정식을 유도한다. 또한 각 모드와 모드 사이의 구조 변화를 결정하는 경계 조건은 스위칭 주기, 전력단의 상태 및 오차 증폭기의 조건으로부터 구할 수 있다.

제안된 방법의 타당성을 검증하기 위해 2단 출력 필터를 갖는 벡 컨버터에 적용하여 과도상태 응답 특성을 시뮬레이션하였다. 제안된 시뮬레이션 방법은 실행 속도가 매우 빠르면서 높은 주파수의 파형까지 Pspice에 의한 시뮬레이션 파형과 유사한 결과를 보였다. 높은 주파수까지 정확한 시뮬레이션 파형은 제안된 방법에서 시뮬레이션 스텝을 동작 모드보다 매우 짧게 선택하여 시뮬레이션을 수행함으로써 얻을 수 있었다.

#### 참 고 문 헌

- [1] F.C. Lee and Y. Yu, "Computer-Aided Analysis and Simulation of Switched DC-DC Converters", IEEE Trans. on Industry Applications, vol. IA-15, pp. 511~520, Sept. 1979.
- [2] S.S. Kelkar and F.C. Lee, "A Fast Time Domain Digital Simulation Technique for Power Converters", IEEE Trans. on Power Electronics, vol. 1, no. 1, pp. 21~31, Jan. 1986.
- [3] R.W. Erickson, S. Cuk, and R.D. Middlebrook, "Large-scale modeling and analysis of switching regulators", in IEEE PESC Record., pp. 240~250, 1982.
- [4] R. Ridley, "New Simulation Techniques for PWM Converters", in IEEE APEC Record., pp. 517~523, 1993.
- [5] F. Guinjoan, J. Calvente, A. Poveda, and L. Martinez, "Large-Signal Modeling and Simulation of Switching Converters", IEEE Trans. on Power Electron., vol. 12, no. 3, pp. 485~494, May 1997.
- [6] K.J. Astrom and B. Wittenmark: Computer Controlled Systems, Prentice-Hall, Inc., chap. 2~chap. 3, 1984.
- [7] 목형수, "Pspice와 PSIM의 특성 비교", 전력전자학회지, pp. 15~18, 전력전자학회지, 제3권, 제2호, 1998년 6월.
- [8] 정승기, "전력변환회로의 독립형 시뮬레이션 모델 구축에 관한 연구", 전력전자학회 논문지, 제3권, 제4호, pp. 353~364, 1998년 12월.
- [9] 송의호, 전진홍, 조동길, 전영만, 김학만, "EMTDC를 이용한 UPFC Simulation", 전력전자학회 논문지, 제6권, 제3호, pp. 291~298, 2001년 6월.

#### 저 자 소 개



##### 김만고(金萬高)

1986년 경북대 전기공학과 졸업. 1988년 한국과학기술원 졸업(석사) 1991년 동 대학원 전기공학과 졸업(박사). 1991년~1994년 한국통신연구개발원 통신전원연구팀장. 1995년~현재 부경대학교 전기·제어계측공학부 부교수.