

## 터널링 자기저항 소자의 접합면 정전용량에 따른 전기적 응답특성

박승영\* · 최연봉 · 조순철

승실대학교 전자공학과, 서울특별시 동작구 상도 5동 1-1, 156-743

(2001년 4월 10일 받음, 2002년 4월 22일 최종수정본 받음)

본 연구에서는 터널링 자기저항 소자에서 절연층을 중심으로한 접합면의 정전 용량이 이를 메모리 소자로 사용하였을 때 접근 시간에 미치는 영향을 알아보았다. 여기에서 얻어진 결과는 자장을 인가하지 않고 전기적 신호만을 입력하여 측정하였다. 이를 위해 시편에 1 MHz의 양극성 구형파를 인가하고 응답 파형을 오실로스코프로 관찰하여 시정수를 계산하였다. 그리고 각 cell의 접합면 면적에 따라 시정수를 비교하였다. 이렇게 측정된 시정수와 시편에서 각 부분의 전기적 저항 측정자료들을 기초로 전기 패드, 리드 그리고 접합면과 같은 시편의 각 부위가 전기적 회로로 모델링 되었다. 그 결과  $200\ \mu\text{m} \times 200\ \mu\text{m}$  cell에서 약 90 pF의 접합면 정전용량이 존재함을 유추할 수 있었다. 또한 모델링 결과와 실제 측정된 결과를 서로 비교하여 그 특성이 매우 유사함을 보였다.

주제어 : TMR, MRAM, 접근시간, 정전용량

### I. 서 론

디지털 산업이 사회의 큰 비중을 차지하는 현대사회에서 정보저장기기의 소형화와 대용량화 및 고밀도화를 위한 다양한 방법의 연구가 진행되고 있으며 이것은 inch<sup>2</sup>에 몇 Gbit를 저장할 수 있는 가로 나타낼 수 있다. 이러한 정보저장기기에는 그 방식에 따라 크게 전기적 특성과 자기적 특성을 이용하는 메모리로 나누어 볼 수 있다. 자기적 특성을 이용하는 메모리 중 magnetoresistance random access memory(MRAM)은 페라이트(ferrite) core에서부터 그 개념이 도입된 것으로 매우 제한적인 용도로 사용되고 있으면서도 현재까지도 연구가 지속되고 있어 그 역사가 길다.

최근 활발히 연구되고 있는 MRAM 재료로 가장 주목받고 있는 것은 전자의 터널링 효과를 이용한 터널링 자기저항 재료이다. 하지만 magnetic tunnel junction(MTJ)의 높은 접합 저항은 출력전압의 진폭은 크지만 접합면의 정전용량에 비례하여 응답지연시간을 크게하며, 이는 전체적으로 MRAM의 동작시간을 느리게 하는 것이 단점으로 지적되고 있다. 반면 접합저항이 너무 작아지면 출력전압의 진폭 또한 너무 작아져 신호대 잡음비를 나쁘게 만든다[1]. 따라서 접합저항과 출력전압 그리고 응답시간 등을 모두 고려하여 적절한 조건을 찾기 위한 연구가 진행되고 있으며[2] MRAM을 위한 궁극적인 목표의 MTJ 성능은 큰 신호대 잡음비와 빠른 응답특성이다[3-5].

따라서 본 연구에서는 제조한 MTJ 시편[6]의 응답 지연에 직접적으로 영향을 미치는 요소로 보고되고 있는 저항과 정

전용량[3, 4]에 의한 시정수( $\tau$ )를 측정하였다. 또한 시편의 top 전극(lead)과 bottom 전극 그리고 전극에서 접합면간의 저항 등을 측정하여 모델링하고, 1 MHz의 전기적 신호에 대한 응답특성을 측정하여 그 결과들을 비교하여 정전용량을 계산하였다. 그 후 이러한 방법으로 수행한 모델링 결과와 실제 측정된 결과가 유사한 정도를 비교하였다. 마지막으로  $10^{12}$  [단위] 이상의 전기적 스위칭 후에 얻은 자기저항비와 스위칭 사이클링 전의 샘플의 자기저항비를 비교하여 MTJ의 신뢰도를 가능하였으며 이러한 결과를 바탕으로 MTJ의 성능을 향상시킬 수 있는 방법에 대하여 고찰하였다.

### II. 실험방법

#### 2.1. 시편제조

개조된 Perkin-Elmer 2400 스퍼터장비(4 inch 타겟 5개 장착)를 사용하여 초기진공도  $4.0 \times 10^{-7}$  Torr 이하에서 DC 마그네트론 방법으로 터널링 접합을 증착하였다. 기판은 약 2,000 Å 두께의 산화막이 존재하는 Si 웨이퍼를 1 inch $\times$ 1 inch 크기로 잘라 DI water로 세척하여 10분간 초음파세척을 하여 사용하였다. 기판주위에 영구자석을 배치하여 증착되는 박막에 자기 이방성을 형성시켰으며 가해진 DC 자장은 약 240 Oe로써 바딕층에 나란하게 자화용이축이 형성되게 하였다. 터널링 접합은 금속 마스크를 사용하여 십자형으로 하였으며 두 종류의 마스크를 사용하였다. 하나는 바닥층 전극(bottom lead)과 윗층 전극(top lead)을 증착하기 위한 것으로 바닥층과 윗층은 서로 교차되게 배치하였으며 다른 하나는 절연층을 증착하고 산화시키기 위한 것이다.

각 층의 증착조건은 알루미늄층을 제외한 모든 층은 4 mTorr

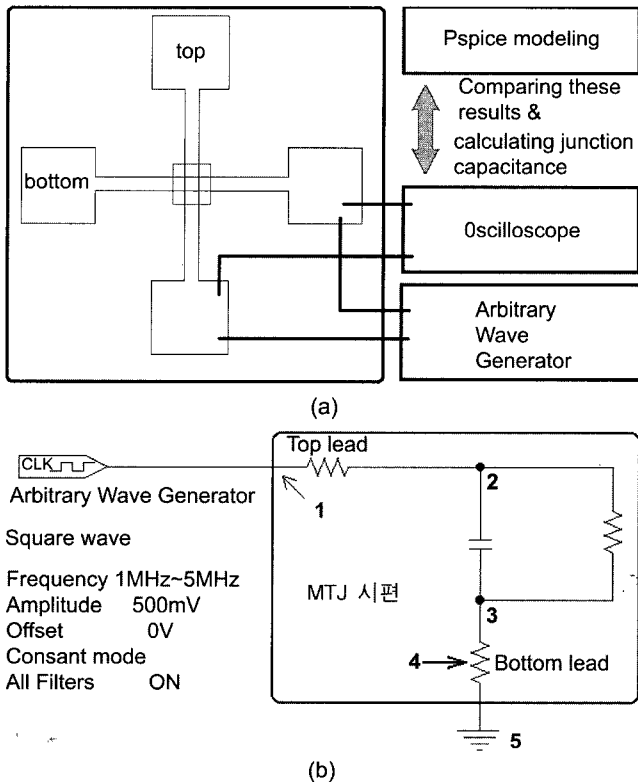
\*Tel: (02) 815-6471, E-mail: parksy@e.ssu.ac.kr

의 아르곤(Ar) 압력에서 증착하였다. 알루미늄층은 아르곤 압력 5 mTorr에서 30 watt로 하였으며 산화조건은 아르곤: 산소 분압 27 mTorr에서 비율 1:2로 파워 60 watt에서 30초 동안 플라즈마 산화를 실시한 후 형성된 절연층의 두께측정은 ellipsometer를 사용하였다. 바닥층을 증착한 후 대기 중에서 마스크 교체를 하였으며 플라즈마 산화 후에 다시 대기 중에서 윗층을 증착하기 위한 마스크를 교체하였다. 마스크 두께는 0.15 mm이고 재질은 적동이었다.

**2.2. 응답특성 측정**

Fig. 1(a)는 전기적 특성을 측정하기 위해 본 연구실에서 설정한 시스템의 개략도이다. 아래 Fig. 1(b)와 같은 등가회로를 염두에 두고 동도 좌측에 기록된 parameter를 적용하여 파형 발생기로부터 source 파형을 발생시켰다. 이를 그림과 같이 MTJ 시편에 인가하여 응답시간을 측정하였다.

는 저항과 커패시터의 용량과의 곱에 비례한다. 따라서 측정 중 가변할 수 있는 요소인 저항을 감소시켜보면 응답시간의 차이를 관찰할 수 있다. 이를 검증하기 위해서는 Fig. 1(b)의 5번을 기준으로 하고 1을 probe point로 하여 측정할 것과 3을 기준으로 하고 1을 probe point로 하여 측정할 것



**Fig. 1.** (a) Block diagram of the measurement system for this study (b) Source output parameters and simple equivalent circuit of MTJ sample.

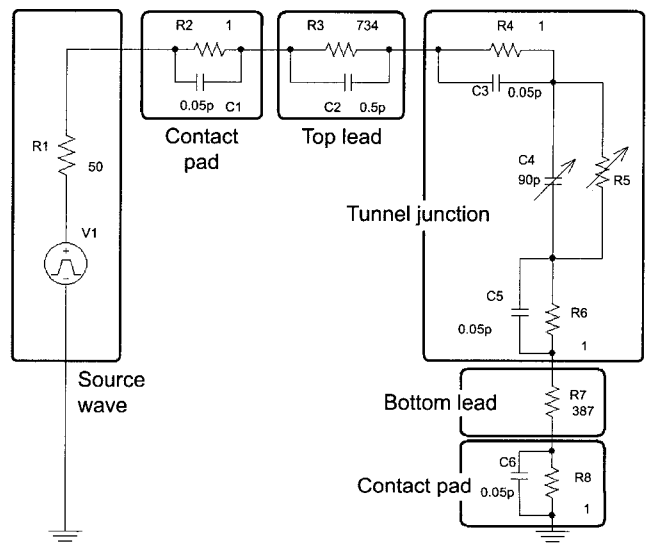
과 3을 기준으로 하고 2를 probe point로 하여 측정할 결과를 비교하였다.

마지막으로 시편의 내구성에 대한 측정의 일환으로 장시간의 구형과 응답을 측정하기 전과 후의 자기저항비 곡선을 비교하였다.

**2.3. Modeling**

Fig. 2는 200 μm×200 μm 크기의 cell에 대한 PSpice 모델링을 수행하면서 TMR 시편의 자기적 특성들을 고려하지 않고 수동 소자로만 작성한 등가회로이다. 각 소자들과의 결선을 source V1부터 시계방향으로 설명한다.

- V1은 Fig. 1(b)에 작성된 parameter에 따라 양극성 구형파를 회로에 공급하는 source이다.
- R2와 C1의 병렬 연결은 인듐을 이용하여 MTJ 시료에 접촉될 때의 접촉저항과 정전용량을 등가한 것이다.
- R3과 C2의 병렬 연결은 source에서 나오는 전류가 윗층 전극을 통해 흘러가면서 CoFe/NiFe층을 통과할 때 적용되는 접촉저항과 정전용량을 등가한 것이다.
- R4와 C3의 병렬 연결은 Al<sub>2</sub>O<sub>3</sub>/CoFe(top) 사이에서 발생된 접촉저항과 정전용량을 등가한 것이다.
- R5과 C4의 병렬 연결은 여기에서 가장 중요한 부분으로 CoFe(bottom)/Al<sub>2</sub>O<sub>3</sub>/CoFe(top)의 저항과 정전용량이다. C4는 후에 측정할 결과를 바탕으로 여러 가지 값을 대입하여 측정 결과와 가장 근사한 그래프가 나오는 수치로 맞춘 것이다.
- R6와 C5의 병렬 연결은 CoFe(bottom)/Al<sub>2</sub>O<sub>3</sub> 사이에서 발생된 접촉저항과 정전용량을 등가한 것이다.



**Fig. 2.** PSpice schematics(200 μm×200 μm cell) and descriptions of each parts of MTJ.

- R7은 바닥층 전극의 저항을 나타낸 것이다. 윗층전극을 나타내었던 R3과 C2의 병렬 연결과는 달리 여기에서는 C가 없다. 이는 전류가 bottom 전극의 여러 층을 관통할 필요가 없기 때문이다.
- R8와 C6의 병렬 연결은 인들을 이용하여 MTJ 시료에 접촉될 때의 접촉저항과 정전용량을 증가한 것이다.
- Wave source인 V1은 Fig. 1(b)에서 보여진 환경과 동일한 parameter를 적용하였다.

접촉에 의한 R과 C는 다른 부분의 값보다 비교적 매우 작은 값을 적용하였다. 따라서 R2, R4, R6, R8은 모두 1Ω이고 C1, C3, C5, C6는 0.05 pF이다. 그 외의 R은 multimeter를 이용하여 측정된 값을 기초로 대입하였다. 특별히 C2는 그 면적을 고려하여 0.5 pF를 적용하였다.

### III. 결과 및 고찰

#### 3.1. 측정결과

Fig. 3는 Fig. 1(b)의 source parameter에서 주파수를 1 MHz로 하여 인가한 source 파형과 여러 부분에서 측정된 파형을 디지털 오실로스코프를 이용하여 관찰한 그림이다. 이때의 source의 peak to peak 상승시간은 20 ns이다.

Table I은 각 cell에서의 τ이다. 일반적으로 cell의 size가 작아지면 정전용량이 작아져 τ 또한 작아질 것이라고 생각할 수 있다. 그러나 200 μm×200 μm와 1000 μm×200 μm 그리고 200 μm×200 μm와 200 μm×1000 μm를 비교하면 cell의 크기가 작아졌을 때 τ 또한 작아졌으나 200 μm×200 μm와 1000 μm×1000 μm의 cell을 비교하였을 때는 그렇지 않음을 관찰할 수 있었다.

200 μm×200 μm cell 보다 1000 μm×1000 μm cell에서의 capacitance가 이론적으로는 더 크다. 그러나 top과 bottom에서 200 μm×200 μm cell의 lead 저항이 1000 μm×1000 μm

Table I. Time constant(τ) of MTJ cells.

test point	Cell size		τ
	top	bottom	
2 - 3	200 μm	200 μm	20.0 ns
1 - 5	200 μm	200 μm	74.0 ns
1 - 5	200 μm	1000 μm	87.4 ns
1 - 5	1000 μm	200 μm	86.6 ns
1 - 5	1000 μm	1000 μm	68.9 ns

cell의 lead 저항보다 크므로 여기에서 1000 μm×1000 μm cell의 큰 정전용량에 의해 발생될 delay가 상쇄된다. 그리고 집합을 통과하는 저항이 1000 μm×1000 μm에서 10배 작다. 따라서 cell size가 가장 큰 1000 μm×1000 μm에서 τ가 가장 작았다.

전극의 저항이 τ를 크게 한다는 것도 검증하기 위하여 전극의 저항을 10Ω 이하가 되도록 Fig. 3에서 Fig. 1(b)의 2와 3에 probe를 설치하고 측정된 결과를 볼 수 있다. Fig. 1(b)의 1과 5에 probe를 설치하고 측정된 그래프에 비하여 전달 지연 시간이 약 73%로 두드러지게 감소하였음을 관찰할 수 있다.

Fig. 4는 시편 제조후 바로 측정된 자기저항비 곡선과 10<sup>12</sup>회 이상 스위칭하여 1,000 시간 이상 경과한 후의 자기저항비 곡선을 보여주는 것이다. 여기에서 최대 자기저항 변화율은 근소한 차이를 보였다. 그러나 H<sub>ex</sub>가 약 10 Oe 증가하였고 초기저항이 시편을 제조할 당시 6.5 kΩ에서 100시간 이상 경과 후 21 kΩ까지 증가하는 경향을 보였다.

#### 3.2. Modeling 결과

Fig. 2에서 C4에 여러 가지 값을 대입하여 연산을 수행한 결과 90 pF에서 실 측정치와 가장 근사한 그래프를 얻을 수 있었고, 이를 Fig. 5와 같이 나타내었다. Fig. 5와 같이 실험 결과와 모델링 결과를 비교하여 분석한 결과 τ는 98% 그리고 진폭은 95%의 일치도를 보였고, 여기에서 단위 μm<sup>2</sup>당

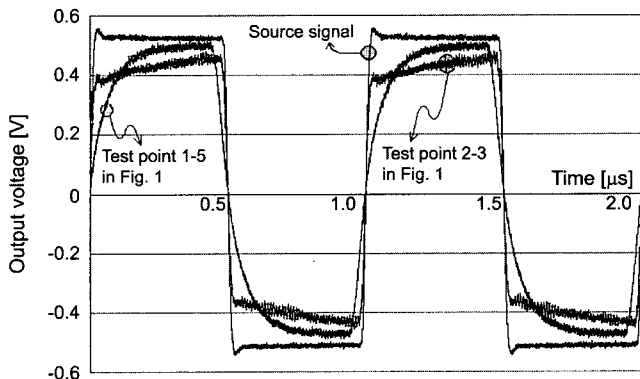


Fig. 3. Output voltage wave forms of source and output voltages at various test points in Fig. 1(b).

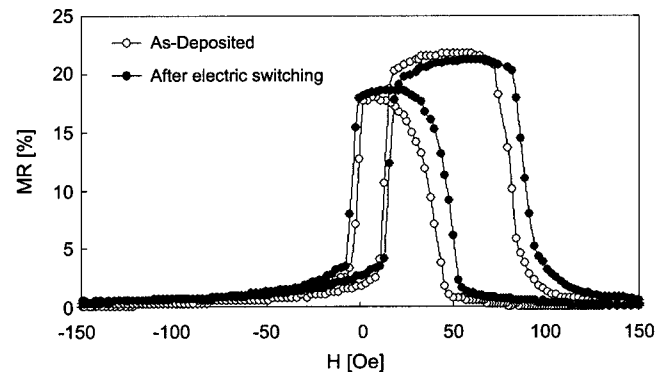


Fig. 4. MR-H graphs of as-deposited MTJ and after electric switching over 10<sup>15</sup> times.

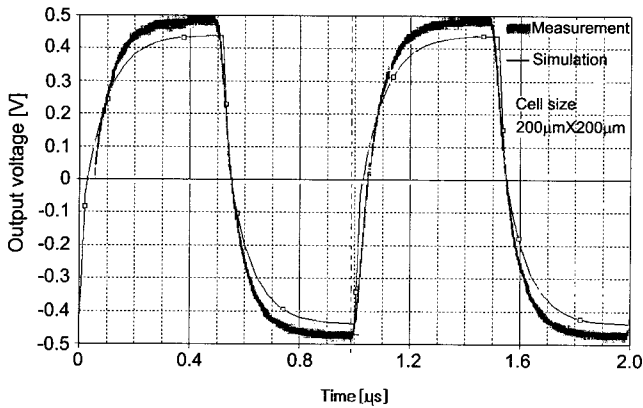


Fig. 5. Comparison of the measurement result that measured at test point 1-5 in Fig. 1(b) and the simulation result.

$2.25 \times 10^{-15}$  F의 정전용량이 존재함을 알 수 있었다. 이때 Fig. 2에서 인들을 부착한 전극의 모델인 R2와 C1 그리고 R8과 C6의 유무는 계산된 시정수에서 0.1%미만의 극미한 차이만을 나타내었다. 실제 RAM으로 제조될 때에는 내장된 외부회로를 위한 MTJ 주변의 접합은 그 면적이 매우 작아 큰 영향을 미치지 않을 것으로 사료된다.

#### IV. 결 론

본 연구에서는 터널링 자기저항 소자에서 절연층을 중심으로한 접합면의 정전 용량과 메모리 소자로 사용하였을 때 접합면의 정전용량과 저항이 접근시간에 미치는 영향을 알아보았다. 아울러 도선의 저항과 접합면을 통과하면서 보이는 저항과 정전용량이 응답시간에 어느 정도 영향을 줄 수 있는지를 예측하였다.

- 터널링 자기저항 소자에서 절연층을 중심으로한 접합 부분을 용량성 소자로 치환하여 생각하고 이를 중심으로 양

단에서의 응답파형을 관찰한 결과 입력된 파형을 그대로 추종하지 못하고 지연되는 동작 특성을 관찰할 수 있었다. 이러한 특성을 전극의 저항과 접합면의 넓이에 따른  $\tau$ 로 Table I과 같이 나타내었다. 그리고 bottom 전극과 top 전극의 저항을 최소화하여 측정하였을 때 약 73% 짧아진 시정수를 보임을 관찰하였다.

- 제조된 시편은 1000시간 이상  $10^{12}$ 이상의 전기적 스위칭 후에도 스위칭 사이클링 전의 샘플 비슷한 자기저항 거동을 나타내었음을 관찰하였다. 그러나  $H_{ex}$ 는 약 10 Oe 증가하였고 초기저항이 약 세배 이상 증가하였다.
- 모델링을 통해 MTJ 시편을 재현하였고 그 측정결과와 일치도를 비교해보았다. 접합면의 정전 용량을 가변하여 측정결과와 일치도가 가장 높을 때 단위  $\mu\text{m}^2$ 당  $2.25 \times 10^{-15}$  F의 정전용량이 존재함을 알 수 있었다.

#### 감사의 글

본 연구는 과학기술부에서 추진하는 21세기 프론티어사업 중 테라급나노소자개발사업단 지원에 의한 것이며 이에 감사드립니다.

#### 참 고 문 헌

- [1] S. S. P. Parkin, et al, J. Appl. Phys., **85**, 5828(1999).
- [2] R. Coehoorn, S. R. Cumpson, J. J. M. Ruigrok and P. Hidding, IEEE Trans. Magn. **35**, 2586(1999).
- [3] K. Sin, C. Chien, L. Miloslavsky, H. C. Tong and S. Gupta, Intermag 2000, DS-05(2000).
- [4] R. C. Sousa and P. P. Freitas, IEEE Trans. Magn., **36**(5), 2770 (2000).
- [5] P. P. Freitas, S. Cardoso, R. Sousa, W. Ku, R. Ferreira, V. Chu and J. P. Conde, IEEE Trans. Magn., **36**, 2796(2000).
- [6] 최연봉, 박승영, 강재구, 조순철, 한국자기학회지, **9**, 296(1999).

## **Junction Capacitance Dependence of Response Time for Magnetic Tunnel Junction**

**S. Y. Park\*, Y. B. Choi and S. C. Jo**

*School of Electronics Soongsil University, Seoul 156-743, Korea*

(Received 10 April 2002, in final form 22 April 2002)

In this research, the effects of capacitance to the access time were studied at the junction area of tunneling magnetoresistance when these were used as memory devices. These results were obtained by applying electric signal input and magnetic field was not used. We applied bipolar square waves of 1MHz to the MTJ samples to obtain the results and time constant ( $\tau$ ) calculated by observing wave responses utilizing an oscilloscope. And time constant was compared with junction area. Each part of MTJ sample, such as electrical pad, lead and contact area, was modeled as an electrical equivalent circuit based on experimental results. For the  $200\ \mu\text{m} \times 200\ \mu\text{m}$  cell, junction capacitance was 90 pF. Also, measurement and simulation results were compared, which showed those similarity.

**Key words :** TMR, MRAM, access time, capacitance