

3상회로 직접해석에 의한 배전계통 1선지락사고 고장거리 계산 알고리즘

論 文
51A-8-7

A New Fault Location Algorithm for a Line to Ground Fault Using Direct 3-phase Circuit Analysis in Distribution Power Networks

崔勉松* · 李承宰* · 李德洙** · 陳保建*** · 閔炳雲***
(Myeon-Song Choi · Seung-Jae Lee · Duck-Su Lee · Bo-Gun Jin · Byung-Woon Min)

Abstract - This paper presents a fault location algorithm using direct 3-phase circuit analysis for distribution power networks. The unbalanced feature of distribution networks due to single phase loads or asymmetric operation prohibits us from using the conventional symmetrical component transformation. Even though the symmetrical component transformation provides us with a very easy tool in three phase network analysis, it is limited to balanced systems in utilizing its strong point, which is not suitable for distribution networks. In this paper, a fault location algorithm using direct 3-phase circuit analysis is developed. The algorithm is derived and it is shown that the proposed method, if we use matrix inverse lemma, is not more difficult than the conventional methods using symmetrical component transformation. Since the symmetrical component transformation is not used in the suggested method, unbalanced networks also can be handled with the same difficulty as balanced networks. The case study results show the correctness and effectiveness of the proposed algorithm.

Key Words : Fault Location, Direct 3-Phase Circuit Analysis, Distribution Power Systems.

1. 서 론

지난 수십 년 동안 빠른 경제성장으로 인하여 우리나라 전력계통은 운용되는 송·배전 선로가 증가함에 따라 다양한 원인으로 인한 고장을 경험해왔다. 송·배전 계통은 매우 광범위하게 퍼져 있고 또한 대부분 대기중에 노출되어 있는 등 운용환경이 열악하기 때문에, 뇌우, 동물의 접촉, 보호기기의 오·부 동작, 그리고 그 외 다양한 사고 등으로 인한 고장에 노출되어 있다. 반면에 송배전 전력 계통은 전 원단과 수용가를 연결하는 중요한 역할을 하기 때문에 고장이 발생하였을 경우 사고 발생지점을 빠르고 정확하게 찾아내고 신속한 고장복구를 하여 정전 비용을 최소화하는데 필수적이며 더 나아가 서비스 신뢰도와 전력의 질을 높이는 측면에서 매우 중요하다. 특히, 우리나라에서 진행되는 전력 산업의 구조 개편으로 인하여 전력상품의 경쟁력이 어느 때보다도 강조되고 있어, 양질의 전력을 공급하는 것은 국가 에너지 공급 측면뿐만 아니라, 전력산업이라는 개별 산업의 성패를 가름하는 매우 중요한 요소로 부각되고 있다.

계통에 고장이 발생하는 경우, 손쉽고 자동적으로 고장의 종류와 위치를 판별하는 장치가 없다면 계통 관리자는 고장점을 찾아내기 위하여 광범위한 송배전 선로 구간을 육안으로 확인하여야 한다. 이러한 작업은 많은 비용과 인력, 정전비용이 요구된다. 따라서, 고장종류 판정과 고장점의 검출에 대한 연구는 현실적으로 그 필요성이 높다 하겠다.

송배전 선로상에서 고장발생 시 고장점까지의 거리를 계산하는 고장점 검출 알고리즘은 최근 10여년 동안 활발히 연구되어 왔다. 송전계통은 대부분 3상 평형회로이므로 여기서 고장점 검출 방법[1-4]으로는 진행파를 이용하는 방법[1], 전파방정식을 이용하는 방법[2], 그리고 전압과 전류의 기본파 성분을 사용한 결보기 임피던스 법[3]등으로 구분할 수 있으며, 세부적으로 기본파 성분을 이용하는 방법의 적용에 있어서 한 끝 정보를 이용하는 것과 양 끝 정보를 이용하는 방법으로 구분된다. 양 끝 정보를 사용하는 경우 정확한 고장점 검출은 가능하지만 통신장비 등 다양한 장비들이 부가적으로 필요하다. 따라서, 한 끝 정보를 사용하면 평형회로의 대칭좌표법을 사용한 전류분배계수, 보상기법의 적용 등을 통하여 보다 정확한 고장점 검출 방법[4]들이 제안되고 사용되어왔다.

전통적인 고장해석 방법은 대칭좌표법을 이용하는 것이다. 3상 평형회로를 이 대칭좌표법에 의한 변환을 통하여 영상, 정상, 역상분의 전압, 전류, 임피던스로 식을 세우면 서로 독립적인 영상회로, 정상회로, 역상회로 방정식이 구해지므로 이를 해석하고 다시 역 대칭좌표변환을 통하여 3상회로의 전압, 전류, 임피던스를 구할 수 있어, 매우 용이

* 正 會 員 : 明知大學 電氣工學科 教授 · 王博
** 正 會 員 : P&C Tech. 研究員
*** 正 會 員 : 明知大學 電氣工學科 博士課程
接受日字 : 2002年 4月 12日
最終完了 : 2002年 5月 20日

하게 해석할 수 있다. 그러나 대칭좌표법의 큰 단점은 3상 평형회로의 해석에 대칭좌표법에 적용될 때만 서로 독립적인 영상회로, 정상회로, 역상회로 방정식이 구해진다는 것이다.

그러나 송배전 선로의 비 동질성, 단상 부하, 부하 불평형 등의 이유로 불평형 3상회로의 송배전계통 해석에는 대칭좌표법을 이용하기 곤란하다. 그러므로 불평형 송배전계통 고장거리 검출과 같은 문제에서 불평형 계통의 고장해석은 직접계산을 하여야 하며, 이는 계산이 복잡한 것으로 널리 인식되어, 조직적인 방법에 대한 연구가 미흡한 상태이다. 대표적인 불평형 계통인 배전계통에서의 고장점 검출 방법[5-8]으로는 전압, 전류의 고조파 성분을 이용하는 방법[5]과 기본파 성분, 선로 파라미터를 이용하는 방법[6]으로 나눌 수 있으며, 배전 계통의 다양한 특이성을 고려하기 위해 전압, 전류를 재계산하는 방법[7,8]이 소개되었다.

본 논문에서는 고장 저항을 포함하는 송배전 계통 사고시 대칭좌표법을 사용하지 않고 직접 3상회로를 해석하여 고장점을 검출하는 알고리즘을 제안하였다. 제안된 방법은 보호계전기가 설치된 위치에서 측정된 기본파 전압, 전류만을 사용하였으며 고장점 저항의 영향을 배제한 알고리즘이다.

본 논문의 본론에서는 불평형 계통의 해석에 대칭좌표법을 사용하다가 용이하지 않지만 본 논문에서 개발한 3상 직접 해석방법을 사용하면 불평형 계통의 해석도 가능하다는 것을 보였다. 이를 위하여 먼저, 임피던스가 주어진 간단한 3상 평형계통의 해석에 대칭좌표법을 적용하였을 때 수치적으로 서로 독립적인 영상, 정상, 역상회로 방정식이 구해짐을 보였다. 그러나 마찬가지로 수치로 주어진 간단한 3상 불평형 계통의 해석에 있어서 대칭좌표법을 적용하였을 때 서로 독립적인 영상, 정상, 역상회로 방정식이 나오지 않음의 예를 보임으로써 3상 불평형계통의 해석에 있어 대칭좌표법을 사용하다가 용이하지 않음을 보였다. 그리고 송배전계통 고장거리 검출문제에 있어 대칭좌표법과 3상 직접계산방법의 비교를 위하여 먼저 3상 평형계통의 고장거리 해석을 대칭좌표법을 사용한 방법을 설명하였다. 그리고 평형이나 불평형에 관계없이 3상계통의 고장거리 해석을 위한 3상 직접해석방법을 유도하였다. 사례연구에서 제안된 3상회로의 직접해석방법이 평형3상회로 불평형 3상회로와 관계없이 모두 해석할 수 있는 것을 보여 본 알고리즘의 타당성을 검증하였다.

2. 대칭좌표 변환을 이용한 알고리즘 요약

2.1. 3상 평형계통해석시 대칭좌표변환

그림 1은 간단한 3상 평형회로의 배전계통이다. 여기서 선로 Zl 의 선로 임피던스는 임의의 값을 가질 수 있으나, 여기서는 계산의 편의를 위하여 다음과 같이 가정하기로 한다.

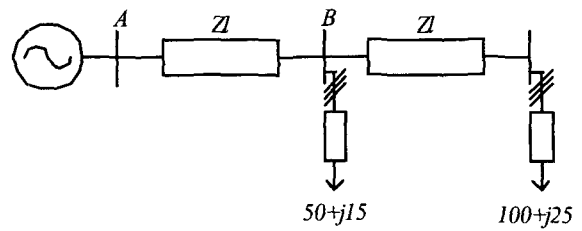


그림 1 모의 계통도 (1)

Fig. 1 Model System (1)

선로의 자기 임피던스는 $Zl_s = 0.6552 + 1.4684j$ 이고 상호 임피던스는 $Zl_m = 0.0952 + 0.6371j$ 이다. 선로 임피던스 행렬 Zl_{abc} 와 B점에서 등가 임피던스 행렬 Z_{Babc} 를 이용한 A 점에서 상전압과 상전류의 관계는 다음과 같다.

$$V_{Aabc} = Zl_{abc} \times I_{Aabc} + Z_{Babc} \times I_{Aabc} \quad (1)$$

이 평형 3상회로를 대칭좌표법에 의한 변환행렬 T 로 대칭 변환하면 다음과 같다.

$$V_{A012} = T V_{Aabc}, I_{A012} = T I_{Aabc}$$

$$Zl_{012} = T Zl_{abc} T^{-1} =$$

$$\begin{bmatrix} 0.8456 + 2.7425j & 0 & 0 \\ 0 & 0.56 + 0.8313j & 0j \\ 0 & 0j & 0.56 + 0.8313j \end{bmatrix}$$

$$Z_{B012} = T Z_{Babc} T^{-1} =$$

$$\begin{bmatrix} 50.65 + 39.48j & 0 & 0 \\ 0 & 50.42 + 38.11j & 0j \\ 0 & 0j & 50.42 + 38.11j \end{bmatrix}$$

여기서 대칭변환행렬 $T = \begin{bmatrix} 1 & 1 & 1 \\ 1 & a^2 & a \\ 1 & a & a^2 \end{bmatrix}$ 이며 $a = e^{\frac{2\pi j}{3}}$ 이다.

이와 같이 대칭분 임피던스의 비대각 요소가 모두 영이므로 (1)의 양변에 T 를 곱하고 상전압 · 상전류를 대칭분전압 · 대칭분전류와 대칭분 임피던스로 바꾸면 다음과 같이 시퀀스간의 상호관계가 없이 표현된다.

$$V_{A0} = Zl_0 \times I_{A0} + Z_{B0} \times I_{A0} \quad (2-1)$$

$$V_{A1} = Zl_1 \times I_{A1} + Z_{B1} \times I_{A1} \quad (2-2)$$

$$V_{A2} = Zl_2 \times I_{A2} + Z_{B2} \times I_{A2} \quad (2-3)$$

식 (2-1)~(2-3)에서와 같이 3상 평형계통은 대칭좌표법에 의하여 3개의 독립적인 영상, 정상, 역상회로로 표시할 수 있으므로 해석이 간단하다.

2.2. 3상 불평형계통 해석시 대칭좌표변환

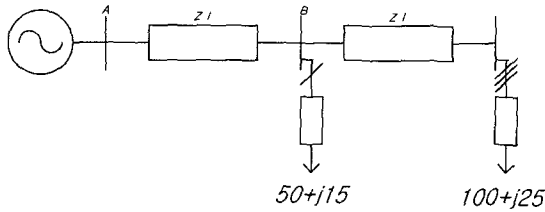


그림 2 모의 계통도 (2)
Fig. 2 Model System (2)

그림 2는 그림1과 같은 계통에서 선로 임피던스 불평형과 단상부하가 있어 불평형이 된 계통이다. 여기서도 편의를 위하여 선로 임피던스 Zl_{abc} 와 B점에서 등가 임피던스 Z_{Babc} 는 다음과 같다고 가정한다.

$$Zl_{abc} = \begin{bmatrix} 0.655 + 1.468j & 0.19 + 1.27j & 0.095 + 0.637j \\ 0.19 + 1.27j & 1.31 + 2.937j & 0.19 + 1.27j \\ 0.095 + 0.637j & 0.19 + 1.27j & 0.655 + 1.468j \end{bmatrix}$$

$$Z_{Babc} = 10^2 \begin{bmatrix} 1.07 + 0.392j & 0.005 + 0.067j & 0.014 + 0.059j \\ 0.005 + 0.067j & 0.512 + 0.322j & 0.005 + 0.067j \\ 0.014 + 0.059j & 0.005 + 0.067j & 1.07 + 0.392j \end{bmatrix}$$

위의 불평형 계통을 대칭좌표 변환하면 다음과 같다.

$$Z_{B012} = \begin{bmatrix} 89.978 + 49.638j & 11.217 - 15.35j & 7.686 + 17.389j \\ 7.686 + 17.389j & 87.616 + 30.452j & 11.469 - 14.144j \\ 11.217 - 15.35j & 6.514 + 17.005j & 87.616 + 30.452j \end{bmatrix}$$

이와 같이 대칭분 임피던스 행렬의 비대각 요소가 영이 아니므로 영상, 정상, 역상 회로간의 상호 임피던스 값이 존재한다. 따라서 A 점에서 상전압과 상전류의 관계식을 대칭좌표변환하면 상호 임피던스에 의한 영향으로 식(1)을 대칭좌표변환 한 다음 식에서 영상, 정상, 역상회로가 서로 독립적이지 않다는 것을 알 수 있다.

$$V_{A012} = Zl_{012} \times I_{A012} + Z_{B012} \times I_{A012} \quad (3)$$

따라서, 3상 불평형계통의 해석시 대칭좌표법을 사용하면 서로 연결된 영상, 정상, 역상회로의 방정식이 구해지므로 이를 해석하기는 용이하지 않다.

2.3 대칭좌표법에 의한 3상 평형계통의 고장점 검출 알고리즘

2.3.1. 기본개념

그림 3은 3상 평형 송배전계통의 a상 1선지락 고장 단선도를 나타낸다.

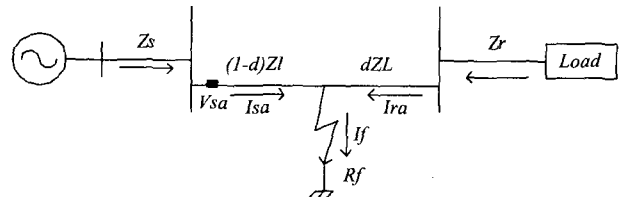


그림 3 1선 지락 고장
Fig. 3 Single-Phase to Ground Fault

계통의 캐패시턴스를 무시할 경우 보호계전기 설치점에서 측정된 전압과 전류를 사용할 때 전압은 식 (4)와 같다.

$$Vs_a = (1 - d)Zl_1(Is_a + kIs_0) + I_f R_f \quad (4)$$

- 여기서, Vs_a : 계전기 설치점의 a상 전압
- Is_a : 계전기 설치점의 a상 전류
- Is_0 : 계전기 설치점의 대칭분의 영상 전류
- Zl_0, Zl_1 : 선로의 대칭분 영상, 정상 임피던스
- $k = (Zl_0 - Zl_1) / Zl_1$
- I_f : 고장 전류
- R_f : 고장 저항
- d : 고장 거리

식 (4)에서 고장 저항을 제외한 모든 임피던스는 알고 있으며, 계전기 설치점으로부터 상 전압·전류, 대칭분 전류를 취득 할 수 있으나, 고장 전류 I_f 는 얻을 수 없다. 고장 전류는 1선지락 고장에서 다음과 같은 사실을 알고 있다.

$$I_f = 3I_{f2} \quad (5)$$

또한, 1선지락 고장 시 고장전류의 역상전류는 I_{f2} 는 역상회로의 구성에 의한 계전기 설치점의 역상전류와 관계로부터 전류분배계수 $D_f = I_{f2} / I_{f2}$ 를 이용하여 고장전류 I_f 를 구한다.

2.3.2. 대칭좌표법을 사용한 고장전류 계산

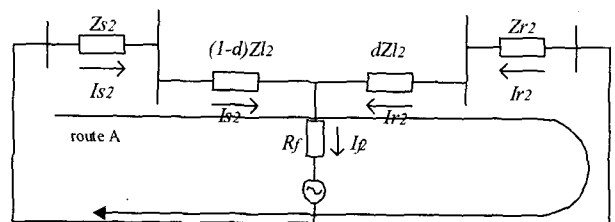


그림 4 고장시 역상 시퀀스 회로
Fig. 4 Negative-Sequence Impedance Diagram after a Fault

그림 3과 같은 3상 평형계통의 고장 후 회로를 대칭좌표 변환하면 3상회로를 서로 독립적인 영상, 정상, 역상회로로 나타낼 수 있으며 이중 역상 회로는 그림 4와 같다. 그림에서 route A에 KVL을 적용하면 식 (6)와 같은 방정식을 얻을 수 있다.

$$Z_{S2}I_{S2} + (1-d)Zl_2I_{S2} - dZl_2I_{r2} - Zr_2I_{r2} = 0 \quad (6)$$

여기서, Z_{S2} , Zr_2 : 등가 전원단 역상 임피던스
 I_{S2} , I_{r2} : 고장점으로 유입되는 역상 전류
 Zl_2 : 선로의 역상 임피던스

식 (6)에서 $D_b = I_{S2}/I_{r2}$ 라 정의하여 구하면 다음과 같다.

$$D_b = \frac{I_{r2}}{I_{S2}} = \frac{(1-d)Zl_2 + Z_{S2}}{dZl_2 + Zr_2} = \frac{-dA_1 + B_1}{dA_1 + D_1} \quad (7)$$

여기서, $A_1 = -Zl_2$, $B_1 = Zr_2 + Zl_2$, $D_1 = Z_{S2}$ 이다.

식 (7)을 이용하여 역상 전류분배계수 $D_f = I_{r2}/I_{S2}$ 를 구하면 다음과 같다.

$$D_f = \frac{I_{r2}}{I_{S2}} = \frac{I_{S2} + I_{r2}}{I_{S2}} = \frac{B_1 + D_1}{dA_1 + D_1} \quad (8)$$

위 방정식에서, 역상 전류분배계수는 계전기 설치점의 정상분 전류와 고장전류의 역상분 전류의 비로 나타내어지며 모두 알 수 있는 임피던스 값으로 구성된다.

2.3.3. 고장거리 계산 알고리즘

식 (4)에서 고장전류 I_f 를 식 (5)와 (8)을 이용하여 소거하면 다음과 같다.

$$\begin{aligned} V_{S_a} &= (1-d)Zl_1(I_{S_a} + kI_{S_0}) + 3I_{r2}R_f \\ &= (1-d)Zl_1(I_{S_a} + kI_{S_0}) + \frac{3(B_1 + C_1)I_{S_2}}{dA_1 + B_1} R_f \end{aligned} \quad (9)$$

식 (9)를 정리하면 다음과 같다.

$$\begin{aligned} (V_{S_a} - (1-d)Zl_1(I_{S_a} + kI_{S_0}))(dA_1 + B_1) \\ + 3(B_1 + C_1)I_{S_2}R_f = 0 \end{aligned} \quad (10)$$

식 (10)을 고장거리 d 에 관하여 정리하면 다음과 같다.

$$d^2(a_r + ja_i) + d(b_r + jb_i) + (c_r + jc_i) + R_f(d_r + jd_i) = 0 \quad (11)$$

여기서,

$$\begin{aligned} a_r + ja_i &= (I_{S_a} + kI_{S_0})Zl_1A_1 \\ b_r + jb_i &= (I_{S_a} + kI_{S_0})Zl_1B_1 + (V_{S_a} - (I_{S_a} + kI_{S_0})Zl_1)A_1 \\ c_r + jc_i &= (V_{S_a} - (I_{S_a} + kI_{S_0})Zl_1)B_1 \end{aligned}$$

$d_r + jd_i = 3(B_1 + D_1)I_{S_2}$ 이다.

식 (11)을 실수부와 허수부로 나누고 실계수 복소식의 항등조건을 이용하면, 허수부의 식에서 고장저항 R_f 는 다음과 같이 구해진다.

$$-(d^2a_i + db_i + c_i)/d_i = R_f \quad (11)$$

이를 실수부분의 식에 대입하여 소거하면 고장거리에 대한 2차 방정식이 나타난다.

$$d^2(a_r - \frac{d_r}{d_i}a_i) + d(b_r - \frac{d_r}{d_i}b_i) + c_r - \frac{d_r}{d_i}c_i = 0 \quad (12)$$

고장거리 d 는 식(12)의 2차 방정식의 해를 이용하여 구한다. 그러나 이 방법은 대칭좌표법을 통하여 고장전류를 계전기 설치점의 역상전류와 분배계수로부터 구하는데 이것은 3상 평형계통에서만 성립한다. 3상 불평형 계통에서는 시퀀스간에 결합이 존재하여 이것이 성립하지 않으므로 3상 불평형 계통에서는 사용할 수 없는 것이 단점이다.

3. 3상 직접계산에 의한 고장거리 계산 알고리즘

3.1. 기본개념

그림 5는 평형 불평형에 관계없는 일반적인 3상의 송배전계통의 a상 1선지락 고장 단선도를 나타낸다.

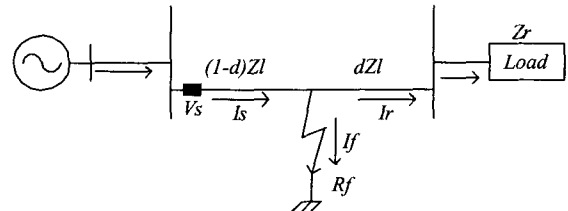


그림 5 1선 지락 고장

Fig. 5 Single-Phase to Ground Fault

계통의 캐패시턴스를 무시할 경우 계전기 설치 지점에서 측정된 전압과 전류는 다음의 행렬식을 만족한다.

$$V_{S_{abc}} = (1-d) \times Zl_{abc} \times I_{S_{abc}} + V_{f_{abc}} \quad (9)$$

여기서,

$V_{S_{abc}} = [V_{S_a}, V_{S_b}, V_{S_c}]'$: 계전기 설치점 상전압벡터

$I_{S_{abc}} = [I_{S_a}, I_{S_b}, I_{S_c}]'$: 계전기 설치점 상전류벡터

$V_{f_{abc}} = [V_{f_a}, V_{f_b}, V_{f_c}]'$: 고장점 상전압 벡터

$Zl_{abc} = \begin{bmatrix} Zl_{aa} & Zl_{ab} & Zl_{ac} \\ Zl_{ba} & Zl_{bb} & Zl_{bc} \\ Zl_{ca} & Zl_{cb} & Zl_{cc} \end{bmatrix}$: 선로 임피던스

I_f : 고장 전류

그리고, 고장지점의 고장점의 고장 상전압 $V_{f_a} = I_f R_f$ 이고 I_f 는 고장 전류이며 R_f 는 고장 저항이다.

식 (9)에서 선로 임피던스는 알고 있으며, 계전기 설치점에서 측정된 상 전압·전류는 얻을 수 있다. 그러나 고장 전류 I_f 와 고장저항 R_f 는 얻을 수 없으므로 직접 3상 회로 해석으로부터 구한다.

3.2 3상 직접해석에 의한 고장전류 계산

고장시 계전기 설치 지점의 a상의 전압은 다음과 같이 표시된다.

$$V_{s_a} = (1-d)(Zl_{aa}I_{s_a} + Zl_{ab}I_{s_b} + Zl_{ac}I_{s_c}) + I_f R_f \quad (10)$$

그럼 5의 고장지점에서는 고장회로와 부하회로의 두 병렬회로가 존재한다. 고장회로의 고장 어드미턴스는 3상 행렬로 다음과 같다.

$$Y_f = \begin{bmatrix} 1/R_f & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \quad (11)$$

그리고 부하회로는 선로 임피던스와 부하 임피던스의 직렬연결이므로 그 어드미턴스는 $(dZl_{abc} + Zr_{abc})^{-1}$ 이다.

여기서 $Zr_{abc} = \begin{bmatrix} Zr_{aa} & Zr_{ab} & Zr_{ac} \\ Zr_{ba} & Zr_{bb} & Zr_{bc} \\ Zr_{ca} & Zr_{cb} & Zr_{cc} \end{bmatrix}$ 는 부하 임피던스 행렬

이다. 이때 고장전류 I_f 를 두 병렬회로의 전류분배법칙을 이용하여 계전기 설치점의 상전류로 나타내면 다음과 같다.

$$\begin{bmatrix} I_f \\ 0 \\ 0 \end{bmatrix} = Y_f [Y_f + (dZl_{abc} + Zr_{abc})^{-1}]^{-1} \begin{bmatrix} I_{s_a} \\ I_{s_b} \\ I_{s_c} \end{bmatrix} \quad (11)$$

여기서 어드미턴스의 역행렬 $(Y_f + (dZl_{abc} + Zr_{abc})^{-1})^{-1}$ 은 행렬의 역의 정리(Inverse lemma)[9]를 이용하면 간단하게 계산할 수 있다. 행렬의 역의 정리는 다음과 같다.

$$(A^{-1} + BCD)^{-1} = A - AB(C^{-1} + DAB)^{-1}DA \quad (12)$$

역의 정리를 이용하기 위하여 $(Y_f + (dZl_{abc} + Zr_{abc})^{-1})^{-1}$ 을 다음과 같이 정의한다.

$$\begin{aligned} A^{-1} &= \begin{bmatrix} a1 & a2 & a3 \\ a4 & a5 & a6 \\ a7 & a8 & a9 \end{bmatrix}^{-1} \\ &= (dZl_{abc} + Zr_{abc})^{-1} \\ &= \begin{bmatrix} dZl_{aa} + Zr_{aa} & dZl_{ab} + Zr_{ab} & dZl_{ac} + Zr_{ac} \\ dZl_{ba} + Zr_{ba} & dZl_{bb} + Zr_{bb} & dZl_{bc} + Zr_{bc} \\ dZl_{ca} + Zr_{ca} & dZl_{cb} + Zr_{cb} & dZl_{cc} + Zr_{cc} \end{bmatrix}^{-1} \end{aligned} \quad (13)$$

그리고 $B = \begin{pmatrix} 1 \\ 0 \\ 0 \end{pmatrix}$, $D = (1 \ 0 \ 0)$, $C = 1/R_f$ 라 정의하면

(11)과 같이 Y_f 를 얻을 수 있다.

그러면 역의 정리에 의하여 다음과 같이 된다.

$$\begin{aligned} & [Y_f + (dZl_{abc} + Zr_{abc})^{-1}]^{-1} \\ &= A - \begin{pmatrix} a1 \\ a4 \\ a7 \end{pmatrix} (R_f + a1)^{-1} (a1 \ a2 \ a3) \end{aligned} \quad (14)$$

식 (14)의 결과 행렬에서 첫 행만 구하면 다음과 같다.

$$\begin{aligned} & [a1, a2, a3] - \frac{1}{R_f + a1} [a1a1, a1a2, a1a3] \\ &= \frac{R_f}{R_f + a1} [a1, a2, a3] \end{aligned}$$

이를 이용하여 고장전류 벡터를 구하면 다음과 같다.

$$\begin{pmatrix} I_f \\ 0 \\ 0 \end{pmatrix} = \frac{R_f}{R_f + a1} \begin{pmatrix} \frac{1}{R_f} & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} a1 & a2 & a3 \\ xx & xx & xx \\ xx & xx & xx \end{pmatrix} \begin{pmatrix} I_{s_a} \\ I_{s_b} \\ I_{s_c} \end{pmatrix} \quad (15)$$

여기서 xx 는 구할 필요가 없는 항이다. 식(15)의 고장 전류를 정리하면 다음과 같다.

$$\begin{aligned} I_f &= \frac{1}{R_f + dZl_{aa} + Zr_{aa}} \times \\ & [dZl_{aa} + Zr_{aa} \ dZl_{ab} + Zr_{ab} \ dZl_{ac} + Zr_{ac}] \begin{pmatrix} I_{s_a} \\ I_{s_b} \\ I_{s_c} \end{pmatrix} \end{aligned} \quad (16)$$

그리고 이 식을 고장거리에 관한 식 (10)에 대입하여 고장전류를 소거하면 다음과 같다.

$$\begin{aligned} V_{s_a} &= (1-d)(Zl_{aa}I_{s_a} + Zl_{ab}I_{s_b} + Zl_{ac}I_{s_c}) \\ &+ \frac{R_f}{R_f + dZl_{aa} + Zr_{aa}} \times \\ & [(dZl_{aa} + Zr_{aa})I_{s_a} + (dZl_{ab} + Zr_{ab})I_{s_b} + (dZl_{ac} + Zr_{ac})I_{s_c}] \end{aligned} \quad (17)$$

여기서 상수를 다음과 같이 정의하여 식 (17)을 간단하게 나타내면 식 (18)과 같다.

$$\begin{aligned} C_1 &= Zl_{aa}I_{s_a} + Zl_{ab}I_{s_b} + Zl_{ac}I_{s_c} \\ C_2 &= Zr_{aa}I_{s_a} + Zr_{ab}I_{s_b} + Zr_{ac}I_{s_c} \\ (V_{s_a} - (1-d)C_1)(R_f + dZl_{aa} + Zr_{aa}) - R_f(dC_1 + C_2) &= 0 \end{aligned} \quad (18)$$

이를 고장 거리에 관한 이차방정식으로 표시하면 다음과 같다.

$$d^2 C_1 Zl_{aa} + d(Vs_a Zl_{aa} - C_1 Zl_{aa} + C_1 Zr_{aa}) + Zr_{aa}(Vs_a - C_1) + R_f(Vs_a - C_1 - C_2) = 0 \quad (19)$$

그리고 식 (19)의 이차 방정식 계수를 상수로 정의하고 각 계수를 실수부분과 허수부분으로 나타내면 다음과 같다.

$$d^2(a_r + ja_i) + d(b_r + jb_i) + c_r + jc_i + R_f(d_r + jd_i) = 0 \quad (20)$$

여기서

$$\begin{aligned} a_r + ja_i &= C_1 Zl_{aa} \\ b_r + jb_i &= Vs_a Zl_{aa} - C_1 Zl_{aa} + C_1 Zr_{aa} \\ c_r + jc_i &= Zr_{aa}(Vs_a - C_1) \\ d_r + jd_i &= Vs_a - C_1 - C_2 \end{aligned}$$

그리고 식(20)의 실계수 복소식의 항등식에서, 허수부분이 0임을 이용하여 고장저항 R_f 는 다음과 같이 구해진다.

$$-(d^2 a_i + db_i + c_i)/d_i = R_f \quad (21)$$

이를 식(20)의 실수부분의 식에 대입하여 소거하면 고장 거리에 대한 2차 방정식이 나타난다.

$$d^2(a_r - \frac{d_r}{d_i} a_i) + d(b_r - \frac{d_r}{d_i} b_i) + c_r - \frac{d_r}{d_i} c_i = 0 \quad (22)$$

고장거리 $(1-d)$ 는 식(22)의 2차 방정식의 해를 이용하여 구한다.

4. 사례 연구

제안한 알고리즘을 검증하기 위하여 각각의 고장거리 계산 알고리즘에 대하여 3상 평형계통과 3상 불평형 계통에 대한 사례연구를 하였다. 각각의 사례계통에 대하여 고장거리, 고장저항을 변화시키면서 사고를 모의하고 고장거리를 추정하였다. 고장 거리는 0.1[pu]~0.9[pu], 고장저항은 0[Ω],30[Ω],50[Ω]로 변화 시켰다. 각각의 계통에 대한 사고 모의는 EMTP를 사용하였다. 데이터 취득을 위한 샘플링 주파수는 1920Hz, 알리아싱 에러를 방지하기 위해 960Hz 차단 주파수 특성을 갖는 2차 Butterworth 저역 통과 필터를 사용하였다. 그리고 전압, 전류 순시 데이터로부터 페이지를 추출하기 위하여 한 주기 데이터 윈도우를 사용하는 DFT를 사용하였다.

고장거리 계산 에러는 다음 식을 사용하여 산정 하였다.

$$\%Error = \frac{\text{계산된거리} - \text{실제고장거리}}{\text{전체선로길이}} \times 100 \quad (23)$$

4.1. 3상 평형 계통에 대한 사례연구

사례연구 대상인 3상 평형계통은 그림 1과 같으며 A와 B 구간에서 고장거리와 고장저항을 변화시켜가며 1선 지락

사고를 모의하였다.

4.1.1. 대칭좌표법을 사용한 고장거리 계산 결과

그림1과 같은 3상 평형 계통에서 대칭좌표법을 사용한 고장거리 계산 결과를 그림 6.에 나타내었다.

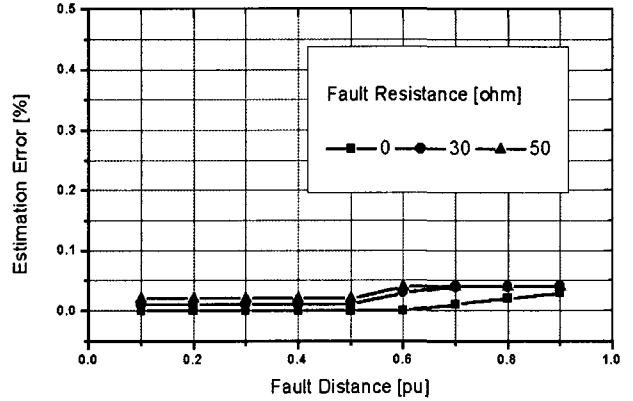


그림 6 평형계통에서 분배계수를 이용한 모의 결과.

Fig. 6 Fault Location Error using the distribution factor in balanced system.

대칭좌표법을 사용하였을 때 고장거리 검출에 있어서 최대 오차는 고장저항이 50[Ω]일 때 0.04[%] 정도의 양호한 결과를 얻었다. 이 오차는 EMTP를 사용한 모의에 있어서 선로의 캐패시턴스에 대한 영향, DFT과정에서의 오차, 그리고 계산오차로 볼 수 있다. 이와 같이 평형계통에서 대칭좌표법을 이용하면 정확한 고장거리를 계산할 수 있다.

4.1.2. 3상 직접해석에 의한 고장거리 계산 결과

그림1과 같은 3상 평형 계통에서 직접 해석 방법을 사용하여 고장거리를 계산한 결과를 그림 7.에 나타내었다.

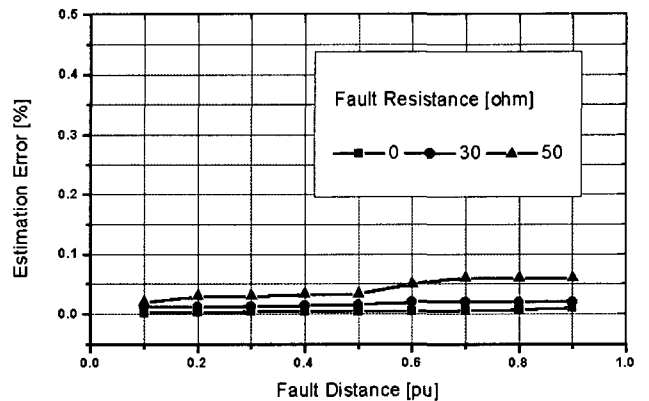


그림 7 평형계통에서 직접해석을 이용한 모의 결과.

Fig. 7 Fault Location Error using the direct analysis in balanced system.

3상 직접해석 사용하였을 때 고장거리 검출에 있어서 최대 오차는 고장저항이 50[Ω]일 때 0.06[%]이다. 이 오차도 대칭좌표법을 사용하였을 때와 마찬가지로 알고리즘상의 오차가 아닌 계산오차이다. 이 결과는 3상 평형계통에 대해서는 본 논문에서 제안한 3상 직접 해석방법을 이용한 1선지락 고장 거리계산 알고리즘이 정확하다는 것을 보여준다.

고장저항이 클 때 오차가 크게 나타나는 이유는 고장저항이 커짐에 따라 고장시 부하전류가 커지며 식(4)와 식(10)에서 고장점의 고장전류와 고장저항에 의한 항의 값이 커지기 때문이다. 이 식들에서 극단적으로 고장저항이 영인 경우는 이 항이 영이기 때문에 고장지점을 측정할 때 부하전류, 혹은 고장점의 고장전류, 고장저항에 전혀 영향을 받지 않는다. 사례연구의 결과는 이와 일치하는 것을 볼 수 있다.

4.2. 3상 불평형 계통에 대한 사례연구

사례연구 대상으로 3상 불평형 평형계통은 그림 2와 같으며 A와 B 구간에서 고장거리와 고장저항을 변화시켜가며 1선 지락사고를 모의하였다.

4.2.1. 대칭좌표법을 사용한 고장거리 계산 결과

그림2과 같은 불평형 계통에서 대칭좌표법을 사용한 고장거리 계산 결과를 그림 8.에 나타내었다.

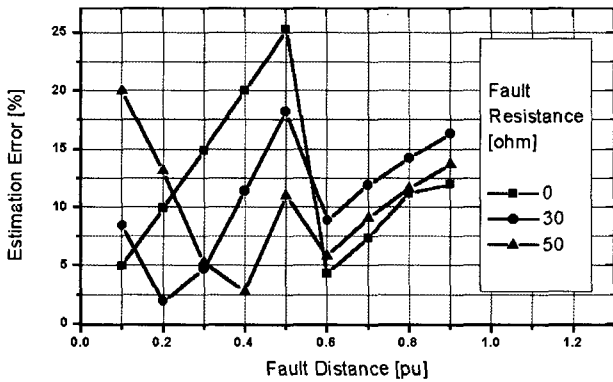


그림 8 불평형 계통에서 분배계수를 이용한 모의 결과.
Fig. 8 Fault Location Error using the distribution factor in unbalanced system.

대칭좌표법을 사용하였을 때 고장거리 검출에 있어서 최대 오차는 고장저항이 0[Ω]일 때 25[%]로 큰 오차를 나타내었으며, 일반적인 배전계통과 같은 불평형 계통에서 대칭좌표법을 이용한 고장해석은 계통의 특성을 반영하기 위한 별도의 보상 알고리즘이 필요한 것으로 판단된다.

4.2.2. 3상 직접해석에 의한 고장거리 계산 결과

그림2와 같은 3상 불평형 계통에서 직접 해석 방법을 사용하여 고장거리를 계산한 결과를 그림 9에 나타내었다.

3상 직접해석 사용하였을 때 고장거리 검출에 있어서 최대 오차는 고장저항이 50[Ω]일 때 0.06[%]이다. 이 오차도 대칭좌표법을 사용하였을 때와 마찬가지로 알고리즘상의 오차가 아닌 계산오차이다. 이 결과는 3상 평형계통에 대해서는 본 논문에서 제안한 3상 직접 해석방법을 이용한 1선지락 고장 거리계산 알고리즘이 정확하다는 것을 보여준다.

3상 직접해석 사용하였을 때 고장거리 검출에 있어서 최대 오차는 고장저항이 50[Ω]일 때 0.08[%]이다. 마찬가지로 이 오차도 알고리즘상의 오차가 아닌 계산오차이다. 이 결과는 3상 불평형계통에 대해서도 본 논문에서 제안한 3상 직접 해석방법을 이용한 1선지락 고장 거리계산 알고리즘이 정확하다는 것을 보여준다. 결과적으로 제안한 3상 직접 해석방법을 이용한 1선지락 고장 거리계산 알고리즘은 부하나 선로의 평형, 불평형등의 계통 조건에 상관없이 적용할 수 있어 견고한 특성을 보여 주었다.

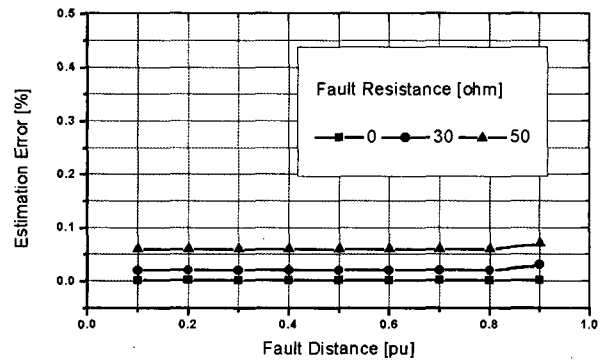


그림 9 불평형 계통에서 직접해석을 이용한 모의 결과.
Fig. 9 Fault Location Error using the direct analysis in unbalanced system.

5. 결 론

본 논문에서는 3상회로 직접 해석에 의한 1선지락 고장거리 계산 알고리즘을 제안하였다. 지금까지의 고장거리 계산은 대칭좌표법에 의존하는 것이 보통이고 이는 평형계통에 대해서는 정확한 결과를 도출할 수 있으나, 불평형계통에서는 그렇지 못한 것으로 알려져 있다. 본 논문에서 제안한 방법은 대상 계통의 평형·불평형에 관계없이 동일한 정밀도로 해석이 가능하였다.

그리고 사례 연구를 통하여 대칭좌표법을 사용한 방법과 본 논문에서 개발한 방법을 비교하였다. 모의 결과 평형계통에는 두 방법 모두 계산오차를 제외한 정확한 고장거리 계산결과를 보였으며 불평형계통에서는 대칭좌표법을 사용한 방법은 25[%]의 큰 오차를 보였지만, 개발된 알고리즘은 계산오차로 인한 0.1[%] 이내의 정확한 결과를 나타내었다.

본 논문에서 개발된 방법은 불평형이 존재하는 배전계통의 고장거리 해석에 있어서 유용하게 사용되리라 사료된다. 추후의 연구내용은 배전계통의 부하는 시시각각으로 변동하므로 부하변동에 대한 고장거리계산의 영향을 연구하는 것이다.

감사의 글

본 연구는 과학기술부 및 한국과학재단의 ERC 프로그램을 통한 지원으로 이루어졌으며 이에 감사를 드립니다.

참고 문헌

- [1] G. B. Ancell, N. C. Pahalawaththa, "Maximum Likelihood Estimation of Fault Location on Transmission Lines Using Travelling Waves", IEEE Transactions on PWRD, Vol. 9, No. 9, 1994, pp. 680-689
- [2] T. Takagi, Y. Yamakoshi, J. Baba, K. Uemura, T. Sakaguchi, "A New Algorithm of an Accurate Fault Location for EHV/UHV Transmission Lines : Part I - Fourier Transform Method", IEEE Trans. on PAS, Vol. PAS-100, No. 3, 1988, pp. 1316-1323
- [3] M. S. Sachdev, R. Agarwal, "A Technique For Estimating Transmission Line Fault Locations from Digital Impedance Relay Measurements", IEEE Trans. on PWRD, Vol. 3, No. 1, 1988, pp 121-129
- [4] Yong-Jin Ahn, Myeon-Song Choi, Sang-Hee Kang, Seung-Jae Lee, "An Accurate Fault Location Algorithm For Double-Circuit Transmission Systems", Power Engineering Society Summer Meeting, 2000. IEEE , Volume: 3 , 2000 pp 1344 -1349
- [5] M. 띠. Hami, L. L. Lai, D. J. Daruvala, A. T. Johns, "A New Travelling-Wave Based Scheme For Fault Detection On Overhead Power Distribution Feeders", IEEE Trans. on Power Delivery, Vol. 7, No. 4, October 1992, pp 1825-1833
- [6] Adly A. Girgis, Christopher M. Fallon, David L. Lubkeman, "A fault location technique for rural distribution feeders", IEEE Transactions on Industry Applications, Vol. 29, No. 6, November/December 1993
- [7] R. Das, M.S. Sachdev, T,S, Sidhu, "A Fault Locator for Radial Sub-transmission and Distribution Lines", Power Engineering Society Summer Meeting, 2000. IEEE Volume: 1 , 2000 , Page(s): 443-448
- [8] Jun Zhu, Lubkeman, D.L., Girgis, A.A., "Automated fault location and diagnosis on electric power distribution feeders", Power Delivery, IEEE Transactions on Volume: 12 2 , April 1997, Page(s): 801 -809
- [9] Karl J. Astrom, Bjorn Wittmenmark, Computer Controlled Systems Second edition 1990 Prentice-Hall, Inc pp. 426

저자 소개



최 먼 송 (崔勉松)

1967년 4월생. 1989년 서울대 공대 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 1996년 동 전기공학과 졸업(공학박). 1995년 Pennsylvania State Univ. 방문 연구원. 1992년 기초전력공학 공동연구소 전임연구원. 현재 명지대 학교 공대 전기정보제어공학부 부교수.

Tel : 031-336-6367, Fax : 031-321-0271, E-mail : mschoi@mju.ac.kr



이 승 재 (李承宰)

1955년 11월 30일생. 1979년 서울대 공대 전기공학과 졸업. 1981년 동 대학원 전기공학과 졸업(석사). 1988년 Univ. of Washington 전기공학과 졸업(공학박). 1994년 Univ. of Washington 교환교수. 현재 명지대 공대 전기정보제어공학부 교수.

Tel : 031-336-6362, Fax : 031-330-6816, E-mail : sjlee@mju.ac.kr



이 덕 수 (李德洙)

1977년 11월 19일생. 2000년 명지대 공대 전기공학과 졸업, 2002년 명지대 대학원 전기공학과 졸업(석사). 현재 P&C Tech. 연구원.

Tel : 031-455-5791, Fax : 031-456-7923, E-mail : suness@hanmail.net



진 보 건 (陳保建)

1976년 9월 28일 생. 2000년 명지대 공대 전기전자공학부 졸업. 2002년 동 대학원 전기공학과 졸업(석사). 현재 동 대학원 전기공학과 박사과정.

Tel : 031-335-2068, Fax : 031-330-6816 E-Mail : sinato@mju.ac.kr



민 병 운 (閔炳雲)

1971년 7월 19일생. 1997년 명지대 공대 전기공학과 졸업. 1999년 명지대 대학원 전기공학과 졸업(석사). 현재 명지대 대학원 전기공학과 박사과정

Tel : 031-336-3290, Fax : 031-330-6816 E-mail : minbu@hanmir.com