

## AlGaAs/GaAs HBT 응용을 위한 Pd/Si/Pd/Ti/Au 오믹 접촉

김일호† · 장경욱\*

충주대학교 재료공학과/나노기술연구소

\*한서대학교 재료공학과

(논문접수일 : 2002년 5월 4일)

### Pd/Si/Pd/Ti/Au Ohmic Contact for Application to AlGaAs/GaAs HBT

Il-Ho Kim† and Kyung-Wook Jang\*

*Dept. of Materials Science and Engineering/Nano Technology Laboratory,  
Chungju National University, Chungbuk 380-702*

*\*Dept. of Materials Science and Engineering, Hanseo University, Chungnam 352-820*

(Received May 4, 2002)

#### 요 약

N형 InGaAs에 대한 Pd/Si/Pd/Ti/Au 오믹 접촉의 급속 열처리 조건에 따른 오믹 특성을 조사하였다. 450°C까지의 열처리 동안에 전반적으로 우수한 오믹 특성을 나타내어 400°C, 20초의 급속 열처리 조건에서 최저  $3.9 \times 10^7 \Omega \text{cm}^2$ 의 접촉 비저항을 나타내었다. 이는 열처리에 의해 생성된 Pd-Si계 화합물의 형성 및 Si의 InGaAs 표면으로의 확산과 관련이 있었다. 그러나 400°C에서 열처리 시간을 30초 이상으로 연장할 경우 접촉 비저항이  $10^6 \sim 10^7 \Omega \text{cm}^2$ 로 약간 증가하였고, 열처리 조건을 425~450°C/10초로 변화시킬 경우  $10^7 \sim 10^6 \Omega \text{cm}^2$ 로 약간 증가하였다. 이는 오믹 재료와 InGaAs의 반응에 의해 Pd-Ga계 화합물이 형성된 것과 관련이 있었다. 고온 열처리 후에도 오믹 재료와 InGaAs의 평활한 계면을 유지하면서 우수한 오믹 특성을 나타내어, 화합물 반도체 소자의 오믹 접촉으로 충분히 응용 가능하다고 판단된다.

#### Abstract

Pd/Si/Pd/Ti/Au ohmic contact to n-type InGaAs was investigated with rapid thermal annealing conditions. Minimum specific contact resistivity of  $3.9 \times 10^7 \Omega \text{cm}^2$  was achieved at 400°C/20sec. This was related to the formation of Pd-Si compounds by rapid thermal annealing and the in-diffusion of Si atoms to InGaAs surface. However, the specific contact resistivity increased slightly to  $10^6 \sim 10^7 \Omega \text{cm}^2$  at 400°C for longer than 30 seconds, and to  $10^7 \sim 10^6 \Omega \text{cm}^2$  at 425~450°C for 10 seconds. This resulted from the formation of Pd-Ga compounds. Superior ohmic contact and non-spiking planar interface between ohmic materials and InGaAs were maintained after annealing at high temperature. Therefore, this thermally stable ohmic contact system is a promising candidate for compound semiconductor devices.

#### 1. 서 론

초고속 광통신 시스템에 사용되는 고주파 반도체 소자의 경우 소자의 특성 향상과 안정한 동작을 위

해서 기생성분을 제거하는 것이 매우 중요하다. 기생성분, 특히 기생저항 중 가장 큰 비중을 차지하는 성분이 오믹 접촉 저항(ohmic contact resistance)이다. AlGaAs/GaAs HBT(heterojunction bipolar transistor)는

† E-mail : ihkim@gukwon.chungju.ac.kr

우수한 고속특성, 대전력 구동능력, 균일한 문턱전압 및 높은 파괴전압 등으로 인해 초고속 광통신용 전자소자로서 매우 유망하다. 따라서 HBT와 같은 고속소자의 제작에 있어서, 신뢰성 높고 접촉저항이 낮은 오믹 접촉 시스템을 개발하는 것이 필수적이며, 화합물 반도체 소자의 제조공정 중 안정성 및 재현성 측면에서, 고온에서도 안정하고 표면 및 계면이 양호한 고온 오믹 접촉계에 대한 연구가 진행되어 왔다. [1] W, Ti, Mo 등과 같은 내열금속을 이용하여 고온 안정성을 향상시키고자 하였으며, 고온 안정성을 저해하는 Au계 화합물을 형성하지 않는 오믹 접촉을 개발하려는 연구가 활발히 진행 중이다. [2] 이러한 관점에서 최근, Au계 화합물을 형성하지 않으면서 열적으로 안정한 오믹 접촉을 형성하는, 소위 고상 재결정(SPR: solid phase regrowth) [3-6]에 대한 연구가 활발히 진행되고 있다. 고상 재결정에 의한 오믹접촉은 Pd, Ni 등과 함께 증착되는 Ge 또는 Si이 GaAs 표면의 Ga 자리에  $10^{19} \text{cm}^{-3}$  이상으로 도핑됨으로써 터널링에 의한 오믹접촉이 형성되는 방법으로서, 고상 재결정에 의하여 형성된 오믹 접촉은 기생 저항이 작고 깊이방향 및 측면방향으로의 spiking이 매우 작으며, 오믹 접촉을 형성하기 위하여 반응하는 GaAs기판의 두께가 수백Å 이내로 작다는 장점 때문에 HBT 및 HEMT (high electron mobility transistor) 소자 제작 공정에 응용하고자 하는 연구가 진행 중이다. [7-10]

Pd/Si계 [5,7] 오믹 접촉은 열처리 후 확산거리가 수백Å 정도로 작고, 접촉계면과 표면이 평탄하며, 열적으로 안정하기 때문에 GaAs계 화합물 반도체에 대한 오믹 접촉 재료로 많은 연구가 진행되고 있다. GaAs에 Pd를 증착시키면 먼저 Pd<sub>x</sub>GaAs의 3원계 화합물이 생성되며 열처리를 통해 분해가 이루어지는 동시에 Si과 반응을 하여 Pd-Si계 화합물(Pd<sub>2</sub>Si)을 형성한다. 여기서 기판 내부로 확산되는 Si 원자가 Ga 공공(vacancy)을 치환하여 GaAs 표면상의 n형 불순물 농도를 높임으로써 궁극적으로 오믹 접촉저항을 낮추는 원인으로 작용하게 된다. AlGaAs/GaAs HBT의 에미터 캡층(emitter capping layer)으로 사용되는 n형 InGaAs에 대해서도 상기 오믹 접촉형성의 반응기구가 적용될 수 있을 것으로 판단된다. [12] 그러나 InGaAs 중의 In은 반응성이 매우 커서

낮은 온도에서도 In계 화합물이 생성되며, 이러한 경우 접촉 저항이 급격히 증가되므로 오믹 접촉 재료의 선택에 유의해야 한다. In<sub>x</sub>Ga<sub>1-x</sub>As에서 x가 0.5 이상일 경우 Schottky barrier height가 약 0.2 eV로 작기 때문에 상온에서 어떠한 금속과도 오믹 접촉 특성을 보이는 것으로 알려져 있으나 [13] HBT 소자의 제작 공정에서 300~400°C의 열처리가 불가피하며, 이로 인한 오믹 금속과 InGaAs의 반응 및 확산에 의한 오믹 접촉의 안정성에 문제가 있다.

따라서 본 논문에서는 AlGaAs/GaAs HBT 에피층(epitaxial layers) 중 에미터 캡층으로 사용되는 n형 InGaAs에 대한 오믹 접촉으로서 Pd/Si/Pd/Ti/Au계를 택하여, 이에 대한 오믹 접촉 특성을 조사하였고, 급속 열처리(RTA: rapid thermal annealing)에 따른 상변화, 원자 재분포 및 미세 계면구조를 분석하였다.

## 2. 실험방법

직경 3~반질연성 GaAs(100) 기판 위에 MOCVD (metal organic chemical vapor deposition) 방법으로 도핑농도  $1 \times 10^{19} \text{Si/cm}^3$ 의 n<sup>+</sup>-In<sub>0.5</sub>Ga<sub>0.5</sub>As(이후 InGaAs로 표기함)의 에피층을 형성하였다. EBE(electron beam evaporator) 장비로 Pd(500 Å)/Si(750 Å)/Pd(500 Å)/Ti(350 Å)/Au(900 Å)의 오믹 재료를 그림 1과 같이 InGaAs 위에 형성한 후 N<sub>2</sub>/H<sub>2</sub> 가스 분위기에서 300~450°C에서 10~60초 동안 급속 열처리를 하였다. 포토리소그래피(photolithography) 작업을 통해 100×100 μm<sup>2</sup>의 정사각형 패드(pad)를 5, 10, 15, 20, 30 μm 간격으로 배열하여 두 패드간의 전기저항을

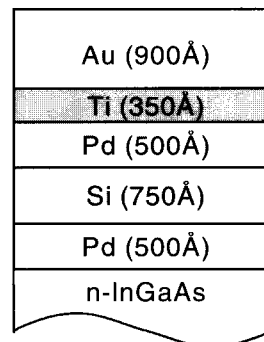


Fig. 1. Schematic cross-sectional view of the Pd/Si/Pd/Ti/Au ohmic contact layers on n-InGaAs.

측정하는, 소위 TLM(transmission line method)으로 접촉 비저항(specific contact resistivity,  $\rho_c$ )을 측정하였다.

급속 열처리에 의한 상변화 및 원자 재분포를 각각 XRD(X-ray diffraction)와 AES(Auger electron spectroscopy)를 이용하여 조사하였다. XRD 분석시 Cu K $\alpha$  target을 사용하였고, 전압 30 kV, 전류 40 mA, scanning 속도 3 $^\circ$ /min의 조건으로 분석하였다. 한편 AES 분석시 전자 가속전압은 10 keV이었고, Ar $^+$  (5 keV, 5 mA)를 사용하여 약 60 Å/min의 속도로 sputtering하면서 깊이 분석을 실시하였다. 이때 각 원소 분석에서 사용된 kinetic energy level은 Pd $^{MNN}$  (317~340 eV), Ti $^{LMM}$ (368~395 eV), In $^{MNN}$ (397~415 eV), Ga $^{LMM}$ (1059~1077 eV), As $^{LMM}$ (1219~1237 eV), Si $^{KLL}$  (1590~1628 eV), Au $^{NVV}$ (2000~2035 eV)이었다. 오믹 재료와 InGaAs의 계면을 XTEM(cross-sectional transmission electron microscopy)으로 관찰하였고, 이때 가속전압 200 keV 상태에서 (110) projection centered beam image 방법으로 분석하였다.

### 3. 실험결과 및 고찰

그림 2는 Pd/Si/Pd/Ti/Au 오믹 접촉에 대하여 급속 열처리 온도와 시간에 따른 접촉 비저항의 변화를 나타낸 것이다. 상온에서 In의 물분율이 0.5일 때 InGaAs와 금속간의 에너지 장벽이 0.2 eV 정도로 낮기 때문에 열처리 전에도 비교적 낮은 접촉 비저항을 예측하였으나 접촉 비저항을 측정할 수 없을 정도의 절연 특성을 보였다. 이는 증착 상태의 Si(750 Å)층이 반응 전이므로 절연층으로 작용하였기 때문이다. 300 $^\circ$ C에서 10초 동안 열처리할 경우  $2 \times 10^{-5} \Omega\text{cm}^2$ 의 접촉 비저항을 보였고, 400 $^\circ$ C에서 10초 동안 열처리할 경우  $4.3 \times 10^{-7} \Omega\text{cm}^2$ 의 우수한 오믹 특성을 나타내었으며, 450 $^\circ$ C에서도  $1.5 \times 10^{-6} \Omega\text{cm}^2$ 의 낮은 접촉 비저항을 유지하였다. 따라서 Pd/Si/Pd/Ti/Au계 재료는 고온 안정성이 우수한 오믹 접촉 시스템으로 판단된다. 그림 2(b)는 400 $^\circ$ C에서 열처리 시간을 달리 하여 오믹 접촉 비저항을 측정된 결과로서, 20초까지는 mid- $10^{-7} \Omega\text{cm}^2$ 의 접촉 비저항을 유지하였으나, 30초 이상으로 연장할 경우 접촉 비저항이 low- $10^{-6} \Omega\text{cm}^2$ 으로 약간 증가하였다. 따라서

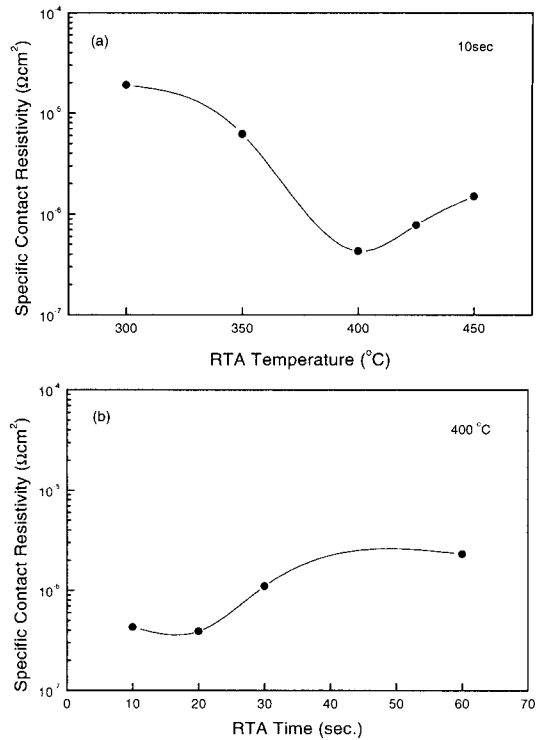


Fig. 2. Variation of the specific contact resistivity of the Pd/Si/Pd/Ti/Au contacts to n-InGaAs with RTA (a) temperature and (b) time.

실제 AlGaAs/GaAs HBT 제작 공정에 Pd/Si/Pd/Ti/Au 오믹 접촉계를 이용할 경우 400 $^\circ$ C에서 10~20초 동안의 급속 열처리가 적당하다고 판단된다.

Pd/Si/Pd/Ti/Au 오믹 접촉에 대하여 급속 열처리 조건에 따른 상변태의 XRD 분석결과를 그림 3에 나타내었다. 급속 열처리에 의해 Pd $_2$ Si 상이 생성되는 것을 확인하였고, 이때 Si이 InGaAs의 표면에서 성장하여 표면 도핑 농도를 증가시켜 오믹 저항이 감소한 것으로 사료된다. N형 GaAs에 대한 Pd/Si계 고상 재결정 오믹 접촉 기구에 의하면 [3], 상온에서 준안정상인 3원계 화합물 Pd $_3$ GaAs가 GaAs 표면에 수십 Å의 두께로 형성되고, 고온에서의 열처리를 통해 Si과 반응하여 Pd-Si계 화합물을 형성하면서 Si이 도핑된 GaAs 재결정층을 형성한다. 이로 인해 GaAs의 표면 도핑 농도가 증가하여 터널링(tunneling)에 의해 오믹 접촉 저항이 감소하게 된다.

이러한 고상 재결정은 Pd/Si계뿐만 아니라 Pd/Ge계 [5], Pd/Zn계 [14], Pd/In계 [15] 등에서도 나타나

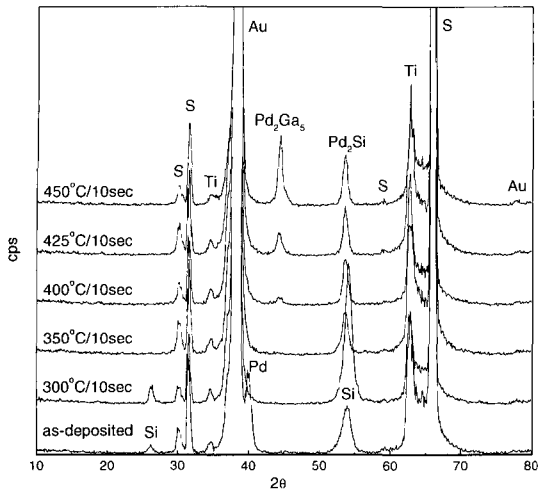


Fig. 3. XRD patterns of the Pd/Si/Pd/Ti/Au contacts to n-InGaAs(S: substrate).

며, 기판이 GaAs가 아닌 GaP, InP, AlGaAs, InGaAs, InGaAsP 등에서도 나타날 수 있다고 보고하고 있지만 [16,17], 아직 실험적 자료가 많지 않다. 본 논문의 경우, 상온에서 n형 InGaAs의 barrier height가 낮은 상태이기 때문에, 급속 열처리에 의해 오믹 접촉 저항이 감소한 이유는 barrier height의 감소에 의한 것이 아니라, Si이 InGaAs 표면으로 확산하여 표면 도핑 농도를 증가시킴으로써 barrier width가 감소하여 터널링에 의한 것으로 판단된다. 따라서 초기 Pd과 InGaAs의 반응으로 인한 준안정상은 발견할 수 없었지만, Pd<sub>2</sub>Si 상이 생성되고 접촉 비저항이 감소한 것으로 미루어 InGaAs의 경우도 Pd/Si계 고상 재결정에 의한 오믹 접촉이 가능하다고 사료된다. 한편 425°C 이상에서 접촉 비저항이 증가하는 이유는 오믹 재료와 InGaAs가 반응하여 Pd<sub>5</sub>Ga<sub>2</sub> 상이 형성된

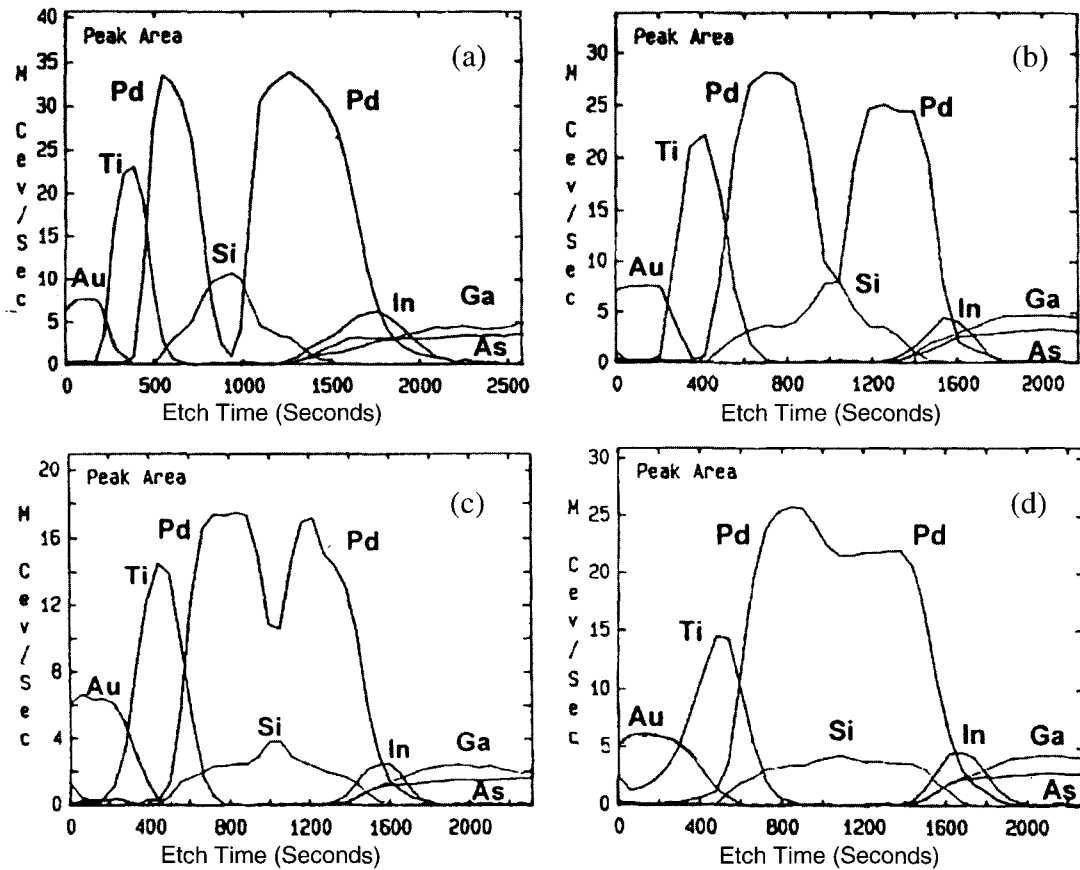


Fig. 4. AES depth profiles of the Pd/Si/Pd/Ti/Au contacts to n-InGaAs; (a) as-deposited (b) 300°C/10sec (c) 400°C/10sec (d) 450°C/10sec.

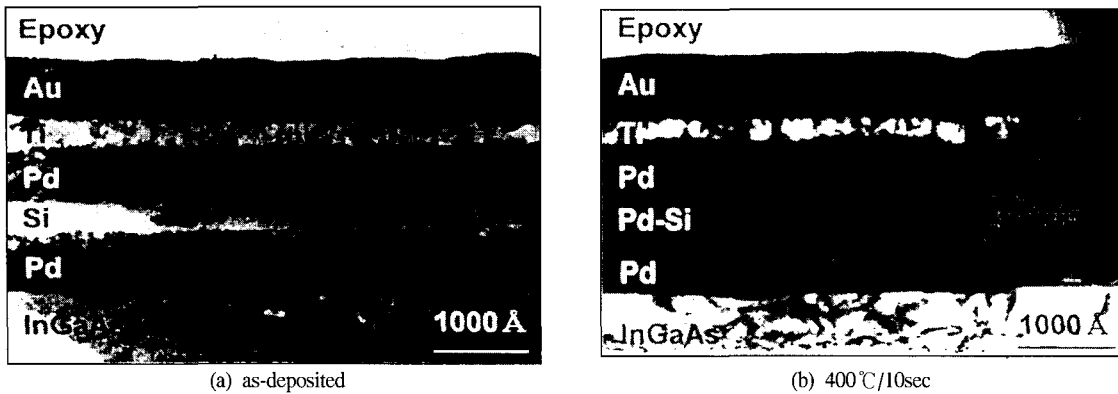


Fig. 5. Cross-sectional views of the Pd/Si/Pd/Ti/Au contacts to n-InGaAs.

것과 관련이 있으며, 그 결과 국부적으로 InGaAs 표면의 화학량론적 조성이 파괴되어 barrier height가 증가한 것에 기인한다. 그러나 Au를 함유한 오믹 접촉에서 발견되는 Au-In계 및 Au-Ga계 화합물이 450°C에서도 발견되지 않았고, 따라서 Pd/Si/Pd/Ti/Au 오믹 접촉은 고온 안정성이 우수한 것으로 나타났다.

그림 4는 Pd/Si/Pd/Ti/Au 오믹 접촉에 대하여 급속 열처리에 의한 구성 원자의 재분포를 AES 깊이 분석으로 측정한 결과이다. 열처리에 의해 Si이 Pd와 반응을 하고 InGaAs의 표면으로 확산되었음을 알 수 있다. 또한 열처리 온도가 상승함에 따라 Si이 더욱 확산하여 Pd-Si계 화합물을 형성함에 의해 접촉 비저항을 감소시켰음을 알 수 있다. 한편 450°C까지의 열처리에 Au의 확산 저지층으로서 Ti층이 적절히 작용함으로써 Au와 In 및 Ga의 반응이 원천적으로 차단되어 InGaAs의 분해현상이 관찰되지 않았다. 열처리 조건에 따른 오믹 접촉 구성 원소들의 이러한 분포양상은 오믹 특성과 밀접한 연관이 있으며, 상기 AES 분석결과와 그림 2의 접촉 비저항 측정결과 및 그림 3의 XRD에 의한 상변태 분석결과와 잘 일치하고 있음을 알 수 있다.

그림 5는 InGaAs와 Pd/Si/Pd/Ti/Au 오믹 접촉의 계면을 XTEM으로 관찰한 것으로, 400°C에서 급속 열처리 후에도 평탄한 계면을 유지하였다. 급속 열처리에 의해 Pd-Si계 화합물의 형성을 확인하였고, Ti층에 의해 Au의 내부확산이 저지되었음을 확인하였다. 결론적으로, 전반적인 측정·분석결과에 의하면 n형 InGaAs에 대한 Pd/Si/Pd/Ti/Au 오믹 접촉은

고온 안정성이 우수하고 접촉저항이 만족할 정도로 낮기 때문에 n형 InGaAs층이 필요한 AlGaAs/GaAs HBT 등과 같은 초고속 화합물 반도체 소자의 응용 전망이 밝은 것으로 사료된다.

#### 4. 결 론

AlGaAs/GaAs HBT의 에미터 오믹 전극으로의 응용을 목표로 n형 InGaAs에 대한 Pd/Si/Pd/Ti/Au 오믹 접촉 특성을 조사하였고, 급속 열처리에 따른 미세구조, 원자 재분포 및 상변화 분석을 병행하였다. 급속 열처리에 의해 450°C까지 우수한 오믹 특성을 나타내어  $\text{mid-}10^{-7} \sim \text{low-}10^{-6} \Omega\text{cm}^2$ 의 접촉 비저항을 보였다. 이는 Pd<sub>2</sub>Si 화합물의 형성과 InGaAs 표면으로 확산한 Si doping과 밀접한 관계가 있었다. 또한 Ti이 우수한 확산 방지층으로서의 역할을 하여, Au를 사용하는 오믹 접촉에서 문제되는 Au계 화합물은 형성되지 않았다. 또한 열처리 후에도 오믹 접촉 재료와 InGaAs 계면 및 표면이 매우 평탄하였다. 따라서 Pd/Si/Pd/Ti/Au 오믹 접촉 시스템은 고온에서도 안정하고 오믹 접촉 특성도 우수한 재료로서, AlGaAs/GaAs HBT 제작에 응용 가능하다.

#### 감사의 글

본 연구는 한국과학재단 목적기초연구(2000-1-30100-002-1) 지원으로 수행되었음.

참 고 문 헌

1. Y. C. Shih, M. Murakami, E. L. Wilkie and A. C. Callerari, *J. Appl. Phys.* **62**, 582 (1989).
2. K. Tanahashi, H. J. Tanaka, A. Otuki and M. Murakami, *J. Appl. Phys.* **72**, 4183 (1992).
3. L. S. Yu, L. C. Wang, E. D. Marshall, S. S. Lau and T. F. Kuech, *J. Appl. Phys.* **65**, 1621 (1989).
4. A. Paccagnella, L. C. Wang, C. Canali, G. Castellaneta, M. Dapor, G. Donzelli, E. Zanoni and S. S. Lau, *Thin Solid Film* **187**, 9 (1990).
5. E. D. Marshall, B. Zhang, L. C. Wang, P. F. Jiao, W. X. Chen, T. Sawada, S. S. Lau, K. L. Kavangh and T. F. Kuech, *J. Appl. Phys.* **62**, 942 (1987).
6. L. C. Wang, S. S. Lau, E. K. Hsieh and J. R. Velebir, *Appl. Phys. Lett.* **54**, 2677 (1989).
7. 김일호, 박성호, 김좌연, 이종민, 이태우, 박분평, *한국진공학회지* **7**, 24 (1998).
8. I.-H. Kim, S. H. Park, J.-W. Kim, J.-M. Lee, T.-W. Lee and M.-P. Park, *Jpn. J. Appl. Phys.* **37**, 1854 (1997).
9. W. Y. Han, Y. Lu, H. S. Lee, M. W. Cole, L. M. Casas, A. DeAnni, K. A. Jones and L. W. Yang, *J. Appl. Phys.* **74**, 754 (1993).
10. I.-H. Kim, S. H. Park, T.-W. Lee and M.-P. Park, *Appl. Phys. Lett.* **71**, 1854 (1997).
11. T. C. Shen, G. B. Gao and H. Morkoc, *J. Vac. Sci. & Tech. B* **10**, 2113 (1990).
12. A. Katz, C. R. Abermathy, S. J. Pearton, B. E. Weir and W. Savin, *J. Appl. Phys.* **69**, 2276 (1991).
13. K. Kajiyama, Y. Mizushima, S. Sakata, *Appl. Phys. Lett.* **23**, 458 (1973).
14. P. W. Leech, G. K. Reeves and M. H. Kibel, *J. Appl. Phys.* **76**, 4713 (1994).
15. T. Pirling, K. Fricke, M. Schussler, W. Y. Lee, H. Fuess and H. L. Hartagel, *Mater. Sci. Eng. B* **29**, 70 (1995).
16. L. C. Wang, M.-H. Park, H. A. Jorge, I. H. Han and F. Kish, *Electron. Lett.* **32**, 409 (1996).
17. W. X. Chen, S. C. Hsueh, P. K. L. Yu and S. S. Lau, *IEEE Device Lett.* **7**, 471 (1986).