

다양한 반도체-유전체 덮개층 조합을 이용한 InGaAs/InGaAsP 양자우물의 무질서화

조재원† · 이희택 · 최원준* · 우덕하* · 김선호* · 강광남*

광운대학교 전자물리학과

*한국과학기술연구원 광기술연구센터

(논문접수일 : 2002년 5월 6일)

Dielectric cap quantum well disordering for band gap tuning of InGaAs/InGaAsP quantum well structure using various combinations of semiconductor-dielectric capping layers

J. Cho†, H. T. Yi, W. J. Choi, D. H. Woo, S. H. Kim, and K. N. Kang

Department of Electrophysics, Kwangwoon University, Seoul 139-701, Korea

*Photonics Research Center, Korea Institute of Science and Technology, Seoul 136-791, Korea

(Received May 6, 2002)

요 약

반도체-유전체 덮개층의 다양한 조합이 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{InGaAsP}(\text{Q1.25})$ 양자우물 무질서화에 미치는 영향을 PL (Photoluminescence)을 이용하여 조사하였다. 청색 편이에 대한 문턱 온도는 약 750°C 였으며 전반적으로 온도가 올라감에 따라 청색 편이도 점차 증가하였으나 SiO_2 의 경우에는 온도가 올라감에 따라 포화되는 경향을 보였다. SiN_x 가 SiO_2 보다 더 큰 청색 편이를 야기하였는데 이것은 SiN_x 의 낮은 성장 온도와 관계가 있는 것으로 생각된다. SiN_x 의 경우 P의 확산이, 그리고 SiO_2 의 경우 Ga의 확산이 청색 편이에 중요한 역할을 하는 것으로 여겨진다.

Abstract

Band gap tuning by quantum well disordering in $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{InGaAsP}(\text{Q1.25})$ quantum well structure has been investigated using photoluminescence. The threshold temperature for the blue shift was about 750°C , and the blue shift became larger as the annealing temperature increased. SiO_2 showed saturation as the annealing temperature increased. SiN_x caused larger blue shift than SiO_2 , which is considered to be related to the low growth temperature of SiN_x . The diffusion of P and Ga are thought to be responsible for the blue shift of the SiN_x and SiO_2 capped quantum well disordering, respectively.

1. 서 론

양자우물의 띠 간격을 공간적으로 그리고 선택적으로 조절한다는 것은 광전소자 또는 광소자의 집적을 실현할 수 있는 근본적인 기술로 여겨왔다.

[1,2] 이런 목적을 위하여 재성장 기술도 사용되어 질 수 있으나 경제적으로 많은 비용이 들고 기술적으로도 복잡한 공정을 포함하고 있다. 양자우물 무질서화(Quantum Well Disordering, QWD) 기술은 띠 간격을 조절하기 위한 목적으로 광범위하게 사용되

† E-mail : surface@daisy.kwangwoon.ac.kr

어지고 있는데 이 기술은 열을 가함으로써 우물과 장벽 물질 간의 혼합을 통해 양자우물 구조에 변화를 유도하는 것이다. QWD의 결과로 양자우물의 광학적 성질에 변화가 생긴다. 공간적으로 필요한 곳에 필요한 만큼의 띠 간격 에너지를 조절하기 위하여 다음과 같은 여러 가지 기술들이 적용되어져 왔다: 불순물을 이용한 QWD, 이온 이식에 의한 QWD, 그리고 유전체를 이용한 QWD. 그러나 이중에서도 유전체를 이용한 QWD 즉 Dielectric Cap QWD(DCQWD) 방법이 불순물에 의한 광학적 손실을 피할 수 있기 때문에 소자 집적에 적당한 기술로 여겨지고 있다. DCQWD는 유전체 덮개층 내에 그리고 유전체 반도체 계면에 생긴 빈자리를 이용하는 방법이다. 지금까지 QWD를 조절하기 위한 유전체로 SiO₂ [3], SiN_x [4,5], SrF₂ [6], 그리고 WN_x [7] 등이 연구되어져왔다. 열처리과정은 반도체 덮개층과 유전체 덮개층 사이의 계면의 변형을 유도하여 그 결과 QWD의 정도를 증가시키거나 감소시킬 수 있다는 연구 결과가 있다. [8] 이 연구에서는 띠 간격 조절을 위해 DCQWD 방법을 이용하였으며 열처리 온도에 따른 띠 간격 편이를 다양한 반도체-유전체 덮개층 조합을 가지고 조사하였다.

2. 실험 방법

그림 1은 이 연구에 사용되어진 시료의 단면을 도식적으로 보여주고 있다. In_{0.53}Ga_{0.47}As/InGaAsP(Q1.25) 단일 양자 우물과 이어지는 반도체 덮개층의 성장을 위해 화학 선속 쪼갯기(Chemical Beam Epitaxy) 방법을 이용하였으며 500°C에서 성장이 이루어졌다. TEGa, TMIn, AsH₃ 그리고 PH₃가 각각 Ga, In, As, P의 공급원으로 사용되어졌다. 먼저 In_{0.53}Ga_{0.47}As/InGaAsP(Q1.25) 단일 양자우물 위에 50 nm 두께의 반도체 덮개층(InP, In_{0.53}Ga_{0.47}As, InGaAsP(Q1.25))을 입히고 연이어 각각의 반도체 덮개층 위에 유전체 덮개층을 입혔다. 유전체 덮개층으로는 300 nm 두께의 SiO₂와 100 nm의 SiN_x를 이용하였는데, 이 덮개층은 플라즈마로 강화된 화학 증기 증착(Plasma Enhanced Chemical Vapor Deposition)법으로 이루어졌다. SiN_x 덮개층은 희석된 Silane(5% SiH₄ in N₂, flow rate : 40 sccm)과 NH₃(99.999%, flow rate : 25 sccm)

Dielectric cap layer	
Semiconductor cap layer	50 nm
InGaAsP(Q1.25)	90 nm
InGaAs	7 nm
InGaAsP(Q1.25)	140 nm
n-InP : Si $5 \times 10^{17} \text{cm}^{-3}$	1,000 nm
n-InP	substrate

그림 1. The structure of samples used in this study. The materials for semiconductor capping layers were InP, In_{0.53}Ga_{0.47}As and InGaAsP (Q1.25). SiO₂ and SiN_x were also capped on each of the semiconductor-capped quantum wells.

를 반응 기체로 사용하였다. 공정 압력과 온도는 각각 0.9 torr와 200°C이었다. RF power는 30 W이고 성장 시간은 6분 40초였다. SiO₂의 경우 희석된 Silane (5% SiH₄ in N₂, flow rate : 40 sccm)과 N₂O(99.999%, flow rate : 40 sccm)를 반응 기체로 사용하였으며, 공정 압력과 온도는 각각 0.9torr과 200°C이었으며 30 W의 RF를 이용해 3분동안 성장하였다. 두께는 ellipsometer (Gaertner, L117)와 alpha step을 이용하여 측정하였다. SiN_x의 굴절률은 1.91이었으며 덮개층을 올리기 전의 양자우물의 띠 간격은 PL(Photoluminescence)로 측정된 결과 실온에서 0.8 eV ($\lambda_{PL} = 1550 \text{nm}$)이었다. 열처리는 질소 환경 속에서 600°C-800°C의 온도로 8분 동안 이루어 졌다. 띠 간격의 편이를 조사하기 위해 실온에서 PL 측정을 하였다.

3. 결과 및 고찰

그림 2는 여러 열처리 온도에 따른 띠 간격 에너지의 편이 경향을 보여주고 있다. 이 연구에서 조사된 시료에 대해서는 800°C에서 최대의 편이가 나타났다. 열처리 온도가 올라감에 따라 에너지 편이도 증가하는 일반적인 경향과 일치하였다. [9] 반도체 덮개층이 InP인 경우 SiN_x로 최종 처리되었을 때에는 에너지 편이가 최대 171 mV인 반면 SiO₂로 마무리 되었을 때에는 34.3 meV의 최대 에너지 편이를 보였다. 덮개층 조합이 InGaAs-SiN_x와 InGaAs-SiO₂의 경우 최대 에너지 편이는 각각 135 meV와 52.4 meV이었으며, InGaAsP-SiN_x와 InGaAsP-SiO₂의 경우에도

각기 다른 최대 에너지 편이를 보였는데 그 크기는 각각 152.8 meV와 19.6 meV였다. 그림 3은 동일한 반도체 덮개층에 대해 SiN_x로 덮개층을 이룬 경우와 SiO₂로 덮개층을 이룬 경우를 비교하여 이때 나타나는 청색 편이의 차이를 보여주고 있다. InP와 InGaAsP 덮개층이 최대 차이를 보여주었는데 그 크기는 800°C 열처리 후 135meV에 달했으며 반면 InGaAs의 경우 그 크기는 80 meV였다.

양자우물은 장벽과 우물의 계면을 통하여 급격한 밀도 변화가 있는 준안정 상태에 있다고 말할 수 있는데, 양자우물구조에 특정 온도 이상으로 열처리가 이루어지면 우물과 장벽사이에서 원자들의 확산이 일어날 것이며 그 결과 양자우물의 띠 간격에도 변화가 초래될 것이다. 우리 연구에서는 그림 2에서 확인된바와 같이 청색 편이가 시작되는 문턱온도가 약 750°C였으며 전반적으로 SiN_x 덮개층이 SiO₂ 덮개층에 비해 보다 큰 청색 편이를 보여주었다. 그러나 InGaAsP/InP 다중 양자우물의 경우 SiO₂ 덮개층이 더 큰 청색 편이를 유도했다는 보고도 있다. [3] GaAs/AlGaAs의 대해서도 SiO₂가 불순물이 없는 QWD에서 보다 효과적인 결과를 보여준다고 알려져 있다. [6] 그러나 SiN_x 또한 QWD를 향상시키는데 좋은 역할을 한다는 여러 보고도 있다. [4,5,10] 그리고 InGaAlAs/InGaAs 양자우물의 경우에서 SiN_x

와 SiO₂가 거의 비슷한 편이를 보인다고 주장하는 연구도 있다. [11] 여기서 우리는 본 연구의 경우 SiN_x 덮개층을 성장함에 있어 상당히 낮은 온도 (200°C)에서 이루어졌다는 점을 지적하고 싶다. M. Kuzuhara 등의 연구에서는 SiN_x 덮개층 성장 온도는 700°C이었다. [12] 굴절률 또한 성장 온도와 밀접한 관련이 있다고 보이는데 우리의 경우 SiN_x의 굴절률은 1.91이었는데 반해 다른 연구에서는 1.96 [11]과 2.01 [12]이었다.

앞에서 예기한바와 같이 우리 연구의 경우 SiN_x 덮개층이 SiO₂보다 양자우물의 청색 편이에 보다 효과적이었다는 결과는 SiN_x 덮개층이 SiO₂에 비해 더 많은 빈자리를 가지고 있음을 시사하고 있다. 이러한 결과는 SiN_x 덮개층의 성장 온도와 밀접한 관계가 있다고 보이는데 이것은 열처리 시간과 청색 편이를 조사한 앞서의 연구 결과에서도 확인되어진 바 있다. [5] 앞서 수행된 실험 결과에서 확인된 바와 같이 SiO₂ 덮개층은 열처리 시간이 증가함에 따라 청색 편이의 포화 현상을 보였으나 SiN_x의 경우에는 그 편이 정도가 점점 더 커지는 현상을 보였다. 이러한 경향은 이번 결과에서도 찾아볼 수 있는데 그림 2에서 보는 바와 같이 열처리 온도가 상승함에 따라 SiO₂의 경우에는 청색 편이 정도가 상대적으로 완만하게 증가하는 반면 SiN_x의 경우에는 급속히 증가함을 알 수 있다. 이것은 SiO₂ 덮개층 빈자리 밀도가 상대적으로 낮아 확산되어지는 원자들을 수용하는데 한계가 있음을 의미한다고 생각한다. 반면 빠른 증가는 높은 밀도의 빈자리가 SiN_x 덮개층에 형성되어져있다고 생각한다. 그림 2에서 확인할 수 있는 또 다른 측면은 같은 유전체로 입혀졌다 하더라도 반도체 덮개층의 종류에 따라 청색 편이 정도가 다르다는 것이다. 이러한 현상은 반도체 덮개층과 유전체 덮개층이 열팽창 계수가 서로 다름에 따라 야기되는 변형 효과로 설명할 수 있다. 계면에 생긴 변형은 어긋나기를 만들며 이것은 다시 원자들의 확산과 더불어 결과적인 양자우물의 혼합을 초래할 것이다.

어떤 종류의 원자가 확산하느냐 하는 것은 양자우물의 띠 간격 에너지의 편이를 고려하는데 있어 결정적인 역할을 한다. Kuzuhara 등의 연구에서는 SiN_x의 굴절률이 1.8이상일 때에는 Ga 원자가 SiN_x

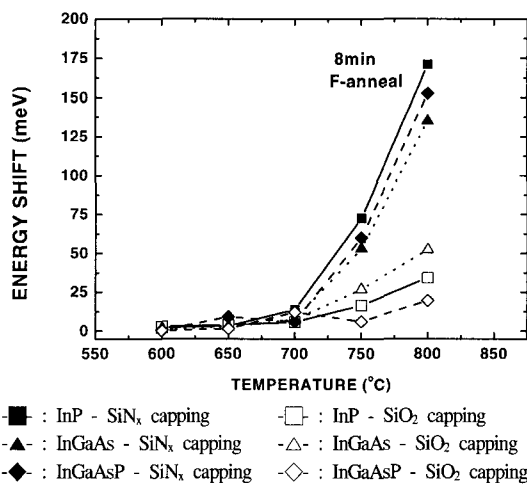


그림 2. The energy shifts in PL peaks for capped quantum wells according to annealing temperature. The annealing time was 8 min.

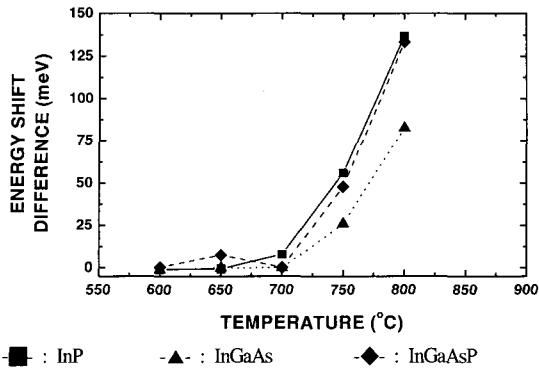


그림 3. The difference in energy shift between SiN_x and SiO₂ capped samples.

속으로 거의 확산하지 않는다는 것을 보였다. [12] 이것은 Ga이 락 간격 편이와는 무관하다는 것을 의미하며 V족의 원자들이 청색 편이와 관계가 있다는 결론을 이끌어냈다. 또 다른 Kuzuhara 등의 또 다른 연구에서는 InGaAsP/InP 양자우물의 경우 V족 원자 즉 P의 확산이 편이에 결정적인 역할을 한다는 사실을 밝혀내었다. [9] 우리 실험에서는 그림 2에서 보는 바와 같이 청색 편이의 정도는 SiN_x로 덮혔을 경우 InP>InGaAsP>InGaAs의 순서이다. 이것은 P의 확산이 청색 편이에 깊은 관계가 있음을 시사하고 있다. 반대로 SiO₂의 경우에는 Ga의 확산이 편이에 중요한 역할을 한다고 생각한다. 그러므로 어떤 원자가 유전체 내에서 얼마만큼의 용해도를 지나가 결과적인 편이에 큰 영향을 미친다고 할 수 있다.

4. 결 론

여러 가지 조합의 반도체-유전체 덮개층을 이용하여 InGaAs/InGaAsP 양자우물의 QWD에 대해 조사하였다. QWD의 정도는 열처리 온도가 상승함에 따라 증가하였으며 편이 정도는 반도체 덮개층 뿐만 아니라 유전체 덮개층의 종류에 깊은 관련이 있었다. SiN_x로 처리된 덮개층 조합이 SiO₂로 입혀진 경우보다 더 큰 청색 편이 현상을 보여주었는데 이것은 지난번 우리 실험의 결과 [5]와도 일치하는 것으로 SiN_x의 낮은 성장 온도와 깊은 관련이 있는 것으로 생각되어진다. 같은 유전체 덮개층에 의해 최

종적으로 처리되어졌다 하더라도 반도체 덮개층의 종류에 따라 청색 편이 정도가 다름을 확인할 수 있었는데 이러한 현상은 반도체 덮개층과 유전체 덮개층의 열팽창 계수가 서로 다름에 따라 야기되는 변형 효과의 결과로 이해되어진다. SiN_x의 경우 P의 확산이 청색 편이의 주요인인데 반해 SiO₂의 경우는 Ga의 확산이 청색 편이를 주도한 것으로 이해하고 있다.

결론적으로 QWD의 정도는 양자우물을 비롯하여 덮개층의 전반적인 구조와 화학적 조성에 의해 영향을 받는다고 이야기 할 수 있다. 공간적으로 필요한 곳에 필요한 만큼의 락 간격을 조절한다는 것은 광소자의 집적에 가장 중요한 기술 중의 하나인데 우리 실험 결과는 이러한 기술의 실현에 도움이 되리라 생각한다.

감사의 글

이 논문은 2000년도 광운대학교 교내 학술연구비 지원에 의해 연구되었으며 이에 감사를 드립니다.

참 고 문 헌

- [1] D. G. Deppe, L. J. Guido, N. Holonyak Jr., K. C. Hsieh, R. D. Burnham, R. L. Thorton, and T. L. Paoli: Appl. Phys. Lett. **49**, 510 (1986).
- [2] H. Ribot, K.W. Lee, R.J. Simes, R.H. Yan, and L.A. Coldren, Appl. Phys. Lett. **55**, 672 (1989).
- [3] J. H. Lee, S. K. Si, Y. B. Moon, E. J. Yoon, and S. J. Kim, Electron. Lett. **33**, 1179 (1997).
- [4] W. J. Choi, S. Lee, Y. Kim, S. H. Kim, J. I. Lee, K. N. Kang, N. Park, H. L. Park and K. Cho, J. Mater. Sci. Lett. **14**, 1433 (1995).
- [5] H. T. Yi, J. Cho, W. J. Choi, D. H. Woo, S.H. Kim, and K.N. Kang, J. Mat. Sci. Lett. **19**, 835 (2000).
- [6] I. Gontijo, T. Krauss, J. H. Marsh and R. M. De La Rue, IEEE J. Quantum Electron. **30**, 1189 (1994).
- [7] E. L. Allen, C. J. Pass, M. D. Deal, J. D. Plummer, and V. F. K. Chia, Appl. Phys. Lett. **59**, 3252 (1991).
- [8] A. Pepin, C. Vieu, M. Schneider, R. Planel, J.

- Bloch, G. Ben Assayag, H. Launois, J. Y. Marzin, and Y. Nissim, *Appl. Phys. Lett.* **69**, 61 (1996).
- [9] K. Mukai, M. Sugawawa, and S. Yamazaki, *Phys. Rev. B* **50**, 2273 (1994).
- [10] S. Sudo, H. Onishi, Y. Nakano, Y. Shimogaki, K. Tada, M. J. Mondry, and L. A. Coldren, *J. J. Appl. Phys. Part1* **35**, 1276 (1996).
- [11] S. Sudo, H. Onishi, Y. Nakano, Y. Shimogaki, K. Tada, M. J. Mondry, and L. A. Coldren, Extended Abstract on the 1995 Int. Conf. on Solid State Devices and Materials, Osaka, 1025 (1995).
- [12] M. Kuzuhara, T. Nozaki, and T. Kamejima, *J. Appl. Phys.* **66**, 5833 (1989).