

티타늄과 코발트 박막의 산화규소 스페이서에 대한 열적안정성

정성희[†] · 송오성 · 김민성*

서울시립대학교 신소재공학과

*동명정보대학교 정보통신공학과

Thermal Stability of Titanium and Cobalt Thin Films on Silicon Oxide Spacer

Seong Hwee Cheong[†], Oh Sung Song and Min Sung Kim*

Department of Materials Science and Engineering, The University of Seoul, 90 Cheonnong-dong,
Tongdaemun-gu, 130-743, Seoul

*Department of Information and Communications Engineering, School of Information Engineering,
535 Yongdang-dong, Nam-gu, 608-711, Busan

(2002년 10월 28일 받음, 2002년 11월 15일 최종수정본 받음)

Abstract We investigated the reaction stability of titanium, cobalt and their bilayer films with side-wall spacer materials of SiO₂ for the salicide process. We prepared Ti 350 Å, Co 150 Å, Co 150 Å/Ti 100 Å and Ti 100 Å/Co 150 Å films on 1000 Å-thick thermally grown SiO₂ substrates, respectively. Then the samples were rapid thermal annealed at the temperatures of 500 °C, 600 °C, and 700 °C for 20 seconds. We characterized the sheet resistance of the metallic layers with a four-point probe, surface roughness with scanning probe microscope, residual phases with an Auger depth profilometer, phase identification with a X-ray diffractometer, and cross-sectional microstructure evolution with a transmission electron microscope, respectively. We report that Ti reacted with silicon dioxide spacers above 700 °C, Co agglomerated at 600 °C, and Co/Ti, Ti/Co formed CoTi compound requiring a special wet process.

Key words: cobalt, titanium, Co/Ti bilayers, salicide, thermal stability, spacers

1. 서 론

반도체 소자의 집적도 증가에 따라 게이트 전극 및 접합의 저항 특성은 기존의 material (silicon, WSi_x)로는 한계에 도달하여 비저항이 낮은 TiSi₂ 및 CoSi₂가 대체 물질로 주목 받고 있다.^{1,2)}

일반적으로 TiSi₂와 CoSi₂는 저항을 작게하고 실리콘과 금속층간의 확산방지층의 목적으로 채용되는데, 식각을 위한 마스크 수를 줄이는 살리사이드 (salicide: self-aligned silicide) 공정으로 제조되므로 경제적인 측면에서 매우 유리하다.^{3~6)} 살리사이드 공정은 소오스, 드레인, 게이트로 구성된 metal-oxide-silicon field effect transistor (MOSFET)의 배선부를 형성시키기 위하여 전극 및 oxide (산화규소)의 게이트 양측부에 스페이서 (spacer)를 가지는 MOSFET 구조에 대해 살리사이드 물질의 형성이 가능한 Ti, Co, Ni등의 금속 물질을 기판 전면에 증착 시키고, 급속가열법으로 실리콘과 금속이 접촉하고 있는 부분에서만 살리사이드가 형성되도록 하고 기타 비실리콘 지역의 미반응 금속부를 습식공정으로 선택적으로 제거하는 공정이다.^{7,8)}

이러한 살리사이드 공정에 많이 채용되는 Ti, Co등은 목적에 맞게 주로 TiSi₂는 Ti 단일층을 이용하여 형성하지만,

CoSi₂ 공정은 Co 단일층 및 Co-Ti의 복합층을 조합하여 사용한다.^{9,10)}

최근까지의 CoSi₂ 및 TiSi₂의 공정 연구는 대부분 다결정 실리콘, 단결정 실리콘의 접합에 대해 주로 보고 되었고^{11~15)} 살리사이드 박막이 형성되지 않는 측벽의 스페이서와 ISO (isolation)의 필드 부분에서의 Ti와 Co의 거동에 대한 연구¹⁶⁾는 상대적으로 매우 적었다. 특히 TiSi₂의 경우 살리사이드화 공정중 측벽물질과 반응을 하여 전도성의 TiO_x나 TiSi_x등의 화합물을 생성시키고 있어서 미반응 금속층의 선택적 에칭시 이들이 제대로 제거되지 않아 게이트와 소스/드레인부가 전기적으로 단락 (short)을 일으키기도 하는 것으로 알려졌있는 등^{17~19)}, 예기치 못한 살리사이드 공정의 반응 부산물 형성에 따라 소자의 신뢰도가 떨어질 수 있다.

본 연구에서는 oxide가 측벽 스페이서 물질로 채용된 경우를 상정하고, 기판 전면에 열산화막 (thermal oxide)를 성막하고 Ti, Co, Co-Ti 등을 증착시킨 후 열처리에 따른 금속/열산화막간의 계면 반응을 조사함으로써 살리사이드 공정 개발을 위한 기초 연구를 수행하고자 하였다.

2. 실험 방법

본 연구의 실험은 직경 10 cm의 p형-(100) 면을 가진

† E-mail: shcheong@sidae.uos.ac.kr

실리콘 기판의 전면에서 형성 되어진 열산화막 위에 Ti와 Co의 박막을 조합하여 급속열처리(rapid thermal annealing:RTA) 함으로써, 급속 박막 또는 열산화막 특성을 비교 평가하였다. 열산화막은 1100 °C의 온도에서 wet oxidation(O_2+H_2O)에 의해 1000 Å 두께로 형성 하였으며, Ti와 Co 박막의 증착은 DC 스퍼터링 방법을 사용하였다. Ti 층은 DC power 1.75 kW, 압력 25 mTorr, 증착 온도 200 °C 조건으로 증착하고, Co 층은 DC power 1.0 kW, 압력 16 mTorr, 증착 온도 25 °C 조건에서 증착하였다.

Ti와 Co의 박막 조합은 실제 Ti와 Co 살리사이드 공정을 진행할 때 많이 사용되고 있는 박막 구조인 Ti 350 Å, Co 150 Å의 단일층 구조와 Co 150 Å (2nd)/Ti 100 Å (1st), Ti 100 Å (2nd)/Co 150 Å (1st)의 이중층 구조를 채택하였다. 급속열처리는 일반적인 살리사이드 공정의 첫 번째의 RTA 조건인 500 °C~700 °C의 온도의 N_2 분위기 상태에서 진행하였다.

전술한 방법으로 준비된 시편들에 대해 사점시험기(4 point probe)를 사용하여 면저항(sheet resistance:Rs)을 측정하였고, 표면조도는 주사탐침현미경(scanning probe microscope:SPM)을 이용하여 $5 \times 5 \mu m^2$ 범위를 대기중에서 콘택모드로 스캔하여 분석하였다.

AES(Auger electron spectroscopy) depth profiling에 의하여 시편 표면으로부터의 깊이에 따른 조성의 변화를 조사하였다. 이때 5 kV의 전자빔을 이용하였고, 스퍼터링 조건은 1 kV로 $2 \times 2 mm^2$ 넓이를 스퍼터링하며 측정하였다.

한편 시료 표면의 잔류상을 확인하기 위해 XRD(X-ray

diffractometer)로 상분석을 실시하였고, 수직단면 투과전자현미경을 활용하여 급속열처리 후의 열산화막 상부의 잔류 금속층을 정량적으로 확인하였다.

3. 결과 및 고찰

3.1. 면저항 분석

Fig. 1의 (a)~(d)에 급속열처리에 따른 각 금속박막의 면저항과 면저항 균일도(Rs uniformity)의 변화를 나타내었다: Ti 350 Å에서 급속열처리 온도 증가에 따라 Fig. 1(a)와 같이 500 °C~600 °C의 범위에서는 바로 증착된 박막에 비해 2, 3배 정도로 급격히 증가하고 600 °C~700 °C의 범위에서는 증가폭이 감소하였다. 이러한 면저항의 증감은 열처리에 따라 Ti가 하부의 열산화막과 반응함을 의미하는 간접적인 증거라고 할 수 있다. 한편 면저항 균일도는 바로 증착된 박막에 비해 온도가 증가하면서 전체적으로 감소하는데, 이는 면저항이 증가하면서 상대적으로 전체면적에 대한 균일도가 좋게 표현된 것이다.

Fig. 1(b)에 나타낸 Co 150 Å의 경우는 600 °C 이상부터는 Co의 면저항을 측정할 수 없었는데, 이것은 Co 박막의 산화 및 응집화 현상이 발생하여 면저항을 측정할 수 없는 것으로 추측된다. 따라서 Co는 열산화막 층에서 600 °C의 열처리로도 산화 및 응집화 현상이 매우 빨리 진행되기 때문에, 코발트 살리사이드 공정의 스페이서로서 oxide는 매우 불리함을 확인할 수 있었다.

단일층 Co 박막만을 사용할 경우는 급속열처리 후 변형되지 않는 순수 금속으로 유지되도록 하여야 후속 습식 공정에서 제거가 용이할 것으로 판단된다. 따라서 단일층 Co

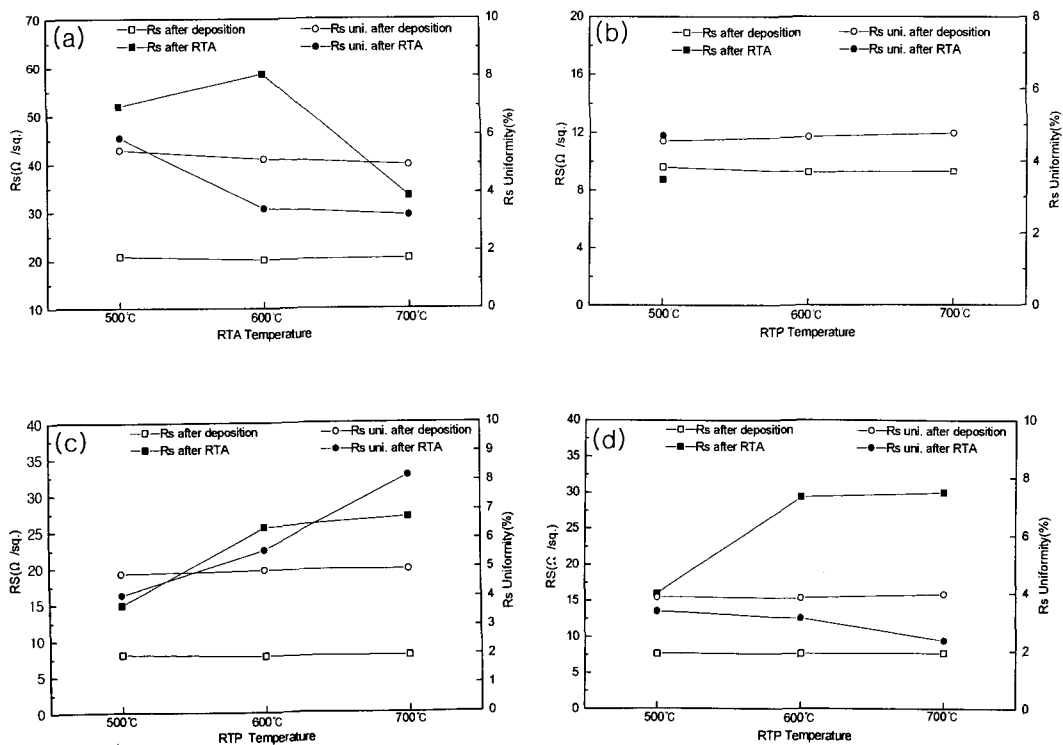


Fig. 1. Rs and Rs uniformity changes in (a)Ti 350Å, (b)Co 150Å, (c)Co 150Å/Ti 100Å, and (d)Ti 100Å/Co 150Å film structures with RTA.

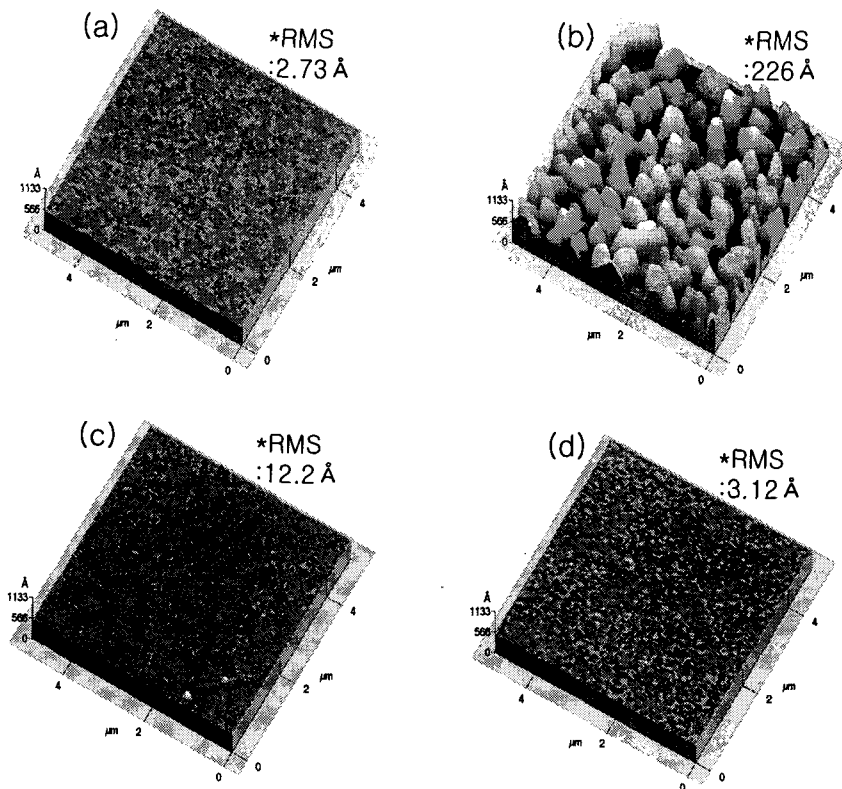


Fig. 2. SPM topographs of (a)Ti 350 Å, (b)Co 150 Å, (c)Co 150 Å/Ti 100 Å, and (d)Ti 100 Å/Co 150 Å film structures after 700°C RTA.

를 사용할 경우 산화를 방지하거나, Co 위에 Ti 등의 금속층을 증착하여 Co 자체의 산화를 방지하여 습식공정의 처리가 용이하도록 하여야 한다.

Fig. 1(c), (d)와 같이 Co 150 Å/Ti 100 Å과 Ti 100 Å/Co 150 Å 조건은 급속열처리의 온도 증가에 따라 면저항이 동일한 경향으로 증가하였으므로, 적층 순서에 관계없이 유사한 두께와 물성의 새로운 Co-Ti 화합물이 형성되었음을 알 수 있었다.

3.2. 표면조도 분석

Fig. 2의 (a)~(d)에는 각 물질의 표면조도 변화를 SPM으로 분석한 결과를 나타내었다. 700 °C/20 sec의 급속열처리 후 Fig. 2(a), (d)와 같이 Ti가 표면에 있는 Ti 350 Å과 Ti 100 Å/Co 150 Å 조건의 RMS(root mean square)는 각각 2.73 Å과 3.12 Å으로 낮은 표면 거칠기를 보였다. 그러나 Fig. 2(b)의 Co 박막의 경우는 226 Å의 높은 RMS를 보여 앞의 면저항 분석과 같이 산화 및 응집화 현상이 발생된 영향으로 생각된다. Fig. 2(c)의 Co 150 Å/Ti 100 Å의 구조는 RMS 수치가 12.2 Å으로 Fig. 2(d)의 Ti 100 Å/Co 150 Å 구조 보다 약간 높은 표면 거칠기를 보였지만, 차이는 크지 않았다.

따라서 Co가 표면에 있는 경우는 급속열처리에 의한 Co 자체의 높은 확산 특성에 의해 쉽게 응집화 현상이 발생할 수 있음을 확인하였다.

3.3. AES 두께 조성 분석

Fig. 3은 동일한 스퍼터링 조건으로 표면부로 부터 각 원

소의 성분을 측정된 AES depth profiling 결과물이다. Fig. 3(a)의 Ti 350 Å 경우는 700 °C/20 sec의 급속열처리 후 TiN/ TiO₂/Ti-Si-O의 다양한 조성 분포를 보여 열산화막과의 높은 반응성이 있는 것을 알 수 있다. 즉, N₂ 분위기하에서 Ti의 거동은 매우 복잡했으며 Ti-Si-O의 새로운 phase가 형성되었음을 알 수 있었다.

Co 150 Å 조건은 응집화 현상으로 인하여 분석 과정에서 열산화막과 Co가 동시에 스퍼터링됨으로써 Fig. 3(b)와 같이 Co가 열산화막 내부로 전부 확산된 것 처럼 나타났다. 따라서 Fig. 3의 Co의 확산 현상은 응집에 의한 물질 이동으로 나타난 것으로 추정되었다.

Co 150 Å/Ti 100 Å과 Ti 100 Å/Co 150 Å 조건은 급속열처리 후 동일하게 Fig. 3(c), (d)와 같이 유사한 원자 조성비를 보여 CoxTiy 화합물이 700 °C의 온도에서 가장 안정된 phase라고 생각된다. 그러나 이러한 CoxTiy 화합물을 제거하기 위해서는 선택적으로 습식세정이 가능한 공정개발이 필요함을 알 수 있다.

따라서 살리사이드 공정을 위한 금속물질인 Ti는 열산화막에서 Ti-Si-O의 새로운 phase를 형성하였으며, Co는 열산화막 층과는 반응하지 않고 수평적으로 확산반응하여 표면응집을 일으킨다고 예상되었다.

3.4. 박막 XRD 분석

Fig. 4에는 20°~80° 범위에서 스캔한 경우의 각 금속 박막의 결과를 나타내었다. 700 °C/20 sec의 급속열처리 후 Ti 350 Å 조건은 Fig. 4와 같이 Ti(002) peak이 발

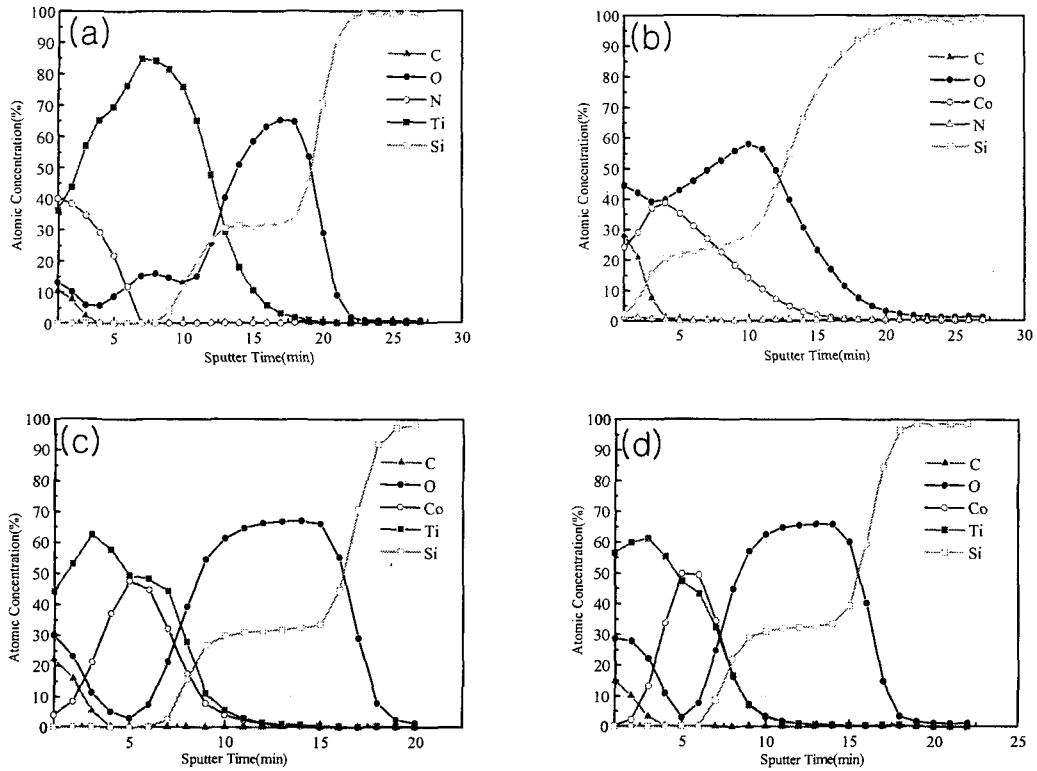


Fig. 3. AES depth profiling in (a)Ti 350 Å, (b)Co 150 Å, (c)Co 150 Å/Ti 100 Å, and (d)Ti 100 Å/Co 150 Å film structures after 700°C RTA.

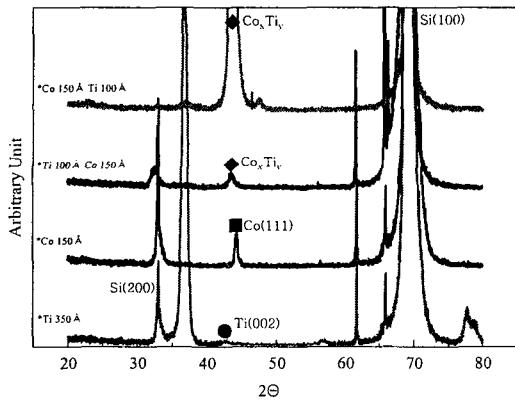


Fig. 4. XRD rocking curves of (a)Ti 350 Å, (b)Co 150 Å, (c)Co 150 Å/Ti 100 Å, and (d)Ti 100 Å/Co 150 Å film structures after 700°C RTA.

견되었으며, Co 150 Å 조건은 (111)의 peak가 발견되어 순수 금속 상태도 존재하는 것을 알 수 있다. Co 150 Å/Ti 100 Å과 Ti 100 Å/Co 150 Å 조건은 금속 열처리에 따라 $CoxTiy$ 의 peak만 발견되었는데, 이것은 $CoxTiy$ 화합물이 주로 형성되며 가장 안정한 phase임을 알 수 있었다.

3.5. 미세구조 분석

Fig. 5에는 Ti와 Co의 수직단면 투과전자현미경 이미지를 나타내었다. Ti 350 Å 조건은 Fig. 5(a)와 같이 700 °C/20 sec의 급속열처리에 따라 1000 Å 이었던 열산화막 두께가 825 Å으로 약 200 Å의 두께 감소가 있었다. Ti 조건에서는 앞의 AES 분석에서 예상된 TiN / TiO_x /Ti-Si-

O의 조성을 가지는 박막이 구분되지 않았는데, 이것은 급속열처리에 따른 Ti와 열산화막과의 활발한 반응으로 각 박막간에 분명한 계면이 형성되지 않았기 때문인 것으로 판단된다. 반면에 Co 150 Å 조건은 Fig. 5(b)와 같이 1025 Å으로 열산화막 두께 감소는 없었지만, 앞의 분석에서 확인된 것과 같이 Co의 응집화 현상이 발생하여 Co 두께가 725 Å으로 분석되었다. Co 150 Å/Ti 100 Å 및 Ti 100 Å/Co 150 Å 조건은 Fig. 5(c), (d)에서와 같이 열산화막이 각각 913 Å과 955 Å으로 두께 감소가 있었지만, Ti 350 Å 조건 보다는 크지 않았다. 또한 $CoxTiy$ 화합물의 두께는 약 350 Å 정도로 증착 후의 Co와 Ti의 두께에 비해 큰 차이가 없었으며, 열적으로도 안정한 형상을 보였다.

따라서 Ti는 AES 분석에서 예측한 바와 같이 열산화막과 반응하여 새로운 phase를 형성하며, Co는 산화 및 응집화 현상이 발생함을 명확히 확인할 수 있었다. 그러므로, Ti나 Co를 이용한 경우는 이러한 반응성을 고려하여 스페이서의 폭을 결정하여야 하며 아니면 스페이서 재료를 실리콘 나이트라이드(SiN_x)과 같은 소재로 바꾸는 것이 유리함을 확인하였다.

4. 결 론

$TiSi_2$ 와 $CoSi_2$ 살리사이드 공정에서 사용되는 Co와 Ti의 다양한 박막 구조를 열산화막에 형성한 후 급속열처리를 하여 다음과 같은 결과를 얻었다.

- 1) Ti 박막은 열산화막 위에서의 열적 안정성 및 표면

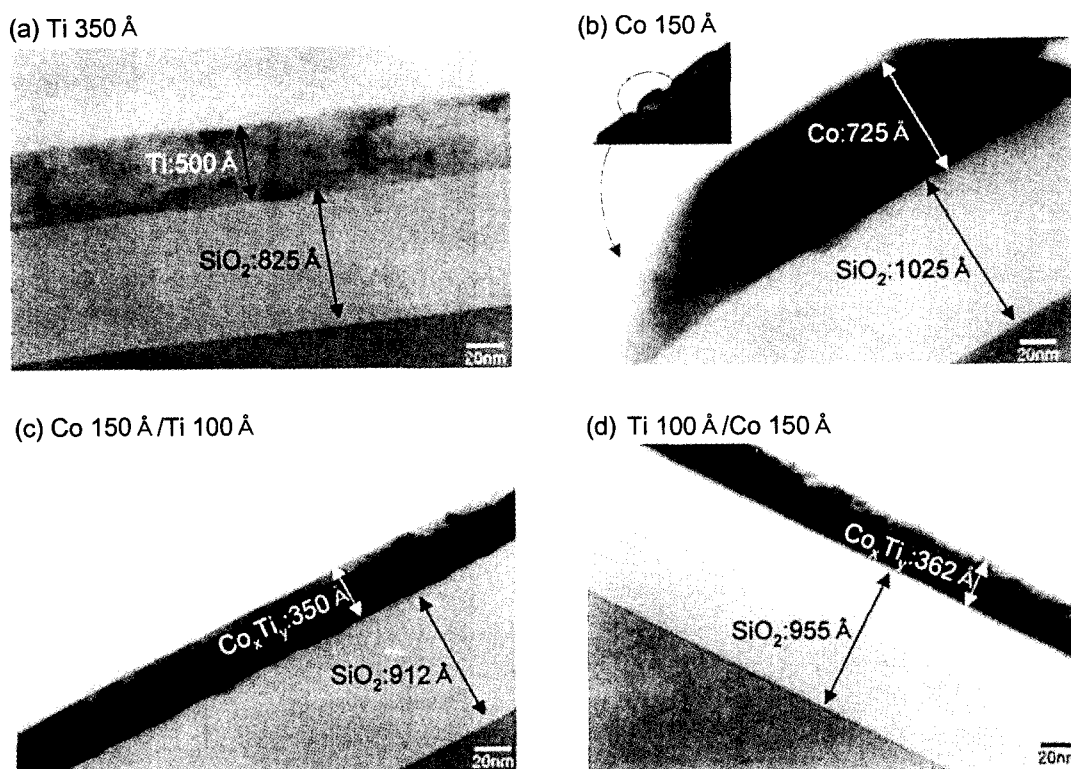


Fig 5. Cross sectional TEM images of (a)Ti 350 Å, (b)Co 150 Å (c)Co 150 Å/Ti 100 Å, and (d)Ti 100 Å/Co 150 Å film structures after 700°C RTA.

거칠기는 양호 하지만, 700 °C 의 온도 에서 약 200 Å 의 열산화막 제거 특성을 보였다.

2) Co 박막은 열적으로 불안정하여 응집화 현상이 600 °C 에서 발생되지만, 열산화막 제거력 또는 반응성은 없었다.

3) Co/Ti 및 Ti/Co 구조는 열적 안정성이 양호하며, Ti 박막으로 인한 열산화막 제거 특성이 우수하였다. 그리고 적층 방법에 관계없이 700 °C 에서 Co_xTi_y phase 의 형성 구동력이 큰 것으로 예상되었다.

참고 문헌

1. R.T. Tung, Applied Surface Science, **117/118**, 268 (1997).
2. H. Zhang, J. Poole, R. Eller, and M. Keefe, J. Vac. Sci. Technol. A, **17** (4), 1904 (1999).
3. S. Wolf, Silicon Processing for the VLSI era, Lattice Press. (1995).
4. S.M. Sze, VLSI Technology, John Wiley & Sons (1988).
5. S.M. Sze, Semiconductor Devices, McGraw-Hill (1985).
6. C.M. Osburn, J.Y. Tsai and J. Sun, J. Electron Material, **25**, 1725 (1996).
7. J. Chen, J.P. Colinge, D. Flandre, R. Gillon, J.P. Raskin, and D. Vanhoenacker, J. Electrochem. Soc., **144** (7) (1997).
8. J.J. Sun, J.Y. Tsai, and C.M. Osburn, IEEE Transactions on Electron Devices, **45** (9), 1946 (1998).
9. R.T. TUNG, MRS Spring (1996).
10. F. Hong, B.K. Patnaik, B.Z. Li, P. Liu, Z. Sun, and G.A. Rozgonyi, MRS Spring, **311** (1993).
11. J. Lutze, G. Scott, M. Manley, IEEE Electron Device Letters, **21** (4), 155 (2000).
12. H. Fang, M.C. Oztu, E.G. Seebauer, D.E. Batchelor, Journal of the Electrochemical Society, **146** (11), 4240 (1999).
13. S.L. Hsia and T.Y. Tan, J. Appl. Phys., **72** (5) (1992).
14. J.B. Lasky, J.S. Nakos, O.J. Cain, and P.J. Geiss, IEEE Transactions on Electron Devices, **38**, 262 (1991).
15. J.P. Gambino, E.G. Colgan, A.G. Domenicucci, and B. Cunningham, J. Electrochem. Soc., **145** (4) (1998).
16. Y.S. Ahn and O.S. Song, Korean Journal of Materials Research, **11** (2), 71 (2001).
17. A.E. Morgan, E.K. Broadbent, K.N. Ritz, D.K. Sadana and B.J. Burow, J. Appl. Phys., **64**, 344 (1988).
18. C.Y. Ting, M. Wittmer, S.S. Iyer and S.B. Brodsky, J. Electrochem. Soc., **131**, 2934 (1984).
19. G.J.P. Krooshof, F.H.P.M. Habraken, W.F. van der Weg, L. Van den hovw, K. Maex and R.F. De Keersmaecker, J. Appl. Phys., **63**, 5110 (1988).