

정상 성분 변화량을 이용한 송전선로 보호용 방향 계전 알고리즘

論文

52A-4-6

A Directional Relay Algorithm Using Positive-Sequence Superimposed Quantity for Transmission Line Protection

李命洙* · 劉錫九**
(Myoung-Soo Lee · Seok-Ku You)

Abstract – Directional elements are fundamental to protection scheme security and selectivity, performing such critical tasks as supervising distance elements and controlling overcurrent elements. But, conventional operating principles for directional detection based on negative or zero sequence quantity do not satisfy the requirements for improved sensitivity and fast operation under any fault conditions.

In this paper, new algorithm for directional elements is proposed. The proposed algorithm use the positive-sequence superimposed voltages and currents in order to be used in all fault conditions. Also, because this algorithm uses a voltage compensation method, it can be well operated under strong source conditions.

Key Words : Transmission line protection, Directional element, Positive-sequence superimposed quantity.

1. 서 론

송전선로 보호용 보호 계전기는 계통 보호 방식의 안정성과 선택성을 유지하기 위해 고장 방향을 결정할 수 있는 방향 계전 요소가 필수적이다. 방향 계전 요소는 거리 계전 요소의 오동작을 방지하거나 과전류 계전 요소의 동작을 제어하는 감시 요소로 주로 사용된다. 따라서 방향 계전 요소는 거리 계전 요소나 과전류 계전 요소들보다 빠르고 정확하게 동작해야 한다.

기존의 방향 검출 방법은 동작량과 고장위치에 따라 변화하지 않는 기준량을 필요로 한다. 보통 방향 과전류 계전 알고리즘의 동작량으로 영상 전류 또는 역상 전류를 사용하고 기준량으로 영상전압 또는 역상전압을 이용하고 있다[1].

역상전압(V_2)과 역상 전류(I_2)의 위상관계를 이용하는 기존의 역상 방향 계전알고리즘은 부하전류를 포함하고 있지 않으므로 동작지를 낮게 정정할 수 있어 빠르고 정확하게 동작을 할 수 있다. 그러나 어떤 계통조건에서는 계전기가 측정한 역상전압이 0에 가까워 질 수도 있으므로 정확한 방향 판별이 어려워져 앞방향 고장시 신뢰성있게 동작하지 않을 수도 있고 3상 평형고장에서는 동작할 수 없다[2][3].

영상전압(V_0)과 영상전류(I_0)의 위상관계를 이용하는 기존의 영상 방향 계전알고리즘은 역상 방향 계전알고리즘처럼 부하전류의 영향을 받지않고 빠르고 정확하게 동작할 수 있지만 2회선 송전선의 경우 영상 상호 작용의 영향으로 영상 방향 계전알고리즘은 오동작할 수도 있으며 영상 성분을 이

용하기 때문에 지략 보호용으로만 사용할 수 있다[3][4].

본 논문에서는 고장 유형에 관계없이 방향 판별이 가능하도록 정상분 전압과 전류의 변화분을 이용한 방향 계전알고리즘을 제안하였다. 제안한 알고리즘은 정상분 전압과 전류의 변화분을 이용하여 동작량과 억제량을 계산하고 계산된 동작량과 억제량의 크기를 비교하여 계전요소의 동작여부를 결정하는 크기 비교기(Magnitude Comparator)를 이용하여 구현하였고 계전기 배후의 전원측 등가 임피던스가 작기 때문에 상대단 근방에서 고저항 고장시 계전기가 측정하는 고장상의 전압강하가 작은 강전원(Strong Source)계통에서도 신뢰성있게 동작할 수 있도록 전압보상기법을 이용하였다.

2. 기존의 방향 계전 알고리즘

2.1 역상 방향 계전 알고리즘

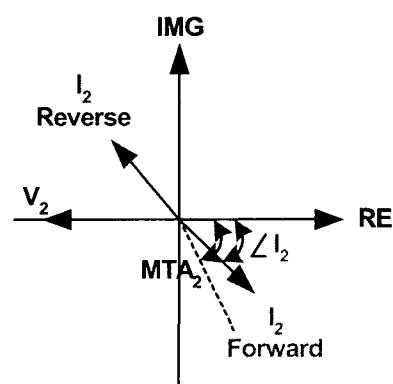


그림 1 역상 방향 계전알고리즘

Fig. 1 Negative - Sequence Directional Algorithm

* 正會員 : 漢陽大 電氣工學科 博士課程

** 正會員 : 漢陽大 電氣工學科 教授 · 工博

接受日字 : 2002年 12月 8日

最終完了 : 2003年 2月 20日

그림 1은 역상 방향 계전 알고리즘의 동작 특성을 나타낸 것이다.

그림 1과 같은 특성을 갖는 역상 방향 계전 알고리즘의 방향 판별식은 식 (1)과 같다.

$$|V_2||I_2|\cos(\angle - V_2 - (MTA_2 - \angle I_2)) \geq |V_{2\text{set}}||I_{2\text{set}}| \quad (1)$$

여기서 MTA_2 는 역상 방향 계전 알고리즘의 최대 감도각을 나타내며 식 (1)을 만족하면 앞방향(forward) 고장을 나타내고 만족하지 않으면 뒷방향(reverse) 고장을 나타낸다. 고장동안 발생하는 역상 전압은 계전기가 측정하는 상 전압의 크기에 반비례하여 나타나므로 계전기의 배후전원의 크기가 크면 클수록 계전기가 측정하는 역상전압의 크기는 감소하기 때문에 역상전압과 역상전류의 위상관계를 이용하는 역상 방향 계전 알고리즘은 방향을 판별하기가 어렵게 된다[2].

즉, 역상 방향 계전 알고리즘은 부하전류의 영향을 받지 않고 모든 불평형 고장(1선 지락, 2선 지락, 2선 단락)에 적용할 수 있다. 그러나 전원측 등가 임피던스가 작기 때문에 상대단 균방에서 고지항 고장시 계전기가 측정하는 전압의 전압변동이 적은 강전원 계통의 경우, 계전기가 측정하는 역상 전압이 0에 가까워져 정확한 방향 판별이 어렵게 될 수도 있다[3].

2.2 영상 방향 계전 알고리즘

그림 2는 영상 방향 계전 알고리즘의 동작 특성을 나타낸 것이다.

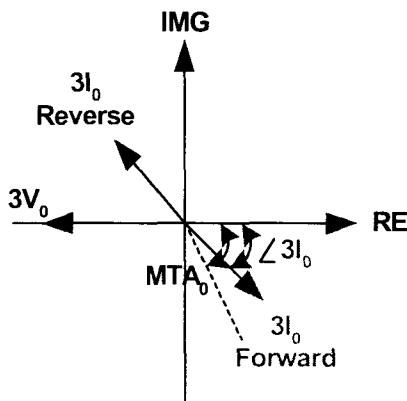


그림 2 영상 방향 계전 알고리즘

Fig. 2 Zero-Sequence Directional Algorithm

그림 2와 같은 특성을 갖는 영상 방향 계전 알고리즘의 방향 판별식은 식 (2)와 같다.

$$|3V_0||3I_0|\cos(\angle - 3V_0 - (MTA_0 - \angle 3I_0)) \geq |3V_{0\text{set}}||3I_{0\text{set}}| \quad (2)$$

여기서 MTA_0 는 영상 방향 계전 알고리즘의 최대 감도각을 나타내며 식 (2)를 만족하면 앞방향 고장을 나타내고 만

족하지 않으면 뒷방향 고장을 나타낸다. 영상분 전압과 전류를 이용하는 선로보호용 계전 알고리즘들은 영상 상호 임피던스(zero-sequence mutual impedance)가 영상 자기 임피던스(zero-sequence self impedance)의 50%에서 70%정도의 크기를 갖기 때문에 영상 상호작용의 영향으로 계전기가 측정하는 극성전압인 $3V_0$ 가 0에 가까운 값을 가질 수도 있어 $3V_0$ 와 $3I_0$ 의 위상관계는 신뢰할 수 없게 된다[4][5].

3. 새로운 방향 계전 알고리즘

3.1 대칭분 전류 및 전압 선정

방향 계전 알고리즘은 어떠한 평형 및 불평형 고장에 대해서도 빠르고 정확하게 고장방향을 판별하여 거리 계전요소나 곤련류 계전요소의 동작을 제어할 수 있어야 한다. 표 1은 각 고장 조건에서 사용할 수 있는 대칭분 전류와 전압을 나타낸 것이다.

표 1 각 고장 조건에서 이용할 수 있는 대칭성분

Table 1 Available Sequence Component under Each Fault Condition(O : 사용 가능, x : 사용 불가능)

대칭성분	3상 고장	2선 단락	2선 지락	1선 지락
V_1	O	O	O	O
V_2	x	O	O	O
V_0	x	x	O	O
I_1	O	O	O	O
I_2	x	O	O	O
I_0	x	x	O	O

표 1에서 알 수 있듯이 어떠한 고장 조건에서도 사용할 수 있는 대칭성분은 정상분 전류와 정상분 전압밖에 없다. 따라서 방향 계전 알고리즘이 어떠한 고장 조건에서도 방향 판별이 가능하도록 하기 위해선 정상 전류와 정상 전압을 이용해야 한다. 그러나 계전기가 측정한 정상분 전류는 고장전의 부하 전류를 포함하고 있어 부하전류의 영향으로 오동작할 수 있고 계전기 설치점 균방에서 3상 완전고장이 발생하였을 경우 3상 모두의 전압이 0이 되어 극성 전압(Polarizing Voltage)이나 기억전압(Memory Voltage)을 사용하지 않고는 정확한 방향을 측정할 수 없게 된다[3].

따라서 본 논문에서는 계전기가 측정한 정상분 전류에서 수 사이클 이전의 정상분 전류를 뺀 정상분 전류의 변화량과 계전기가 측정한 정상분 전압에서 수 사이클 이전의 정상분 기억전압을 뺀 정상분 전압의 변화량을 이용하였다.

3.2 정상분 변화량을 이용한 방향 계전 알고리즘

그림 3은 고장발생시 전압과 전류의 변화를 나타낸다.

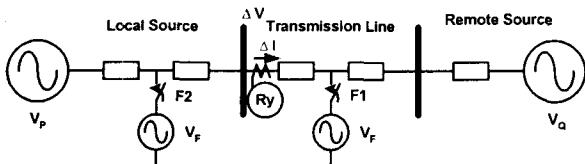


그림 3 고장 발생시 전압과 전류의 변화

Fig. 3 Variation of Voltage and Current under Fault Condition

그림 3에서 F1지점 또는 F2지점에서 고장발생시 고장전류와 고장전압은 고장점(F1 또는 F2)에 고장전압 V_F 를 인가하는 것과 같다[6][7]. 즉, 고장 발생에 의한 고장 전압 V_F 가 인가됨으로서 계전기가 측정하는 정상분 전압과 정상분 전류의 변화는 식 (3), (4)와 같다.

$$\Delta V_1 = V_1 - V_{1P} \quad (3)$$

$$\Delta I_1 = I_1 - I_{1P} \quad (4)$$

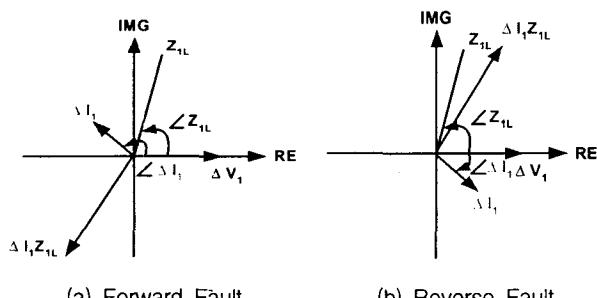
여기서,

- ΔV_1 ; 정상분 전압의 변화분
- V_1 ; 계전기가 측정한 정상분 전압
- V_{1P} ; 고장전 정상분 전압
- ΔI_1 ; 정상분 전류의 변화분
- I_1 ; 계전기가 측정한 정상분 전류
- I_{1P} ; 고장전 정상분 전류

식 (3), (4)에서 수 사이클 이전의 전압(V_{1P})과 전류(I_{1P})를 사용하기 때문에 고장발생시 방향 계전알고리즘이 최대로 동작 상태를 유지할 수 있는 시간은 수 사이클이 된다[6][7]. 본 논문에서는 V_{1P} 와 I_{1P} 를 순시 계전기의 동작시간 및 차단기의 동작시간을 감안하여 10 사이클 이전의 값을 이용하였다.

그림 3에서 F1지점 고장시 전류변화량 ΔI_1 의 방향은 전원에서 선로측으로 흐르고 전압변화량 ΔV_1 은 V_1 의 크기가 감소하므로 V_1 의 방향과 거의 반대방향이 된다. F2지점 고장시 전류변화량 ΔI_1 의 방향은 F1지점 고장시 전류변화량 ΔI_1 의 방향과 반대방향이 되고 전압변화량 ΔV_1 의 방향은 F1지점 고장시 전압변화량 ΔV_1 의 방향과 동일하다.

따라서 전압의 변화분과 전류의 변화분의 위상관계를 나타내면 그림 4와 같다.

그림 4 ΔV_1 과 ΔI_1 의 위상관계Fig. 4 Phase Relation between ΔV_1 and ΔI_1

본 논문에서는 방향 판별을 위해 계전 요소 설계법 중 일반적인 방법인 동작량과 억제량의 크기를 비교하는 크기 비교기를 사용하였다. 식 (7), (8)은 각각 동작량(Operate)과 억제량(Restrain)을 나타낸다[8].

$$Operate = |\Delta V_1 - \Delta I_1 Z_{1L}| \quad (7)$$

$$Restrain = |\Delta V_1 + \Delta I_1 Z_{1L}| \quad (8)$$

그림 5는 식 (7)과 (8)에서 나타낸 방향 계전알고리즘의 동작량과 억제량의 관계를 나타낸 것이다.

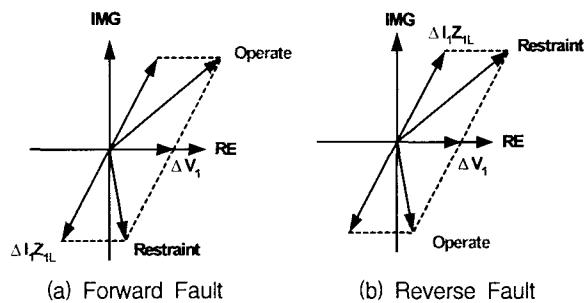


그림 5 동작량(Operate)과 억제량(Restrain)의 관계

Fig. 5 Relation Between Operate and Restraint

계전기 배후의 전원측 등가 임피던스가 작기 때문에 상대단 근방에서 고저항 고장 발생시 계전기가 측정하는 전압변동이 작은 강전원 계통의 경우, 계전기가 측정하는 정상분 전압의 변화량 ΔV_1 이 0에 가까워질 수 있으므로 이 알고리즘은 신뢰성있게 동작하지 않을 수 있다. 따라서, 계전기 설치점에서 ΔV_1 이 0이 되더라도 계전기 설치점에서의 극성전압을 이용하여 ΔV_1 을 만드는 전압 보상기법을 사용하였다. 이 보상방법은 다음 식 (9), (10)과 같이 동작량과 억제량을 수정함으로써 구현되었다[8].

$$Operate = |\Delta V_1 - (1 + K) \times \Delta I_1 Z_{1L}| \quad (9)$$

$$Restrain = |\Delta V_1 + (1 - K) \times \Delta I_1 Z_{1L}| \quad (10)$$

여기서, K는 보상계수이다. 보상 계수인 K값은 계통의 상황에 맞게 정정할 수 있으며 본 논문에서는 계전기 설치점 근방 고장이나 강전원 계통 고장시 정확한 방향 판별을 위해 필요한 최소한의 전압을 얻기 위해 다양한 시뮬레이션을 통해 5%(0.05)로 정정하였다.

식 (9)와 (10)에서 계산된 Operate와 Restraining을 이용하여 식 (11)로부터 방향을 판별한다.

$$Direction = Operate - Restraining \quad (11)$$

여기서, $Direction > 0$ 이면 앞방향 고장을 나타내고, $Direction < 0$ 이면 뒷방향 고장을 나타낸다. 또한 $Direction = 0$ 이면 정상상태를 의미한다.

그림 6은 제안한 방향 계전알고리즘의 흐름도를 나타낸 것이다.

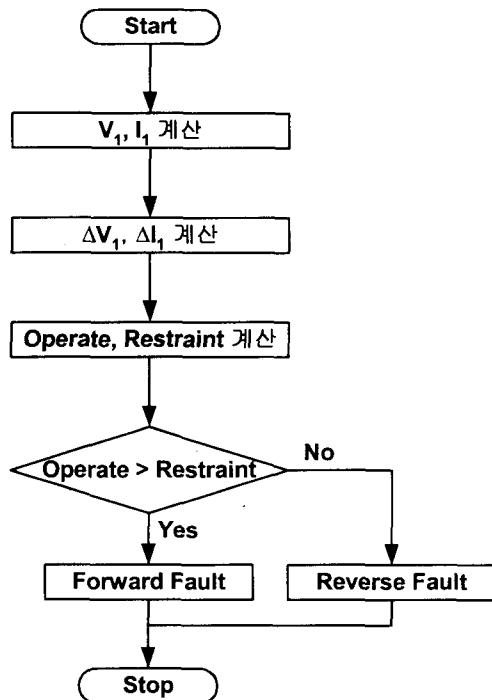


그림 6 제안한 알고리즘의 흐름도

Fig. 6 Flowchart of Proposed Algorithm

4. 시뮬레이션 및 고찰

4.1 Case 1 - 양단 전원 병행 2회선

본 논문에서 제안한 방향 계전알고리즘의 타당성을 검증하기 위하여 그림 7과 같은 154[kV]급 양단 전원 병행 2회선 송전계통을 모의하였다. PSCAD/EMTDC를 이용하여 사이클당 24샘플로 고장 데이터를 생성하였다. 고장 데이터는 선로 길이가 25[km]인 송전선로에서 각 고장 유형(1선 지락, 2선 지락, 2선 단락, 3상 고장)에 대해 각각 고장 위치(앞방향 고장(5%, 50%, 95%), 뒷방향 고장(-5%, -50%, -95%))를 변화시켜 고장을 모의하였다.

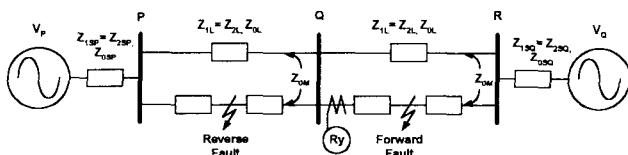


그림 7 모델 계통

Fig. 7 Model System

표 2 모델 계통 파라미터

Table 2 Model System Parameter

구 분	정상분 임피던스	영상분 임피던스	
		Self	Mutual
전원 [Ω]	SA: 0.7+j4.95 SB: 0.8+j3.89	2.1+j14.85 3.7+j18.85	-
선로[Ω/km]	0.1006+j0.4667	0.309+j1.3094	0.208+j0.696

기존의 방향 계전알고리즘과 제안한 방향 계전 알고리즘은 뒷방향 고장시 모두 정부동작하였으며 앞방향 고장시 기존의 방향 계전알고리즘과 제안한 방향 계전알고리즘의 동작 특성은 다음과 같다.

그림 8은 A상 지락 고장(AG Fault)시 기존의 방향 계전 알고리즘과 제안한 알고리즘의 응동을 비교하여 나타낸 것이다.

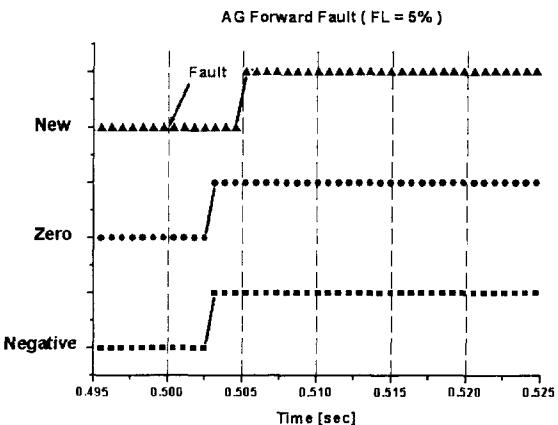


그림 8 A상 지락고장(5%지점 앞방향 고장)

Fig. 8 AG Fault(5% Forward Fault)

그림 8에서 기존의 영상 방향 계전요소와 역상 방향 계전요소는 2.78ms에 동작하였고 제안한 알고리즘은 4.86ms에 동작하였다.

그림 9는 BC상 지락 고장(BCG Fault)시 기존의 방향 계전요소와 제안한 알고리즘의 응동을 비교하여 나타낸 것이다.

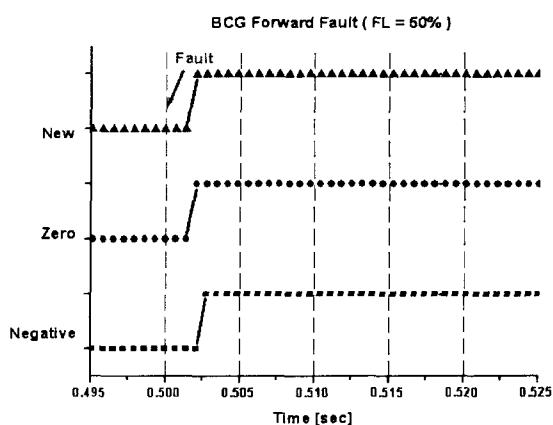


그림 9 BC상 지락고장(50%지점 앞방향 고장)

Fig. 9 BCG Fault(50% Forward Fault)

그림 9에서 기존의 영상 방향 계전요소와 역상 방향 계전요소는 각각 2.08ms와 2.78ms에 동작하였고 제안한 알고리즘은 2.08ms에 동작하였다.

그림 8과 9에서 각 고장에 대해 기존의 영상 방향 계전요소 및 역상 방향 계전요소와 제안한 알고리즘은 모두 정확하게 고장 방향을 판별할 수 있었다.

그림 10은 BC상 단락 고장(BCS Fault)시 기준의 방향 계전요소와 제안한 알고리즘의 움동을 비교하여 나타낸 것이다.

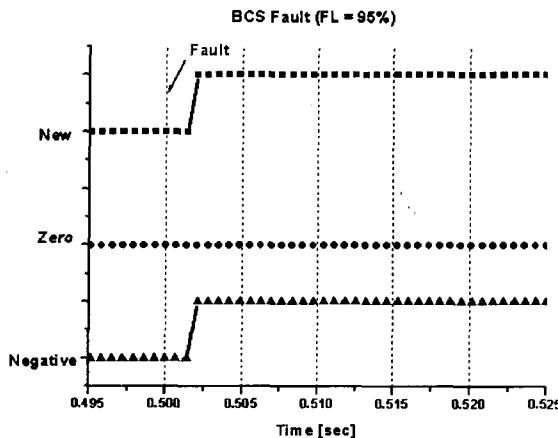


그림 10 BC상 단락고장(95%지점 앞방향 고장)

Fig. 10 BCS Fault(95% Forward Fault)

그림 10에서 기준의 영상 방향 계전요소는 영상 전압과 영상 전류를 이용하기 때문에 단락 고장에서는 동작하지 않았고 역상 방향 계전요소와 제안한 알고리즘은 모두 2.08ms에 동작하였다.

그림 11은 3상 단락 고장(3 Phase Fault)시 기준의 방향 계전요소와 제안한 알고리즘의 움동을 비교하여 나타낸 것이다.

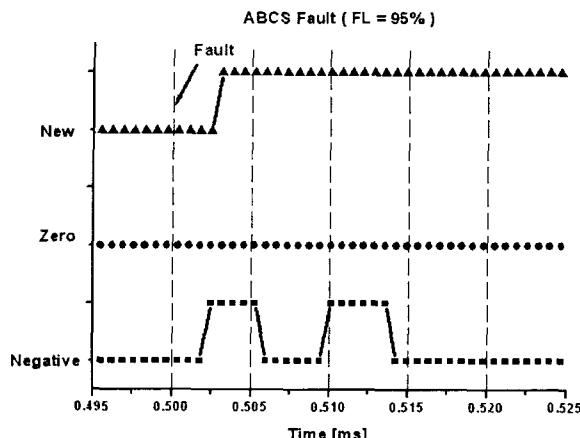


그림 11 3상 단락고장(95%지점 앞방향 고장)

Fig. 11 3 Phase Fault(95% Forwrad Fault)

그림 11에서 기준의 영상 방향 계전요소와 역상 방향 계전요소는 역상성분과 영상성분이 불평형 고장일 경우에만 발생하므로 평형 고장인 3상고장에서는 동작하지 않았다. 특히, 고장 발생 초기에 역상 방향 계전요소가 동작하는 것은 기본파를 추출하기 위해 사용한 Digital Filter의 과도현상에서 기인한 것으로 고장 방향을 판별하기엔 짧은 시간이다. 제안한 알고리즘은 정상분 전압과 전류의 변화량을 이용함으로서 3상 평형고장에서도 2.78ms에 정확하게 고장 방향을 판별하였다.

4.2 Case II - 배후 전원 임피던스 변화

강전원 계통은 계전기 배후의 전원측 등가 임피던스가 작기 때문에 상대단 근방에서 고저항 고장 발생시 계전기가 측정하는 전압변동이 작은 계통이다[9][10]. 따라서 강전원 계통에서 계전기의 움동 특성을 고찰하기 위해서 계전기 배후의 전원측 등가 임피던스를 표 3의 강전원측 등가 임피던스의 0.5배, 0.1배, 0.05배, 0.01배로 변화시키면서 시뮬레이션 하였다. 모델 계통은 그림 12와 같은 154[kV]급 양단 전원 병행 2회선 송전계통을 모의하였다. PSCAD/EMTDC를 이용하여 사이클당 24샘플로 고장 데이터를 생성하였다. 고장 데이터는 선로 길이가 25[km]인 송전선로에서 각 고장유형(1선 지락, 2선 지락, 2선 단락, 3상 고장)에 대해 고장위치를 95%, 고장저항을 30Ω으로 하여 고장을 모의하였다.

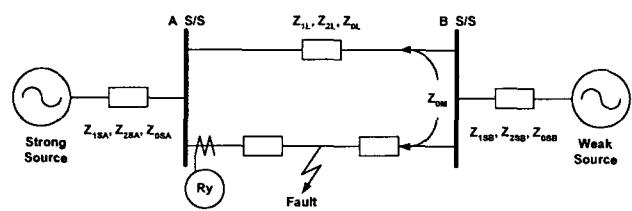


그림 12 강전원 모델 계통

Fig. 12 Strong Source Model System

표 3 강전원 모델 계통 파라미터

Table 3 Strong Source Model System Parameter

구 분	정상분 임피던스	영상분 임피던스	
		Self	Mutual
전원	Strong	0.7+j4.95	2.1+j14.85
[Ω]	Weak	0.8+j3.89	3.7+j18.85
선로[Ω/km]		0.1006+j0.4667	0.309+j1.3094
			0.208+j0.696

표 4는 계전기 배후의 전원측 등가 임피던스를 변화시켰을 때 기준의 방향 계전알고리즘과 제안한 알고리즘의 동작을 비교하여 나타낸 것이다.

표 4 배후전원 임피던스 변화

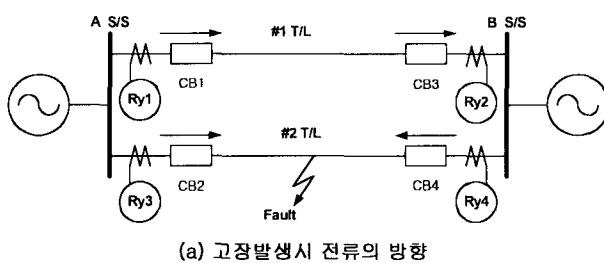
Table 4 Variation of Back Source Impedance

배후전원 임피던스 (ZSA)	고장유형	방향 계전 알고리즘		
		역상방향 알고리즘	영상방향 알고리즘	제안한 알고리즘
0.5배	AG	부동작	동작	동작
	BCG	동작	동작	동작
	BCS	동작	부동작	동작
	ABCS	부동작	부동작	동작
0.1배	AG	부동작	동작	동작
	BCG	동작	동작	동작
	BCS	동작	부동작	동작
	ABCS	부동작	부동작	동작
0.05배	AG	부동작	동작	동작
	BCG	동작	동작	동작
	BCS	동작	부동작	동작
	ABCS	부동작	부동작	동작
0.01배	AG	부동작	부동작	동작
	BCG	부동작	부동작	동작
	BCS	부동작	부동작	동작
	ABCS	부동작	부동작	동작

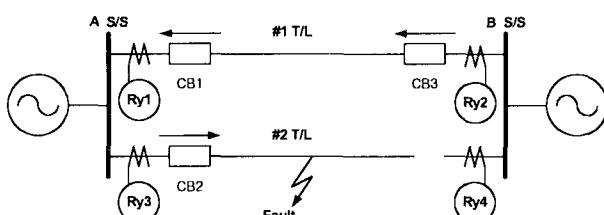
표 4에서 계전기의 배후 전원 등가 임피던스가 줄어들어 강전원에 가까워질수록 역상 방향 계전알고리즘과 영상 방향 계전알고리즘은 부동작하기 시작했고 제안한 알고리즘은 배후 전원 등가 임피던스의 변화에 관계없이 정동작했음을 알 수 있다. 특히, 역상 방향 계전 알고리즘은 배후 전원 등가 임피던스를 0.5배로 하였을 때부터 1선 지락 고장의 방향을 판별하지 못하였다. 이것은 상대단 부근에서 고저항 고장이 발생하여 계전기가 측정하는 역상 전압의 크기가 역상 방향 계전 알고리즘이 동작하기에 충분하지 않기 때문이다. 제안한 알고리즘은 보상 기법을 이용하였기 때문에 정상분 전압의 변동이 작은 경우에도 정확하게 동작하였다.

4.3 Case III - 고장 전류 반전

고장전류 반전현상은 그림 13과 같은 병행 2회선 송전계통에서 발생할 수 있다.



(a) 고장발생시 전류의 방향



(b) CB4 차단후의 전류의 방향

그림 13 고장전류 반전
Fig. 13 Fault Current Reversal

그림 13에서 병행 2회선 송전선로의 #2 T/L에서 고장이 발생하면 #1 T/L의 고장 전류는 CB1→CB2→CB4를 통하여 흐르게 된다. 이 때 방향비교 계전 방식 중 Blocking 방식의 경우, 계전기 Ry1은 앞방향 계전요소가 동작하게 되지만 계전기 Ry2의 뒷방향 계전요소가 동작하여 Ry2가 Ry1에게 차단 저지 신호(Blocking Signal)를 보내어 Ry2의 동작을 저지하게 된다. 이때 CB4가 CB3보다 먼저 차단되면 #1 T/L의 고장전류는 반대 방향으로 바뀌게 되어 Ry2의 앞방향 계전요소가 동작하여 Ry1이 차단 저지 신호를 받지 못하게 되어 CB1을 차단하게 된다. 즉, Ry1의 앞방향 계전요소의 복귀가 Ry2의 뒷방향 계전요소의 복귀보다 늦게 된다면 Ry1이 오동작하게 된다.[1][2].

고장전류 반전현상이 발생하였을 때 방향 계전알고리즘의 복귀특성을 시험하기 위한 모델은 그림 14와 같다. 고장데이터는 PSCAD/EMTDC를 이용하여 선로 길이가 25[km]인 송전선로의 85%지점에서 각 고장 유형(1선 지락, 2선 지락,

2선 단락, 3상 고장)에 대해 사이클당 24샘플로 생성하였다. 또한 고장전류 반전현상이 나타나도록 차단기 CB4에 전송되는 트립 신호는 고장발생 후 50ms로 하여 고장데이터를 생성하였다.

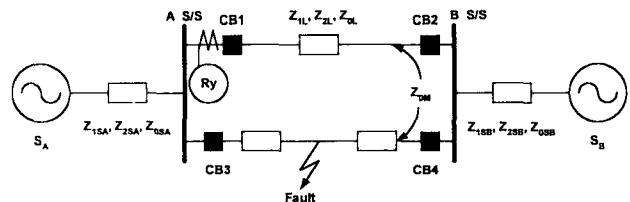


그림 14 고장전류 반전 모델 계통

Fig. 14 Fault Current Reversal Model System

표 5 모델 계통 파라미터

Table 5 Model System Parameter

구 분	정상분 임피던스	영상분 임피던스	
		Self	Mutual
전원	SA	0.7+j4.95	2.1+j14.85
[Ω]	SB	0.8+j3.89	3.7+j18.85
선로[Ω/km]	0.1006+j0.4667	0.309+j1.3094	0.208+j0.696

그림 15는 A상 지락 고장시 고장 전류 반전 현상이 일어났을 때의 전류 과정을 나타낸 것이다.

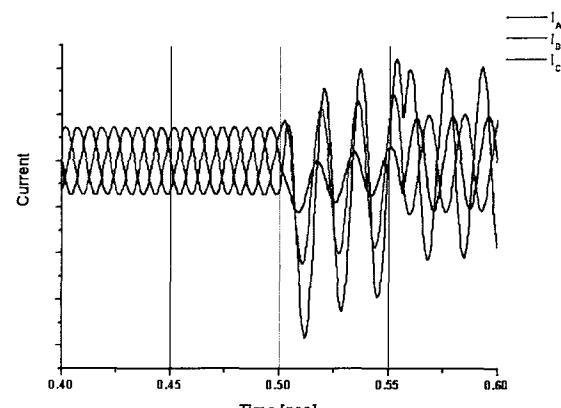


그림 15 고장전류 반전시 전류 파형(AG)

Fig. 15 Current Waveform under Fault Current Reversal(AG)

EMTDC를 이용하여 0.5초에 고장을 발생시키고 차단기 CB4는 0.55초에 계전기(Ry4)로부터 트립신호를 받았으나 차단기는 전압이 0이 되는 지점에서 차단이 되므로 그림 15에서처럼 약 6ms 지연되어 0.556초에 차단기 CB4가 동작하여 고장전류 반전현상은 0.556초에 나타났다.

그림 16은 A상 지락 고장시 고장전류 반전 현상에 대해 기존 알고리즘과 제안한 알고리즘의 움직임 특성을 비교하여 나타낸 것이다.

그림 16에서 A상 지락고장에 의한 고장전류 반전시 역상 방향 계전알고리즘과 영상 방향 계전알고리즘은 고장전류 반전현상이 나타난 후 각각 약 8ms와 14ms에 뒷방향 고장이라 판단하여 복귀하였으며 제안한 알고리즘은 처음에 약 5

ms후에 뒷방향 고장으로 판단하여 복귀하였으나 Digital Filter의 과도현상으로 인해 복귀 후 3샘플은 뒷방향 고장으로 2샘플은 앞방향 고장으로 인식하였고 다시 2샘플은 뒷방향 고장으로 판단한 후 2샘플을 앞방향 고장으로 판단하였다. 그러나 실제로 디지털 계전기를 구현할 때 4샘플 중 3샘플이 고장으로 판단되어야 트립신호가 생성되므로 복귀는 5ms후에 된 것으로 보아도 무방하다. 또한 완전히 복귀하는데에는 9ms가 걸렸다.

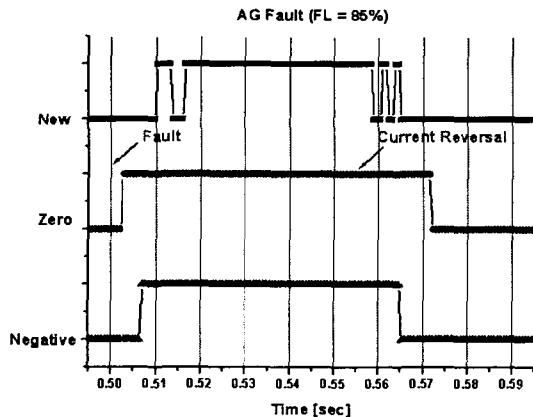


그림 16 1선 지락고장(AG)

Fig. 16 Single-Line-To Ground Fault(AG)

그림 17은 BC상 지락고장시 고장전류 반전 현상에 대해 기존 알고리즘과 제안한 알고리즘의 웅동 특성을 비교하여 나타낸 것이다. 차단기 CB4는 트립신호를 받은 뒤 약 2ms후인 0.552초에 동작하였다.

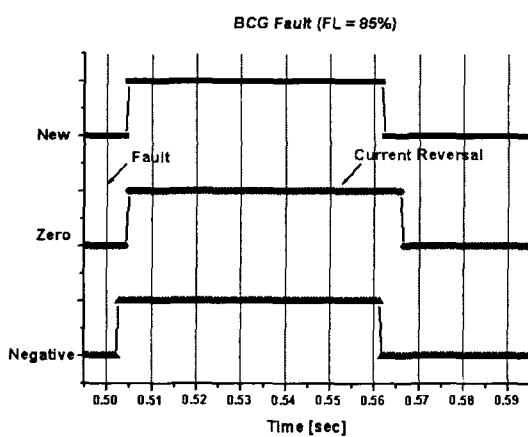


그림 17 2선 지락고장(BCG)

Fig. 17 Phase-To-Ground Fault(BCG)

그림 17에서 BC상 지락고장에 의한 고장전류 반전시 역상 방향 계전 알고리즘과 영상 방향 계전알고리즘은 각각 고장전류 반전현상이 나타난 후 약 9ms와 14ms후에 뒷방향 고장이라고 판단하여 복귀하였다. 제안한 알고리즘은 역상 방향 계전알고리즈다 1샘플(0.69ms)늦은 약 10ms후에 뒷방향 고장이라고 판단하여 복귀하였다.

그림 18은 BC상 단락고장시 고장전류 반전현상에 대해 기존 알고리즘과 제안한 알고리즘의 웅동 특성을 비교하여

나타낸 것이다. 차단기 CB4는 트립신호를 받은 뒤 약 3ms후인 0.553초에 동작하였다.

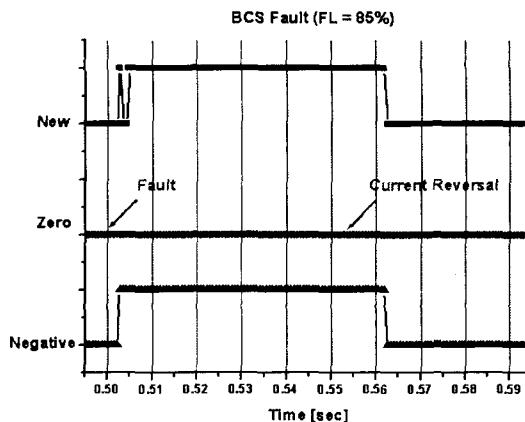


그림 18 BC상 단락고장(BCS)

Fig. 18 BC Phase-to-Phase Fault(BCS)

그림 18에서 BC상 단락고장에 의한 고장전류 반전시 역상 방향 계전알고리즘과 제안한 알고리즘은 모두 고장전류 반전현상이 나타난 후 약 11ms에 뒷방향 고장이라고 판단하여 복귀하였다.

그림 19는 3상 단락고장시 고장전류 반전 현상에 대해 기존 알고리즘과 제안한 알고리즘의 웅동 특성을 비교하여 나타낸 것이다. 차단기 CB4는 트립신호를 받은 뒤 약 5ms후인 0.555초에 동작하였다.

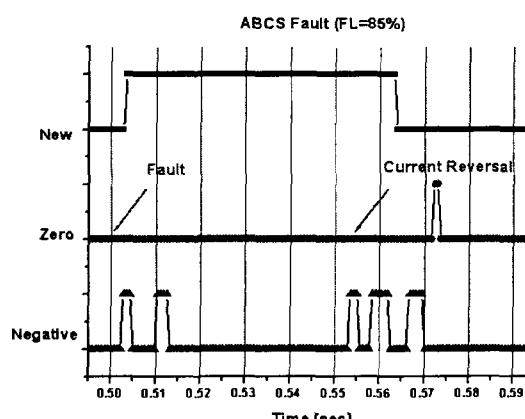


그림 19 3 상 단락고장(ABCS)

Fig. 19 Three Phase Fault(ABCS)

그림 19에서 3상 단락고장에 의한 고장전류 반전시 역상 방향 계전알고리즘과 영상 방향 계전알고리즘은 Case - I에서 설명한 것처럼 Digital Filter의 과도현상으로 인해 짧은 시간동안 앞방향 고장이라고 판단하였으나 이것은 과도 현상에서 기인한 것이고 역상성분이나 영상성분은 3상 고장시 존재할 수 있으므로 방향 판별을 할 수 없다. 제안한 알고리즘은 고장전류 반전현상이 나타난 후 약 9ms에 뒷방향 고장이라고 판단하여 복귀하였다.

각 고장 유형(1선 지락고장, 2선 단락 고장, 2선 지락고

장, 3상 고장)에 대해 제안한 알고리즘은 최대 11ms에 복귀하였다. 실제 Pilot 계전기(방향 비교 계전방식; Blocking Scheme, Unblocking Scheme, POTT)를 구현할 때 고장전류 반전으로 인한 오동작을 막기 위해서 상대단 계전기에서 앞방향 계전요소가 동작하여 자단 계전기가 트립 허용신호를 받은 후 8ms정도의 지연시간을 두고 동작을 하게 되는데 상대단 방향 계전기의 앞방향 요소의 동작시간과 고장전류 반전대책으로 사용하는 8ms의 지연시간을 감안하면 제안한 알고리즘의 복귀시간(11ms)은 자단의 계전기가 고장전류 반전에 의해 오동작하지 않도록 하는데 충분하다.

5. 결 론

본 논문에서는 기존의 영상 방향 과전류 계전알고리즘과 역상 방향 과전류 계전알고리즘은 3상고장과 같은 평형 고장에서는 동작할 수 없으나 제안한 알고리즘은 고장 유형에 관계없이 방향 판별이 가능하도록 정상분 전압과 정상분 전류의 변화분을 이용하였기 때문에 불평형 고장뿐만 아니라 3상고장과 같은 평형고장에서도 정확하게 고장 방향을 판별 할 수 있었다.

또한 강전원 계통에서 고저항 고장이 발생하였을 때 기존의 역상 방향 계전알고리즘은 계전기가 측정하는 역상 전압이 작기 때문에 방향 판별을 할 수 없었으나 제안한 알고리즘은 보상 기법을 이용함으로써 정확하게 동작할 수 있었으며 고장전류 반전시 제안한 알고리즘의 복귀시간은 상대단 계전기의 방향 계전요소의 동작시간과 고장전류 반전대책으로 사용되는 지연시간을 고려하면 자단 계전기가 오동작하지 않는데 충분한 시간이라고 생각된다.

참 고 문 헌

- [1] J. L. Blackburn, "Protective Relaying-Principles and Applications", Marcel Dekker, 1998
- [2] Bill Fleming, "Negative Sequence Impedance Directional Elements", SEL Technical Paper, 1998
- [3] J. Roberts and A. Guzman, "Directional Element Design and Evaluation," WPRC, October, 1994
- [4] B. Kasztenny, D. Sharples, B. Campbell, M. Pozzuoli, "Fast Ground Directional Overcurrent Protection - Limitation and Solutions", WPRC, October, 2000
- [5] W.A. Elmore, J.L. Blackburn, "Negative- Sequence Directional Ground Relaying", AIEE Power Apparatus and System, 1963

- [6] P. G., McLaren, G. W. Swift SM, Z. Zhang, E. Dirks, R. P. Jayasinghe, I. Fernando, "A New Directional Elements for Numerical Distance Relays", IEEE Trans. on PWRD, April, 1995
- [7] A. Apostolov, "Implementation of a Transient Energy Method for Directional Detection in Numerical Distance Relays", IEEE Transmission and Distribution Conference, 1999
- [8] J. G. Andrichak, S. C. Patel , "Polarizing Sources for Directional Ground Relays", GER-3182A
- [9] Mitsubishi, "Instruction Manual Digital Distance Relay Scheme Type MDT-F", Ver. F, 1999
- [10] IEEE Std C37.113, "IEEE Guide for Protective Relay Applications to Transmission Lines", 1999
- [11] ABB, "REL521 User's Guide", 1996
- [12] 기인시스템, "154 kV 송전선로 보호용 디지털 거리 계전기 사용 매뉴얼", Ver 1.5.1, 2000.2

저 자 소 개



이 명 수 (李 命 淚)

1972년 3월 15일생. 1996년 한양대 공대 전기공학과 졸업. 1999년 동 대학원 전기 공학과 졸업(석사). 1999년~2000년 (주) 한우테크 기술연구소 연구원, 1999년~ 현재 동 대학원 전기공학과 박사과정.
E-mail : relay21@ihanyang.ac.kr



유 석 구 (劉錫九)

1938년 10월 31일생. 1961년 한양대 공대 전기공학과 졸업. 1980년 동 대학원 전기 공학과 졸업(공박). 현재 한양대 공대 전기공학과 교수. 1996년 당학회 회장
E-mail : skyou@mail.hanyang.ac.kr