

직·병렬 조합에 의한 박막형 초전도 한류기의 퀸치특성 개선

論 文
52B-7-3

Improvement of Quench Properties of a Superconducting Fault Current Limiter Using YBCO Films by Serial and Parallel Combinations

崔孝祥* · 金蕙林** · 玄鉦培***
(Hyo-Sang Choi · Hye-Rim Kim · Ok-Bae Hyun)

Abstract - We improved quench properties of a superconducting fault current limiter (SFCL) based on YBCO thin films by their serial and parallel combinations. The SFCL consisted of 6 switching elements fabricated of 4 inch-diameter YBCO thin films. The quench currents of the switching elements were distributed between 33.9 A and 35.6 A. Simple serial connection resulted in imbalanced power dissipation between switching elements even at the quench current difference of 0.6 A. On the other hand, 2×2 and 3×2 stack combinations produced simultaneous quenches. The 3×2 stack combination showed better simultaneous quench behavior than the 2×2 stacks. This is suggested to be because the currents between switching elements in parallel connection of the 3×2 stacks were more effectively redistributed than the 2×2 stacks.

Key Words : superconducting fault current limiter, simultaneous quench, YBCO film

1. 서 론

전력계통에서 초전도 한류기의 임무는 계통 고장동안에 선로에 연결되어 있는 각종 기기 및 busbar 그리고 그러한 기기의 절연능력에 대하여 기계적, 열적 부담을 경감하고 고장 전류를 신속하게 줄여 주는 데 그 목적이 있다. 현재 고장 전류를 저감하기 위하여 현실적으로 고려되고 있는 방법은 모선분리 및 한류리액터의 채용 등이 있으나 계통의 안정도 저하 및 상시 손실의 발생과 같은 문제점을 안고 있는 실정이다.

초전도 한류기는 이러한 문제점을 대부분 해결할 뿐만 아니라 환경친화적이며 수명이 반영구적인 장점을 갖고 있어 연구가 활발히 진행되고 있다[1-7]. 초전도 한류기는 크게 저항형과 유도형으로 나눌 수 있는바, 이중 YBCO 박막을 이용한 저항형은 구조가 간단하고 크기가 작을 뿐만 아니라 module별 확장이 용이한 특징을 갖고 있어 배전급 초전도 한류기에 우선적으로 적용될 것으로 예상된다. 본 논문에서는 YBCO 박막을 이용한 저항형 초전도 한류소자를 제작하고, 이의 전압등급을 높이기 위해서는 한류소자간 직렬연결이 필수적인데 이때 수반되는 파워분담의 불균형을 개선하고자 6개의 한류소자를 직·병렬 조합함으로써 퀸치특성 개선방안을 모색하고자 한다.

2. 본 론

2.1 시편제작 및 시험회로 구성

실험에 사용된 한류소자의 패턴모양은 참고문헌 [8]에 표시한 바와 같이 4 inch YBCO 박막을 meander형태로 식각하여 직·병렬로 조합하였다. 대표적인 측정회로도 는 그림 1과 같이 구성하였으며, 측정방법은 참고문헌에 나타내었다 [8-10].

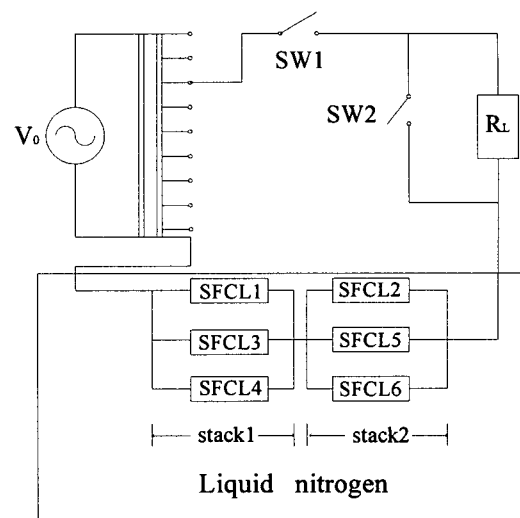


그림 1 측정회로의 개략도 (3×2 stack 조합의 경우)
Fig. 1 Schematic setup of the test circuit (in case of 3×2 stack combination)

* 正會員 : 朝鮮大學校 電氣工學科 教授 · 工博
** 正會員 : 韓電 電力研究院 先任研究員 · 理博
*** 正會員 : 韓電 電力研究院 責任研究員 · 理博
接受日字 : 2002年 10月 17日
最終完了 : 2003年 6月 2日

2.2. 실험방법 및 결과

기 발표한 논문의 결과[10]에서 알 수 있는 바와 같이 한류소자간에 통전전류를 높이기 위한 병렬연결은 전류재분배 현상에 의하여 큰 문제가 없으나 운전전압을 높이기 위한 직렬연결은 Iq의 작은 차이에도 불구하고 심한 파워불균형에 의한 켄치시점의 상이를 가져온다[11]. 따라서 본 논문에서는 6개의 한류소자를 준비한 다음, 단순직렬(stack1에 한류소자 1개 연결, stack2에 한류소자 1개 연결), 한류소자 4개를 이용한 2x2 stack 조합(stack1에 한류소자 2개 병렬연결, stack2에 한류소자 2개 병렬연결), 그리고 한류소자 6개를 이용한 3x2 stack 조합(stack1에 한류소자 3개 병렬연결, stack2에 한류소자 3개 병렬연결)에서 전체적인 ΣIq의 편차가 같도록 구성하여 켄치특성을 조사하였다. 이를 위하여 우선 6개의 한류소자 각각에 대한 Iq값을 그림 2와 같이 측정된 후 표 1에 나타내었다. 이때 Iq값은 1 μV/cm 기준을 사용하여 측정하는 것이 통상적이거나 본 연구의 실험 목적상 Iq의 절대값보다는 상대적인 편차가 중요하기 때문에 측정의 편의상 여기서는 1 mV/cm의 기준을 사용하였다. 이때 켄치전압을 측정하기 위하여 설치된 전압탭간의 거리는 1 cm, 켄치가 시작되는 기준전압은 1 mV를 사용하였으며 이를 그림 2에 나타내었다.

먼저, ΣIq의 편차가 단순직렬연결에서는 0.6A, 2x2 stack 조합은 1.2A, 그리고 3x2 stack 조합은 1.7A가 되도록 함으로써 전체적으로 ΣIq의 편차에 대한 %비율이 동일하도록 구성하였다. 이를 위하여 단순직렬연결의 경우 SFCL3과 SFCL4를 선택하였다. 2x2 stack 조합의 경우는 stack1에 SFCL3과 SFCL5를 병렬로 연결하고 stack2에 SFCL4와 SFCL6을 병렬로 연결한 다음 stack1과 stack2를 각각 직렬로 연결하여 조합회로를 구성하였다. 3x2 stack 조합은 stack1에 SFCL1, SFCL3, 그리고 SFCL4를 병렬로 연결하고 stack2에 SFCL2, SFCL5, 그리고 SFCL6을 병렬로 연결한 다음, 마찬가지로 stack1과 stack2를 직렬로 연결하였다(그림 1에 3x2 stack 조합 구성도를 대표적으로 표시함).

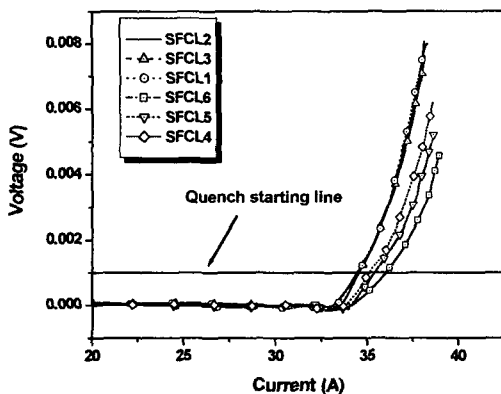


그림 2 각 한류소자의 I-V특성 곡선
Fig. 2 I-V curves of each SFCL elements

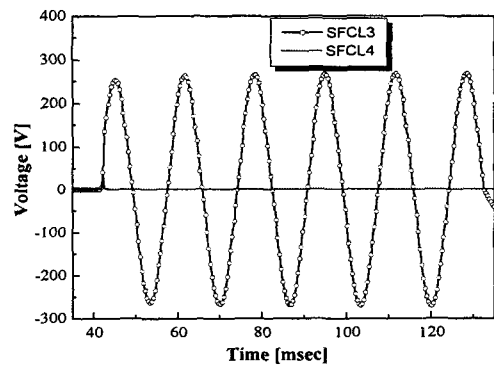
표 1 각 한류소자의 Iq값

Table 1 Iq values of each SFCL elements

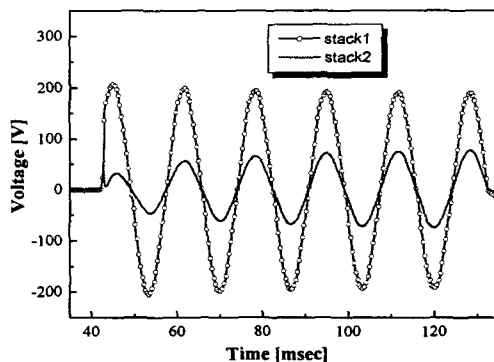
순번	Iq값(A)
SFCL1	33.9
SFCL2	34
SFCL3	34.2
SFCL4	34.8
SFCL5	35
SFCL6	35.6

그림 3에 200 V_{rms} 인가전압에 대한 단순직렬연결, 2x2 stack 조합, 그리고 3x2 stack 조합에 대하여 각 stack별 한류소자의 켄치특성을 대표적으로 보여주고 있으며 측정 기준을 설정하기 위하여 사고직후 첫번째 peak에서 stack1과 stack2에서 한류소자에 발생하는 전압차를 ΔV_{A1}이라 정의하고 사고가 발생한 다음 5주기가 지난 다음의 stack1과 stack2에서 한류소자에 발생하는 전압차를 ΔV_{A5}이라 정의하였으며 이를 그림 3에 표시하였다.

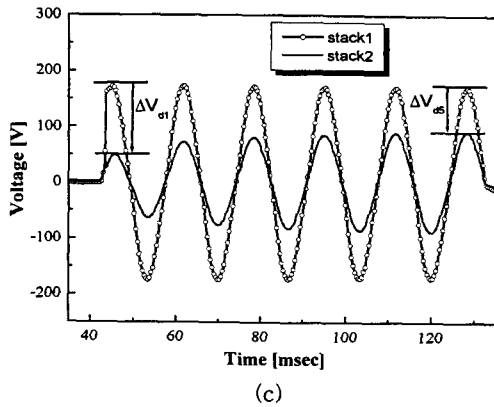
그림에서 알 수 있는 바와 같이 단순 직렬연결에서는 ΔIq 값이 상대적으로 낮은 SFCL3에서 먼저 켄치가 발생하여 power를 감당함으로써 SFCL4에는 거의 켄치가 발생하지 않는 것을 볼 수 있다(그림 3(a)). 이 경우 SFCL3의 전압한계 이상으로는 인가전압을 높일수 없게 되어 전압등급을 높이기 위한 한류소자의 직렬연결이 그 의미를 상실하게 된다.



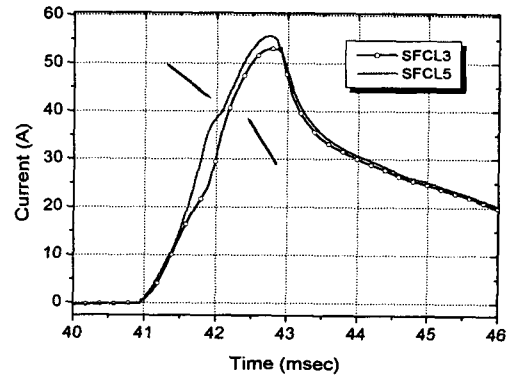
(a)



(b)



(c)



(a)

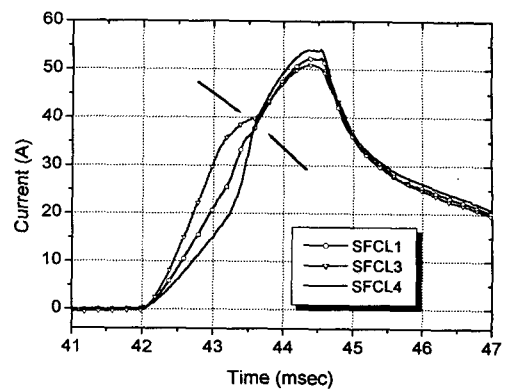
그림 3 초전도 한류소자의 퀸치특성 (ΔV_{d1} 과 ΔV_{d2} 가 정의됨)

(a) 단순직렬연결 (b) 2×2 stack 조합 (c) 3×2 stack 조합

Fig. 3 Quench properties of SFCL units (ΔV_{d1} and ΔV_{d2} are also defined) (a) serial connection (b) combination of 2×2 stacks (c) combination of 3×2 stacks

그림 3(b)의 2×2 stack 조합연결에서는 같은 인가전압(200 V_{rms})에서 사고직후 stack2도 동시에 퀸치가 발생함을 볼 수 있다. 한편, 그림 3(c)의 3×2 stack 조합연결의 경우는 사고 직후 stack2의 한류소자에 발생하는 전압이 더욱 상승함을 확인 할 수 있다. 이는 같은 조건(개별 한류소자에 흐르는 전류와 전압이 동일하고 ΣI_q 의 편차에 대한 %비율이 동일, 즉 그림 1의 stack1과 stack2를 직렬로 연결한 양단에 단순직렬, 2×2 stack 조합연결, 3×2 stack 조합연결이든 관계없이 동일한 전압을 인가하였음을 의미)하에서 동시퀸치를 유도할 수 있다는 점에서 주목할 만한 결과이다. 즉, 직렬연결된 한류소자간에 I_q 의 편차 때문에 발생하는 퀸치시작 시점의 차이를 stack에 새로운 한류소자를 병렬로 연결함으로써 먼저 퀸치된 시점의 퀸치시작 시점을 지연시키는 효과를 가져오게 된다. 즉, 그림 1의 stack1과 stack2간에 ΣI_q 의 편차에 의해 필연적으로 각 stack 간에 퀸치시작시점의 차이가 발생하게 되는데, 그 stack 내에서 일단 어느 한 소자가 먼저 퀸치 되면 그와 동시에 저항이 발생한다. 이때 병렬연결된 소자가 있으면 이는 저항이 없기 때문에 이 소자로 전류재분배가 발생하여 퀸치된 소자의 퀸치진행속도를 둔화시키게 된다. 이러한 작용은 stack 내에서의 병렬연결 소자수가 늘어날수록 소자간 전류이동이 원활해지기 때문에 더욱 현저해진다. 따라서 나중에 퀸치되는 시점이 곧바로 퀸치될 수 있는 시간을 제공하는 것으로 해석할 수 있다.

그림 3에서 보여주는 퀸치시작 시점의 개선효과를 좀 더 자세히 살펴보기 위하여 2×2 stack 조합연결과 3×2 stack 조합연결에서 stack1내의 각 한류소자에 흐르는 전류의 흐름을 그림 4에 나타내었다. 2×2 stack 조합인 그림 4(a)에서 화살표로 표시한 부분을 보면 SFCL3의 전류가 먼저 상승하였으나 화살표로 표시한 부분에서 전류가 병렬연결된 한류소자 사이를 이동하면서 먼저 퀸치된 한류소자의 퀸치진행 속도를 둔화함으로써 퀸치시작 시점의 불균형을 감소해 나가는 것을 볼 수 있다. 3×2 stack 조합인 그림 4(b)를 보면 이러한 현상은 더욱 두드러지게 나타나고 있으며 화살표로 표시한 지점을 지나면서 한류소자간 전류의 편차를 점차 줄이는 방향으로 수렴해 가고 있음을 확인할 수 있다.



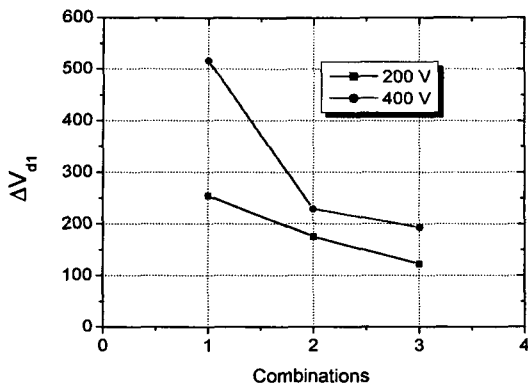
(b)

그림 4 각 한류소자의 전류거동 (인가전압 : 200 V_{rms})

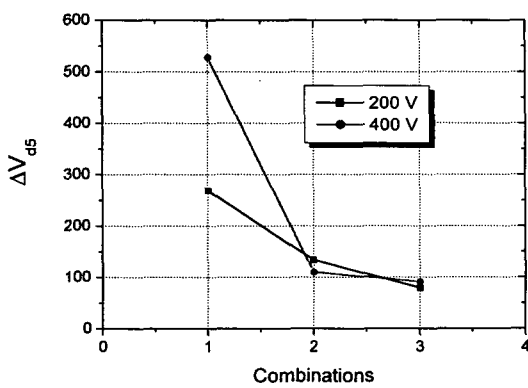
(a) 2×2 stack 조합 (b) 3×2 stack 조합

Fig. 4 Current behavior of each current limiting elements (applied voltage : 200 V_{rms}) (a) 2×2 stack combination (b) 3×2 stack combination

그림 5는 그림 3(c)에서 정의한 ΔV_{d1} 과 ΔV_{d5} 의 단순직렬 연결, 2×2 stack 조합, 그리고 3×2 stack 조합에 대한 인가전압별 추이를 보여준다. 여기서 가로축의 1, 2, 3은 각각 단순 직렬연결, 2×2 stack 조합, 그리고 3×2 stack 조합을 의미한다. 사고직후 최초로 발생한 peak를 나타내는 그림 5(a)를 보면 단순직렬연결에 비하여 2×2 stack 조합에서 현저히 편차가 줄어들며 이러한 편차는 3×2 stack 조합에서 더욱 좁혀짐을 확인할 수 있다. 한편, 인가전압이 상승하면서 2×2 stack 조합과 3×2 stack 조합의 특성이 거의 비슷해 졌는데 이는 인가전압의 상승으로 인하여 2×2 stack 조합에서 통전전류의 증가로 인해 전류재분배가 빠르게 진행되었기 때문으로 생각된다. 사고 발생 후 5주기가 지난 시점의 편차를 보여주는 그림 5(b)의 ΔV_{d5} 에서도 이러한 현상은 비슷하게 나타났으며 2×2 stack 조합과 3×2 stack 조합의 차이는 더욱 좁혀지는 것으로 보아 시간이 지나면서 전류재분배가 각 한류소자에 흐르는 통전전류가 일정해짐으로써 평형점을 찾아 가는 것으로 해석할 수 있다.



(a)



(b)

그림 5 조합 유형별 ΔV_{d1} 과 ΔV_{d5} 의 추이
 Fig. 5 The curves of ΔV_{d1} and ΔV_{d5} according to combination types

그림 6은 그림 1에서 대표적으로 표시한 3×2 stack 조합연결을 통하여 구현한 1.2 kV/70A급 초전도 한류기의 전체적인 한류특성을 보여준다. 사고직후 초전도 한류소자의 사고 전류가 약 180 A(순시치)까지 상승하였다가 0.2 msec 이내 70 A(순시치)이하로 급격히 제한되어, 이후 안정한 특성을 보여주었다. 켄치이후 한류소자에 대한 dV/dt의 급격한 상승에 의하여 수직 상승한 저항값도 그 이후에 한류소자에서 발생하는 열에 의하여 완만한 상승을 보여주었다. 사고발생 5주기후의 단위길이당 저항값은 약 0.3 Ω/cm를 나타내었으며, 온도로 환산하면 200 K에 해당되어 안전함을 알 수 있다. 한류소자에 발생하는 열은 일반적으로 350 K이하에서 안전한 것으로 알려져 있다[6]. 외부에서 연결해 주는 선트저항과 같은 다른 부가설비 없이 각 stack에 거의 동일한 power 분담을 이루어냄으로써 구조가 간단하고 크기가 작은 초전도 한류기를 구현할 수 있었다.

3. 결 론

박막형 초전도 한류기의 전압등급을 높이기 위해서는 단위 한류소자의 직렬연결이 필수적이다. 또한 한류소자를 구성하는 박막재료가 갖는 특성으로 인하여 단위 한류소자의 I_q 를

동일하게 만들 수는 없다. 따라서 이러한 한류소자를 단순히 직렬연결하면 먼저 켄치된 시편이 파워를 감당함으로써 다른 시편이 켄치되지 않는 파워불균형 현상이 발생하게 된다. 이러한 문제점을 개선하고자 ΣI_q 의 편차가 단순 직렬연결과 동일한 조건(본 실험에서는 ΣI_q 의 편차에 대한 %비율을 0.6 A로 함)에서 2×2 stack 조합 및 3×2 stack 조합을 통하여 동시켄치 유도 실험을 수행하였다. 2×2 stack 조합과 3×2 stack 조합 연결에서 동시켄치가 구현되었으며, 첫번째 peak에서 stack1과 stack2에서 한류소자에 발생하는 전압차를 나타내는 ΔV_{d1} 값과 사고가 발생한 다음 5주기가 지난 다음의 stack1과 stack2에서 한류소자에 발생하는 전압차를 나타내는 ΔV_{d5} 값에서 모두 병렬연결 stack이 증가할수록 동시켄치 특성은 양호하게 나타났다. 이는 병렬연결된 한류소자 사이에서 전류재분배 현상이 발생되어 먼저 켄치된 시편의 켄치속도를 지연시키기 때문인 것으로 생각된다.

6개의 단위 한류소자를 3×2 stack 조합연결함으로써 최고 1.2kV/70A급 초전도 한류기를 제작하고 양호한 전류제한 특성을 보임을 확인하였다. 선트저항과 같은 다른 부가설비 없이 초전도 한류소자만으로 구현하였기 때문에 구조가 간단하면서 크기를 최소화 시킬 수 있는 점이 장점이라고 할 수 있겠다.

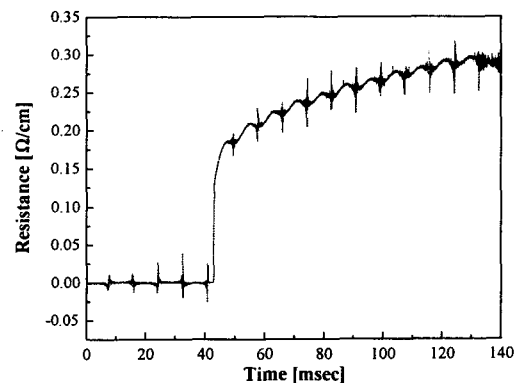
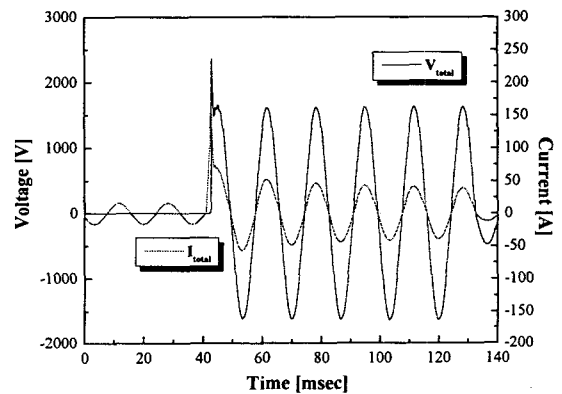


그림 6 1.2 kV/70A급 초전도 한류기의 한류 특성
 Fig. 6 Current limiting properties of a 1.2 kV/70A SFCL

참 고 문 헌

[1] M. Noe and B. R. Oswald, Technical and economical benefits of superconducting fault current limiters in power systems, *IEEE Trans. Appl. Superconduct.*, vol. 9, pp. 1347-1350, June 1999.[3]

[2] V. Meerovich, V. Sokolovsky, J. Bock, S. Gauss, S. Goren and G. Jung, Performance of an inductive fault current limiter employing BSCCO superconducting cylinders, *IEEE Trans. Appl. Superconduct.*, vol. 9, pp. 4666-4676, Decem. 1999.

[3] R. Wördenweber, J. Schneider, A. I. Zaitsev, R. Kutzner, T. Königs and P. Lahl, Current limiting properties of superconducting $YBa_2Cu_3O_7$ films on various substrates, *IEEE Trans. Appl. Superconduct.*, vol. 7, pp. 1021-1024, June 1997.

[4] B. Gromoll, G. Ries, W. Schmidt, H. P. Krämer, P. Kummeth, H. W. Neumüller and S. Fischer, Resistive current limiters with YBCO films, *IEEE Trans. Appl. Superconduct.*, vol. 7, pp. 828-831, June 1997.

[5] K. Tekletsadik, M. Saravolac, A. Rowley, Development of a 7.5 MVA superconducting fault current limiter, *IEEE Trans. Appl. Superconduct.*, vol. 9, pp. 672-675, June 1999.

[6] Hyo-Sang Choi, Hye-Rim Kim, Ok-Bae Hyun and Sang-Joon Kim, Quench properties of Y-Ba-Cu-O films after overpowering quenches, *IEEE Trans. Appl. Superconduct.*, vol. 11, pp. 2418-2421, Mar. 2001.

[7] Hye-Rim Kim, Hyo-Sang Choi, Hae-Ryong Lim, In-Seon Kim and Ok-Bae Hyun, Initial quench development in uniform Au/Y-Ba-Cu-O thin films, *IEEE Trans. Appl. Superconduct.*, vol. 11, pp. 2414-2417, Mar. 2001.

[8] Hyo-Sang Choi, Hye-Rim Kim and Ok-Bae Hyun, Operating properties of superconducting fault current limiters based on YBCO thin films, *Cryogenics*, vol. 41, pp. 163-167, 2001.

[9] Hye-Rim Kim, Hyo-Sang Choi, Hae-Ryong Lim, In-Seon Kim and Ok-Bae Hyun, Quench distribution in superconducting fault current limiters at various voltages, *Cryogenics*, vol. 41, pp. 275-280, 2001.

[10] Hyo-Sang Choi, Ok-Bae Hyun, Hye-Rim Kim, and Kwon-Bae Park, Switching properties of a hybrid type superconducting fault current limiter using YBCO stripes, *IEEE Trans. Appl. Superconduct.*, vol. 12, pp. 1833-1838, Sep. 2002.

[11] Hyo-Sang Choi, Ok-Bae Hyun, Hye-Rim Kim, Quench characteristics of resistive superconducting fault current limiters based on YBCO films, *Physica C*, vol. 351, pp. 415-420, 2001.

저 자 소 개



최 효 상(崔孝祥)

1966년 2월 21일생. 1989년 전북대 공대 전기공학과 졸업, 1994년 동대학원 전기공학과 졸업(석사), 2000년 동대학원 전기공학과 졸업(공학박), 1995년~2003년 한전 전력연구원 선임연구원, 2003년~현재 조선대학교 전기공학과 전임강사

Tel : 062-230-7025, Fax : 062-230-7020

E-mail : hyosang@chosun.ac.kr



김 혜 림(金蕙林)

1957년 3월 15일생. 1979년 서울대 물리학과 졸업, 1981년 미 아이오와 주립대 대학원 물리학과 졸업(석사), 1991년 미 코넬대 대학원 물리학과 졸업(이박), 현재 한전 전력연구원 선임연구원

Tel : 042-865-5973, Fax : 042-865-5804

E-mail : hrkim@kepri.re.kr



현 옥 배(玄鈺培)

1953년 2월 11일생. 1976년 연세대 물리학과 졸업, 1987년 Iowa State Univ. 대학원 물리학과 졸업(이박), Ames Lab., NIST, ISTEK 연구원 역임, 현재 한전 전력연구원 책임연구원

Tel : 042-865-5971, Fax : 042-865-5804

E-mail : hyun@kepri.re.kr