

SEPIC 컨버터를 이용한 형광등용 자력 발진형 전자식 안정기 개발

(Development of Self Oscillating Electronic Ballast for Fluorescent Lamp Using SEPIC Converter)

김왕식* · 한재현 · 조계현 · 박종연

(Wang - Sik Kim · Jae - Hyun Han · Gye - Hyun Jo · Chong - Yeun Park)

요 약

본 논문은 기존 전자식 안정기에 사용되던 Boost 컨버터 형태의 역률 개선 부분을 SEPIC 컨버터 형태를 갖는 역률 개선 방식으로 대체하여 특성을 확인한 논문이다. Boost 컨버터 형태를 갖는 역률 개선 방식의 출력 DC 전압은 일반적으로 400[V]이며, 최소 전압은 입력 전원의 실효값 이상이어야만 한다. 하지만 SEPIC 컨버터 구조를 이용하면, 역률 개선 효과뿐만 아니라, 입력 전원의 실효값 보다 작은 출력 DC 전압을 얻을 수 있다는 장점을 가지고 있다. 본 논문에서는 SEPIC 컨버터 구조를 갖는 역률 개선 방식과 링코어를 이용한 자력식 발진 방식을 적용한 전자식 안정기를 제작하였고, 낮은 출력 전압을 이용하여 소자의 용량과 크기를 감소시켰다.

Abstract

This paper presents the PFC method for an electronic ballast using SEPIC converter. Generally, the Boost Converter Type PFC has a DC 400V and output voltage is a bigger than input rms voltage. But the SEPIC type converter has above 0.95 Power Factor and wanted output voltage. This paper employs the SEPIC(Single Ended Primary Inductance Converter) Converter for PFC and the Ring core for oscillating method. Consequently, We reduced element's size and capacity in a converter with minimum voltage for the operating lamp

Key Words : SEPIC converter, PFC, 자력식 구동

1. 서 론

현재 형광 램프는 가장 많이 사용되어지는 광원이며, 사용 범위도 점점 확대되어가고 있는 추세이다. 형광등용 전자식 안정기는 자기식 안정기에 비해,

깜빡임과 가청 잡음 등을 줄일 수 있고, 경량이며, 넓은 범위의 조광을 할 수 있다는 장점을 가지고 있어서 그 중요성이 부각되어가고 있다[1][2]. 일반적으로 전자식 안정기 구조는 EMI 필터부분, 역률 개선 부분, 인버터 부분과 제어부분으로 구성되어있다.

그중에서 역률 개선 부분은 크게 수동 역률 방법과 능동 역률 개선 방법으로 구분되어진다. 본 논문은 능동 역률 개선 방식에 관한 내용을 다루었다. 현재까지 일반적으로 사용되는 능동 역률 개선 방식은 Boost 컨버터 구조를 이용한 방법이었다[3]. 일반적

* 주저자 : 강원대학교 전기공학과 석사과정
Tel : 033-250-6292, Fax : 033-241-3775

E-mail : kimwangsik@hotmail.com

접수일자 : 2003년 3월 20일

1차심사 : 2003년 3월 27일

심사완료 : 2003년 5월 31일

으로 Boost 컨버터 구조를 이용하면, 출력 DC 전압은 400[V]이고, 최소전압은 입력전압의 실효값 보다 는 커야한다는 제약 조건을 가지고 있다. 출력 DC 전압이 크면, 안정기의 인버터 부분에 사용되는 인덕터와 커패시터의 용량이 커지며, 크기가 증가하며, 필요 이상의 전압이 인가되어, 안정기 수명에 악영향을 끼칠 수 있다는 단점을 지닌다.

본 논문에서는 기존에 사용되던 Boost 방식의 역률 개선 부분을 SEPIC 컨버터 방식으로 변경하여, 출력 DC 전압을 입력 전압보다 작은 200[V]로 고정시켰다. 작아진 출력 DC 전압을 이용하여, 인버터 부분에 사용되는 소자의 크기와 용량을 감소시킬 수 있었다[4][5][6].

2. 전자식 안정기 구조

일반적인 전자식 안정기의 구조는 그림1과 같이 EMI 필터부, 정류부, 역률 개선부, 인버터부로 이루어져 있다.

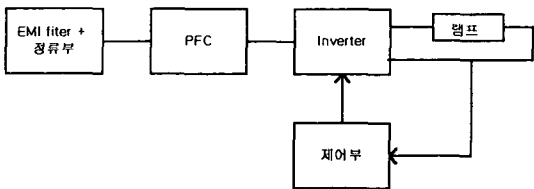


그림 1. 전자식 안정기 구조
Fig. 1. Diagram of Electronic Ballast

전자식 안정기에 대한 구분은, 역률 개선 방식에 따라 수동 역률 개선 방법과 능동 역률 개선 방법으로 구분되며, 인버터의 구동방식에 링 코어를 사용하는 자력식 구동방법과 구동 IC를 사용하는 타력식 구동 방법으로 구분된다. 그러므로 전자식 안정기의 구성에 따라 안정기의 성능과 구동 특성, 그리고 가격이 크게 차이가 난다. 본 논문에서는 일반적인 능동 역률 개선 방식에 사용되는 Boost 컨버터 구조를 SEPIC컨버터 구조로 변경하여 전자식 안정기에 적용한 논문이다.

2.1 SEPIC 컨버터 부분

SEPIC 컨버터의 구조는 그림2와 같이 Boost 컨

버터 형태에서 인덕터와 커패시터가 Boost 컨버터 구조에 삽입된 구조이다.

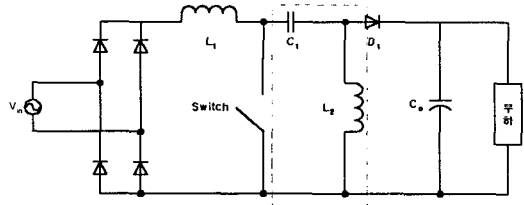
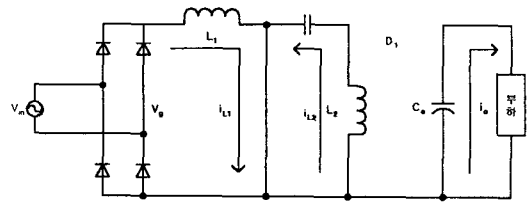
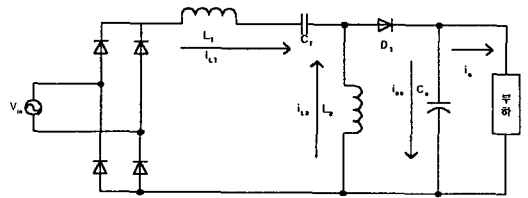


그림 2. SEPIC 컨버터 구조
Fig. 2. Structure of SEPIC Converter

SEPIC 컨버터는 스위칭 소자의 duty에 따라 승압과 강압을 모두 할 수 있는 특성을 가지고 있다. 스위칭 소자의 on/off에 따라 그림3과 같이 동작 구간이 나누어지게 된다.



(a) 스위칭 소자가 on일 때



(b) 스위칭 소자가 off일 때

그림 3. SEPIC 컨버터의 동작 모드
Fig. 3. Topology Mode of the SEPIC Converter

그림3 (a)와 같이 스위칭 소자가 on상태가 되면 다이오드 D_1 은 off상태가 되며, 다이오드를 통해 정류된 전압 V_g 와 C_1 에 충전된 전압은 인덕터 L_1 과 L_2 에 각각 에너지를 공급하게 된다. 그림3 (b)와 같이 스위칭 소자가 off 상태가 되면 L_1 에

충전된 에너지가 C_1 과 C_2 로 방전한다. Duty에 따른 입, 출력 전달비는 정상 상태에서 인덕터 전압 V_L 의 평균치가 0이 되어야 한다는 것으로부터 얻을 수 있으며, 결과는 식(1)과 같다[4].

$$V_{out} = \frac{D}{1-D} V_{in} \quad (1)$$

그림 4는 최종적으로 구현한 SEPIC 컨버터를 이용한 역율 개선부 회로도이다. SEPIC 컨버터 구동 IC로는 UC3854를 이용하였고, 구동 스위치는 IRF 830을 사용하였다.

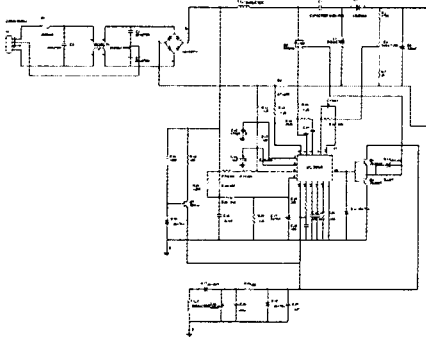


그림 4. SEPIC 컨버터를 이용한 역율 개선부
Fig. 4. The PFC converter part using SEPIC

2.2 인버터 구조

본 논문에서 제작한 전자식 안정기는 그림5와 같이 링 코어를 이용하여 전자식 안정기를 구동시키는 자려식 구동 방식이며, 스위칭 소자를 두개 사용하는 Half Bridge 인버터 구조이다.

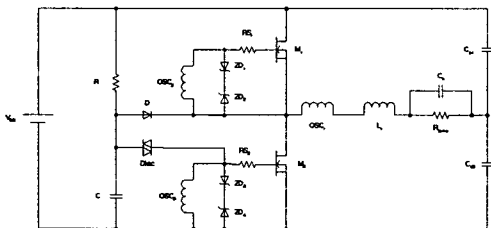


그림 5. 자려식 인버터 구조
Fig. 5. Structure of Self Excited Inverter

자려식 안정기의 동작은 포화된 링 코어를 이용하여, 스위칭 소자를 구동시키는 방식으로 초기 동작은 Diac의 동작에 의해서 이루어진다. RC 시정수에 의하여 커패시터에 충전된 전압이 Diac의 도통전압보다 높아지는 순간 Diac이 도통됨으로 인해서 M2 FET가 턴 온을 하여, 안정기가 동작하기 시작한다.

2.3 인버터 동작 주파수 결정

자려식 인버터 구조에서의 동작 주파수는 링 코어의 특성에 의해서 가장 많은 영향을 받는다. 링 코어를 사용하는 자려식 인버터의 동작 주파수 결정은 타려식 인버터에 비해 어렵고, 이론적으로 명확한 수식이 전개되어 있지 않아, 경험적인 방법에 의존해 왔다. 하지만, 참고 문헌[3]에서는 식(2)와 같은 실험식이 소개되어있다.

$$f = \frac{V_p \times 10^4}{4 \times N_p \times B_s \times A_e} \quad (2)$$

여기에서 V_p 는 OSC 1차에 걸리는 전압, N_p 는 OSC 1차 권선수, B_s 는 사용한 링 코어의 자속 밀도, A_e 는 사용한 링 코어의 유효단면적을 의미한다.

동작 주파수는 식(2)와 같이 링코어 1차측에 걸리는 전압에 비례하고, 권선수, 자속밀도, 유효단면적에 반비례하는 특성을 갖는다. 그러므로 링 코어의 특성과 일정한 DC link 전압을 통한 링코어 1차측에 걸리는 전압만 정확히 안다면, 일정한 동작 주파수를 얻을 수 있다.

하지만 국내에서 시판되고 있는 링 코어의 오차 범위가 $\pm 20\%$ 정도가 됨으로 인해 안정기 동작 주파수를 결정하는데 많은 어려움이 있다. 또한 일반적으로 자려식 형태의 전자식 안정기가 가지는 역율 개선 방식은 다이오드와 커패시터를 이용한 밸리플 형태의 수동 역율 개선 방식을 사용함으로써 링코어의 1차측에 걸리는 전압의 양이 가변되는 특성을 갖는다.

3. 회로 설계

3.1 SEPIC 컨버터 주요 소자 결정[6]

SEPIC 컨버터를 구성하는 소자는 L_1, L_2, C_1, C_o 이다. 소자값을 결정하기 전에 고려해야할 사항은 식(3),(4)와 같이 SEPIC 컨버터가 동작하는 Duty 범위를 결정해야한다.

$$D_{min} = \frac{V_o}{V_o + V_{\epsilon(max)}} \quad (3)$$

$$D_{max} = \frac{V_o}{V_o + V_{\epsilon(min)}} \quad (4)$$

결정된 duty값을 식(5)에 대입하여 조건에 만족하는 인덕턴스를 결정하고 L_1, L_2 동일한 값을 선정한다.

$$L > \frac{V_{\epsilon(max)} \times D_{min}}{f_s \times I_{o(min)} \left(\frac{V_o}{V_{\epsilon(min)}} + 1 \right)} \quad (5)$$

여기에서 $I_{o(min)}$ 은 출력 전류의 최소 값이다. 출력 커패시터 V_o 를 결정하는 방법은 출력전압의 ripple 전압값을 만족하도록 하는 커패시터를 식(6)과 같이 선정한다.

$$dV > dI_{o(max)} \left(\frac{1}{2\pi f_s C_o} + ESR \right) \quad (6)$$

여기에서 dV 는 출력 전압 ripple 값이며, ESR 은 사용한 소자들에 나타나는 기생 저항 값을 나타낸다. 마지막으로 C_1 값은 식(7)을 만족하도록 하는 커패시터를 실험에 의해서 선정한다.

$$\sqrt{I_{o(max)}^2 \times D_{(max)} + I_{\epsilon(max)}^2 \times (1 - D_{(max)})} \quad (7)$$

3.2 인버터 주요 소자 결정

그림5와 같은 하프브리지 구조를 해석하기 위한 최종 등가 회로는 그림6와 같다.

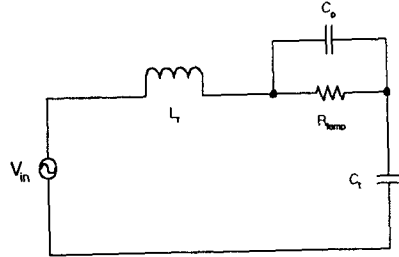


그림 6. 해석을 위한 등가회로
Fig. 6. Equivalent circuit of half bridge inverter

그림6에서 동작주파수(f_s), 공진주파수(f_r), 특성 임피던스(Z_r)에 대한 기본 정의는 식(8)~(12)와 같다.

$$w_s = 2\pi f_s \quad (8)$$

$$w_r = \frac{1}{\sqrt{L_r C_t}} \quad (9)$$

$$Z_r = \sqrt{\frac{L_r}{C_t}} = w_r L_r = w_r C_t \quad (10)$$

$$C_t = \frac{C_{s1} \times C_{s2}}{C_{s1} + C_{s2}} \quad (11)$$

$$x = \frac{C_p}{C_s} \quad (12)$$

또한 회로의 첨예도는 식(13)과 같이 정의된다.

$$Q_{sp} = \frac{R}{Z_r} = \frac{R}{w_r L_r} = w_r C_t R \quad (13)$$

또한 해석의 편의성을 위해서 식(14)와 같은 구형파 입력 신호에서 $n=1$ 인 기본파만을 고려하였다.

$$V_i(t) = \frac{2E}{\pi} \sum_{n=1}^{\infty} \frac{\sin((2n-1)w_s t)}{2n-1} \quad (14)$$

이러한 조건을 이용하여 전압 전달함수와 입력 변화에 따른 출력 전류비를 구하면 식(15),(16)과 같다.

SEPIC 컨버터를 이용한 영광등용 자력 발진형 전자식 안정기 개발

$$\frac{V_{d(rms)}}{V_{d(rms)}} = \frac{1}{(1+x)[1 - (\frac{w_s}{w_r})^2] + j(\frac{1}{Q_{sp}})[(\frac{w_s}{w_r}) - (\frac{w_r}{w_s})(\frac{x}{x+1})]} \quad (15)$$

$$\frac{I_{d(rms)}}{V_{d(rms)}} = \frac{1}{Z_r} \frac{(\frac{1}{Q_{sp}}) + j(\frac{w_s}{w_r})(1+x)}{(1+x)[1 - (\frac{w_s}{w_r})^2] + j(\frac{1}{Q_{sp}})[(\frac{w_s}{w_r}) - (\frac{w_r}{w_s})(\frac{x}{x+1})]} \quad (16)$$

그림 7은 x 의 값이 0.3일 때, 식(15)를 MATLAB 을 이용하여 주파수 비 변화에 따른 특성변화를 확인한 결과이다.

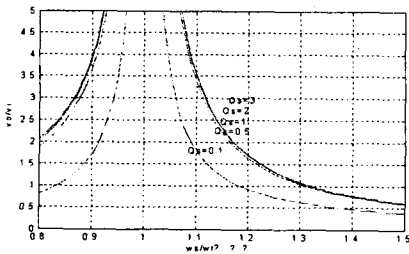


그림 7. 주파수비에 따른 전달 함수 특성
Fig. 7. Characteristic of voltage transfer function

그림7에서 보면, 주파수 비가 1일 때가 전압 전달비가 가장 크고, Q_{sp} 값의 변화에 따라 변화하는 특성을 갖는 것을 볼 수 있다.

3.3 사용한 링코어 특성

발진 코어로 사용한 링 코어의 특성은 표1과 같다.

표 1. 사용한 링코어 특성
Table 1. The characteristics of using Core

B_s (mT)	H_s (A/cm)	l_e (cm)	A_e (cm ²)	오차[%]
430	0.4	3.06	0.17	±20

링코어 2차 측에 형성되는 전압 파형은 그림8과 같다. 그림에서와 같이 자력식 전자식 안정기에 사용되는 링 코어는 스위칭 특성을 좋게 하기 위해서 포화 특성을 갖고 있는 것을 알 수 있다. 또한 PFC 출력 DC 전압이 일정하여, 동작 주파수가 고정된 것을 확인할 수 있다.

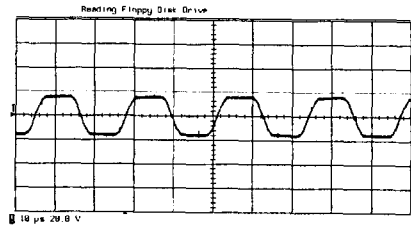


그림 8. 링코어 2차측 전압.
Fig. 8. Induced voltage of ring core 2nd side

4. 실험 결과 및 검토

제작한 전자식 안정기의 확인은 32[W] 형광램프를 사용하였다. 적용한 소자값은 다음과 같다. SEPIC 컨버터 부분은 L_1 , L_2 값은 2.6mH, C_1 은 1 μ F, C_o 은 330 μ F를 사용하였다. 또한 인버터 부분에서는 L_s 값은 2.4mH, C_s 는 0.01 μ F, C_p 은 6.8nF를 사용하였다.

그림 9는 제작한 전자식 안정기가 가지는 입력 전압, 전류 파형이다. SEPIC 컨버터 동작에 의해서 전압과 전류 위상이 일치하는 것을 볼 수 있다.

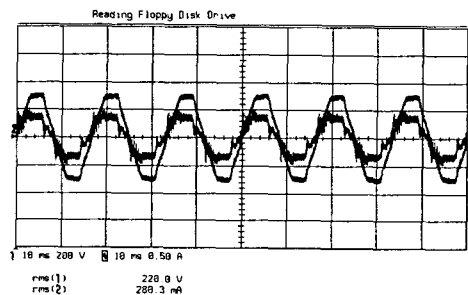
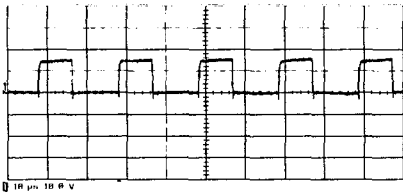


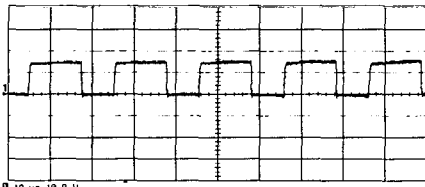
그림 9. 입력 전압, 전류 파형
Fig. 9. The waveform of input voltage and current

그림10의 (a),(b)는 제작한 SEPIC 컨버터에서 스위칭 소자의 게이트 파형이다. 제작한 SEPIC 컨버터의 duty 비는 0.4에서부터 0.7 까지 입력 전원 전압 크기에 따라 가변된다.



STOPPED

(a) 스위칭 소자의 duty 최소값
(a) The minimum duty of switching device

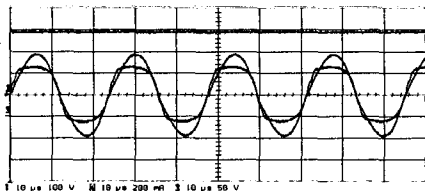


STOPPED

(a) The maximum duty of switching device
(b) 스위칭 소자의 duty 최대값

그림 10. 스위칭 소자 동작 파형
Fig. 10. The waveform of switching device

그림11은 제작한 전자식 안정기가 가지는 DC link 전압과 램프 전압, 전류 파형이다. DC link 전압은 200[V]로 일정한 것을 볼 수 있다.



STOPPED

그림 11. 램프 전압, 전류 파형
Fig. 11. The waveform of lamp voltage and current

5. 결 론

본 논문에서는 기존 전자식 안정기의 역률 개선 부분에 사용되는 Boost 컨버터 방식을 SEPIC 컨버터를

이용한 역률을 개선 방식으로 대체하고, 일정한 PFC 출력 DC 전압을 이용하여 링 코어를 이용한 자력식 구동방식으로 전자식 안정기를 구성한 논문이다.

SEPIC 컨버터를 이용한 역률 개선 방법은 Boost 컨버터와 유사한 역률 개선 특성을 얻을 수 있으며, Boost 컨버터의 특징이자 단점이었던, 출력 DC 전압의 값을 입력 전압의 값보다 작게 만들 수 있다는 장점을 가지고 있다.

- 감사의 글 -

본 연구는 강원대학교 BK21 사업단의 지원으로 수행되었습니다.

References

- (1) 박종연, 정동열, 조계현, "lamp용 안정기 종류 및 특징", 조명 전기 설비 학회지, Vol. 13, No. 1, pp47-63, 1999.
- (2) Chin S. Moo Hau C. Yen Hung L. Cheng, "The Implementation of Orthogonal Array Method on Design. Self Exited Electronic Ballast", ISE'99, pp780-785.
- (3) Michael Braianzade, "Electronic Lamp Ballast Design", Motorola Semiconductor Application Note AN1543 1995.
- (4) Jingquan Chen, Chin Chang, "Analysis and Design of SEPIC Converter in Boundary Conduction Mode for Universal Line Power Factor Correction Applications", 2001, IEEE.
- (5) Rudy Severn, "High Frequency Power Converter", Intersil Semiconductor Application Note, AN9208,1994.
- (6) Jack Palczynski, "Versatile Low Power SEPIC Converter Accepts Wide Input Voltage Range", Unitrode Design Note, DN-48, 1993.
- (7) Enhanced High Power Factor Pre-regulator UC3854, Unitrode data book.

◇ 저자소개 ◇

김왕식 (金旺植)

1975년 3월 31일생. 2002년 강원대학교 졸업(학사), 현재, 석사과정.

한재현 (韓載鉉)

1975년 7월 24일생. 2002년 강원대학교 졸업(학사), 현재, 석사과정.

조계현 (曹桂鉉)

1973년 3월 27일생. 1998년 강원대학교 졸업(학사), 2000년 동대학원 졸업(석사), 현재, 박사과정.

박종연 (朴鍾演)

1951년 2월 23일생. 1973년 고려대 전자공학과 졸업(학사), 1980년 경북대 대학원(석사), 1984년 동대학원 졸업(박사), 1973~1976년 KIST연구원, 1977~1984년 울산공과대학 교수, 1984~현재 : 강원대학교 전기전자정보통신공학부 전기전자 전공 교수.