

OFDM/FH 통신시스템에 사용되는 주파수 합성기의 특성과 통신 성능 분석

Communication Performance Analysis and Characteristics of Frequency Synthesizer in the OFDM/FH Communication System

이 영 선 · 유 흥 균

Ying-Shan Lee · Heung-Gyoon Ryu

요 약

OFDM/FH 시스템 등 고속 호핑을 요구하는 통신 시스템에서는 빠른 스위칭 속도와 낮은 위상잡음을 갖는 주파수 합성기가 필요하다. 본 논문에서는 기존의 PLL 주파수 합성기와 DH-PLL 주파수 합성기의 위상잡음과 스위칭 속도를 비교하고, OFDM/FH 시스템에 미치는 영향을 분석하였다. DH-PLL 주파수 합성기는 기존의 PLL 주파수 합성기에 비해 회로의 복잡도와 많은 전력 소모를 갖지만, 빠른 스위칭 속도를 갖고 있다. 일정한 루프필터 대역 하에서 위상잡음과 스위칭 속도가 반비례 관계를 갖고 있는 기존의 PLL 주파수 합성기와는 달리 DH-PLL 주파수 합성기는 매우 빠른 스위칭 속도와 낮은 위상잡음을 동시에 얻을 수 있다. 결과적으로 동일한 호핑 속도 요구를 만족해야 하는 경우 DH-PLL 주파수 합성기는 기존의 PLL 주파수 합성기보다 더 빠른 스위칭 속도와 더 적은 SNR 손실을 얻을 수 있어 OFDM/FH 시스템 성능을 향상시킬 수 있다.

Abstract

It is very important to get very high switching speed as well as low phase noise of frequency synthesizer in the OFDM/FH communication system. In this paper we compare the phase noises and switching speeds of the conventional PLL and digital hybrid PLL(DH-PLL) frequency synthesizer, also, we investigate the effect of phase noise on the performance of OFDM/FH communication system. DH-PLL has high switching speed property at the cost of circuit complexity and more power consumption. Unlike the conventional PLL in which the phase noise and switching speed have the trade off relationship in respect of loop filter bandwidth, DH-PLL frequency synthesizer can perform fast switching speed and low phase noise simultaneously. Under the condition of same hopping speed requirement, DH-PLL can achieve faster switching speed and lower SNR penalty compared with conventional PLL in the OFDM/FH communication system.

Key words : Frequency Synthesizer, DH-PLL, OFDM/FH System, Phase Noise and Switching Speed

I. 서 론

OFDM 시스템은 대역효율이 높고 다중경로 페이딩에 강하다. 현재 OFDM 방식은 무선멀티미디어

통신에서 가장 우수한 기술로 사용되고 있으며 또한 높은 전송량의 WLANs 즉, IEEE 802.11과 HIPERLAN II 등의 표준으로도 사용되고 있다^[1]. 주파수 호핑(FH) 시스템은 재밍에 강하다. 두 가지 방

충북대학교 전자공학과 및 컴퓨터정보통신연구소(Dept. of Electronic Engineering and Research Institute of Computer, Information & Communication, Chungbuk National University)

· 논문 번호 : 20030210-024

· 수정완료일자 : 2003년 6월 11일

식을 혼합한 방식인 OFDM/FH 시스템은 적합한 채널코딩과 결합하면 매우 우수한 다중 액세스 시스템으로 될 수 있다. 그렇지만 이상적인 시스템 성능을 위하여 먼저 고속 호핑을 위한 빠른 스위칭 속도 및 낮은 위상잡음 성능을 가지고 있어야 한다.

PLL 주파수 합성기는 OFDM/FH 시스템과 같은 많은 통신시스템에서 널리 사용되고 있다. PLL 주파수 합성기는 위상잡음이 상당한 성능손실을 일으킬 뿐만 아니라 스위칭 속도도 호핑 시스템 성능에 매우 큰 영향을 끼친다. 기존의 PLL 주파수 합성기는 고속 호핑을 위하여 빠른 스위칭 속도로 동작할 때에는 위상잡음이 상대적으로 많이 커진다. 그러므로 빠른 스위칭 속도와 낮은 위상잡음을 동시에 얻을 수 있는 새로운 주파수 합성기가 필요하다.

OFDM/FH 시스템과 PLL 주파수 합성기에 대한 많은 기존 연구들이 있었다. 1996년, Masashi Nanbu 등은 GHz 대역 고속호핑 PLL 주파수 합성기에 관한 논문을 제출하였다^[2]. 1997년, Luciano Tomba와 Witold A. Krzymien은 코딩 OFDM/SFH-CDMA 전송시스템에서 역방향 링크에서의 성능을 분석하였다^[3]. 1998년, Silvia De Fina는 광대역 라디오 액세스 시스템에서 OFDM 변조를 사용한 FH-MA 통신 방식과 DS-MA 통신 방식을 비교하였다^[4]. 2000년, M. Jankiraman과 Ramjee Prasad는 무선 멀티미디어 응용의 새로운 방식인 하이브리드 OFDM/CDMA/SFH 방식을 제안하였다^[5]. 논문 [2]~[5]에서는 OFDM/FH 시스템에서 위상잡음에 의한 성능분석이 논의되지 않았다. 2002년, H. G. Ryu과 E. J. Ahn은 디지털 하이브리드 PLL 주파수 합성기에서의 DLT 대체와 동기화에 관한 논문을 제출하였다^[6]. 루프대역에 따라 위상잡음과 스위칭 속도가 반비례관계를 갖는 기존의 PLL 주파수 합성기와는 달리 이 DH-PLL 주파수 합성기는 고속 스위칭 속도와 낮은 위상잡음특성을 동시에 갖고 있다. 2002년, H. G. Ryu와 H. S. Lee는 DH-PLL 주파수 합성기에서의 위상잡음 최소화에 대하여 분석하였다^[7]. 그러나 OFDM/FH 시스템에서의 위상잡음의 영향에 대해서는 분석하지 않았다.

본 논문에서는 기존의 연구를 기반으로 기존 PLL 주파수 합성기와 DH-PLL 주파수 합성기에서의 위상잡음과 스위칭 속도를 측정하고, 이 값들을

이용하여 OFDM/FH 통신시스템에 미치는 영향을 위상잡음과 스위칭 속도 두 가지 측면에서 비교하였다. 시뮬레이션 결과는 OFDM/FH 통신시스템에 DH-PLL 주파수 합성기를 적용하였을 때 기존 PLL 주파수 합성기를 적용하였을 때보다 성능이 더 우수함을 보였다.

II. 시스템모델과 주파수 합성기

2-1 OFDM/FH 시스템에서의 위상잡음

OFDM/FH 시스템의 간단한 송수신 블록도는 그림 1과 같다. 송신기와 수신기의 주파수 합성기에서의 위상잡음이 서로 같고 채널이 AWGN 채널이라고 가정한다. 일반적으로 복소수 기저대역 OFDM 신호는 아래와 같다.

$$s(t) = \frac{1}{N} \sum_{k=0}^{N-1} X_k \cdot e^{j\frac{2\pi}{T}kt} \quad \text{for } 0 \leq t < T \quad (1)$$

여기에서 $j = \sqrt{-1}$ 이고, N 는 총 서브캐리어수이며, X_k 는 k 번째 캐리어의 데이터 심볼이다. 캐리어간격은 $1/T$ 이고, T 는 OFDM 심볼 주기이다.

$s(t)$ 는 주파수 호핑될 때 송신기의 PLL 주파수 합성기의 위상잡음이 추가된다. 그리고 수신된 신호는 역호핑될 때 수신기에서 다시 주파수 합성기의 위상잡음이 추가된다. 그러므로 수신된 신호는 아래와 같은 수식으로 표현된다.

$$\begin{aligned} r(t) &= \left\{ s(t) \cdot e^{j(2\pi f_{FH}(t)t + \phi_{TX}(t))} + n(t) \right\} \\ &\quad \cdot e^{j(-2\pi f_{FH}(t)t + \phi_{RX}(t))} \\ &= s(t) \cdot e^{j(\phi_{TX}(t) + \phi_{RX}(t))} \\ &\quad + n(t) \cdot e^{j(-2\pi f_{FH}(t)t + \phi_{RX}(t))} \end{aligned} \quad (2)$$

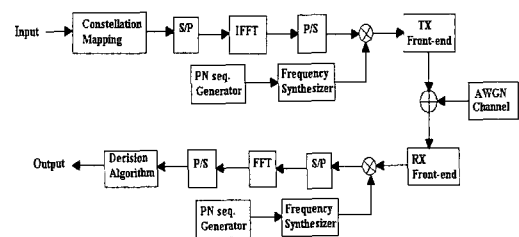


그림 1. OFDM/FH 통신 시스템 구성도
Fig. 1. Block diagram of OFDM/FH system.

여기에서 $n(t)$ 는 복소 가우시안 잡음이고 $f_{FH}(t)$ 는 호핑 주파수이며 $\phi_{TX}(t)$ 와 $\phi_{RX}(t)$ 는 송신기와 수신기의 주파수 합성기에서 발생하는 시간에 따라 변화하는 위상 잡음이다. 수신기에서 FFT된 후의 k 번째 캐리어의 샘플링 된 신호는 아래와 같다.

$$\begin{aligned}
 Y_k &= \sum_{m=0}^{N-1} r[m] \cdot e^{-j\frac{2\pi}{N}km} \\
 &= \frac{1}{N} \sum_{l=0}^{N-1} X_l \sum_{m=0}^{N-1} e^{j\phi[m]l} \cdot e^{j\frac{2\pi}{N}(l-k)m} + N_k \\
 &= X_k + (X_k \cdot \frac{1}{N} \sum_{m=0}^{N-1} e^{j\phi[m]l} - X_k) + (\sum_{l=0, l \neq k}^{N-1} X_l \cdot \frac{1}{N} \sum_{m=0}^{N-1} e^{j\phi[m]l} \cdot e^{j\frac{2\pi}{N}(l-k)m}) + N_k \\
 &= X_k + e_{CPE} + e_{ICI} + N_k \tag{3}
 \end{aligned}$$

여기에서 $\phi[m]$ 는 $\phi_{TX}[m] + \phi_{RX}[m]$ 와 같고, N_k 는 복소 가우시안 잡음에 수신기의 주파수합성기의 위상잡음이 추가된 후에 샘플링된 FFT버전이며 평균 0이고 분산은 σ_n^2 이다.

만일 시스템 모델이 이상적이라면 $r(t)$ 는 $s(t)$ 와 같고 검출된 신호는 송신된 데이터신호 X_k 와 같다. 그러나 그림 1에서 보듯이 이상적인 OFDM/FH 신호는 송 수신단에서 각각 동일한 위상잡음이 추가되어 왜곡이 발생한다. 이런 OFDM/FH 신호는 두 가지 성분으로 나누어질 수 있다. 한가지 성분은 CPE 성분으로서 신호의 정상점을 회전시키며, 다른 한가지 성분은 ICI 성분으로서 OFDM/FH 시스템의 캐리어사이의 직교성을 깨뜨린다^[5].

송수신단 주파수 합성기에서 위상잡음의 영향을 받은 수신신호의 신호대 잡음비(signal-to-noise-ratio)는 참고논문 [8]에서와 같이 표현된다.

$$SNR_{with\{\phi\}} = \frac{P_s}{(P_{CPE} + P_{ICI}) + P_n} = \frac{SNR_{without\{\phi\}}}{1 + 4 \cdot \sigma_\phi^2 \cdot SNR_{without\{\phi\}}} \tag{4}$$

여기에서 σ_n^2 는 랜덤변수 ϕ_{TX} 혹은 ϕ_{RX} 의 분산이고 $SNR_{without\{\phi\}}$ 는 위상잡음이 없을 때의 신호대 잡음비이다.

OFDM/FH 통신시스템성능에 대한 정확한 예측과 분석을 위하여 에러확률(BER)을 위상잡음이 없을 때의 신호대 잡음비 대신에 위상잡음이 존재할

때의 신호대 잡음비로 대체하여 분석할 수 있다. AWGN 채널에서 Gray-encoded QPSK 변조와 동기식 검출방식을 사용하였을 때의 BER 수식은 아래와 같다^[8].

$$P_{QPSK} = \frac{1}{2} \operatorname{erfc}(\sqrt{SNR_{with\{\phi\}}}) - \frac{1}{8} \operatorname{erfc}^2(\sqrt{SNR_{with\{\phi\}}}) \tag{5}$$

여기에서 $SNR_{with\{\phi\}}$ 는 OFDM/FH 시스템에서 위상잡음이 있을 때의 신호대 잡음비이며 식 (4)와 같이 주어진다.

2-2 PLL 주파수 합성기와 DH-PLL 주파수 합성기

PLL 주파수 합성기는 하나의 기준 주파수를 이용하여 원하는 출력 주파수를 생성하는 것으로 최근에 그 적용범위가 다양해지고 요구성능도 높아지고 있다. 기존에 사용된 대부분의 주파수 합성기는 PLL 방식을 기반으로 하는 페루프 구조이다. 페루프 구조의 주파수 합성기는 개루프에 비해서 출력 주파수의 안정도가 우수하지만, switching time이 길어지는 단점이 있다. 또한, switching time을 단축시키기 위해서 루프필터의 대역을 넓게 하면 출력 주파수의 위상잡음이 나빠진다. 이것은 루프필터의 대역에 의한 주파수 합성기의 switching time과 출력 주파수의 위상 잡음간에 상반관계가 존재하는 것을 의미한다. 그리고, switching time이 주파수 합성 간격과 비례하게 소요되므로 때문에 주파수 도약 시스템과 같이 매우 빠른 주파수 합성을 요구하는 시스템에는 매우 부적합하다.

이 단점을 보완하고자 개루프 구조와 페루프 구조를 혼합한 DH-PLL 주파수 합성기가 연구되었다^[6]. 이 주파수 합성기는 DLT(digital look-up table) 역할을 수행하는 회로에 의해서 조절되는 DAC의 출

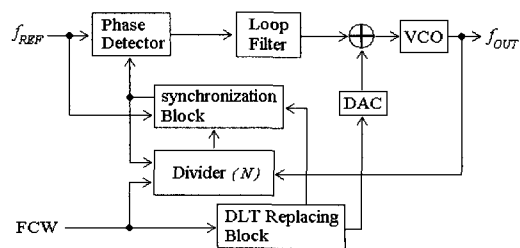


그림 2. DH-PLL의 구성도
Fig. 2. Block diagram of DH-PLL.

표 1. 스위칭 시간

Table 1. Switching time.

루프 필터 대역 [KHz]	Switching time	
	기존의 PLL [ms]	DH-PLL [ns]
50	0.06 ms	84 ns
30	0.116 ms	84 ns
12	0.269 ms	84 ns
10	0.347 ms	84 ns
8	0.456 ms	84 ns
6	0.566 ms	84 ns
5	0.735 ms	84 ns
4	1.032 ms	84 ns
3	1.577 ms	84 ns
2	3.206 ms	84 ns

력 전압에 의해서 보다 빠른 주파수 합성을 가능하게 하였다.

PSICE로 구성된 주파수 합성기들의 성능을 비교하기 위하여 정한 파라미터로, 기준 주파수는 100 kHz, K_{VCO} 는 5 MHz/V, K_{PD} 는 $1mA/2\pi$, 주파수 도약 간격은 5.2 MHz로 하였다. 표 1은 루프필터의 대역을 변화시켜가면서 구한 switching time이며, VCO의 입력전압이 주파수 호핑 간격의 $\pm 1\%$ 이내로 진입하는 시간으로 정의하였다.

위상잡음 발생원으로 입력 reference 신호 위상잡음, D/A 변환기 위상잡음, VCO 위상잡음을 고려한다. 실제적인 분석을 위하여 MT1-Milliren사의 OXCO(oven controlled crystal oscillator) 250SC, Analog-Devices의 AD7237, MAXIM사의 MAX 2620 (VCO)를 사용한다. OFDM/FH 시스템의 대역을 고려하여 PLL 주파수 합성기의 위상잡음의 분산은 아래와 같다.

$$\sigma_{\phi}^2 = \int_{-B/2}^{B/2} S_{\phi}(f) df = 2 \cdot \int_0^{B/2} S_{\phi}(f) df \quad (6)$$

여기에서 $S_{\phi}(f)$ 는 위상잡음의 PSD (전력 스펙트럼 밀도)이고 B 는 OFDM/FH 대역이며, $S_{\phi}(f)$ 는 스펙트럼분석기, 등을 이용하는 실제적인 방법 또는 주파수 합성기의 수학적 위상등가모델^{[7],[11]} 등을 이용하는 이론적방법으로 얻을 수 있다.

표 2는 여러 가지 루프 필터 대역에서 식 (6)에 의

표 2. 위상잡음 분산

Table 2. Phase noise variance.

루프 필터 대역 [KHz]	위상잡음 분산 (rad^2)	
	기존의 PLL	DH-PLL
50	0.015807	0.015807
30	0.012017	0.012018
12	0.008810	0.008811
10	0.008513	0.008514
8	0.008261	0.008263
6	0.008099	0.008100
5	0.008084	0.008086
4	0.008159	0.008162
3	0.008413	0.008417
2	0.009114	0.009120

해 계산한 분산을 보인 것이다. 루프필터 대역은 PLL 주파수 합성기의 출력 특성을 결정하는 시스템 파라미터이다.

표 1, 2처럼 기존의 PLL 주파수 합성기와 DH-PLL 주파수 합성기의 위상잡음은 동일한 루프 필터 대역에서 거의 동일하나 스위칭 시간은 매우 다르다. 최소의 위상잡음을 갖는 5 kHz 루프 필터 대역에서 DH-PLL 주파수 합성기의 스위칭 시간은 기존의 PLL 주파수 합성기에서의 약 8750 배이다.

따라서, 기존의 PLL 주파수 합성기를 이용하지 않고, DH-PLL 주파수 합성기를 이용하면 낮은 위상잡음을 얻으면서도 보다 빠른 switching time 특성을 얻을 수 있다. 기존의 PLL 주파수 합성기는 switching time 특성을 향상시키기 위해서 루프필터의 대역을 크게 해야 하고, 이는 출력 주파수의 위상잡음 증가를 초래한다. 그러나, DH-PLL 주파수 합성기는 위상잡음을 낮게 유지하면서 switching time을 줄일 수 있다.

그래서 주파수 도약 시스템과 같이 고속 주파수 합성을 필요로 하는 시스템에서 DH-PLL 주파수 합성기는 보다 높은 도약 속도로 주파수를 합성할 수 있다.

III. 성능 분석

앞 부분에서 정의한 수식을 이용하여 OFDM/FH 시스템의 BER 성능을 비트 에러 확률에 근거하여

분석하였다.

먼저 주파수 호핑 시스템 특성에 근거하여 시스템 파라미터를 결정한다. 주파수 호핑 시스템에서는 PN 시퀀스에 의해 정의된 일정한 패턴의 주파수로 호핑한다. 여기에서 PN 시퀀스는 ± 1 이며 호핑 패턴을 결정한다. 호핑률은 데이터율보다 빠르거나 늦을 수 있다. 첫번째 경우를 FFH(fast frequency hopping)이라 하고 두번째 경우를 SFH(slow frequency hopping)이라 한다. 한 OFDM 심볼당 한 번 호핑한다고 가정할 때 본 논문에서는 T_h 를 호핑 주기라 하고, f_H 를 호핑 주파수 간격이라 하며, 신호가 직교성을 갖고 있을 때 $f_H=1/T_h$ 이다. 캐리어주파수는 PN 시퀀스 발생기의 j 비트 값에 따라 매 T_h 마다 변화한다. 주파수는 매개의 호핑 동안 일정한 값을 가진다. 만일 송신 신호가 모두 J 개 주파수에서 호핑하고, 캐리어 수가 N 이라면 전체 대역은 $B_{FH} \approx J \cdot f_H$ 이다. 여기에서 $J=2^j$ 이다. 일반적인 분석을 위해 $f_H = 1 \text{ kHz}$, $j=13$ 이라 가정하면 OFDM/FH 호핑 대역은 $B_{FH} \approx 8.192 \text{ MHz}$ 이다. PLL 주파수 합성기의 스위칭 시간은 호핑간격 T_h 보다 매우 짧아야 한다. 먼저 스위칭 시간이 호핑간격의 1/10 보다 짧다고 가정한다.

그러므로 시스템 파라미터를 아래와 같이 설정한다.

- ◇ OFDM/FH 대역: $B=10 \text{ MHz}$
- ◇ 캐리어 수: $N=1024$
- ◇ 변조 방식: QPSK
- ◇ FH시스템의 요구하는 호핑간격($f_H = 1/T_h$)
: 1 kHz
- ◇ PLL 주파수 합성기의 스위칭 시간(t_s)
: 0.1 ms (즉, $0.1 T_h$)
- ◇ PLL 주파수 합성기의 분주비: $N_{divider}=6000$

본 논문에서는 스위칭 시간에 대한 요구를 만족할 수 있도록 기존의 PLL 주파수 합성기와 DH-PLL 주파수 합성기의 루프 필터 대역을 각각 선택하였을 경우 대응하게 발생하는 위상잡음 영향 하에서의 에러확률(BER)을 비교한다.

그림 3은 AWGN 채널 하에서 QPSK 변조방식을 사용하였을 때 OFDM/FH 통신시스템의 에러확률을 보인다. 주파수 호핑 간격이 $f_H = 1 \text{ kHz}$ 일 때 위의

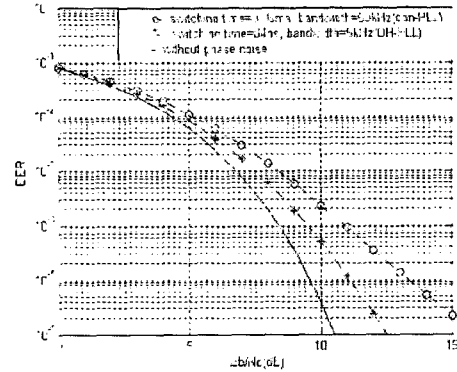


그림 3. BER 성능 비교(I)
Fig. 3. BER performances(I).

시스템 요구사항을 만족하기 위하여 스위칭 시간은 0.1 ms 보다 같거나 작아야 한다. 이 요구사항을 만족하기 위하여 기존의 PLL과 DH-PLL에서 스위칭 시간을 각각 0.06 ms 와 84 ns 로 선택한다. 이때 대응하는 루프필터 대역은 각각 50 kHz 와 5 kHz 이고 대응하는 위상잡음분산은 각각 0.015807 rad^2 , 0.008086 rad^2 이다. 그림에서 $\text{BER}=10^{-4}$ 일 때, AWGN 채널환경보다 기존의 PLL에서는 약 2.56 dB , DH-PLL에서는 1.1 dB 의 SNR 손실이 발생한다. 즉, DH-PLL은 기존의 PLL보다 스위칭 속도가 약 714배 빠르고 SNR 손실이 1.46 dB 정도 작아진다.

다음 시스템 요구사항을 변화하여 스위칭 시간이 호핑 간격의 1/5 보다 짧다고 가정한다. 그러면 PLL 주파수 합성기의 스위칭 시간(t_s)은 0.2 ms (즉 $0.2 T_h$)보다 작거나 같아야 한다. 시스템이 필요로 하는 스위칭 시간을 만족하기 위하여 기존의 PLL에서는 30 kHz 루프 필터대역에서의 스위칭 시간 0.116 ms 를 이용하고 DH-PLL에서는 5 kHz 루프 필터 대역에서의 스위칭 시간 84 ns 를 이용한다. 이때 대응하는 위상잡음분산은 각각 0.012017 rad^2 , 0.008086 rad^2 이고 에러확률은 그림 4와 같다. 그림 4에서 $\text{BER}=10^{-4}$ 일 때 AWGN 채널환경보다 기존의 PLL에서는 약 1.8 dB , DH-PLL에서는 약 1.1 dB 의 SNR 손실이 각각 발생한다. 즉, DH-PLL은 기존의 PLL보다 스위칭 속도가 약 1381배 빠르고 SNR 손실이 0.7 dB 정도 작아진다.

결론적으로 기존의 PLL에서는 DH-PLL보다 더 많은 성능저하가 발생하며 동시에 스위칭 시간도

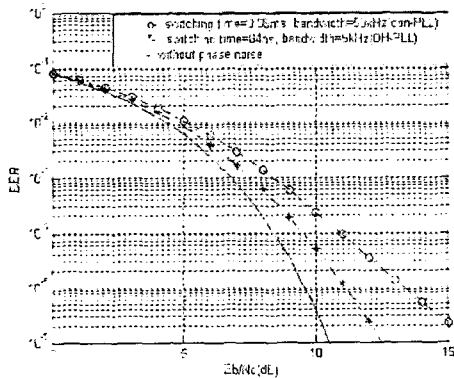


그림 4. BER 성능(II)
Fig. 4. BER performances(II).

길어진다. 그러므로 주파수 호핑 시스템에서는 작은 위상잡음과 빠른 스위칭 속도를 동시에 가지고 있는 DH-PLL 주파수합성기를 사용하는 것이 바람직하다.

IV. 결 론

본 논문에서는 기존의 PLL과 DH-PLL 주파수 합성기에서 루프 필터 대역에 따른 위상잡음과 스위칭 시간을 비교하고, OFDM/FH 통신시스템에 미치는 영향을 위상잡음과 스위칭속도 두 가지 측면에서 비교하였다.

- 1) PSPICE와 Matlab 시뮬레이션 결과로부터 알 수 있듯이 DH-PLL 주파수 합성기는 낮은 위상잡음과 빠른 스위칭 시간을 갖는다. 루프 필터 대역에 따라 위상잡음과 스위칭 시간이 반비례관계를 갖는 기존의 PLL 주파수 합성기와 달리 DH-PLL 주파수 합성기는 낮은 위상잡음과 빠른 스위칭 시간을 동시에 얻을 수 있다.
- 2) OFDM/FH 시스템의 호핑 간격에 대응하는 스위칭 시간에 대한 요구를 만족하기 위하여 기존의 PLL 주파수 합성기에서는 DH-PLL 주파수 합성기에서보다 더 많은 성능저하현상이 발생한다.

그러므로 빠른 스위칭 속도와 낮은 위상잡음을 요구하는 OFDM/FH 시스템과 같은 통신시스템에서는 DH-PLL 주파수 합성기를 사용하는 것이 더 적합하다.

참 고 문 헌

- [1] Elena Costa, Silvano Pupolin, "M-QAM-OFDM System Performance in the Presence of A Nonlinear Amplifier and Phase Noise", *IEEE Transactions on Communications*, vol. 50, no. 3, Mar. 2002.
- [2] Masasshi Nanbu, Tadimitsu Iritani and Takahiro Oie, "GHz Band Fast Hopping PLL Synthesizer", *Personal, Indoor and Mobile Radio Communications, PIMRC'96, Seventh IEEE International Symposium on*, vol. 1, pp. 223-227, Oct. 1996.
- [3] W. A. Krzymien, L. Tomba, "Reverse link performance of a coded OFDM/SFH-CDMA transmission scheme", *Signal Processing Advances in Wireless Communications, 1997 First IEEE Signal Processing Workshop on*, pp. 241-244, Apr. 1997.
- [4] S. De Fina, "Comparison of FH-MA communications using OFDM and DS-MA systems for wideband radio access", *Universal Personal Communications, 1998. ICUPC' 98, IEEE 1998 International Conference on*, vol. 1, pp. 143-147, Oct. 1998.
- [5] M. Jankiraman, R. Prasad, "A Novel Solution to Wireless Multimedia Application: the Hybrid OFDM/CDMA/DFH Approach", *Personal, Indoor and Mobile Radio Communications, PIMRC 2000, The 11th IEEE International Symposium on*, vol. 2, pp. 1368-1374, 2000.
- [6] H. G. Ryu, E. J. Ahn, "DLT Replacement and Synchronization in the Digital Hybrid PLL Frequency Synthesizer", *IEEE Transactions on Consumer Electronics*, vol. 48, no. 1, Feb. 2002.
- [7] H. G. Ryu, H. S. Lee, "Analysis and Minimization of Phase Noise of the Digital Hybrid PLL Frequency Synthesizer", *IEEE Transactions on Consumer Electronics*, vol. 48, no. 2, May 2002.
- [8] H. G. Ryu, Y. S. Lee, "Phase Noise Analysis of

- the OFDM Communication System by the Standard Frequency Deviation", *IEEE Transactions on Consumer Electronics*, vol. 49, no. 1, pp. 41-47, Feb. 2003.
- [9] Ana Garcia Armada, "Understanding the effects of Phase Noise in OFDM", *IEEE Transactions on Broadcasting*, vol. 47, no. 2, pp. 153-159, Jun. 2001.
- [10] S. Sampei, *Applications of Digital Wireless Technologies to Global Wireless Communications*, Prentice Hall, 1997.
- [11] H. G. Ryu, H. S. Lee, "Phase Noise Analysis in the OFDM Communication System by the Second Order Nonlinear Approximation", to be published in the *IEEE Transactions on Vehicular Technology*.
- [12] Rodger E. Ziemer, William H. Tranter, *Principles of Communications*, Fifth Edition, Wiley.

이 영 선



1997년 7월: 중국 북경 칭화대학교
자동화계 (공학사)

1997년 8월~2002년 8월: 연변대학
교 전자공학과 교원

2002년 9월~현재: 충북대학교 전
자공학과 석사과정

[주 관심분야] 디지털 통신, 통신회
로 설계, OFDM 통신시스템 등

유 흥 균



1988년~현재: 충북대학교 전자공
학과 정교수

2002년~현재: 충북대학교 컴퓨터
정보통신연구소 소장

[주 관심분야] 디지털 통신 공학,
이동/위성 통신 시스템, 통신
회로 설계 및 통신 신호 처리