

論文2003-40SD-9-3

게이트 리세스 식각 방법에 따른 PHEMT 특성 분석

(Analysis of PHEMT's Characteristics by Gate Recesses)

林炳玉*, 李聖大*, 金星燦*, 薛宇皙*, 申東薰*, 李鎮九*

(Byeong Ok Lim, Sung Dae Lee, Sung Chan Kim, Woo Suk Sul,
Dong Hoon Shin, and Jin Koo Rhee)

요약

본 논문은 밀리미터파 대역에서 사용될 PHEMT의 특성향상을 위한 연구의 일환으로 게이트 식각에 따른 소자의 특성 변화를 연구하였다. PHEMT는 ohmic 금속을 리세스 패턴으로 사용한 wide 리세스와 게이트 패턴을 리세스 패턴으로 사용한 narrow 리세스의 두가지를 이용하여 제작하였다. 제작된 PHEMT의 최대 전달전도도(g_m)는 wide 리세스를 이용한 경우 332.7 mS/mm, narrow 리세스를 이용한 경우 504.6 mS/mm의 값을 각각 얻었다. 소신호 주파수 특성으로, wide 리세스를 이용하여 제작한 PHEMT는 전류 이득 차단주파수(f_T) 113 GHz, 최대 공진 주파수(f_{max}) 172 GHz를 각각 얻었다. Narrow 리세스를 이용하여 제작한 PHEMT의 전류 이득 차단주파수(f_T)와 최대 공진 주파수(f_{max})는 101 GHz, 142 GHz를 각각 얻었다. 측정된 결과는 소신호 모델에서 각 파라미터의 변화와 비교, 분석하였다.

Abstract

In this paper, we have studied characteristics of PHEMT's fabricated by two difference types of gate recess for improving performance of the device in millimeter wave applications. PHEMT's were fabricated using wide and narrow recesses. Maximum transconductance(g_m) of PHEMT's using the wide recess was 332.7 mS/mm, and that of PHEMT's using narrow recess was 504.6 mS/mm. From small signal performance measurements, cutoff frequency(f_T) and maximum stable oscillation frequency(f_{max}) of PHEMT's using wide recess were 113 GHz and 172 GHz, respectively. f_T and f_{max} of PHEMT using narrow recess were 101 GHz and 142 GHz, respectively. The measured data of the fabricated PHEMTs' were carefully studied and analyzed.

Keyword : PHEMT, gate, wide recess, narrow recess, small signal model

I. 서론

* 正會員, 東國大學校 밀리미터파新技術研究센터
(Millimeterwave INnovation Technology research
center(MINT), Dongguk Univ.)

※ 이 연구는 동국대학교 밀리미터파 신기술 연구센터
(MINT)를 통한 한국과학 재단의 우수 연구센터 지
원금에 의하여 수행되었습니다.

接受日字:2003年1月16日, 수정완료일:2003年8月30日

최근 정보사회가 급속한 발전을 이루면서 문자, 음성 및 영상 등의 각종 멀티미디어 정보를 고품질로 동시에 전송할 수 있는 광대역 밀리미터파 무선통신에 대한 연구가 활발히 진행되고 있다. 즉, 이러한 밀리미터 파의 응용을 위한 시스템의 소형화, 저가격화 및 대중화를 위한 연구가 집중적으로 진행되고 있으며, 이를 위한 연구의 일환으로 밀리미터파 대역용 단일칩 집적 회로(MIMIC; Millimeter-wave Monolithic Integrate

Circuit)에 대한 연구가 활발히 진행되고 있다.

일반적으로 MIMIC 제작을 위해서는 우수한 성능을 갖는 고 전력, 저 잡음 MESFET (MEtal Semicon-ductor Field Effect Transistor), HEMT(High Electron Mobility Transistor) 및 PHEMT(Pseudomorphic HEMT) 등의 능동소자 개발이 필수적이다.

본 논문에서는 밀리미터파 대역에서 동작하는 GaAs 계 PHEMT의 성능 개선을 위한 연구의 일환으로 게이트 리세스 방법에 따른 소자의 DC 및 RF 특성변화를 측정 및 분석하였다. 리세스는 n⁺ 캡층을 제거하여 소자의 게이트 영역을 확보하는 것으로 소자의 핀치-오프 전압, 드레인 포화 전류의 구현 및 높은 항복전압을 위한 매우 중요한 공정이다. 이러한 게이트 리세스 식각의 형태는 일반적으로 single 리세스 및 double 리세스로 구분되며, single 리세스는 narrow와 wide의 형태로 다시 구분할 수 있다. 이미 여러 논문에서 PHEMT를 제작할 때 narrow 리세스를 이용할 경우와 wide 리세스를 이용한 경우를 비교 및 연구되어 왔으며, 이는 소자특성이 리세스의 방법에 따라 많은 영향을 받는 것임을 말해주고 있다^[1-3].

본 논문에서는 single 리세스를 이용하였으며, 다시 wide 리세스와 narrow 리세스로 구분하여 각각의 PHEMT를 제작하였다. PHEMT의 제작 후 소신호 모델의 어떤 파라미터가 소자의 DC 및 RF 특성에 실제적으로 영향을 주는가를 연구하였다.

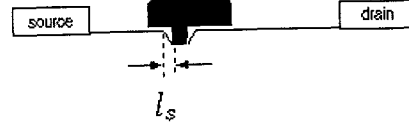
II. Narrow 리세스와 wide 리세스

게이트 패턴을 리세스 패턴으로 사용한 narrow 리세스와 ohmic 금속을 리세스 패턴으로 사용한 wide 리세스를 이용하였을 경우 나타나는 식각 단면을 <그림 1>에 나타내었다.

wide 리세스와 narrow 리세스의 가장 큰 차이는 리세스 후 게이트와 소스 사이의 거리(l_s) 변화라 할 수 있다. 이때 게이트와 소스 사이 거리 변화는 소스-게이트 저항(R_s)의 변화를 초래하며, 결국 최대전달전덕턴스(g_m)등의 변화를 가져오게 한다. 이는 식 (1)과 식 (2)에서 l_s , R_s 및 g_m 과의 관계에서 알 수 있으며, 결국 게이트와 소스 사이의 거리가 더 짧은 narrow 리세스가 wide 리세스에 비해 더 높은 g_m 값을 얻을 수 있음을 알 수 있다.



(a) Wide 리세스 단면
(a) Cross section of wide recess



(b) Narrow 리세스 단면
(b) Cross section of narrow recess

그림 1. 리세스 식각 단면도
Fig. 1. Cross sections of two types of recess.

$$R_s = \frac{\rho l_s}{w_g a} \quad (1)$$

$$g_m = \frac{g_m'}{1 + R_s g_m'} \quad (2)$$

단, 이때의 ρ 는 PHEMT 채널층의 비저항(resistivity), w_g 는 게이트 폭, a 는 채널의 두께를 각각 나타내며, 식 (2)의 g_m 은 측정시 나타나게 되는 실질적인 전달 컨덕턴스로서 g_m' 은 에피구조에 따라 정해지게 되어있는 진성 전달 컨덕턴스이다.

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (3)$$

전류 이득 차단주파수, f_T 에 관한 식을 식 (3)에 나타내었다. 식 (3)에 따르면 narrow 리세스로 제작된 PHEMT가 게이트와 소스 사이의 거리(l_s)의 감소에 의해 높은 g_m 값이 나타나게 되어 더 높은 f_T 값을 보여야 하는 것을 알 수 있다. 결국 식 (1), 식 (2)와 식 (3)에서 볼 수 있듯이 narrow 리세스가 wide 리세스에 비해 DC나 RF 특성상 더 우수한 결과가 나타날 것으로 예상될 수 있다^[4].

III. PHEMT의 제작

본 논문에서 PHEMT 제작에 사용된 에피층 구조는 다음과 같다. 즉, 반도체와 금속간의 접촉을 하여 낮은 접촉 저항을 갖기 위해 n⁺ 캡층을 $5 \times 10^{18} \text{ cm}^{-2}$ 로 Si

을 도핑하였다. 스페이스 층(spacer layer)을 40 Å의 두께로 성장하였다. 채널층은 AlGaAs/InGaAs/AlGaAs의 이중 이종접합(double heterojunction)을 사용하였으며, 채널층과 GaAs 버퍼층 사이는 atomic planar 도핑과 AlGaAs/GaAs의 super-lattice 구조를 사용하였다^[5].

Mesa 식각은 황산계열의 식각 용액을 사용하였으며, 식각과 현상을 번갈아 시행하여 식각된 단면이 완만한 경사를 이뤄 게이트 금속이 끊어지는 것을 방지하였다^[6].

Ohmic 금속은 열적 증착기를 이용하여 AuGe/Ni/Au를 증착 후 열처리를 수행하였다. 리세스 용액으로는 wide 및 narrow 리세스 식각에 적합한 구연산 계열의 식각 용액을 사용하였다^[7]. 본 논문에서 사용한 구연산 계열의 용액은 구연산 용액과 과산화수소(H_2O_2) 및 초순수(H_2O)를 1 : 3 : 1의 비율로 혼합한 것을 이용하였다. 또한 게이트 리세스 식각시 narrow 리세스는 0.1 μm 의 게이트 패턴을 사용하기 때문에 표면 장력으로 인한 식각의 불균일성을 개선하기 위하여 용액 전체의 0.2 %의 비율로 계면활성제(FC-93)를 추가하였다. 식각 패턴은 wide 리세스의 경우 별도의 패턴 없이 ohmic 금속을 그대로 사용하였으며, narrow 리세스의 경우 게이트 패턴의 레지스트를 사용하였다^[8].

<그림 2>는 본 논문에서 리세스 식각 후 GaAs 기판 표면의 SEM(Scanning Electron Microscope) 사진으로 식각율은 0.7 Å/sec이었으며, GaAs 기판 표면이 깨끗하게 식각된 것을 확인할 수 있다. <그림 3>은 상기 용액을 사용하여 식각 후의 GaAs 기판 표면에 대한 거칠기를 확인하기 위한 AFM(Atomic Force Microscope)으로 3.7 Å의 평균 거칠기 및 4.7 Å의

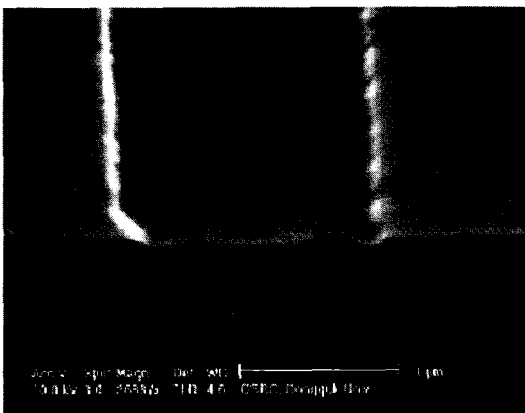


그림 2. 구연산을 이용한 식각 표면 SEM
Fig. 2. SEM of the etched surface using citric acid.

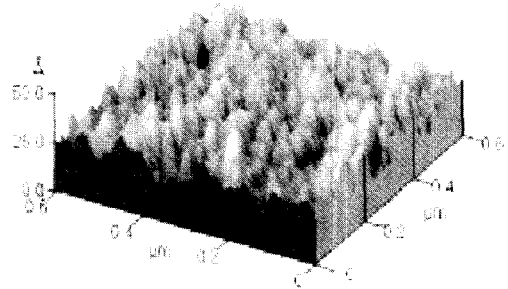


그림 3. 구연산을 이용한 식각 표면 AFM
Fig. 3. AFM of the etched surface using citric acid.

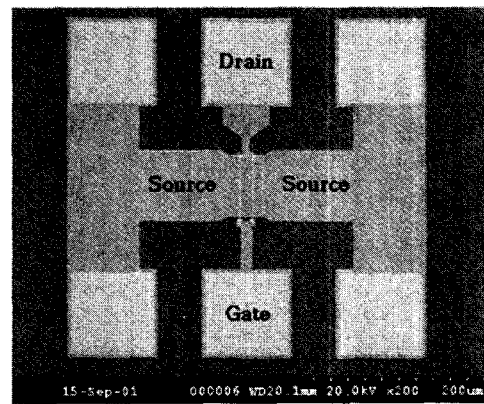


그림 4. 제작된 PHEMT의 표면 SEM 사진
Fig. 4. SEM photo of the fabricated PHEMT's.

RMS(Root Mean Square) 거칠기를 나타내었다.

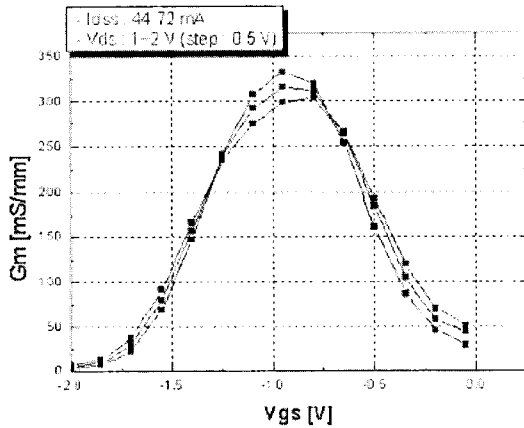
게이트는 0.1 μm 의 게이트 foot과 0.7 μm 의 게이트 head를 갖는 Γ 형태로 PMMA/ P(MMA-MAA)/ PMMA 3층의 레지스트 구조를 사용하였다^{[9][11]}. 현상된 게이트 패턴에 염산 계열의 식각액을 이용해 자연 산화막을 제거한 후 열적 증착기를 이용하여 Ti/Au를 각각 500 Å/4000 Å 증착하였다. 게이트 금속의 증착 후 소자 열화 방지를 위해 PECVD를 이용하여 Si_3N_4 로 passivation 하였다. 금속 패드는 RIE(Reactive Ion Etch)를 이용하여 Si_3N_4 passivation층을 식각했다^[12]. <그림 4>는 제작된 PHEMT의 표면 SEM 사진이다.

IV. 제작된 PHEMT의 측정 및 특성 분석

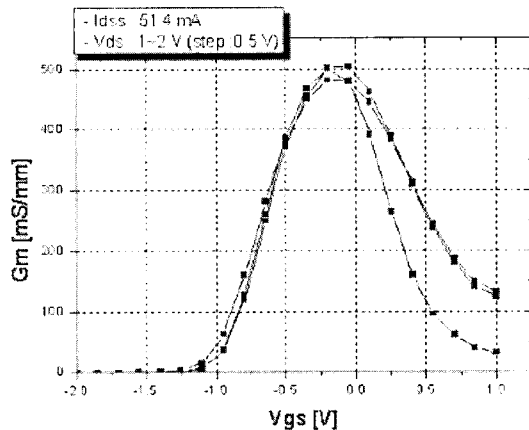
제작된 PHEMT의 DC 특성은 HP 4156A DC Parameter Analyzer로, RF 특성은 HP 8510C Vector Network Analyzer를 이용하여 측정하였다. 모든 측정은 TRU(Thru, Reflect, Load) on-wafer calibration

표 1. 추출된 소신호 모델의 각 파라미터
Table 1. Extracted parameters for a small signal model.

파라미터	Wide 리세스	Narrow 리세스
R_s [ohm]	3.542	3.215
C_{gs} [pF]	0.083	0.132
C_{gd} [pF]	0.014	0.025
C_{ds} [pF]	0.028	0.056
g_{ds} [mS]	3.629	5.125



(a) Wide 리세스로 제작된 PHEMT
(a) The fabricated PHEMT's using wide recess



(b) Narrow 리세스로 제작된 PHEMT
(b) The fabricated PHEMT's using narrow recess

그림 5. 리세스 방법에 따른 $70 \mu\text{m} \times 2$ PHEMT의 전달 컨덕턴스(gm) 특성

Fig. 5. Transconductance(gm) of $70 \mu\text{m} \times 2$ PHEMT's using two types of recess.

substrate를 이용하여 보정 후 수행하였다. 리세스 식각 방법에 따른 PHEMT의 특성 분석을 위해 wide 및 narrow 두 가지의 리세스 방법을 이용하여 제작된 PHEMT들은 측정을 통하여 소신호 모델을 각각 추출하였다^[13].

PHEMT의 cold-FET forward 바이어스, reverse 바이어스와 normal 바이어스 조건을 측정한 후 추출한 소신호 모델의 각 파라미터를 <표 1>에 나타내고 있다.

<그림 5>는 리세스 식각 방법에 따른 전달 컨덕턴스 특성 곡선을 나타낸 것이다. 두 소자 모두 단위 게이트 폭 $70 \mu\text{m}$, 게이트 핑거수 2개로 제작된 PHEMT로, wide 리세스를 이용한 경우 332.7 mS/mm 와 narrow 리세스를 이용한 경우 504.6 mS/mm 의 최대 전달 컨덕턴스 값을 얻을 수 있었다. 이때 게이트와 소오스간의 거리(L_g)는 narrow 리세스가 wide 리세스에 비해 짧게 되며 이에 따라서 R_s 는 작아져 g_m 은 증가하였음을 알 수 있다. 그러나 g_m 의 변화에 비해 <표 1>에서의 R_s 변화는 매우 작은 것을 알 수 있다. 이와 달리 g_{ds} 는 g_m 의 변화와 비슷한 비율로 변화되며 이는 g_m 의 변화가 리세스 길이 변화에 따른 R_s 의 변화보다 g_{ds} 의 변화에 더 큰 영향을 받게 된다는 것을 보여준다. 이것은 식 (4)와 식 (5)에서도 알 수 있다^[14].

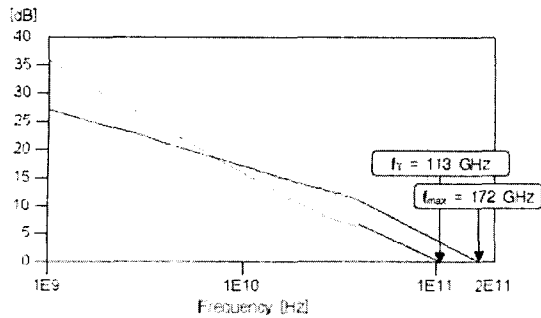
$$g_m = g_{ds} \frac{(V_D + V_{bi} - V_G)^{\frac{1}{2}} - (V_{bi} - V_G)^{\frac{1}{2}}}{V_{po}^{\frac{1}{2}}} \quad (4)$$

$$g_m = g_{ds} \left[1 - \left(\frac{V_{bi} - V_G}{V_{po}} \right)^{\frac{1}{2}} \right] \quad (5)$$

식 (4)와 식 (5)는 각각 소자의 linear 영역과 saturation 영역에서의 바이어스 조건에 따른 전달 컨덕턴스에 대한 식으로, V_D 와 V_G 는 드레인 바이어스와 게이트 바이어스를, V_{bi} 와 V_{po} 는 built-in 전압과 펀치오프 전압을 각각 나타낸다.

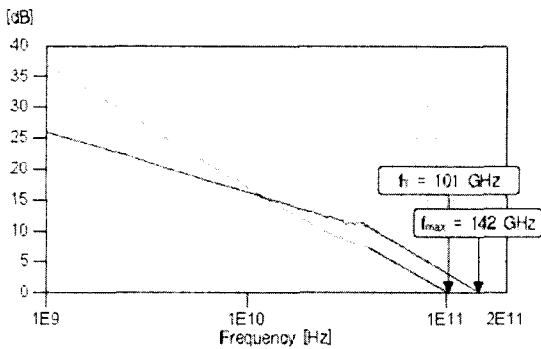
결국 wide 리세스에서 narrow 리세스의 공정 변화는 L_g 와 R_s 의 값을 변화시켜 g_m 값을 변화시키기도 하지만, 그 변화의 값은 매우 적다. 실제로 g_m 값의 변화는 g_{ds} 의 변화에 의한 것이 주된 역할을 함을 알 수 있다.

제작된 PHEMT들은 HP 8510C Vector Network Analyzer로 1 ~ 40 GHz의 주파수에서 측정하였다. <그림 6>은 각각의 리세스 식각 방법에 따른 RF특성 곡선을 나타내었다. 측정결과에 6 dB octave 외삽법을



(a) Wide 리세스로 제작된 PHEMT

(a) The fabricated PHEMT's using wide recess



(b) Narrow 리세스로 제작된 PHEMT

(b) The fabricated PHEMT's using narrow recess

그림 6. 리세스 방법에 따른 $70 \mu\text{m} \times 2$ PHEMT의 RF 특성

Fig. 6. RF performance of $70 \mu\text{m} \times 2$ PHEMT's using two types of recess.

사용하여 f_T 및 f_{max} 를 각각 계산하였다. Wide 리세스의 경우 f_T 와 f_{max} 는 113 GHz와 172 GHz를 얻었으며, narrow 리세스의 경우, 101 GHz, 142 GHz를 각각 얻을 수 있었다. 그런데 이런 결과는 식 (3)에서와 같이 g_m 값이 더 높은 narrow 리세스가 더 높은 주파수 특성을 보여야 하는 것과는 다른 것이다. 이는 <표 1>에서도 볼 수 있듯이 narrow 리세스로 제작된 PHEMT의 C_{gs} , C_{gd} , C_{ds} 값들이 wide 리세스로 제작된 PHEMT에 비해 더 높은 값을 나타내어 소자의 RF 특성은 감소시키는 것이다. 즉, wide 리세스에서 narrow 리세스로의 공정 변화는 g_m 값을 증가시키지만 그 증가한 값에 비해 캐패시턴스 값들이 더 증가하여 RF 특성을 저하시키는 것을 알 수 있다. 이러한 캐패시턴스 값의 변화는 패시베이션을 위한 Si_3N_4 가 게이트와 캡층 사이의 부유 캐패시턴스 값들을 증가 시켜 C_{gs} , C_{gd} , C_{ds} 값을 더 증가시킨 결과로 분석되었다^[15].

표 2. 리세스 방법에 따른 PHEMT 특성 및 각 파라미터 비교

Table 2. Parameter comparison of PHEMT's using two types of recess.

	g_m [mS/mm]	f_T [GHz]	R_s [ohm]	$C_{gs} + C_{gd}$ [pF]	E_{ds} [mS]
Narrow 리세스	504.6	101	3.215	0.157	5.125
Wide 리세스	332.7	113	3.542	0.097	3.629
증감율[%]	+51.6	-10.6	-10.2	+61.8	+41.2

본 논문에서 제작된 $0.1 \mu\text{m}$ PHEMT의 측정 결과와 각 파라미터, 그리고 그에 따른 증감율을 <표 2>에 나타내었다. <표 2>에서의 증감율은 wide 리세스를 기준으로 나타낸 것이다.

최대 전달 컨덕턴스에서는 narrow 리세스로 제작된 PHEMT가 wide 리세스로 제작된 PHEMT에 비해 약 51.6 % 증가하였다. 이것은 narrow 리세스로 제작된 PHEMT가 wide 리세스를 이용한 것에 비해 g_m 값이 약 41.2 % 증가한 것이 그 주된 원인임을 알 수 있었다. 소신호 주파수 특성 f_T 의 값에서는 narrow 리세스로 제작된 PHEMT가 wide 리세스로 제작된 PHEMT에 비해 약 10.6 % 감소하였다. g_m 이 약 51.6 %가 증가하였음에도 주파수 특성이 감소한 것은 C_{gs} 와 C_{gd} 의 합이 wide 리세스에 비해 61.8 %가 증가하게 되어 g_m 이 증가한 영향을 역전시켜 더 낮은 주파수 특성을 나타내도록 한 것이다.

IV. 결 론

최근 급속도로 변화하는 정보화 사회에서 이제 밀리미터파 대역의 사용은 현실적으로 다가오고 있다. 이를 위한 단일 소자 및 집적회로 등의 개발은 중요한 것으로, 특히 밀리미터파용 PHEMT의 연구 및 개발은 필수적인 것이다. 본 논문에서는 밀리미터파 대역용의 PHEMT를 wide 및 narrow의 두 가지 리세스 조건으로 제작하였으며, 제작된 PHEMT는 측정 후 소신호 파라미터를 추출하여 DC 및 RF 특성과 비교 분석하였다.

최대 전달 컨덕턴스에서는 narrow 리세스로 제작된 PHEMT가 wide 리세스로 제작된 PHEMT에 비해 약

51.6 % 증가하였다. 이것은 narrow 리세스로 제작된 PHEMT가 wide 리세스를 이용한 것에 비해 g_{ds} 값이 약 41.2 % 증가한 것이 그 주된 원인임을 알 수 있었다. 소신호 주파수 특성 f_T 의 값에서는 narrow 리세스로 제작된 PHEMT가 wide 리세스로 제작된 PHEMT에 비해 약 10.6 % 감소하였다. g_m 이 약 51.6 %가 증가하였음에도 주파수 특성이 감소한 것은 C_{gs} 와 C_{gd} 의 합이 wide 리세스에 비해 61.8 %가 증가하게 되어 g_m 이 증가한 영향을 역전시켜 더 낮은 주파수 특성을 나타내도록 한 것이다. 결국 본 연구에서 narrow 리세스를 이용하여 PHEMT를 제작하는 경우 g_{ds} 가 증가하게 되어 높은 g_m 특성을 얻을 수 있는 반면, C_{gs} , C_{gd} 의 값들이 증가하여 f_T , f_{max} 를 감소시키는 것을 알 수 있었다. 본 논문의 결과로 보다 좋은 PHEMT의 DC 및 RF 성능을 얻기 위해서는 더 많은 실험을 거쳐 wide 리세스와 narrow 리세스의 최적점을 찾아가는 것이 필요하다는 것을 알 수 있었다.

참 고 문 헌

- [1] Tamotsu KIMURA, Tomoyuki OHSHIMA, Massanori TSUNOTANI, Toshihiko ICHIOKA and Shohei SEKI, "GaAs pHEMT Technology for optical Communication System", 2002 GaAs.MANTECH conference, San diego, America, April, 2002.
- [2] C.C. Meng, J.W. Chen, C.H. Chang, L.P. Chen, H.Y. Lee and J.F. Kuan, "Using average RF gate and drain current to determine gain compression mechanisms for narrow-recessed and wide-recessed MESFETs", 8th European gallium arsenide and other semiconductors application symposium, Paris, France, pp. 338-341, October, 2000.
- [3] C.J. Wu, M. Schneider, K. Alavi and E. Kohn, "Narrow Recess HEMT Technology", Journal of The Electrochemical Society, Vol. 134, No. 10, pp. 2613-2616, October, 1987.
- [4] John L.B. Walker, High-Power GaAs FET Amplifiers, Artech House, 1992.
- [5] Woo-Suk Sul, Byeong-Ok Lim, Seong-Dae Lee, Dong-Hoon Shin, Sam-Dong Kim, Soon-Koo Kim, Yong-Hoh Kim and Jin-Koo Rhee, "Studies on the fabrication of 0.1 μm Γ -gate PHEMT's", Proceedings of ITC-CSCC '01, Tokushima, Japan, pp. 1017-1021, 2001.
- [6] 임병옥, 0.1 μm Γ 게이트를 이용한 밀리미터파용 PHEMT 제작 및 특성에 관한 연구, 동국대학교 전자공학과 석사논문, 2001
- [7] Jong-Lam Lee, Eun-A Moon, Jung-Woo Oh, Seong Wook Ryu and Hyung Mo Yoo "Selective wet etching of GaAs on $\text{Al}_{0.24}\text{Ga}_{0.76}\text{As}$ for GaAs/ $\text{Al}_{0.24}\text{Ga}_{0.76}\text{As}/\text{In}_{0.22}\text{Ga}_{0.78}\text{As}$ PHEMT", IEEE Electronics Letters, Vol. 36, Issue 23, pp. 1974-1975, 9 Nov 2000.
- [8] 설우석, 이복형, 김성찬, 이성대, 김삼동, 신동훈, 이진구, "Citric acid 조성 비율에 따른 식각 특성에 관한 연구", 대한 전자공학회 하계학술 대회, Vol. 2, No. 24, pp. 33-36, June, 2001
- [9] 전병철, 윤용순, 박현창, 박형무, 이진구, "0.2 μm Wide-Head T-Gate PHEMT 제작에 관한 연구", 대한 전자공학회논문지, 제 39권, SD편, 제 1호, pp. 18-24, Jan, 2002
- [10] Seong-Dae Lee, Sung-Chan Kim, Bok-Hyoung Lee, Woo-Suk Sul, Byeong-Ok Lim, Dan An, Yong-Soon Yoon, Sam-Dong Kim, Dong-Hoon Shin, Jin-Koo Rhee, "Design and fabrication of the 0.1 μm Γ -shaped gate PHEMT's for millimeter-waves", JKEES, vol. 1, no. 1, May 2001.
- [11] B.O. Lim, S.C. Kim, H.S. Kim, S.D. Lee, H.C. Park, and J.K. Rhee, "Sub 0.1 μm asymmetric Γ -gate PHEMT process using Electron beam lithography", 28th International Symposium on Compound Semiconductor(ISCS) Proceeding, pp. 48-49, 2001.
- [12] J.W. Shin, Y.S. Yoon, S.D. Lee, H.C. Park, and J.K. Rhee, "Effects of He gas on hydrogen content and passivation of GaAs PHEMT with SiN films", 2000 Asia-Pacific Workshop on Fundamental and Application of Advanced Semiconductor Devices(AWAD), pp. 121-124, 2000.
- [13] D. S. Park, H. C. Cho, Y. S. Chae and J. K.

Rhee, "A New Cold PHEMT" Equivalent Circuit for Extracting Extrinsic Resistance", 2000 Asia-Pacific Workshop on Fundamental and Application of Advanced Semiconductor Devices (AWAD), pp. 115-119, 2000.

[14] Cheng T. Wang, Introduction to Semiconductor Technology: GaAs and Related Compounds, John Wiley & Sons, 1990.

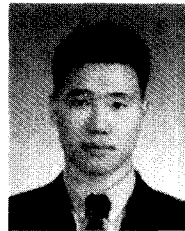
[15] Seong Dae Lee, Dan An, Hyung Moo Park, Hyun Chang Park, Sam Dong Kim, and Jin Koo Rhee, "Analysis of characteristics of PHEMT's fabricated by gate recess methods", 2002 Asia-Pacific Workshop on Fundamental and Application of Advanced Semiconductor Devices(AWAD), pp. 119-204, 2002.

저 자 소 개



林 炳 玉(正會員)
 2000년 2월 : 국립 환경대학교 전자공학과(공학사). 2002년 3월 : 동국대학교 전자공학과(공학석사). 2002년 3월~현재 : 동국대학교 대학원 전자공학과 박사과정. <주관심분야 : 밀리미터파 대역용 MIMIC

부품 설계 및 제작>



薛 宇 喆(正會員)
 2000년 2월 : 동국대학교 전자 전기 공학부(공학사). 2002년 3월 : 동국대학교 전자공학과(공학석사). 2002년 3월~현재 : 동국대학교 대학원 전자공학과 박사과정. <주관심분야 : 밀리미터파 대역용 MIMIC

부품 설계 및 제작>



李 聖 大(正會員)
 1992년 2월 : 동국대학교 전자공학과(공학사). 2000년 2월 : 동국대학교 전자공학과(공학석사). 2000년 3월~현재 : 동국대학교 전자공학과 박사과정 <주관심분야 : 마이크로 파 소자 및 회로설계, MIMIC 설계

및 소자 모델링>



申 東 薰(正會員)
 1982년 : 동국대학교 물리학과 졸업(학사). 1984년 : 동국대 물리학과 대학원 졸업 (이학석사). 1999년 : 런던대학교 전기전자공학과 대학원 졸업(공학 박사). 현재 : 동국대학교 밀리미터파 신기술 연구

센터 연구교수



金 星 燦(正會員)
 1999년 2월 : 동국대학교 전자공학과(공학사). 2001년 2월 : 동국대학교 전자공학과(공학석사). 2001년 3월~현재 : 동국대학교 대학원 전자공학과 박사과정. <주관심분야 : 밀리미터파 소자 및 회로 설계 제

작>



李 鎭 九(正會員)
 1969년 : 국립항공대학교 전자공학과(공학사). 1975년 : 서울대학교 전자공학과(공학석사). 1982년 : Oregon State University 전기공학과(공학박사). 1985년 : Cray Research, USA, Research Scientist.

1985년 : Microwave Semiconductors, USA, Senior Engineer. 1990년~1991년 : University of Michigan, Visiting Research Scientist. 1995년~현재 : 한국 전자과학회 이사. 1996년~현재 : 한국산업인력관리공단, 기술사 검정 심의위원. 2002년~현재 : 대한전자공학회 부회장. 1985년~현재 : 동국대학교 공과대학 전자공학과 교수. 1999년~현재 : 밀리미터파 신기술 연구센터 소장.