

---

# 가변 전송율을 갖는 디코더 입력의 스케일링을 위한 알고리즘

진익수\*, 심재영\*\*

Algorithm for Scaling of the Decoder inputs with Variable Transmission Rate

Ik Soo Jin\* · Jae Young Shim\*\*

---

본 논문은 2003년도 경남대학교 학술논문게재 연구비 지원으로 이루어졌음

---

## 요 약

본 논문에서는 CDMA 이동통신에서 매 프레임마다 다른 전송속도로 전송된 음성통화신호를 복호할 때 필연적으로 발생하는 스케일링과정에 대한 새로운 알고리즘을 제안하였다. 기존의 스케일링방법에서는 SMT(symbol metric table)라는 룩업 테이블을 사용하였으나, 제안된 알고리즘은 룩업 테이블을 사용하지않고 실시간으로 비트처리방법을 통하여 스케일링하는 간단한 알고리즘이다. AWGN 채널과 레일리페이딩 채널에서 컴퓨터 모의실험을 통하여 BER(bit error rate) 성능을 살펴보았다. 모의실험 결과 제안된 방식은 H/W 복잡도는 오히려 감소하면서, 레일리 페이딩채널에서 약 0.3~0.8dB 정도의 성능 이득을 가지는 것을 확인하였다.

## ABSTRACT

In this paper, we propose a simple scaling algorithm for CDMA mobile communications where a voice traffic signals are transmitted by individual one of several data rates at every frames. The traditional method is based on using look-up table called SMT(symbol metric table), but the proposed algorithm is real-time direct scaling method through simple bit manipulations without lookup table. The bit error rate performance is calculated by computer simulation over AWGN and Rayleigh fading channels. From the results, it is shown that the proposed algorithm outperforms the traditional SMT method on Rayleigh channel by 0.3~0.8dB, while achieving the less H/W complexity.

## 키워드

Variable Rate, Viterbi Decoder, 스케일링, CDMA

## 1. 서 론

CDMA 이동통신에서 사용하는 음성부호화기의 음성통화신호들은 사용자의 음성 패턴에 따라

변하는 가변 데이터 속도를 갖는다. 비터비 복호기에는 변조기에서 어떤 전송율로 음성데이터를 전송하였는지 알 수 없으므로 가능한 전송율 각각에 대하여 순차적으로 복호를 한 후에 Quality 비

---

\* 경남대학교 정보통신공학부 조교수  
접수일자 : 2003. 7. 22

\*\* 경남대학교 정보통신공학과 석사과정

트, CRC(cyclic redundancy check), SER(symbol error rate) 결과를 CPU로 보내면, CPU는 이를 근거로 데이터 전송율을 결정하게 되는데 이를 블라인드 레이트(blind rate) 검출이라 한다[1].

그림1은 4개의 가변전송율을 갖는 경우 비터비 복호기를 나타낸 그림이다. 복조기의 출력이 예들 들어 4비트라고 하면, 누산기에서는 송신기에서 반복전송된 횟수만큼 4비트 심볼들을 2회, 4회, 8회 더하게 되며 그 연산 결과는 최대 5, 6, 7비트로 늘어나게 된다. 따라서, 손실을 최소로 하면서 4비트로 변환하는 스케일링 과정이 필요하게 된다. 기존의 IS-95와 CDMA2000에서는 스케일링 과정을 SMT(symbol metric table)라는 lookup 테이블을 이용하여 수행하고 있다[2].

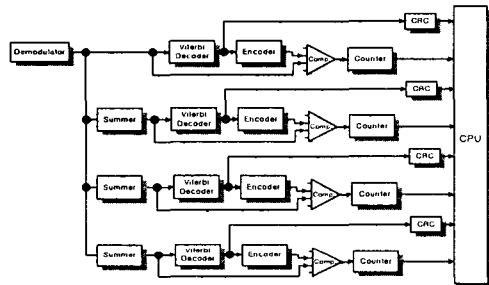


그림 1. 4개의 가변 전송율을 갖는 비터비 복호기.  
Fig. 1. Viterbi Decoder with 4 variable data rate.

본 논문에서는 스케일링 과정을 기존에 SMT라는 룩업테이블을 이용하지 않고 직접 실시간으로 스케일링하는 방식을 제안하였다. 또한 성능평가를 위하여 AWGN 채널과 레일리페이딩 채널에서 컴퓨터 모의실험을 통하여 BER 및 FER(frame error rate) 성능을 살펴보았다.

## II. SMT를 이용한 기존의 스케일링방법

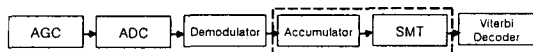


그림 2. SMT를 이용한 스케일링 과정.  
Fig. 2. Scaling process at using the SMT.

그림2는 SMT를 이용한 기존의 스케일링 방법을 나타낸 그림이다. 수신된 신호들은 AGC(auto-

matic gain control)에 의해 규준화된 후에 4비트 A/D 변환기를 거치게 되며, 복조기에서 복조과정을 수행한 후 4비트 연판정(soft decision)된 디인터리버(deinterleaver)의 출력을 보내게 된다. 그 후 SMT라는 룩업테이블을 이용하여 스케일링 과정을 수행하고 비터비 복호기로 그 결과값을 넘겨주게 된다. SMT의 데이터들은 내부 RAM에 저장되어 있다가 SMTDATA라는 레지스터를 통하여 CPU로부터 비터비 복호기로 출력되도록 되어 있다[2-4].

## III. 제안된 스케일링 알고리즘

복조기의 디인터리버의 출력은 연판정비트 형태로 복호기에 입력된다. 연판정된 출력에서 MSB는 경판정(hard decision)된 비트이며, 나머지는 신뢰비트(confidence bit)역할을 한다. 신뢰비트의 역할은 복호기에 신뢰의 척도를 제공하는 것이다.

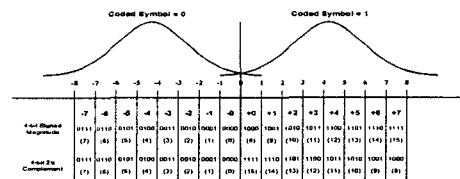


그림 3. 4비트 연판정된 데이터.  
Fig. 3. 4bit soft decided data.

그림3과 같이 4비트 연판정의 경우를 예를 들면 비터비 복호기의 입력이 부호형(signed magnitude)일 경우 “1111”이 입력된다면 이는 신뢰도가 아주 높은 로직 1 (강한 1)에 해당되며, 만일 “1000”이 입력된다면 이는 신뢰도가 아주 낮은 로직 1 (약한 1)에 해당된다. (2의 보수형일 경우 “1000”가 강한 1이고 “0111”가 강한 0이 된다)[3-4]. 변조기에서 반복 전송된 횟수만큼 누산기에서 더할 때에는 연판정된 비트를 가지고 더하게 되는데, 강한 1과 강한 1이 더해지면 연산된 출력은 강한 1이 되어야 한다. 로직 0의 경우에도 같다. 이렇게 되기 위해서는 로직 0과 로직 1이 균일한 간격(uniform step size)로 연판정 한다는

가정이 필요하게 된다.

다음에서는 2의 보수형의 데이터를 사용하는 경우를 예를 들어 본 논문에서 제안하는 스케일링 알고리즘을 설명하고자 한다. 본 알고리즘을 적용한 후의 데이터의 형태는 2의 보수형이다. 디인터리버의 출력이 부호형일 경우에도 본 알고리즘을 약간 변형하여 적용할 수 있다. 2의 보수형을 부호형으로 변환하는 방법은 MSB가 0이면 그대로 두고, MSB가 1이면 MSB를 제외한 나머지 비트들을 반전시키면 된다.

### 3.1 알고리즘

디인터리버의 출력이 2의 보수형인 경우 입력된 두 심볼의 MSB가 같은 경우와 다른 경우로 나누어진다.

#### 가) MSB가 같은 경우

- i) 2개의 비트 심볼을 더한다.
- ii) ( $n$ )비트 연산 결과에서 LSB를 제거한다.
- iii) stop

#### 나) MSB가 다른 경우

- i) 2개의 심볼을 더한다.
- ii) ( $n$ )비트 연산 결과에서 LSB를 제거한다.
- iii) MSB 만을 반전시킨다.
- iv) stop

비터비 복호기에서는 2의 보수형의 데이터에서 “0000” 혹은 “1111” 은 BM(branch metric) 모듈에서 Erasure 로 인식된다. 4비트 연관정된 데이터에 대하여 본 알고리즘의 결과가 Erasure가 나오는 경우의 예는 다음과 같다.

- i) 2개의 4비트 심볼을 더한다.  
 $0111+1000=0111$
- ii) 5비트 연산결과에서 LSB를 제거한다.  
 $01111 \Rightarrow 0111$
- iii) MSB 만을 반전시킨다.  
 $0111 \Rightarrow 1111$

### 3.2 알고리즘의 구현

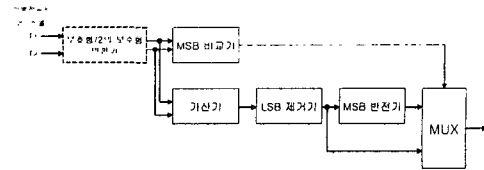


그림 4. 2심볼 스케일링 회로의 구성도.  
Fig. 4. 2 symbol scaling circuit.

그림4는 복호기 입력의 2심볼 스케일링의 실제 구성 회로를 보여주고 있다. 그림5는 제안된 알고리즘의 4심볼 스케일링과 8심볼 스케일링의 구성을 나타내는 블록도이다. 4심볼 스케일링은 3개의 2심볼 스케일링 장치를 트리 구조로 배치하여 구현이 가능하며, 복조기로부터 순차적으로 4개의 코드 심볼  $r_1 \sim r_4$ 를 입력받아 1개의 스케일링된 코드 심볼을 출력한다. 또한 8심볼 스케일링은 7개의 2심볼 스케일링을 트리구조로 배치하여 구현이 가능하며 복조기로부터 순차적으로 8개의 코드 심볼  $r_1 \sim r_8$ 을 입력받아 1개의 스케일링된 코드 심볼을 출력한다. 만일 송신단에서 반복 전송된 심볼들이 펀처링(puncturing)되었다면 복조기 출력을 디펀처링(depuncturing)한 후 디펀처링된 심볼을 포함하여 순차적으로 스케일링 회로에 입력시키면 된다. 따라서, 본 논문에서 제안하는 알고리즘은 표1과 같이 기존에 SMT를 이용한 기존의 방법 보다 특히 H/W의 복잡도에서 유리한 성능을 얻을 수 있다.

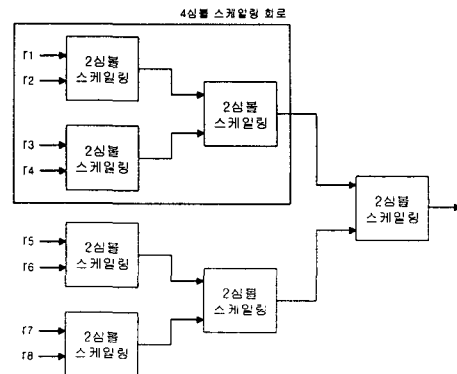


그림 5. 8심볼 스케일링 회로의 구성도.  
Fig. 5. Block diagram for 8 symbol scaling circuit.

표 3. 기존의 방식과 제안된 방식의 비교.  
Table 3. Comparisons between the traditional method and the proposed method.

	기존의 방식	제안된 방식	비고
목적	가변 전송율을 갖는 데이터의 스케일링	가변 전송율을 갖는 데이터의 스케일링	-
구성 및 작용	SMT(symbol metric table)라는 룩업테이블을 이용하는 방식	룩업 테이블을 이용하지 않고, 간단한 비트조작을 통해 복호기 입력을 스케일링.	SMT : 룩업테이블을 이용. 제안방식 : 룩업테이블을 이용하지 않음
장단점	CPU와의 인테이이스필요, RAM 소요.	룩업 테이블용 RAM이 불필요하며 간단한 비트처리, 디핑처링 과정이 있을 때 RAM 주소의 중첩으로 인한 디코더의 성능 저하 문제 해결.	H/W 복잡도에서 제안된 방식이 유리.

IV. 모의실험 및 결과

본 논문에서는 제안된 알고리즘의 성능평가를 위하여 AWGN채널과 레일리페이딩 채널에서 컴퓨터 모의실험을 수행하였다. 레일리 채널의 모델은 Jakes 모델을 이용하였다[5]. 본 논문에서의 시뮬레이션을 위한 데이터 전송율은 CDMA2000 규격을 선택하였다[1].

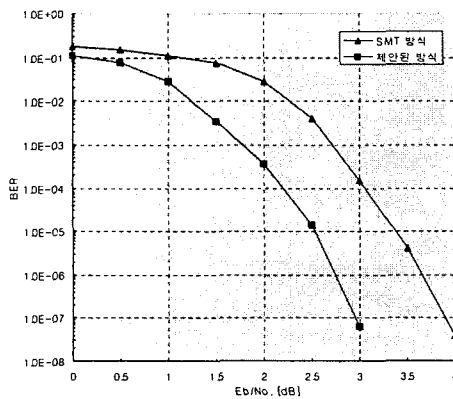


그림 6. AWGN 채널에서 BER 성능비교.  
Fig. 6. BER comparisons over AWGN channel.

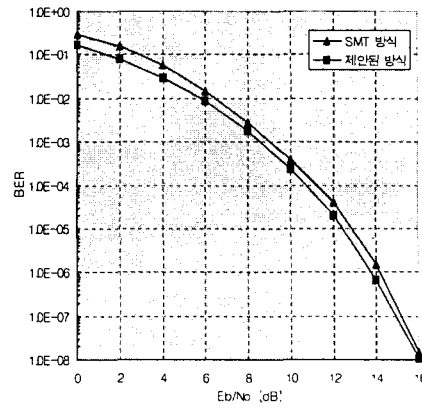


그림 7. 레일리 페이딩 채널에서의 BER 성능비교.  
Fig. 7. BER comparisons over Rayleigh channel.

그림6과 그림7은 AWGN과 레일리 페이딩채널 각각에 대하여 가변 전송율로 데이터를 전송했을 경우 기존의 SMT 방법과 제안된 방법의 BER 성능을 보여주고 있다. 제안된 알고리즘은 BER=10<sup>-5</sup> 에서 SMT방법에 비해 AWGN 에서는 약 0.8dB, 레일리 페이딩채널에서는 약 0.3dB의 이득을 확인할 수 있다.

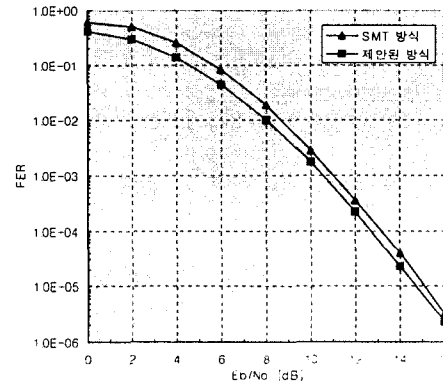


그림 8. Rayleigh 페이딩 채널에서의 FER 성능비교.  
Fig. 8. FER comparisons over Rayleigh channel.

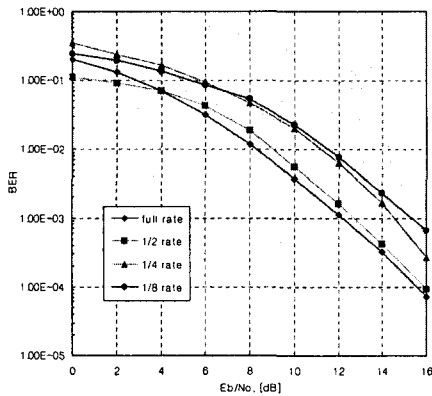


그림 9. 데이터율에 따른 성능비교 (SMT방식을 이용).  
Fig 9. Performance comparisons according to the fixed data rates (using the SMT method).

그림8은 레일리페이딩 채널에서 FER 성능을 비교한 그림으로, 제안된 알고리즘이 약0.3dB의 이득을 얻을 수 있음을 확인할 수 있다.

그림9와 그림10은 송신단에서 항상 일정한 전송율을 갖는 프레임을 전송할 경우 레일리 페이딩 채널에서의 모의 실험결과이다.

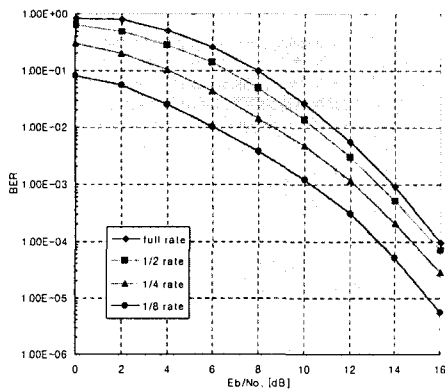


그림 10. 데이터율에 따른 성능비교 (제안된 방식을 이용).

Fig. 10. Performance comparisons according to the fixed data rates (using the proposed method).

한가지 흥미로운 결과는 기존의 SMT 방식에서는 한 프레임의 크기가 커질수록, 즉 1/8 rate 보다는 full rate로 갈 수록 BER 성능이 좋아지지만, 제안된 방식에서는 반대의 경향이 나타나는 것을 볼 수 있다.

## V. 결론

CDMA이동통신의 용량은 간섭의 양에 따라 좌우되는 특성이 있다[6]. CDMA 이동통신에서는 용량을 늘이기위해 음성통화신호들은 사용자의 음성 패턴에 따라 변하는 가변 데이터 속도를 갖는다. 본 논문에서는 매 프레임마다 다른 전송 속도로 전송되는 신호를 복호할 때 반복 전송된 신호를 누산기를 통하여 더할 경우 필연적으로 발생하는 스케일링 과정을 위하여 록업테이블을 이용하지 않고 간단한 비트처리만으로 수행할 수 있는 알고리즘을 제안하였으며, 기존의 SMT 방법과 성능을 비교하였다. 그 결과 IS 95나 CDMA2000에서 사용되고 있는 SMT를 이용한 스케일링 방법에 비해 제안된 스케일링 방법이 AWGN채널과 Rayleigh 페이딩 채널에서 BER 및 FER의 성능이 우수함을 확인하였다.

제안된 알고리즘은 간단하게 구현이 가능하며, 누산기 출력마다 SMTDATA라는 레지스터에 접속할 필요가 없으므로 스케일링 과정을 위한 CPU와의 인터페이스가 필요 없다는 점, 스케일링 과정에서는 거의 무시가 가능한 게이트 지연 시간 밖에 소요되지 않는다는 점, SMT를 따로 저장할 RAM이 필요하지 않으므로 시스템의 H/W 복잡도를 줄일 수 있다는 점등 H/W 복잡도는 오히려 줄어들면서 성능은 약 0.3~0.8dB 정도의 성능 이득을 가지는 것을 확인하였다.

## 참고 문헌

- [1] Physical Layer Standard for cdma2000 Spread Spectrum Systems Release C 3GPP2 C.S0002-C, May, 2002.
- [2] Qualcomm, "CDMA Mobile Station Modem (MSM2.2) User's Manual", 93-13433-1, Rev X2,1997.
- [3] Brian K. Bitler, Roberto Pado Ephraim Zehavi, "Method and Application for Determining Data Rate of Transmitted Variable Rate Data In a Communication Receiver", U.S.A. Patent 5566206, Oct.15,1996.
- [4] Daniel R. Kindred, Brain K. Butler,

- Ephraim Zehavi, and Jack K. Wolf, "Multirate Serial Viterbi Decoder for Code Division Multiple Access System Applications", U.S.A. Patent 5710784, Jan.10,1998.
- [5] W. C. Jakes, Jr. "Microwave Mobile Communications", John Wiley & Sons, New York, 1974.
- [6] 김호준, "CDMA 셀룰라 시스템에서의 역방향 간섭한계," 한국해양정보통신학회논문지, pp.395-402, 6월, 2003.

### 저자 소개



#### 진익수(Ik Soo Jin)

1987년 2월: 연세대학교 전기공학과  
공학사  
1989년2월: 연세대학교 전기공학과  
공학석사  
1995년8월: 연세대학교 전기공학과

공학박사

1995년11월~2000년2월: 전자통신연구원 IMT-2000개발  
본부 선임연구원.

2000년3월~2001년8월: 위덕대학교 정보통신공학과 전  
임강사

2001년9월~현재: 경남대학교 정보통신공학부 조교수

※관심분야: 변복조, 채널코딩, 이동통신



#### 심재영(Jae Young Shim)

2002년 2월 경남대학교 전자공학  
과 졸업(공학사)  
2003년 현재 경남대학교 정보통  
신공학과 석사과정

※관심분야: 변복조, 채널코딩, 이동통신