

---

# CATV망 관리를 위한 통합관리 시스템 구현 사례 연구

곽윤식\*

## A Study on the Implementation of Integrated Management System for CATV Network

Yoon-Sik Kwak\*

### 요 약

본 논문은 CATV 가입자 망 관리 시스템 구현에 관한 것으로 기존의 수동형 관리 시스템의 비효율성을 제거하기 위해 자동화된 집중식 통합관리 시스템을 구현하였다. 이를 위해 기존의 주파수대역 중에서 비디오 신호의 송신에 사용되지 않은 대역을 확보하여 제어신호의 송수신이 이루어지는 제어대역으로 사용하는 송·수신 시스템 및 자동화 분배기를 설계하였으며, 상·하향통신 및 하향통신방식이 공유된 형태로 RS-232를 이용한 9600bps의 송수신 시스템 및 자동화 단말기를 구현하였다. 또한 구현된 시스템의 운영 관리를 위한 CATV망 통합관리 시스템의 구성은 가입자 관리를 위한 ID생성부, 송수신부, 제어부, 자료백업부로 구성되며 윈도우 기반의 C++로 구현하였다.

### ABSTRACT

This study is about the development of a system related to the CATV network. It intends to develop an automatically centralized Headend system and a distributive system to remove the ineffectiveness of the established manual system. To achieve this goal, we took a part of bandwidth, which is not used for the transmission of video signals in the established frequency bandwidth, and used it for the transmission and receiver of controlling signals. By this way we could design a system of transmission and receiver and a automatic distributive system. We developed an information management system for the 9600bps CATV using RS-232 of forward/backward communication and backward communication. Based on window, It consist of ID generation, transmitter/receiver, control and backup part.

### 키워드

CATV, 통합관리 시스템, 자동화 분배기, 송수신 시스템, 자동화 단말기, 상·하향통신

### 1. 서 론

정보화의 발전과 더불어 CATV는 통신과 방송이라는 두 가지 기술의 접목으로 그 응용범위가 확대됨에 따라 현재 CATV 망을 이용한 다양한 형태의 서비스가 제공되고 있으며 서비스의 다양화에 따라 응용분야의 확대는 자연스러운 현상으로 판단된다[1][2]. CATV 시스템은 영상 정보를 전송하는 분배망으로 그 구성은 영상정보의 전송

및 시스템에 대한 전체적인 제어가 수행되는 센터부(Headend), 중계전송기기 및 케이블을 포함한 전송로 분배기 부분, 영상정보의 수신이 이루어지는 단말부로 구성된다[1].

CATV 가입자 망 관리 시스템에서 제기되고 있는 문제점은 다음과 같다. 가입자 망의 구성은 중앙시스템과 가입자 분배기가 케이블로 연결되어 중앙시스템에서는 가입자에 대한 비디오 신호

---

\*충주대학교 컴퓨터공학과 교수

접수일자 : 2003. 6. 2

의 송출만이 이루어지고 있다. 또한 케이블로 연결되어 있는 가입자 분배기는 단순 수동형 스위치로 구성되어 있어 중앙 시스템과의 연관성 및 망 관리의 자동화에는 적합하지 못하다는 문제가 제기되고 있다. 즉 가입자 망 관리 시스템의 수동형 문제이다[1][2][3][4].

본 논문에서는 이를 해결하기 위해서 다음과 같은 방법론을 제시한다. 먼저 제어신호 대역의 확보문제이다. CATV 신호대역은 5MHz~450MHz이다 여기에서 비디오 신호의 송신에 적용되지 않는 신호대역을 확보하여 가입자와의 제어 데이터를 송·수신 할 수 있도록 하였다. 또한 일반적으로 가입자 수는 수만에서 수십만 가입자를 관리 할 수 있도록 3바이트의 가입자 ID 데이터와 분배기 제어 데이터로 1바이트를 사용하였다. 두 번째로는 자동화된 가입자 분배기의 설계이다. 기존 분배기는 사람의 손에 의해서 On/Off가 설정되는 단순 수동형 스위치이다. 이를 보완하기 위해서 본 시스템에서는 프로세서를 활용하여 송·수신이 가능하고 기존 수동형 동작이 가능하도록 자동화 분배기를 설계하였다. 셋째는 그 구성이 ID생성 및 송수신부, 제어부, 상태표시부, 백업부로 이루어진 자동화 통합관리시스템을 설계하여 본 시스템의 운영·관리 담당케 하였다. 또한 상·하향통신 및 하향통신이 공유된 형태의 송·수신부는 분배기와의 제어 데이터에 대한 송·수신을 수행하도록 구현하였다. 중앙 시스템의 제어부는 가입자 분배기에 대한 On/Off제어를 위한 부분으로 가입자 ID 데이터의 생성 및 분배기 데이터에 대한 생성 및 제어를 위한 부분이다. 상태표시부에서는 통신방식의 확인 및 이에 따른 제어신호의 처리 그리고 백업처리를 구분하여 처리 할 수 있도록 설계되었다. 이는 본 시스템이 상·하향통신 및 하향통신이 공유된 형태의 시스템인 관계로 분배기에 대한 구분 및 통신상태의 확인과정인 요구되기 때문이다. 백업처리부는 앞에서 서술한 결과를 바탕으로 DB의 생성 및 갱신이 이루어진다.

## II. 본 론

CATV 시스템은 영상정보를 전송하는 분배망으로 그 구성은 영상정보의 전송 및 시스템에 대한 전체적인 제어가 수행되는 센터부(Headend), 중계 전송기기 및 케이블을 포함한 전송로 분배기 부분, 영상정보의 수신이 이루어지는 단말부로 구성된다[1].

본 논문에서 제안한 시스템의 전체 구성은 그림 1과 같다. 그림과 같이 중앙관리가 이루어지는 Headend 시스템인 송·수신단과 가입자와 연결되어 있는 분배기인 수신단, 그리고 이를 연결하는 상·하향통신 또는 하향통신 방식의 방송선로로 이루어져 있다.

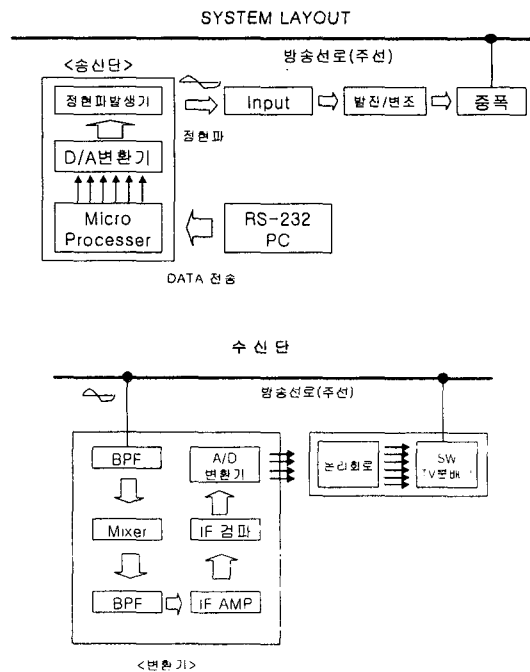


그림 1. 시스템 구성  
Fig. 1 System Architecture

### 1. H/W 시스템의 구성

Headend 시스템의 구성은 컴퓨터를 포함한 프로세서부분, 디지털신호에 대한 아날로그신호로의 변환부분으로 구성되어 있으며 가입자 분배기인 수신부는 아날로그신호에 대한 디지털신호로의

변환부분과 프로세서가 포함된 분배기 부분으로 이루어졌다. Headend 시스템의 가장 중요한 부분인 마이크로프로세서는 8 비트 AT89C2051를 내장시켰다[5].

RF 송수신단은 디지털 제어신호 데이터를 아날로그 신호로 변환하고 이를 주 전송선로에 입력시키는 부분으로 본 시스템에서 사용한 송수신 모듈은 CM-447-TX1과 CM-447-RX1 이다[6].

## 2. 통합관리 시스템 구성

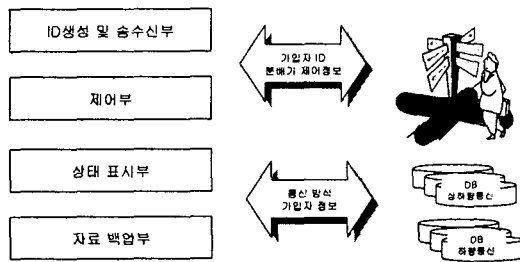


그림 2. 통합관리 시스템 구성도  
Fig. 2 Architecture for Integrated Management System

구현된 시스템의 운영 및 관리를 위한 통합관리 시스템의 구성은 가입자 관리를 위한 ID생성 및 송수신부, 상태표시부, 제어부, 자료백업부로 구성된다. 이를 나타낸 것이 그림 2이다.

ID생성 및 송수신부는 가입자 분배기 확인을 위한 ID생성 및 송수신부분이다. 일반적으로 CATV 운영자가 관리하게 되는 가입자의 수는 수만에서 수십만이다. 수십만 가입자를 확인하기 위해서 본 시스템에서는 다음과 같은 자료구조를 제공한다. 자료의 크기는 분배기 ID를 위한 3바이트와 분배기 데이터를 위한 1바이트로 총 4바이트를 기준으로 설계되어 있다.

$$\begin{aligned} \text{가입자 ID 수} &= 24\text{비트} = 16,777,216\text{개} \\ \text{가입자 분배기 데이터} &= 8\text{비트} = 8\text{가구} \end{aligned}$$

이에 따라 본 시스템으로 관리가 가능한 가입자의 수는 100만 가구 이상이 가능하도록 하였으며 분배기 데이터는 기본적으로 논리 "1"의 상태인 연결된 상태로 제어되도록 설계되었다.

송수신부는 9600bps의 RS-232를 기반으로 하는 송수신모듈을 중심으로 구성되어 있다. 여기서 송수신을 위한 Headend 시스템 및 분배기의 송수신 모듈의 송수신 알고리즘은 그림 3과 같다.

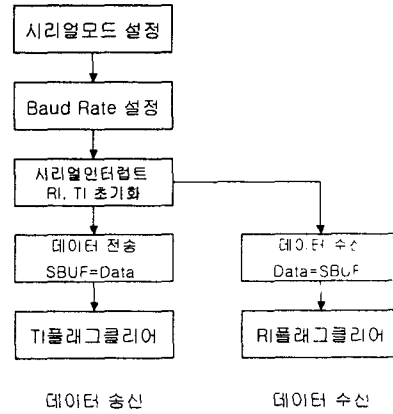


그림 3. 송수신 알고리즘  
Fig. 3 Algorithm of Trans · Receiver

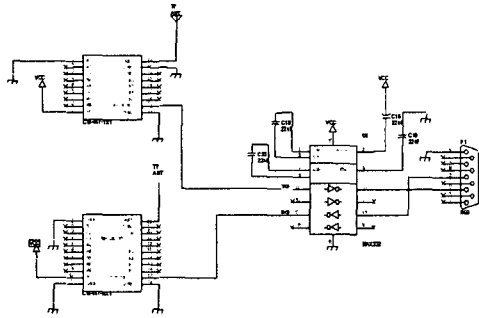
그림과 같이 본 시스템은 4바이트의 데이터를 직렬통신방식으로 전송시킨다. 이를 위해서 마이크로프로세서 AT89C51을 사용하고 지연시간을 감안하여 데이터를 전송하도록 하였다.

제어부 및 상태 표시부는 분배기의 가입자 스위치에 대한 제어와 상·하향통신 및 하향통신방식의 가입자에 대한 상태정보를 획득, 표시하는 부분이다. 분배기의 가입자 스위치는 입력선 1개와 8개의 가입자 선으로 구성되어 있다. 가입자 스위치의 제어 데이터는 On의 상태인 논리상태 "1"과 Off상태인 논리상태 "0"으로 표현된다. 또한 본 시스템의 통신방식은 단일 케이블을 이용한 쌍방향 전송방식을 기본으로 한다. 그러나 기존의 전송방식을 활용하기 위해 분배기에 대해서 상·하향통신방식 및 하향통신방식으로 구분하였다.

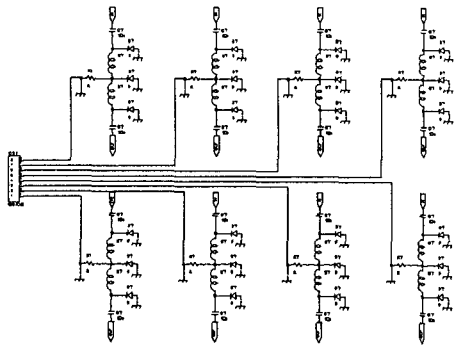
백업부는 앞 단계에서 구분된 상·하향통신방식 및 하향통신방식의 정보를 바탕으로 가입자 분배기를 구분하고 각각에 대해서 DB를 구축한다. 구축되는 데이터는 가입자 분배기에 대해서 데이터의 갱신 일자, 가입자 분배기 ID, 분배기 스위치 데이터 등이다.

### III. 실험

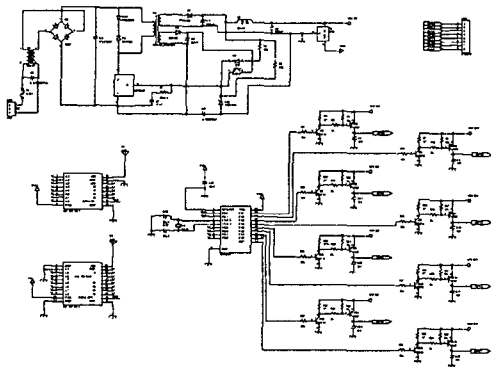
본 논문에서 구현한 Headend 시스템과 분배기에 대한 전체 회로도가 그림 6이다. 구성 요소로는 RF 모듈이 포함된 PC부, 마이크로프로세서부, 분배기 스위치부로 구성되어 있다[7].



(a) PC 인터페이스 부분



(b) 스위치 부분



(c) 전원부 및 프로세서 회로도  
그림 4. 구현된 시스템 회로도  
Fig. 4 Implemented system circuit

먼저 PC와 Headend 시스템을 연결하는 부분은 그림4(a)와 같다. 제시된 그림과 같이 PC에서는 RS-232를 이용하고 TTL 수준(5V)의 시리얼 데이터에 대해서 EIA/TIA-232E로 변환, 접속하기 위해서 MAX232를 사용하였다.

AT89C2051 마이크로프로세서에서 PC와의 송수신 신호인 RXD와 TXD는 각각 P3.0 포트 그리고 P3.1 포트에 할당하고, 이 두개의 시리얼 포트 내부에는 송신과 수신버퍼인 SBUF 레지스터가 있는데 이는 특수 기능 레지스터로 I/O 포트 99H이다. 분배기 데이터 신호 선으로는 P1.1부터 P1.7 그리고 P3.7까지 8개 포트를 할당하였다. 또한 마이크로프로세서에서 사용하는 주기 신호로 11.0592MHz의 주파수 발생기를 구현하였다.

통신방식의 설정을 위해 AT89C2051에서는 SCON과 PCON이라는 레지스터를 사용하며 SCON 레지스터는 시리얼 포트를 제어, 상태를 감시를 감시하기 위한 레지스터이고 PCON 레지스터는 보드올을 조절하는 레지스터이다. 특수 기능 레지스터 SCON에 어떤 값을 입력시키느냐에 따라서 시리얼 통신 방법이 결정되어진다. 그림 5는 SCON과 PCON 레지스터를 나타낸 것이다.

SM0	SM1	SM2	REN	TB8	RB9	TI	RI
SMOD	-	-	-	-	-	-	-

그림 5. SCON과 PCON 레지스터  
Fig. 5 SCON & PCON Register

SM0~SM2는 통신방식의 설정, REN는 시리얼 통신의 허락 비트, TB8과 RB9는 11 프레임을 사용할 때 송신하거나 수신하는 9 번째 비트, TI는 송신완료 인터럽트 플래그, RI는 수신완료 인터럽트 플래그이다. 자동 제어 분배기 설계에 있어서 SCON의 레지스터에 0x50(01010000b)값을 인가하여 통신방식 모드 1로 설정하여 한 데이터 값을 송수신 순간 10 비트 프레임으로 송수신이 이루어지며 프레임 형태는 1개의 스타트 비트, 8개의 데이터 비트, 1개의 스톱 비트로 구성되고 보드올은 9600bps로 설정하였다.

송수신을 위한 프로세서 내장 프로그램 구현은

Headend 시스템 및 분배기에 내장되어 있는 AT89C51 프로세서에 대한 초기화 과정, 시리얼 포트를 통한 송수신 프로그램으로 구성된다. 이를 위한 소스프로그램은 다음과 같다. 초기화 과정은 포트에 대한 핸들러(Handler)의 획득과정과 이를 이용한 초기화 데이터의 입력과정으로 구성된다. 시리얼 포트의 송신부분에서 수행되는 바이트 데이터에 대한 송신을 위해서 송신 버퍼의 상태를 확인(GetLastError 함수)하는 과정을 수행하고 확인 후, 데이터의 송신이 이루어진다. 이때 송신 데이터의 지연은 0.05초로 설정되었으며 이는 통신 버퍼의 확보를 위한 지연 시간으로 실험적으로 얻은 값이다.

**<초기화 프로그램>**

```

BOOL PortSetting(){
hCom =
    CreateFile(PortName,
    GENERIC_READ|GENERIC_WRITE,0,NULL,
    OPEN_EXISTING,
    FILE_ATTRIBUTE_NORMAL |
    FILE_FLAG_OVERLAPPED,NULL);
if (hCom==INVALID_HANDLE_VALUE)
{
    MessageBox(0,"다른 곳에서 통신포트를 사용하거나 오류가 발생했습니다.",
    "통신초기화에러", MB_SYSTEMMODAL
    | MB_OK | MB_ICONHAND);
    return 0;
}
GetCommState(hCom,&Dcb);
Dcb.DCBlength=sizeof(DCB);
SetupComm(hCom,4096,4096);
PurgeComm(hCom,PURGE_TXABORT
| PURGE_TXCLEAR
| PURGE_RXABORT | PURGE_RXCLEAR);
Dcb.BaudRate = 9600;
Dcb.ByteSize = 8;
Dcb.Parity = 0;
Dcb.StopBits = 0;
if(! SetCommState(hCom,&Dcb)) return 0;
MessageBox(0,"통신포트 초기화에
성공하였습니다.", "통신포트 초기화 성공",
MB_SYSTEMMODAL | MB_OK
| MB_ICONEXCLAMATION);
return TRUE;
}
    
```

**<시리얼포트 송신부분>**

```

BOOL OutPort(HWND hDlg,DWORD ex,BYTE c){
WORD f,d,count=0;
int a,b,e,t=0;
intc1[10];
    
```

```

BYTE RxChar;
f=(HIWORD(ex));
d=(LOWORD(ex));
a=(LOBYTE(f));
b=(HIBYTE(d));
c=(LOBYTE(d));

if(! WriteFile(hCom,&a,1,&WriteSize,&m_osWrite))
{
    if (GetLastError() == ERROR_IO_PENDING)
    {
        if(!GetOverlappedResult(hCom, &m_osWrite,
        &WriteSize, TRUE))
        {
            MessageBox(hDlg,"첫 번째 바이트를 보내지 못했습니다
            .","err",MB_SYSTEMMODAL | MB_OK
            | MB_ICONEXCLAMATION);
            return 0;
        }
    }
    else
    {
        return 0;
    }
}
for(long i=0;i<10000i++);
    
```

시리얼 포트의 수신과정이 수행되는 수신부분에서는 바이트 데이터에 대한 수신을 위해서 수신 버퍼의 상태를 확인(ComStat.cbinQue)하는 과정을 수행하고 확인 후, 데이터의 수신이 이루어진다. 1바이트 데이터 수신 완료 후, 버퍼를 불러오고 재송신을 위한 단계로 전환된다.

**<시리얼포트 수신부분>**

```

BYTE InPort(BYTE RxChar){
ClearCommError(hCom,&ReturnCode,&ComStat);
if(ComStat.cbinQue==0)
{
    return FALSE;
}
if(!ReadFile(hCom,&RxChar,1,&ReadSize,&m_osWrite))
{
    if(GetLastError() == ERROR_IO_PENDING)
    {
        if(!GetOverlappedResult(hCom, &m_osWrite, &ReadSize,
        TRUE))
        {
            MessageBox(0,"수신에 실패했습니다.", "err",
            MB_SYSTEMMODAL | MB_OK
            | MB_ICONEXCLAMATION);
            return 0;
        }
    }
    else
    {
        ClearCommError(hCom,&ReturnCode,&ComStat);
        return 0;
    }
}
    
```

```

    }
  }
  ComStat.cbInQue=0;
  return RxChar;
}

```

두 번째 과정은 구성된 가입자 망에서 원하는 가입자 ID를 입력하고 송출하여 제어 대상의 가입자 분배기와 통신선로를 확보한다. 이 과정에서는 가입자 분배기에 대한 통신방식인 상·하향통신방식 및 하향통신방식에 관한 확인 작업이 수행되며 그 결과를 수신한다. 마지막으로 대상 분배기에 대한 스위치 제어를 위한 데이터를 출력시킨다. 분배기 ID 생성부에서는 4바이트의 데이터를 생성하고 이를 출력시킨다. 3바이트는 분배기에 대한 ID 데이터이며 1바이트는 분배기 스위치 데이터이다.

표 1. 분배기 ID 생성 예  
Table. 1 Example of ID

첫번째	두번째	세번째	네번째	분배기 ID
0x00	0x00	0x01	0xff	01
0x00	0x00	0x02	0xff	02
0x00	0x01	0x00	0xff	256
0x01	0x00	0x00	0xff	2710
0x0f	0x42	0x03	0xff	99999

또한 통신방식을 구분하여 동작상태에 대한 자료를 데이터베이스로 연결 백업데이터로 확보한다. 표1은 분배기 ID생성 예를 나타낸 것이다.

<분배기 ID생성 및 백업부>

```

case WM_INITDIALOG:
  SetTimer(hDlg,901,1,NULL);
  if(DBConnect()==FALSE)
  {
    MessageBox(0,"데이터 베이스에 연결할 수 없습니다.", "에러", MB_SYSTEMMODAL | MB_OK | MB_ICONEXCLAMATION);
  }
  PurgeComm(hCom,PURGE_TXABORT | PURGE_TXCLEAR | PURGE_RXABORT | PURGE_RXCLEAR);
  Code=DBExecuteSQL1();
  if(! OutPort(hDlg,(DWORD)Code,TxChar)) return 0;
  SetDlgItemInt(hDlg,402,Code,TRUE);

```

```

Is2-GetDlgItemInt(hDlg,402,&Iss2,TRUE);
return TRUE;
case WM_TIMER:
  if(! (RxChar=InPort(RxChar))) return 0;
  i=0x00;
  if(RxChar==0x08){
    CheckDlgButton(hDlg,1000,MF_CHECKED);
    return 0;
  }
  else if (RxChar==0x07){
    CheckDlgButton(hDlg,1007,MF_UNCHECKED);
    return 0;
  }
  return 0;

```

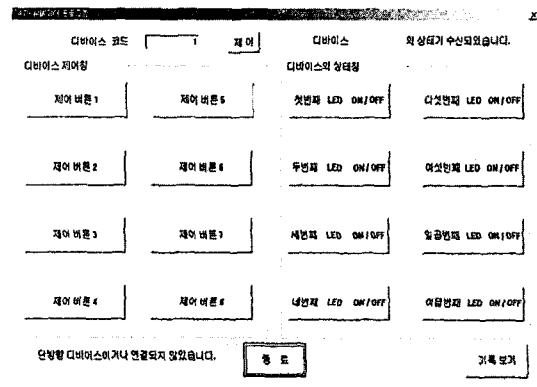
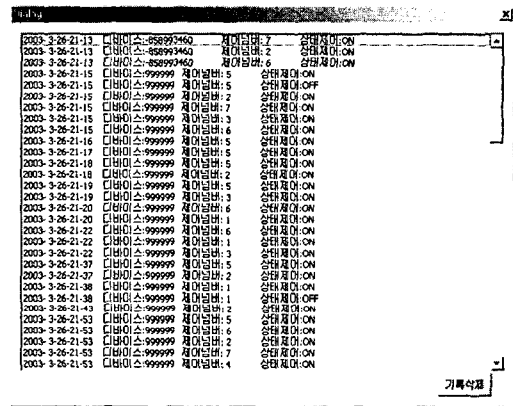


그림 6. 백업부와 통합관리 시스템  
Fig. 6 Backup & Integrated Management System

백업부는 상·하향통신이 이루어지는 분배기와 하향통신이 이루어지는 분배기로 구분되어 진다. 백업 자료는 가입자 분배기에 대한 제어 데이터를 저장하는 관리 프로그램으로 단방향의 경우 분배기에 대한 쌍방향통신이 불가능한 관계로 기존의

수동형 분배기가 갖는 두 가지 문제점을 내포하고 있다. 즉 정전 등 여러 가지 자연적 사건에 의한 분배기 스위치 데이터의 손실문제, 여러 가지 자연적 사건에 의한 분배기 스위치 데이터의 손실문제 그리고 스위치 데이터의 재설정 문제이다. 이 같은 문제를 보완하기 위해 본 시스템에서는 두 가지 방법론을 제시하였다. 첫 번째는 단방향 단말기로 판별되어 DB에 저장되어 있는 분배기의 백업자료를 활용하여 주기적으로 분배기에 대한 재 설정 프로그램을 수행하였다. 재 설정 주기는 2회/일로 설정하였다. 또한 기본적으로 가입자에 대한 비디오 신호는 제공되도록 함으로서 가입자에 대한 서비스의 중단이라는 문제를 제거하도록 하였다. 그림 6은 백업부의 출력상태 및 구현된 통합관리 시스템으로 분배기 ID창, 분배기 통신방식 상태창, 분배기 제어창, 분배기상태창으로 구성되어 있다.

#### IV. 결 론

본 논문은 CATV 자동화 통합관리 시스템을 구현하였다. 이를 위해서 기존의 비디오 신호 대역에서 제어 데이터의 송수신을 위한 대역을 확보하고 프로세서가 내장된 가입자 분배기를 설계하였으며 상·하향통신 및 하향통신방식이 공유된 형태로 RS-232를 통한 9600bps의 통신방식을 적용하여 송·수신시스템을 구현하였다. 또한 자동화 통합관리 시스템의 구성은 가입자관리를 위한 ID생성부, 송수신부, 제어부, 자료 백업부이며 윈도우 기반의 C++로 구현하였다.

#### 참고 문헌

- [1] 이규성, "CATV 핸드북 I II III".
- [2] 송문규 외 1, "무선 CATV망의 원격관리 및 제어시스템의 개발", 한국통신학회논문집, Vol. 23, No. 4, 1998.
- [3] 곽윤식 외 5, "CATV 시스템의 하향채널을 이용한 가입자망 관리 방법", 특허 출원 중, 특허-2002-0075093.
- [4] 곽윤식 외 5, "CATV 시스템의 하향채널을

이용한 가입자망 관리 장치", 특허 출원 중, 특허-2002-0075092.

- [5] Data Sheet, "ATM89C251 Microprocessor", ATMEL, 2002.
- [6] Data Sheet, "CM-447-TX1 & CM-447-RX1", 청우산업, 2000.
- [7] 양오, 정재기, "C언어를 이용한 마이크로 프로세서 설계 At89c2051(8031)의 기초와 응용", 2000.

#### 저자 소개



#### 곽윤식(Yoon-Sik Kwak)

1984년 2월: Chungju대학교 전자공학과 졸업(공학사)

1986년 9월: 경희대학교 대학원 전자공학과 졸업(공학석사)

1994년 2월: 경희대학교 대학원 전자공학과 졸업(공학박사)

1995년 1월 ~ 1996년 1월: Texas Tech University 파견 교수

1991년 5월 ~ 현재: Chungju대학교 컴퓨터공학과 교수

※ 관심분야 : 영상처리, 패턴인식, 신호처리