

論文 2003-40SD-10-2

VoDSL 서비스에 최적화된 ATM SAR 프로세서

(The ATM SAR Processor Optimized for VoDSL Service)

孫 允 植 * , 鄭 正 和 *

(Yoon Sik Son and Jong Wha Chong)

요 약

본 논문은 VoDSL(Voice over DSL) 가입자용 단말기에 적합한 ATM(Asynchronous Transfer Mode) 프로세서를 제안한다. 제안된 ATM 프로세서는 ATM 단, ATM 적응단의 프로토콜을 처리하는 블록, ATS 스케줄러 등으로 구성되며, ATM 네트워크상에 음성과 데이터 서비스를 위한 4개의 VCC(Virtual Channel Connection)을 지원한다. ATS(Adaptive Time Slot) 스케줄러는 음성 트래픽의 QoS(Quality of Service)를 보장하며 다중 AAL2 패킷을 지원하도록 설계하였다. 제안된 ATM 프로세서는 하이닉스 반도체의 0.35마이크론 공정에서 제작되었으며, 최대 52Mbps의 속도를 지원한다. 본 ATM 프로세서가 탑재된 VoDSL 가입자 장비인 IAD(Integrate Access Device)를 실제 제작하여 테스트용 네트워크 상에서 실험한 통하여 제안된 ATM 프로세서의 하드웨어 구조가 VoDSL 서비스의 대부분의 응용 분야에 성공적으로 적용될 수 있음을 확인한다.

Abstract

In this paper, we propose an ATM processor suitable for VoDSL subscriber's equipments. The processor is composed of ATM block, AAL protocol block and ATS scheduler, and provides up to 4 VCC which service data and voice traffics on the ATM network. The proposed ATS scheduler can guarantee QoS of the voice traffic and supports multiple AAL2 packet. The ATM processor is manufactured on the 0.35 micron fabrication line of HYNIX semiconductor and provides the maximum data transfer rate of up to 52 Mbps. We implement the IAD, which is the VoDSL subscriber's equipment. The experimental results on the test bed network shows that the proposed hardware scheme successfully services most of the applications of the VoDSL services.

Keyword : ATM, AAL2, scheduler, QoS, VoDSL

I. 서 론

지난 수년간 데이터와 음성의 통합 서비스는 통신업계의 주요 화두가 되었다. PSTN(Public Switched

Telephone Network) 망에서의 품질에 근접하도록 음성 및 멀티미디어 데이터를 데이터 망상에서 서비스하기 위하여 새로운 신호전달 체계 및 미디어 전송 방식에 관하여 많은 연구가 진행되고 있다.

* 正會員, 漢陽大學校 電子工學科
(Hanyang University, Department of Electronic Engineering)

接受日字:2003年7月1日, 수정완료일:2003年10月11日

음성 데이터가 만족할만한 품질로 네트워크 상에서 전송되기 위해서는 여러가지 실시간 처리에 관한 요구 조건이 만족되어야 한다. 일반적으로 음성은 8KHz의 레이트로 샘플링되고 네트워크를 통한 전송과정을 거

쳐 수신측에서 동일한 레이트로 재생된다. 이때 각 음성 샘플은 네트워크를 통과하면서 전송 및 전달 지연 시간을 갖게 되는데, 정상적인 대화 진행을 위해서는 이 지연 시간은 150 밀리 초 이하로 유지되어야 한다. 더욱 중요한 점은 전송되는 각 샘플들의 전송 지연 시간이 일정하게 유지되지 않음으로서 발생하는 지터 잡음(Jitter Noise) 등에 영향을 받지 않고 수신측에서 일정한 레이트로 각 샘플들이 재생되어야 한다는 것이다. 만약 지터 잡음에 의해 수신측에서의 재생 레이트가 변하게 되면 재생되는 음성의 품질이 떨어지게 되며, 서비스 사용자는 명확하지 않은 대화로 인해 서비스의 만족도가 현저히 낮아지게 된다.

전통적인 PSTN 망은 호가 설정되는 시점에서 음성 샘플의 전달을 위하여 일정한 데이터 송수신 능력을 예약하고 망을 통한 음성 샘플의 전달을 동기시킴으로써 지터 잡음 등에 의한 서비스 품질의 저하를 막고 있다. 이와 같은 방식은 음성 서비스에 대하여 예측가능한 환경을 제공함으로써 각 음성 샘플이 갖는 전달 지연 시간 및 지터를 미리 정해놓은 값 이하로 유지시켜줄 수 있으며, 따라서 전화를 사용할 때 우리가 경험할 수 있는 음성 품질이 제공되는 것이다. 그러나 이와 같은 방식은 음성 호가 진행되는 동안은 항상 64Kbps 채널을 할당하므로 silence 구간에서 다른 호의 음성 전달에 해당 채널이 사용되지 못하는 단점을 갖고 있다.

ATM 네트워크를 통한 음성 데이터의 전송은 자원 사용의 효율성 문제의 해결책으로 제시되었다¹⁾. ATM 망은 각 호에서 발생한 음성 샘플들의 지터 및 전달 지연 시간을 PSTN 망과 동일한 수준으로 유지시키면서 동시에 각 호가 미리 정해놓은 대역폭을 공유하도록 한다. ATM 포럼은 지난 2000년 7월 ADSL과 같은 광대역 가입자 망에서 음성 및 멀티미디어의 전송을 지원하는 효과적인 전송 방식을 정리하여 AF-VMOA-0145.000를 발표하였다. 이것은 AAL2를 지원하는 ATM 가상 회선을 이용하여 비어러(bearer) 정보 및 신호를 전달하는 방식에 대하여 규정하고 있다. ATM 가상 회선은 다중 QoS(Quality of Service)에 기반을 둔 우선 순위에 의거하여 사용되므로 음성 및 데이터 트래픽의 차별화 및 PSTN 망 수준의 음성 서비스를 제공한다.

지난 몇 년 동안 ATM 가상 회선에서 음성 및 데이터 트래픽 서비스를 위한 상용 제품이 비라타(Virata)

등에 의해 출시되었다. 모토로라와 비라타는 내장된 CPU를 이용하여 마이크로 코드 형태의 소프트웨어로 음성 및 데이터 서비스를 위한 프로토콜을 처리하는 두 개의 칩으로 구성된 제품을 선보이고 있다. 그러나 가입자 장비의 음성 채널 수가 늘어나면 그만큼 음성 데이터를 처리하는 CPU 부담이 증가하여 통화 품질이 떨어지는 약점을 안고 있다. 또한 통화 품질을 일정 수준으로 유지하기 위해서는 음성을 처리하는 칩의 수를 늘려야 하므로 장비에 소요되는 칩의 수가 증가하여 장비의 단가가 높아지게 되므로 xDSL망에서의 음성 서비스인 VoDSL의 가입자 단말기 시장의 주를 이룰 것으로 예상되는 대용량 단말기에는 적합하지 않다.

본 논문은 이와 같은 xDSL 망에서의 대용량 멀티미디어 서비스를 지원하는 가입자 장비에 최적화된 ATM 프로세서 구조를 제안한다. 제안하는 ATM 프로세서는 기존 표준안에서 제시된 내용을 모두 만족하도록 구성되었고 소프트웨어로 처리되던 AAL2 프로토콜을 완벽하게 하드웨어로 대응할 수 있다. VoDSL 서비스에서 가입자 단말기에 요구되는 스펙들과 실제 소요될 것으로 예상되는 하드웨어 리소스를 분석하여 면적과 비용면에서 최적의 ATM 프로세서를 설계한다. 본 논문은 다음과 같이 구성된다. II장에서 ATM 망에서의 음성 서비스에 대한 기본적인 개념을 정리한다. III장에서 제안하는 ATM 프로세서의 구조에 대해서 간단히 살펴보고, IV장에서는 음성 서비스의 QoS를 고려한 ATS 스케줄러에 대하여 설명한다. V장에서는 제안한 ATM 프로세서를 적용한 IAD의 시험 결과를 살펴본다. VI장에서 간단한 결론을 맺기로 한다.

II. ATM망에서의 음성 서비스

1. ATM의 구조

ATM 통신에서는 B-ISDN에 요구되는 다양한 기능을 수행하기 위하여 계층별 프로토콜 기준 모형을 채택한다. 이들 각 계층의 구성과 기능들은 다음의 <그림 1>에 나타내었다. B-ISDN에서 ATM의 프로토콜 기준 모형은 사용자 평면, 제어 평면, 관리 평면으로 구성된다.

사용자 평면은 사용자 정보 흐름의 전달과 이에 관련된 흐름 제어나 오류정정 등의 제어 기능을 제공한다. 이때 사용자 정보는 음성/영상/데이터 등의 서비스 정보를 의미한다. 사용자 정보는 그대로 전달될 수도 있고 적당한 처리 과정을 거쳐서 전달될 수도 있다.

제어 평면은 호 연결과 연결 제어의 기능을 제공한다. 즉, 호 설정/감시/해제 등에 관련된 기능을 제공한다. 관리 평면은 사용자 정보와 제어 정보의 전달에 관련된 통신망의 감시 기능을 제공한다. 관리 평면은 평면 관리 기능과 계층 관리 기능으로 구분되는데, 평면 관리 기능은 모든 평면들 간의 조정 역할을 통해 전체 시스템을 관리하는 기능이고 계층 관리 기능은 해당 프로토콜 개체 내부의 자원 및 변수에 관한 관리 기능을 갖는다. 계층 관리에서는 관련 계층 각각에 대한 운영 유지 보수 정보 흐름을 관리한다. 이들 중 사용자 평면 및 제어 평면의 프로토콜은 물리 계층(PHY), ATM 계층, AAL 계층, 상위 계층 등으로 구분된다.

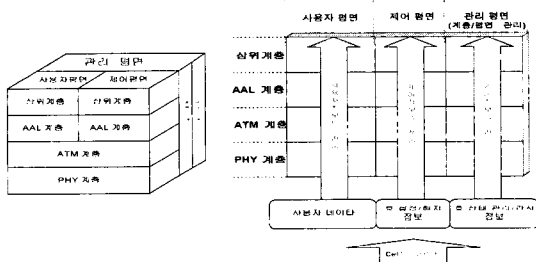


그림 1. ATM 프로토콜 모델과 계층별 데이터 흐름
Fig. 1. ATM protocol model and data flow.

물리 계층은 물리 매체(PM: Physical Medium) 부 계층과 전송 수렴(TC: Transmission Convergence) 부 계층으로 구분되며, 물리 계층의 부 계층은 물리 매체와 비트 시간 정보에 관련된 기능을 제공하고 전송 수렴 부계층은 ATM 셀 흐름에 데이터 비트 부호 흐름으로 변환하는 기능을 제공한다.

ATM 계층은 물리 계층과는 독립성을 가지며 셀 다중화 및 역 다중화, 일반 흐름 제어(GFC) 등의 ATM 셀 헤더 발생 및 추출에 관련된 제반 처리 기능을 담당한다. ATM 계층은 송신 방향으로는 상위 계층과 관리 계층으로 받은 정보를 이용하여 헤더를 생성하고 그 뒤에 AAL 계층에서 내려온 사용자 정보 구간을 덧붙여 물리 계층으로 내려 보낸다. 수신 방향으로는 물리 계층으로부터 받은 셀을 분해하여 헤더를 처리하고 사용자 구간 정보를 AAL 계층으로 올려 보낸다.

AAL 계층은 ATM 계층과 상위 서비스 계층간의 중간 계층으로 그 주된 기능은 ATM 계층이 제공하는 서비스와 사용자가 요구하는 서비스의 차이를 해소하는 것이다. AAL 계층은 수렴 부 계층과 절단 및 재결

합 부 계층으로 구분된다. 수렴 부 계층에서는 상위 계층의 사용자 서비스 정보를 프로토콜 데이터 단위(PDU)로 만들어 주거나 그 역의 기능을 수행하고, 절단 및 재결합 부 계층에서는 PDU를 절단하여 ATM 셀의 사용자 정보 구간을 형성하거나 그 역의 기능을 수행한다. AAL 계층의 기능은 상위 계층의 서비스 종류에 따라서 달라지며 그 세분화된 AAL 계층 타입을 아래의 <표 1>에 나타내었다.

표 1. AAL의 형태에 따른 대표적인 기능들
Table 1. Typical functions of AAL types.

AAL 형태	대표적인 기능
AAL 1	- 고정 비트율의 서비스 데이터 단위(SDU)를 동일 비트율로 전달 - 정보원과 목적지간에 시간 정보 전달 - 오류 복구 및 미 복구 오류 표시
AAL 2	- SDU를 가변 비트율로 전달 - 정보원과 목적지간에 시간 정보 전달 - 오류 복구 및 미 복구 오류 표시
AAL 3/4	- 비실시간성의 가변 데이터를 전달 - 연결성 또는 비 연결성 방식으로 전달
AAL 5	- AAL 3/4 의 기능 간소화 - 고속 데이터 전송

음성 패킷의 전달을 위하여 AAL2 계층을 이용하며, <그림 2>는 AAL2 계층의 패킷 포맷을 나타낸다. AAL2 헤더는 5바이트로 구성되며, 상위 어플리케이션 식별자, AAL2 채널 식별자 등이 포함된다. Payload는 최대 48바이트까지 구성될 수 있다.

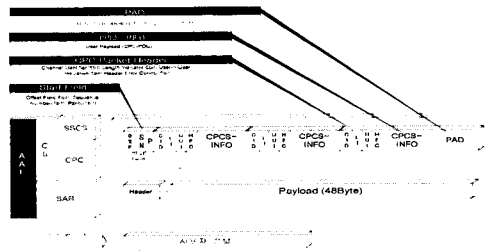


그림 2. AAL2 계층 프로토콜의 패킷의 포맷
Fig. 2. Packet format of AAL2 protocol.

1. VoDSL

<그림 3>은 음성, 데이터 통합 서비스인 VoDSL 서비스의 전형적인 구성도를 보인 것이다. 음성 호는 PSTN 망 또는 DSL 망에서 발생한다. VoDSL 가입자

장비인 IAD는 입력되는 가입자의 아날로그 음성을 샘플링하고 디지털 음성 데이터로 인코딩하여 일련의 음성 샘플을 생성한다. 이 음성 샘플들이 모여서 하나의 AAL2 패킷을 구성하며, 이 패킷은 ATM 망을 가로질러 AAL2 트렁크(Trunk)에 실려 전달된다. AAL2 트렁크는 AAL2 트래픽을 전달하는 ATM 가상 회선 연결이다. 가입자의 데이터 트래픽은 AAL2 패킷에 실려서 전달된다. AAL2, AAL5 패킷은 ATM 스위치에 분리되고, AAL2 패킷에 담긴 음성 샘플들은 ATM 망의 음성 게이트웨이(Voice Gateway)를 통해서 클래스 5 스위치로 전달된다. 원격지 가입자가 DSL 망 가입자이면 이 음성 샘플은 다시 AAL2 패킷으로 변환되어 ATM 망을 통해서 가입자에게 전달되며, 원격지 가입자가 PSTN 망 가입자이면 PSTN 망을 통해서 직접 전달된다.

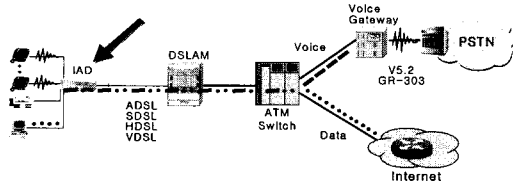


그림 3. VoDSL 서비스의 구성
Fig. 3. Configuration of VoDSL service.

<그림 4>는 음성 호, AAL2 채널, AAL2 트렁크 및 ATM 가상 회선 연결의 관계를 잘 보여주고 있다. 각 음성호는 AAL2 트렁크내의 각 AAL2 채널에 실려서 전달되며, 한 AAL2 트렁크는 최대 256개의 AAL2 채널을 가질 수 있다. 각 AAL2 채널 간의 구분을 위하여 각 AAL2 채널마다 고유의 채널 번호인 CID(Channel Identifier)가 할당된다.

AAL2는 다시 CPS(Common Part Sublayer)와 SSCS

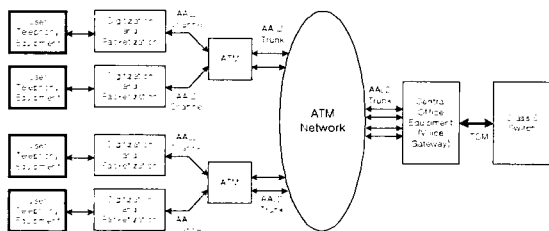


그림 4. 음성 호, AAL2 채널 및 AAL2 트렁크
Fig. 4. Relation among Voice Calls, AAL2 Channel, and AAL2 Trunk.

(Service-Specific Convergence Sublayer)로 나누어 볼 수 있다. CPS 계층은 3 바이트 크기의 패킷 헤더로 패킷의 포맷을 정의한다. 예를 들어 패킷의 길이, UUI (User-to-User Interface) 필드, 헤더 오류 정정 부호 등이 CPS 헤더에 포함된다. SSCS 계층은 ISDN 또는 PSTN 망에서 발생하는 트래픽 처리를 담당하는 상위 계층의 데이터 종류와 무관하게 AAL2 채널을 통한 데이터 전송이 가능하도록 한다.

III. 제안하는 ATM 프로세서

1. ATM 프로세서의 상위 구조

<그림 5>는 제안하는 ATM 프로세서의 상위 블록도를 나타낸다. ATM 프로세서는 상위 계층과의 데이터 전송을 ATM 프로토콜에 맞도록 53bytes의 cell 단위로 전송하도록 설계되었다. 음성 트래픽을 담당하는 AAL2 모듈과 고속의 데이터 트래픽을 처리하는 AAL5 모듈, 그리고 ATM 계층의 기능을 수행하는 ATM 모듈, 또한 이를 물리 계층으로 전달하는 UTOPIA 인터페이스 모듈, 호스트로 음성 및 데이터를 전달하기 위한 호스트 인터페이스 모듈 등이 제안하는 ATM 프로세서의 주요 구성 모듈이다.

AAL5와 AAL2모듈은 각각 Tx부와 Rx부로 나뉜다. Tx의 경우는 cell slot 단위로 동작하며, 이 동작 단위는 스케줄러에 의해 제어된다. 즉 스케줄러는 스케줄된 cell 레이트(rate)에 따라 그에 해당하는 시간 단위로 동작하도록 slot을 AAL 계층으로 보내준다.

기본적인 가정은 하나의 cell slot안에 53바이트 크기의 cell(53bytes)을 하나만 전달하는 것이다. 그러나, DMA(Direct Memory Access)를 사용하는 경우 DMA

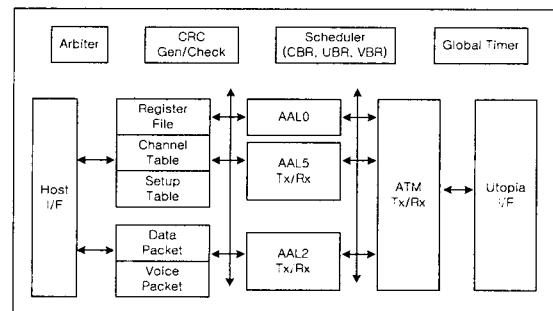


그림 5. 제안하는 ATM 프로세서의 블록도
Fig. 5. Block diagram of the proposed ATM processor.

의 완료 시점을 정확히 위의 가정에 맞출 수 없으므로 이를 완화하기 위한 버퍼(buffer)를 두고 있다.

AAL2 모듈은 ITU-T L363.2 규격에 의한 AAL type2의 CPS 계층의 프로토콜을 처리하는 송수신 기능을 처리한다. AAL5 모듈은 ITU-T L363.5 규격에 의한 AAL type5의 CPCS 계층과 SAR 계층의 프로토콜을 처리한다.

ATM 모듈은 ITU-T L361 규격에 의한 ATM 계층의 프로토콜을 처리하여 송수신 기능을 수행한다. 송신 기능은 각각의 VP(Virtual Path)들과 VC(Virtual Channel)들로부터의 cell들을 하나의 cell stream으로 변환하는 다중화(Multiplexing) 기능을 한다. 이때 cell 헤더를 생성하여 상위로부터의 payload에 추가하여 상위 계층에 전송한다. 수신기능은 물리 계층으로부터 수신한 cell stream을 분리하여 해당되는 VP와 VC로 전송하는 역 다중화 기능을 한다. 이때 cell 헤더를 추출하여 관련 채널의 정보를 얻는다.

UTOPIA(Universal Test and Operations PHY Interface for ATM) 인터페이스는 물리 계층 소자와의 연결을 담당한다. 스케줄러는 각각의 서비스 분야에 따르는 여러 개의 연결들이 각각의 QoS를 맞게 전송이 되도록 하는 모듈이다. ATM 표준안에서는 다양한 어플리케이션에서 적용이 가능하도록 서비스 분야를 다음과 정의하고 있다. CBR(Constant Bit Rate)은 지연 파라미터가 있어 실시간 응용에 적합하며, VBR(Variable Bit Rate)은 지연에는 민감하지 않지만 일정한 대역폭(bandwidth)을 보장한다. 그리고 UBR(Unspecified Bit Rate)은 어떤 파라미터도 설정되지 않는다.

2. 송신 및 수신 동작

제안된 ATM 프로세서의 동작을 Tx와 Rx로 나누어 설명하고자 한다. Tx와 Rx의 동작상의 차이점은 DMA 인터페이스로 DMA 요구를 보낸 후의 AAL5/2 코어의 동작에 있다. Tx의 경우는 DMA 인터페이스로 DMA 요구를 보내고 이에 해당하는 데이터의 전송이 모두 끝날 때까지 ATM 프로세서 내의 해당 FSM(Finite State Machine)이 정지하고 있다. DMA 인터페이스는 DMA전송이 완료된 후에 완료 신호를 AAL5/2 코어에 보내 줌으로써 다시 FSM을 진행하도록 인가해준다. <그림 6>은 Tx 동작을 자세히 보인 것이다.

Rx 동작의 경우 Tx와 동일하게 DMA 요구시에 FSM이 멈추도록 설계하면, DMA동작이 진행되는 동

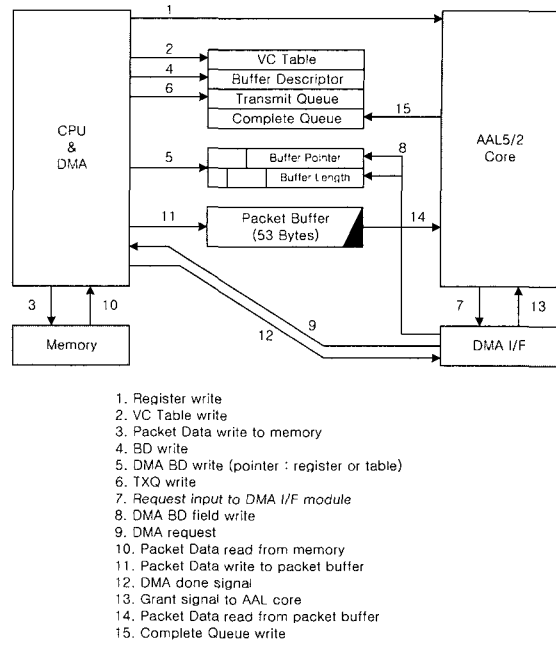


그림 6. AAL2/5 코어의 TX 동작
Fig. 6. TX operation of AAL2/5 core.

안 Utopia I/F를 통해서 수신되는 Rx 패킷들은 모두 폐기되므로 수신된 ATM 셀의 손실이 발생한다. 따라서 AAL5/2 코어의 Rx 동작의 경우 DMA 요구를 DMA 인터페이스에 주고 FSM은 Rx 동작을 계속 처리한다. 이와 같은 FSM 동작은 설계 시에 미리 내부에 할당해 놓은 Rx DMA 버퍼가 모두 채워질 때까지 계속된다. Rx DMA 버퍼가 가득 찬 경우에는 이를 알리는 신호가 FSM에 전달되어 FSM이 정지하게 된다.

IV. 음성 트래픽의 QoS를 고려한 ATS 스케줄링

ATS 스케줄러는 다음 그림과 같이 타임슬롯 링, VC 테이블, 활성화 큐 등으로 구성된다. 호스트에서 새로운 채널이 형성되면, 해당 채널의 정보는 활성화 큐에 기록된다. 스케줄러는 활성화 큐로부터 채널 정보를 읽어 메모리의 채널 테이블 영역에 저장하고, 해당 채널의 데이터가 저장되어 있는 위치를 가리키는 버퍼 식별자(Buffer Descriptor)가 연결 리스트 형태로 슬롯에 함께 삽입된다.

스케줄러 동작 주기는 셀 슬롯타임이다. 셀 슬롯타임 신호가 스케줄러에 인가되면, 스케줄러는 우선 활성화

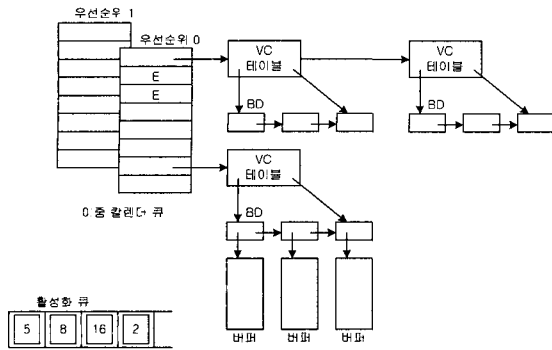


그림 7. 제안하는 ATS 스케줄러
Fig. 7. The proposed ATS scheduler.

큐에 기록되어 있는 새로운 채널 정보가 있는지를 확인한다. 새로운 채널 정보가 있을 경우 타임슬롯 링에 해당 채널 정보를 삽입하고, 스케줄러는 다음 단계인 타임슬롯 링 처리 단계로 진행한다.

타임슬롯 링은 이중 구조로 구성된다. CBR이나 rt-VBR로 형성되는 채널은 우선순위 0인 타임슬롯 링에서 처리된다. nrt-VBR 또는 UBR의 트래픽 클래스를 갖는 채널은 우선순위 1인 타임슬롯 링에서 처리된다. 스케줄러는 먼저 우선 순위 0인 타임슬롯 링을 처리한다. 만약 슬롯타임 내에 현재 슬롯의 모든 VC가 처리되면, 남은 슬롯타임동안 idle 셀이 전송되지 않고 우선 순위 1인 타임슬롯 링의 현재 슬롯에 링크된 UBR과 nrt-VBR 트래픽이 처리된다.

한 셀이 전송되는데 소요되는 시간을 T라 두면 T는 모든 스케줄링 동작의 기본 단위로 사용될 수 있다. 만약 링크의 셀 전송률이 C_R 이라면 1초에 평균 C_R 개의 셀이 전송됨을 의미하며, 따라서 $T=1/C_R$ 이다. 각 VC별로 셀과 셀 사이의 간격인 C2CS(Cell to Cell Spacing)은 VC 기술자에 각각 저장되며, 해당 VC의 전송률을 결정하는 파라미터가 된다.

타임 슬롯 링의 크기를 N, 슬롯에서 전송되는 셀의 수를 S라 두면 스케줄러가 링을 한번 순회하는데 소요되는 시간은 $N*S$ 셀 시간이다. 슬롯 크기인 S와 스케줄링의 정확도, 그리고 메모리 소요량에는 trade-off 관계가 있다. 즉, S가 작아지면 그 만큼 세밀한 스케줄링이 가능하지만, 타임 슬롯 링을 구성하는데 필요한 메모리의 크기가 증가한다. 이와 같은 소요 메모리의 증가는 칩의 가격 상승을 유발할 수 있으므로 적절하게 결정되어야 한다. 예를 들어 VoDSL의 가입자단 장비에서 지원하는 디지털 전화포트 수가 4인 경우의 음성

트래픽의 경우 $S=1, N=16$ 이 메모리 크기 대비 최적의 성능을 얻을 수 있다.

V. 구현 및 시험

본 논문에서 제시된 ATM 프로세서는 Verilog HDL로 설계되었으며, 실제 ATM 프로세서 칩은 Hynix의 0.35 μ m 공정으로 제작되었다. 전체 게이트 수는 15만 게이트이며, 최대 ATM셀 데이터 처리 능력은 초당 52Mbit이다. <그림 8>은 제안한 ATM 프로세서의 P&R이 완료된 후의 사진이다.

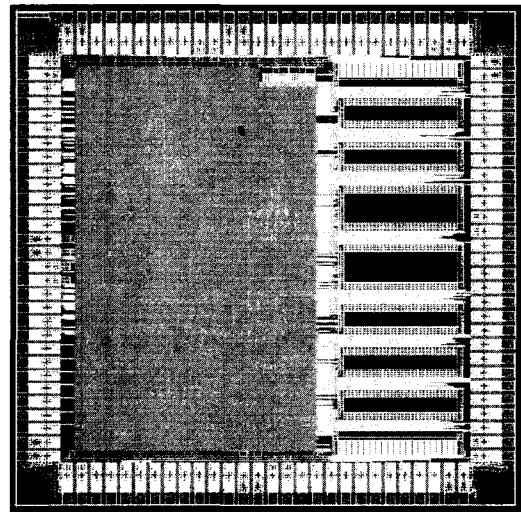


그림 8. 제작된 ATM 프로세서의 사진
Fig. 8. Picture of the ATM processor.

제안한 ATM 프로세서를 탑재한 VoDSL 가입자용 단말기인 IAD를 설계 및 제작하였다. 호스트로는 NETSilicon 사의 NET+ARM40을 사용하였으며, 가입자에게는 최대 4개의 전화 포트와 10/100 이더넷 포트가 제공된다. 성능 실험을 위하여 I.366.2 및 ATM 포럼 스펙을 모두 구현하였다. <그림 9>는 개발된 VoDSL용 단말기를 사진으로 보인 것이다.

ATM 프로세서의 기능 및 성능을 확인하기 위하여 VoDSL 서비스 망을 통한 성능 실험을 실시하였다. 본 실험에 사용한 망의 구성도를 <그림 10>에 보였다. Voice Gateway는 Paradyne사의 CPX-1000을 사용하였고, Class 5 스위치로는 TDX-100 교환기가 사용되었다. 제안된 ATM 프로세서의 음성 처리와 관련된 성능을 측정하여 보았다. 음성 코덱은 G.711(PCM-64 A-

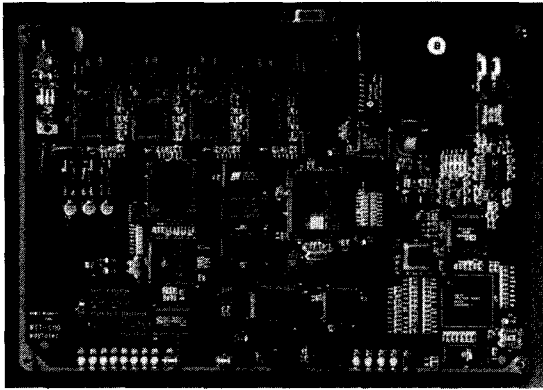


그림 9. 4포트용 VoDSL 가입자 단말기
Fig. 9. 4 port VoDSL customer premise equipment.

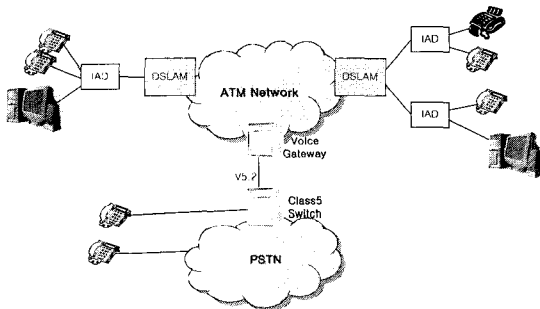


그림 10. VoDSL 서비스 망의 구성도
Fig. 10. VoDSL service network.

표 2. 음성 품질
Table 2. Voice Quality.

음성코덱 종류	항목	결과	임계값	
ADPCM	PSQM	1.42	< 3.0	
	PAMS	LES	4.22	> 3.6
		LQS	3.8	> 3.6
	Average delay	30.9ms	< 100ms	
	MOS	4.22	> 3.8	
	PESQ	3.45	> 3.0	
PCM	PSQM	0.76	< 3.0	
	PAMS	LES	4.46	> 4.0
		LQS	4.19	> 4.0
	Average delay	17.9ms	< 100ms	
	MOS	4.54	> 4.0	
	PESQ	3.85	> 3.5	

law) 및 G.726(ADPCM)을 사용하였으며, 측정장비는 Agilent사의 VQT (Voice Quality Test)장비인 J5422A 을 사용하였다. <그림 10>에 보인 VoDSL 시험망에서 측정된 음성의 품질을 PSQM, LES, LQS, MOS, PESQ와 음성 샘플의 평균 지연으로 비교하여 보았다.

여기서 임계값은 국내 통신사업자가 VoDSL 장비의 벤치마킹 테스트에 사용한 값으로 기존 PSTN 망에서의 품질에 근접하는 통화 품질을 제공하기 위해서는 반드시 만족되어야 한다. 표에서 알 수 있는 바와 같이 제안된 ATM 프로세서는 서비스 품질 측면에서 PSTN 망의 품질과 거의 동일한 음성 서비스를 제공할 수 있었다.

VI. 결론

본 논문은 VoDSL 서비스의 가입자단 장비 제작에 사용될 수 있는 ATM 프로토콜 프로세서를 제안하였다. 제안된 ATM 프로세서는 최대 4개의 VC를 제공하며, 초당 52Mbit의 데이터 처리 속도를 지원한다. 이중 타임슬롯 링을 채용한 ATS 스케줄러를 탑재하여, 실제 테스트용 망에서의 실험을 통하여 본 프로세서는 PSTN 망을 통한 유선 전화 수준의 통화 품질을 제공할 수 있음을 확인할 수 있었다. 본 논문에서 제안된 ATM 프로세서는 VoDSL 서비스의 대부분의 응용 분야에 성공적으로 적용될 수 있을 것으로 기대된다.

참고 문헌

- [1] ITU-T Recommendation I.363.2, Series I: B-ISDN ATM Adaptation Layer Specification: Type 2 AAL, ITU, Geneva, Switzerland, 1997.
- [2] ITU-T Recommendation I.366.2, AAL Type 2 Service Specific Convergence Sublayer for Trunking, ITU, Geneva, Switzerland, 1999.
- [3] The ATM Forum, Voice and Multimedia Over ATM Loop Emulation Service Using AAL2, af-vmoa-0145.000, 2000.
- [4] J. Sydir, P. Chandra, A. Kumar, S. Lakshmanamurthy, L. Lin, and M. Venkatachalam, "Implementing Voice over AAL2 on a Network Processor," Intel Technology Journal, Vol. 6, Issue 3, 2002.
- [5] K. Sriram, T. Lyons, and Y. Wang, "Anomalies Due to Delay and Loss in AAL2 Packet Voice Systems : Performance Models and Methods of Mitigation," IEEE Journal on Selected Areas in Communications, Vol. 17, No. 1, 1999.

저 자 소 개

孫允植(正會員) 第40卷 SD編 第9號 參照

현재 : 한양대학교 박사과정

鄭正和(正會員) 第40卷 SD編 第9號 參照

현재 : 한양대학교 정보통신대학 교수