

論文2003-40SD-11-1

Nano CMOS 소자를 위한 Ni-silicide의 Dopant 의존성 분석

(Dependence on Dopant of Ni-silicide for Nano CMOS Device)

裴美淑*, 池熺奐*, 李憲珍*, 吳淳榮*, 尹壯根*,
黃斌鋒*, 王鎮錫*, 李熙德*

(Mi-Suk Bae, Hee-Hwan Ji, Hun-Jin Lee, Soon-young Oh, Jang-Gn Yun,
Bin Feng Huang, Jin Suk Wang, and Hi-Deok Lee)

요약

본 논문에서는 소스/드레인 및 게이트의 불순물에 따른 실리사이드의 의존성을 면저항과 단면 특성 등의 분석을 통하여 연구하였다. 급속 열처리 후에는 As, P, BF₂, B₁₁ 등과 같은 불순물에 대한 면저항의 차이가 거의 나지 않았다. 하지만 실리사이드 형성 후의 고온 열처리에 그 특성이 매우 크게 변화하였다. BF₂를 주입한 시편에서의 특성이 가장 좋게 나타난 반면, As를 주입한 실리사이드의 특성이 가장 열화되었다. BF₂를 주입한 시편에서의 실리사이드 특성 향상은 flourine에 의한 니켈의 확산 방지 때문인 것으로 여겨진다. 그러므로 실리사이드의 성능 향상을 위해 Ni의 확산을 방지시키는 것이 매우 필요하다.

Abstract

In this paper, the dependence of silicide properties such as sheet resistance and cross-sectional profile on the dopants for source/drain and gate has been characterized. There was little difference of sheet resistance among the dopants such as As, P, BF₂ and B₁₁ just after formation of NiSi using RTP (Rapid Thermal Process). However, the silicide properties showed strong dependence on the dopants when thermal treatment was applied after silicidation. BF₂ implanted silicon showed the most stable property, while As implanted one showed the worst. The main reason of the excellent property of BF₂ sample is believed to be the retardation of Ni diffusion by the flourine. Therefore, retardation of Ni diffusion is highly desirable for high performance Ni-silicide technology.

Keyword : Ni-Silicide, Dopant, Thermal stability

I. 서론

실리사이드는 낮은 비저항과 낮은 일함수로 접촉저

항을 줄이는데 효과적인 재료로^{1,2)} ULSI 공정에 널리 사용되고 있으며 최근에는 차세대 반도체인 gate length가 100 nm이하인 Nano-scale MOSFET에 적합한 실리사이드로 니켈 실리사이드가 제안되어 많은 연구가 진행되고 있다^{3,4)}. Nickel-silicide는 한번의 열처리 과정만으로도 14 $\mu\Omega\text{cm}$ 의 낮은 비저항을 갖는 Nickel Mono-Silicide (NiSi)를 얻을 수 있고, 형성된 NiSi는 0.1 μm 이하의 좁은 폭의 poly silicon gate 위에서도 비저항 증가가 거의 없는 것으로 알려져 있다²⁾.

* 正會員, 忠南大學校 電子工學科

(Dept. of Electronics Engineering, Chungnam National University)

※ 본 연구는 한국과학재단 목적기초연구(R01-2001-000-00323-0)지원으로 수행 되었음.

接受日字:2003年1月13日, 수정완료일:2003年11月4日

또한 NiSi는 열처리 시 사용되는 질소와 반응을 하지 않을 뿐만 아니라 증착된 대부분의 니켈 박막은 실리콘과 반응하여 NiSi를 형성하기 때문에 반응 시 소비되는 실리콘의 양을 정확히 조절할 수 있는 장점이 있다. 더욱이 일정두께의 NiSi를 형성시키는데 소비되는 실리콘의 양이 다른 실리사이드, 특히 CoSi_2 보다 훨씬 적다는^[3] 매우 큰 장점을 가지고 있기 때문에 Ultra-Thin Silicon layer를 갖는 ULSI에 매우 적합한 실리사이드라고 말할 수 있다. 그러나 이러한 장점에도 불구하고 NiSi는 실리사이드 형성 후의 열안정성이 취약한 단점을 갖고 있어서 실제 응용에 많은 제약이 따르고 있다. 따라서 이러한 실리사이드(NiSi)가 실제 CMOS에 응용되기 위해 열안정성에 대한 연구가 활발히 진행되고 있지만 Ni-Silicide특성의 Nano-CMOS에 사용될 수 있는 Dopant에 대한 의존성 분석은 미비한 상태이다. 실제 MOSFET에서는 소스/드레인 또는 게이트 poly에 적용될 수 있는 Dopant가 여러 종류가 있으므로 각 Dopant에 대한 Ni-Silicide 특성을 분석하는 것이 매우 필요하다고 여겨진다.

본 논문에서는 source/drain과 gate poly에서 n-type으로는 As, P 이 p-type으로는 BF_2 , B₁₁이 주입된 경우에 대하여 Ni-Silicide의 특성 분석을 실시하여 실제 CMOS 기술에 적용되었을 때 발생할 수 있는 현상들을 파악하고 안정된 Ni-silicide를 위한 바람직한 Dopant가 무엇인지 제시하고자 한다.

II. 실험

불순물이 실리사이드에 미치는 영향을 관찰하기 위해 active와 poly 실리콘 각각에 BF_2 (20 KeV , $4 \times 10^{15} / \text{cm}^2$), B₁₁ (10 KeV , $4 \times 10^{15} / \text{cm}^2$), As (50 KeV , $5 \times 10^{15} / \text{cm}^2$), P (40 KeV , $5 \times 10^{15} / \text{cm}^2$)가 주입된 시편을 $1000 \text{ }^\circ\text{C}$ 에서 10 초간 RTA로 활성화시키고 Ion Beam Sputter를 이용하여 base pressure 10^{-7} Torr에서 니켈 200 \AA 을 증착하였다. 그리고 실리사이드를 형성시키기 위해 급속열처리(Rapid Thermal Processing)로 3×10^{-2} torr에서 온도를 $400 \text{ }^\circ\text{C}$ 에서 $750 \text{ }^\circ\text{C}$ 까지 변화시키면서 30초간 급속 열처리하였다. 반응하지 않은 Nickel을 제거하기 위해 에칭액($\text{HCl} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$)에 2분 동안 식각하였다. 실리사이드 형성후의 열안정성을 보기위해서 $500 \text{ }^\circ\text{C}$ RTP를 실시한 시편들을 고온전기로 600 , 700 , $800 \text{ }^\circ\text{C}$ 에서 각각 30분간 N_2 분위기에서 열처리를 하

였다. 면저항은 FPP(Four-Point-Probe)를 사용하여 측정하였다. 편의상 본 논문에서는 실리사이드 형성시 열처리를 'RTP(급속열처리)'라 하고 열안정성 실험에 대해서는 'Annealing(고온열처리)'라고 하겠다. 비교할 하기위해 불순물이 없는 시편도 같이 제작하였다. 실리사이드 상을 보기 위해 X선 회절분석기(X-Ray Diffractometer: 기초과학지원연구소 대구분소, 모델명 X'PERT)를 이용하여 성분을 분석하였으며, 투과전자현미경(Transmission Electron Microscope)과 FESEM(Field Emission Scanning Electron Microscope, 기초과학지원연구소 전주분소, 모델명 S-4700)으로 형성된 실리사이드의 두께와 Profile를 관찰하였다.

III. 결과 및 고찰

실리사이드의 RTP 온도 의존성을 보면, <그림 1>과 같이 $700 \text{ }^\circ\text{C}$ 까지는 낮은 비저항을 갖는 NiSi가 안정적으로 형성되었고 $750 \text{ }^\circ\text{C}$ 에서는 높은 비저항을 갖는 NiSi_2 ($35 \sim 50 \text{ mW/cm}$)로 변이가 되기 시작함을 알 수 있으며 이를 <그림 2>와 같이 X선 회절분석으로 확인할 수 있었다. 우선 poly와 active 실리콘을 비교해보면 poly 실리콘이 약 15% 정도 면저항이 높으며 NiSi₂로 변이 되는 온도도 더 낮다. 이는 XRD 분석 결과 poly 실리콘은 $500 \text{ }^\circ\text{C}$ 에서 NiSi₂ 피크가 이미 나타난 것으로 보아 Di-Silicide로 변이가 시작된 것을 알 수 있다. Poly에서의 이런 빠른 상변이는 확산 메커니즘으로 볼

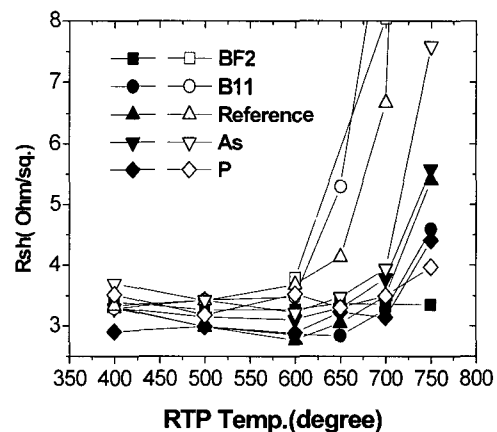


그림 1. RTP온도에 따른 실리사이드의 면저항 특성 (Solid: active, Open: poly)

Fig. 1. Dependence of NiSi sheet resistance on the RTP.

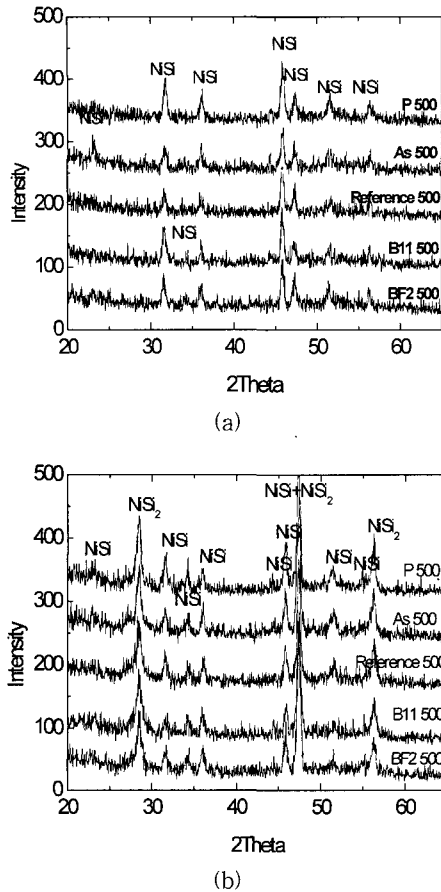


그림 2. 500 °C 에서 형성된 실리사이드의 XRD 분석 비교. (a) Active와 (b) Poly
 Fig. 2. Comparison of GXRD spectra of Ni-silicide RTP processed at 500 °C. (a) Active and (b) Poly layer.

때 높은 온도에서는 계면을 따른 확산이 우세하므로 grain을 따른 Ni의 확산이 잘 일어나기 때문이다. 불순물의 종류에 따라 면저항을 살펴보면 최대 0.5 W/Sq.의 차이가 있다. Nickel은 모두 같은 조건에서 증착하였고 Alpha-step으로 측정된 결과 두께가 200 Å임을 확인하였으므로 이는 오로지 불순물만의 영향임을 알 수 있다.

Active에서만 살펴보면 P (Phosphorus)를 주입한 경우에 가장 낮은 면저항을 갖고 있으며 가장 면저항이 높게 나온 것은 BF₂가 주입된 경우이다. BF₂의 주입 메커니즘을 보면 주입 후 Fluorine이 Boron과 분리되며 RTP후에는 grain boundary에 존재하게 되어 Nickel의 확산을 방해하게 된다. 따라서 실리사이드 형성이 억제되며 그로 인해 실리사이드의 두께가 다른 Dopant에

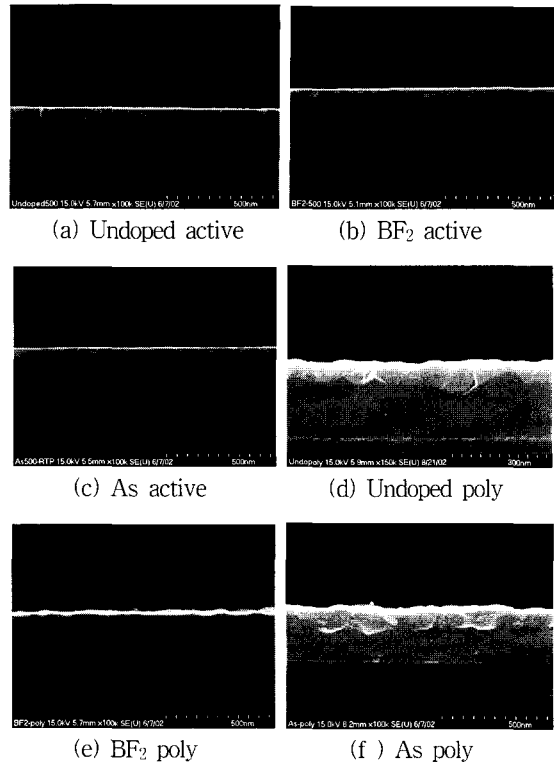


그림 3. RTP(500 °C, 30초)후 각 Sample의 단면 FESEM사진
 Fig. 3. Cross-sectional SEM image of samples with a RTP at temperature of 500 °C.

비해 얇게 형성되고 면저항이 다소 커진 것으로 생각할 수 있다. BF₂ 뿐만 아니라 모든 Dopant는 실리사이드의 형성을 억제 시키는 것으로 나타났다. FESEM 단면 사진으로 실리사이드의 두께를 확인해 본 결과 <그림 3>과 같이 Undoped active의 실리사이드가 dopant가 있는 모든 active의 실리사이드 보다 더 두꺼웠다. 또한 500 °C 에서 실리사이드 형성 후 실리사이드/실리콘 계면의 형태에서도 Dopant의 유무에 따른 차이가 발생했는데 Dopant가 있는 실리사이드의 계면이 약간 더 거칠음을 역시 <그림 3>으로 확인할 수 있었다. Poly에서 실리사이드특성은 active에 비해 매우 나빠짐을 알 수 있으며, 실리사이드 두께도 매우 두껍게 형성되고 실리사이드/실리콘 계면 상태도 매우 거칠다. 이런 poly에서의 실리사이드 특성 열화는 실제 소자에 적용할 때 가장 문제가 될 수 있는 부분이다. 실리사이드 형성시에 Nickel의 확산 깊이를 보기위해 XPS로 깊이에 따른 성분분석을 하였다. <그림 4>를 보면 500 °C 30초 RTP 후 Ni와 Si가 거의 1:1 성분비를 하고 있다. 따라

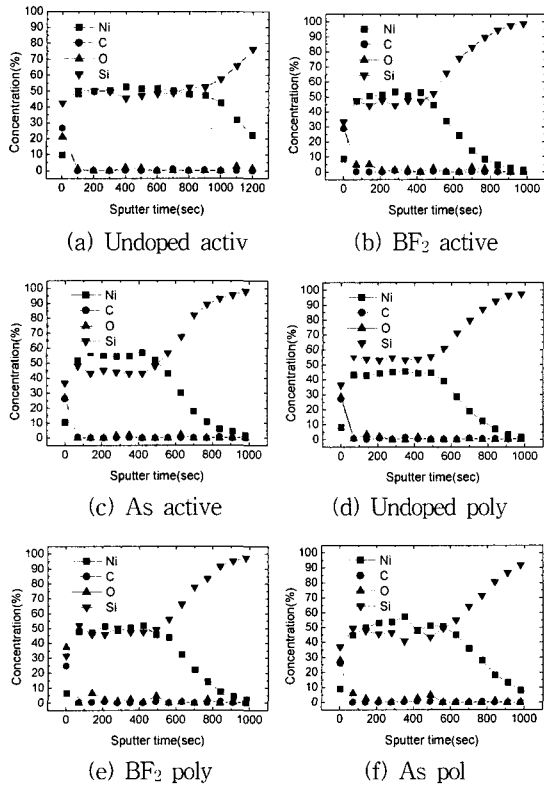


그림 4. RTP 500 °C, 30초 후 silicide의 깊이에 따른 XPS 성분 분석

Fig. 4. Depth profile of silicide after RTP 500 °C, 30s.

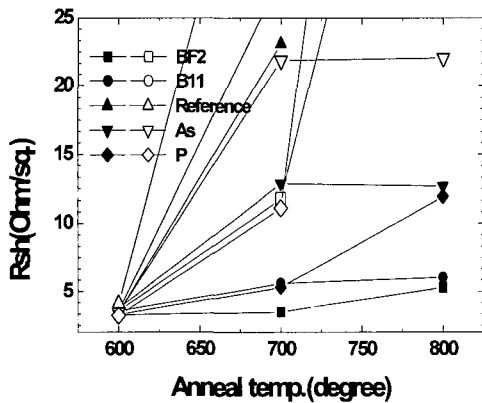


그림 5. 600, 700, 800 °C에서 각각 30분 Annealing 후의 면저항 특성 (Solid : active, Open : poly)

Fig. 5. Sheet resistance after annealing at 600, 700, and 800 °C for 30 min. (Solid : active, Open : poly)

서 Mono-Silicide를 형성하고 있음을 추측할 수 있으며 이는 <그림 2>의 XRD 분석으로 확인하여 알 수 있었

다. Dopant가 있는 시편은 공통적으로 실리사이드 층에 Ni 성분이 더 많은 것으로 보아 Ni의 확산은 Dopant에 의해 방해받을 수 있음을 확인 할 수 있다. 이처럼 Ni의 확산방해는 실리사이드 형성을 억제 시켜 실리사이드의 두께에 영향을 미치므로 위의 사진에서 보듯이 Dopant가 있는 것이 두께가 얇고 XPS 결과로 보아 실리사이드 층에 Nickel의 성분이 더 많다.

Ni-Silicide의 단점 중 가장 큰 것은 후속공정의 높은 온도에 불안정하여 고온에서 쉽게 비저항이 큰 Di-Silicide로 변이 된다는 것이다. 이를 개선시키기 위해 Ti, TiN, SiO₂ 등의 capping을 하기도 하며 다른 방법으로 N₂를 주입^[2,5]한 연구 결과가 보고 되었다. 하지만 본 논문에서는 다른 처리를 하지 않고 Ni만 증착하였을 때 Dopant의 영향에 대해서 분석하였다. 500 °C에서 30초간 급속 열처리한 시편을 600, 700, 800 °C에서 각각 30분간 열처리한 후 면저항을 측정하였는데 RTP만 한 경우는 <그림 1>에서 보았듯이 별 차이가 없었지만 열안정성은 <그림 5>에서와 같이 불순물의 종류에 따라 큰 차이를 보이고 있다. 또한 poly 실리콘은 active 실리콘에 비해 열적으로 더욱 불안정한데 이는 poly 실리콘의 grainboundary를 통한 Ni의 빠른 확산으로 NiSi₂로의 변이가 더 잘 일어나기 때문이다. 전체적으로 볼 때 Dopant가 있는 것은 Undoped active보다 열적으로 더욱 안정하였으며 열안정성이 가장 좋은 것은 BF₂ active로 700 °C 까지도 안정적임을 확인하였다. 600 °C 열처리에서 모든 시편의 면저항 변화는 거의 없었으나 단면을 관찰해 본 결과 열화가 이미 시작되었으며 Undoped는 실리사이드의 응집으로 인한 실리사이드 층의 단절현상이 발생하였고 As active의 계면에서는 응집현상이 일어나기 시작하여 다른 Dopant에 비해 실리사이드/실리콘의 계면이 더욱 불균일해졌다. 불순물이 열안정성에 미치는 영향을 n-type에 대해 살펴보면 P인 경우가 As인 경우에 비해 상대적으로 저항 특성이 좋음을 알 수 있다. 이는 <그림 6>과 같이 단면사진으로부터 확인할 수 있으며 As인 경우에는 이미 600 °C부터 응집이 나타나고 있음을 보여준다. 또한 n-type에서 특이할만한 점은 As이 주입된 시편에 대해서는 열처리 후 실리사이드 위에 산화물이 생성되는데 이런 현상은 실리사이드의 특성을 심각하게 열화시키는 원인이 된다. Arsenic은 다른 Dopant의 물성과는 달리 승화를 하며 승화온도가 613 °C로 후속 열처리 온도가 높은 경우에는 Arsenic loss

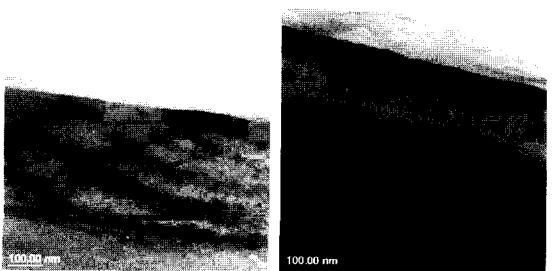
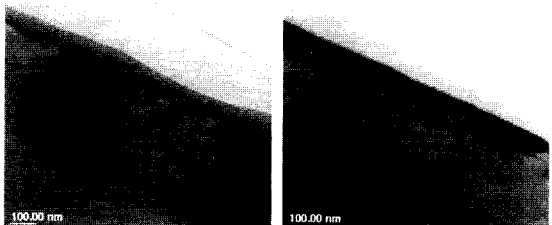
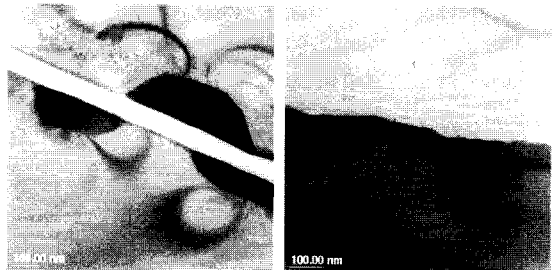
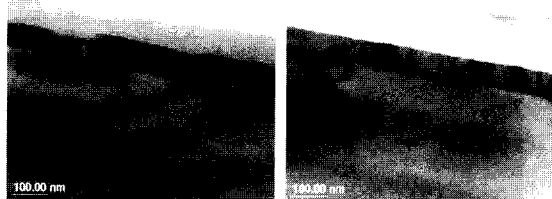
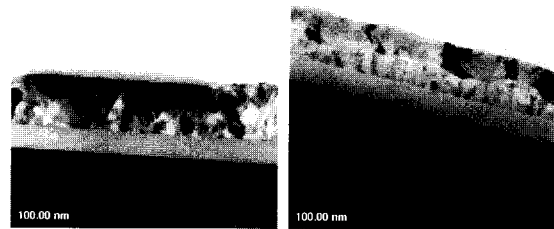
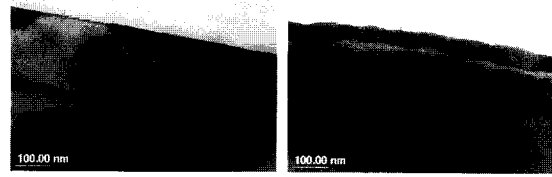


그림 6. Annealing 후 실리사이드의 두께와 실리사이드/실리콘 계면 상태를 관찰하기 위한 단면 TEM 사진

Fig. 6. Cross sectional TEM image of thickness of Silicide and Silicide/silicon interface.

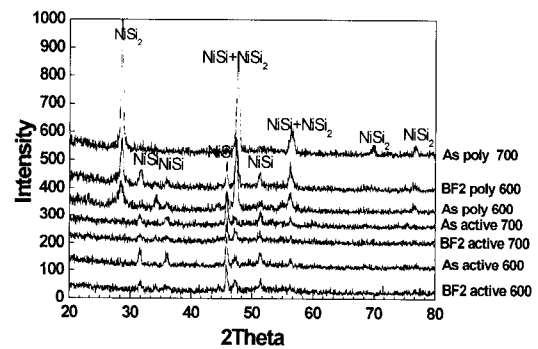


그림 7. Annealing 후 active, poly에서의 XRD 분석
Fig. 7. XRD peak of active, poly for annealing 600, 700°C.

가 발생하고^[6] 그 빈공간(Vacancy)이 하나의 결함으로 작용하여 Ni의 확산을 도와주는 메커니즘으로 이해할 수 있다. 이런 Arsenic의 성질은 실리사이드의 이상산화물을 발생시키는데 <그림 6(c)>를 보면 다른 사진과는 달리 실리사이드 위에 층이 하나 더 있는걸 볼 수 있는데 이것은 산화막임을 여러 번 TEM사진을 관찰하면서 확인 할 수 있었다. 따라서 As인 경우에는 응집이 쉽게 발생하고 계면 상태가 저하되는데 이런 현상은 접촉면적을 증가시키고 얇아진 실리사이드 부분의 전류밀도가 증가하여 심한 누설전류를 발생시키게 된다^[7]. 실제 CMOS에서는 n-type으로 P보다는 As이 주로 쓰이므로 n-type 개발에 많은 주의를 기울여야 한다. p-type으로 BF₂가 주입된 경우에는 앞서도 언급했듯이 grain boundary에 모여있는 Fluorine이 Ni의 확산을 방해하므로 열안정성 면에서는 다른 시편에 비해 매우 안정한 것으로 나타났다. 700 °C 30분까지는 먼저항도

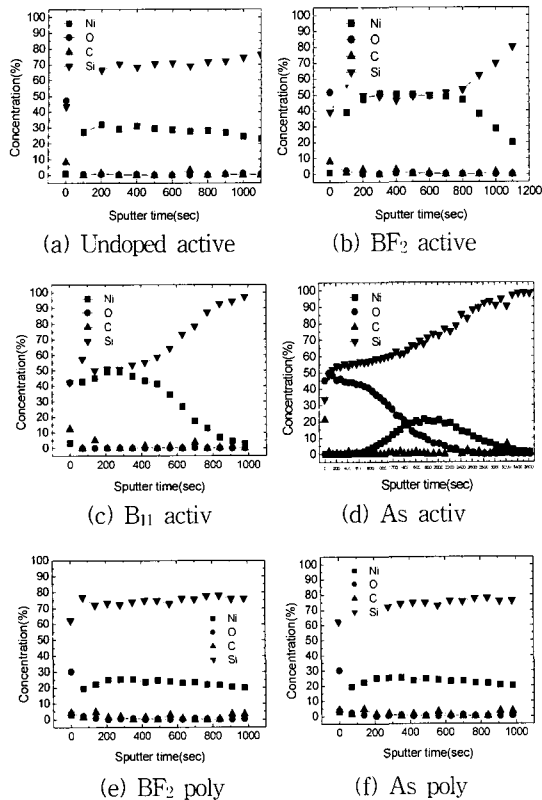


그림 8. 700 °C, 30분 annealing 후 실리사이드의 깊이
에 따른 XPS 성분 분석

Fig. 8. XPS ingredients analysis of silicide after
annealing of 700 °C, 30 min.

안정적이고 응집도 일어나지 않았다. B₁₁역시 열안정성은 BF₂만큼이나 우수한 편이나 고온열처리 후 실리사이드의 두께가 BF₂ 보다 150 Å정도 두꺼워져서 Shallow junction 소자에는 적합하지 않다. P-type은 n-type에 비해 열안정성이 좋은 것으로 나타났다. RTP 후에도 계면 특성이 매우 안 좋았던 Poly는 600 °C 30분 annealing 후에 면저항은 안정적이지만 실리사이드/실리콘의 계면 상태가 상당히 저하되었으며 700 °C, 30분 annealing후에는 면저항이 급격히 증가하고 응집이 발생하여 실리사이드 층이 단절되었다. 또한 XRD 분석 결과 거의 Di-Silicide로 변이 되었음을 확인하였다. XRD분석 결과 <그림 7>을 보면 poly의 열안정성이 나쁨을 확인할 수 있다. 대표적으로 As active 700 °C와 As poly 700 °C를 비교해 보면 poly는 모두 Di-Silicide만 존재함을 볼 수 있다.

Annealing후 실제 Ni가 어느 정도 확산해 들어갔는지를 살펴보기 위해 XPS로 depth profile을 분석하였

다. <그림 8>을 보면 BF₂가 Ni:Si=1:1로 Ni의 확산이 가장 느리고 Mono-Silicide로 안정적임을 알 수 있으며 B₁₁은 Ni가 이미 확산해 들어가서 실리콘 rich 상태가 시작되었음을 알 수 있다. 열안정성이 가장 나쁜 As의 XPS분석 결과 Ni가 기판으로 깊이 확산해 들어갔을 뿐 아니라 표면에서의 이상산화로 표면엔 Ni 성분이 없고 산소함유량이 매우 높다. Poly에서도 active와 마찬가지로 As poly의 표면에는 산소농도가 매우 높으며 다른 Dopant와 달리 active와 poly의 분포가 크게 다르지 않았다. Active에서만 살펴보면 Dopant가 있는 시편이 Undoped 보다 Ni의 분포가 표면에 더욱 많은 것으로 보아 Dopant는 실리사이드에서 Ni의 확산 방해 물질로도 작용함을 알 수 있다. Poly에서 Ni의 확산은 Dopant에 따라서 큰 차이는 없는 것으로 나타났으며 active에서 보다 확산이 빠름을 확인할 수 있었다. Ni의 확산이 Ni-Silicide의 열안정성에 중요한 인자로 작용하는데 여기서 Dopant는 확산을 방해하는 요소임을 XPS 분석 결과 확인할 수 있었다. 하지만 As 같은 경우에는 오히려 Undoped보다 Ni의 확산이 더욱 진행되었다. 이것은 앞서 말한 것과 같이 Arsenic의 승화에 따라 확산을 더욱 쉽게 할 수 있는 빈 공간(Vacancy)이 발생함으로 열안정성 면에서 가장 열화 되는 것으로 나타나고 있다. As active가 700 °C, 30분 annealing후 Undoped보다도 morphology 특성도 안 좋은 것으로 보아 morphology는 산소의 함유량과 관계가 깊음을 알 수 있다. Active에서 XPS 분석 결과만을 봤을 때는 비율상으로는 Di-Silicide로 예측할 수 있는데 XRD분석을 해보면 Anneal 700 °C에서는 Di-Silicide 피크가 검출되지 않고 있다. 이것은 실리사이드 층이 Silicon rich 상태로 되어 면저항이 증가 하였을 뿐 아직 Di-Silicide로 변이 되지 않았음을 알 수 있다.

IV. 결 론

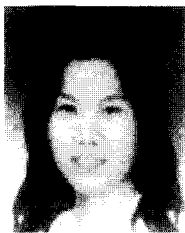
RTP후 Dopant에 따른 면저항을 살펴보면 active 중에서는 BF₂가 가장 높았으며 poly와 active를 비교해보면 poly가 약 15%(약 0.5 Ω/sq) 정도 면저항이 높게 나타났다. 실리사이드의 형태는 Dopant의 종류에는 관계없고 유무에 따라서 Dopant가 있는 것이 좀더 실리사이드/실리콘 계면 상태가 모두 거칠고 두께에 있어서는 Dopant가 있는 것이 Undoped 보다 얇게 형성되었다. 열안정성 면에서 보면 BF₂가 주입된 active가 700

℃, 30분까지는 면저항과 계면 상태 모두 안정적으로 나왔으며 As이 주입된 active는 600 ℃, 30분 열처리 후 실리사이드/실리콘 계면 상태가 이미 열화 되었음을 확인하였다. 모든 결과에서 poly는 active보다 실리사이드의 특성이 훨씬 안 좋았으며 이 분야의 연구는 더 많이 이뤄져야 할 것이다. Fluorine의 Silicidation억제는 열안정성 면에서 매우 효과적임을 볼 때 실리사이드의 열안정성을 확보하기 위해서는 Ni의 확산을 억제시킬 수 있는 방법을 생각해 볼 수 있다. Ni-Silicide에서 가장 바람직한 Dopant는 우선 p-type이 더 안정적이었으며 B₁₁, BF₂ 모두 n-type보다 특성이 좋았으며, 특히 열안정성에서 우수하였다. P-type에서 B₁₁ 과 BF₂ 를 비교해 보면 BF₂ 가 바람직하다고 여겨진다. 다만, 최근에는 Poly와 소스/드레인을 동시에 도핑하는 공정 단순화를 위해 BF₂ 보다 B₁₁이 사용되는 경우가 더 많으므로 B₁₁인 경우의 특성 향상에 노력을 기울여야 한다고 여겨진다. N-type에서는 As 보다 P인 경우에 열안정성 면에서 더 바람직하지만, Shallow junction을 위해서는 As 사용이 불가피하므로 As인 경우에 열안정성을 확보할 수 있도록 많은 연구가 필요하다고 여겨진다.

참 고 문 헌

- [1] J. D. Lee, B. C. Shim, and B. G. Park, "Silicide Application on Gate Single-Crystal, Polycrystalline and Amorphous Silicon FEAs Part 2 : Co Silicide", IEEE Trans. on Electron Dev., Vol. 48, No. 1, pp. 155-160, Jan. 2001.
- [2] T. Ohguro, S. ichi, "Analysis of Resistance Behavior in Ti and Ni-Saliceded polysilicon Films", IEEE on Electron Dev., Vol. 41, No. 12, pp. 2305-2317, Dec. 1994.
- [3] A. Lauwers, "Material aspects, electrical performance, and scalability of Ni silicide towards sub-0.13 μ m technologies", J. Vac. Sci. Technol. B19(6), pp. 2026-2037, Nov./Dec. 2001.
- [4] S. L. Zhang, U. Smith, R. Buchta, M. Osting, "An experimental study of the influence of oxygen on silicide formation with tungsten deposited from tungsten hexafluoride", J. Appl. Phys., 69(1), pp. 213-219, Jan. 1991.
- [5] C. J. Choi, Y. W. Ok, T. Y. Seong, H. D. Lee, "Effects of SiO₂ Capping Layer on the Electrical Properties and Morphology of Nickel silicide", Jpn. J. Appl. Phys. Vol. 41, pp. 1-5, 2002.
- [6] L. R. Sheng, L. S. hung, and J.W. Mayer, "Redistribution of dopant arsenic during silicide formation", J. Appl. Phys. 58(4), pp. 1505-1514, Aug. 1985.
- [7] K. Goto, "A Comparative Study of Leakage Mechanism of Co and Ni-Salicide", Processes, IEEE, 36th Reliability Phy. Sym., pp. 363-369, 1998.

저 자 소 개



裴美淑(正會員)

2000년 2월 : 충남대학교 금속공학과 졸업. 2003년 8월 : 충남대학교 전자공학과 졸업(석사). 현재 : 하이닉스 제품 개발팀 근무. <주관심분야 : 나노 CMOS 소자 및 공정>



池燧奧(正會員)

1995년 2월 : 충남대학교 전자공학과 졸업. 1998년 2월 : 충남대학교 전자공학과 졸업(석사). 2003년 8월 : 충남대학교 전자공학과 박사 수료. <주관심분야 : 나노 CMOS 소자 및 공정>



李 憲 珍(正會員)

2001년 2월 : 목원대학교 물리학과 졸업. 2003년 2월 : 충남대학교 전자공학과 졸업(석사). 현재 : ULS Inc. 근무. <주관심분야 : 나노 CMOS 소자 및 공정, 방사선 계측>



黃 斌 鋒(正會員)

2000년 6월 : 라주대학교 물리학과 졸업. 현재 : 충남대학교 반도체 및 회로 석사 과정. <주관심분야 : 나노 CMOS 소자 및 공정>



吳 淳 榮(正會員)

1995년 2월 : 선문대학교 전자공학과 졸업. 1997년 8월 : 선문대학교 전자공학과 졸업(석사). 2003년 8월 : 전자공학과 박사수료. <주관심분야 : 나노 CMOS 소자 및 공정>



王 鎭 錫(正會員)

1971년 2월 : 연세대학교 공과대학 전기공학과 졸업. 1974년 2월 : 연세대학교 전기공학과 졸업(석사). 1981년 3월 : 연세대학교 전기공학과 졸업(박사). 현재 : 충남대학교 전자공학과 교수. <주관심분야 : 반도체 재료 및 소자, 집적 회로, 광기전력 효과, 센서, 박막, Radiation effect>



尹 壯 根(正會員)

2003년 2월 : 충남대학교 전자공학과 졸업. 현재 충남대학교 반도체 및 회로 석사 과정 <주관심분야 : 나노 CMOS 소자 및 공정>



李 熙 德(正會員)

1990년 2월 : 한국과학기술원 전기 및 전자공학과 졸업. 1992년 2월 : 한국과학기술원 전기 및 전자공학과 졸업(석사). 1996년 8월 : 한국과학기술원 전기 및 전자공학과 졸업(박사). 1993년 9월~2001년 2월 : LG반도체 및 Hynix반도체 책임연구원. 2001년 3월~현재 : 충남대학교 전자공학과 조교수. <주관심분야 : 나노소자 및 신뢰성, RF 소자 Modeling 및 RF회로설계 등>