

論文2003-40SD-12-2

CPW PHEMT의 에어브리지에 의한 이득 감소 현상에 대한 연구

(The study of RF gain reduction due to air-bridge for CPW PHEMT's)

林炳玉*, 姜泰信*, 李福炯*, 李文教*, 李鎮九

(Byeong Ok Lim, Tae Sin Kang, Bok Hyoung Lee, Mun Kyo Lee, and Jin Koo Rhee)

요약

에어브리지의 기생 커패시턴스의 영향을 분석하기 위해 CPW PHEMT의 기존 cold-FET 회로모델에 게이트-에어브리지의 기생 커패시턴스(C_{aq})와 드레인-에어브리지의 기생 커패시턴스(C_{ad})를 더해주었다. 또한 제안된 모델을 사용하여 소자의 parameter들을 추출하여, 그 존재를 확인하였다. 본 논문에서는 에어브리지에 의해 생성되는 기생 커패시턴스의 영향을 연구하기 위해 에어브리지의 여러 연결방법을 CPW PHEMT 제작에 적용시켰다. 또한 핀치오프상태의 cold-FET에 대한 개선된 등가회로 모델을 제시하여 에어브리지에 의한 기생 커패시턴스가 소자 특성에 어떤 영향을 주는 가를 분석하였다. 제작된 CPW PHEMT의 측정 결과로부터, 기생 커패시턴스 C_{aq} 와 C_{ad} 가 소자의 S_{21} 이득을 감소시키는 중요한 요소임을 확인하였다.

Abstract

To analyze the effects of the air-bridge parasitic capacitances on the performance of coplanar waveguide pseudomorphic high electron mobility transistors (CPW PHEMTs), the gate-to-air-bridge (C_{aq}) and the drain-to-air-bridge (C_{ad}) capacitances were taken into account plus the conventional pinched-off cold-FET circuit model. To examine the effects of the parasitic capacitances due to the air-bridges, a variety routing schemes for the air-bridge interconnection were adopted for fabricating the $0.1 \mu\text{m}$ Γ -gate length CPW HEMT's. According to air-bridge schemes, the S_{21} gain is affected considerably. From the results of the fabricated CPW PHEMT, the C_{aq} and C_{ad} is one of the important factor of decreasing the gain of HEMTs.

Keyword : air-bridge, PHEMT, parasitic capacitance, cold-FET circuit model, multiple gate fingers

* 正會員, 東國大學校 밀리미터파 新技術研究센터
(Millimeterwave Innovation Technology research center(MINT), Dongguk Univ.)

※ 이 연구는 동국대학교 밀리미터파 신기술 연구센터 (MINT)를 통한 한국과학 재단의 우수 연구센터 지원금에 의하여 수행되었습니다.

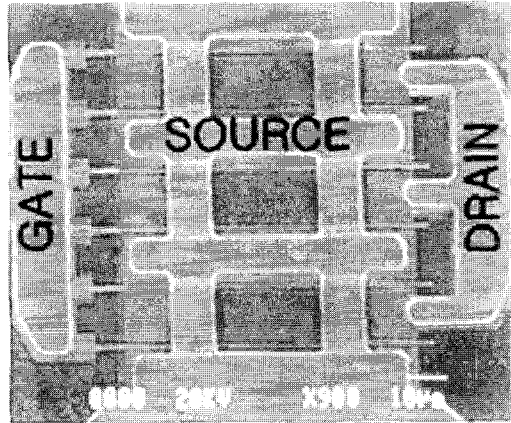
接受日字:2003年3月12日, 수정완료일:2003年11月27日

I. 서론

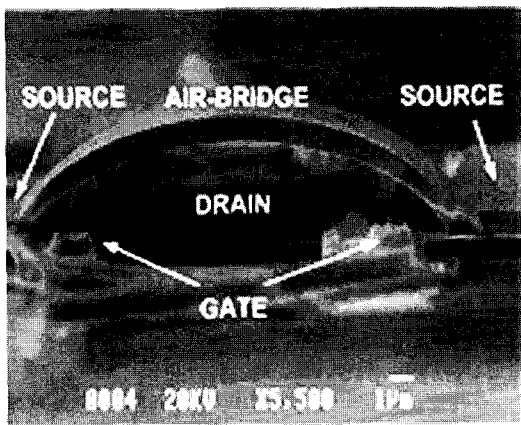
지난 수십 년 동안, 더 높은 주파수에서 능동소자의 특성을 개선하기 위한 많은 노력이 있었다. 특히, 높은 재연성의 MMIC를 제작하기 위해서는 밀리미터파 주파수에서 동작하는 고성능 FET(예를 들어, PHEMT (Pseudomorphic High Electron Mobility Transistor) 같은)로부터의 정확한 parameter의 추출이 매우 중요하

게 되었다.

1988년 Dambrine 등¹¹⁾에 의해 cold-FET 모델을 사용하여 parameter를 추출하는 방법이 소개된 이후, White 등¹²⁾이 발표한 것과 같이 개선된 cold-FET 등가 모델이 제안되고 있다. 특히 최근에는 최대가용이득(Maximum Available Gain, MAG)과 차단주파수(Cut-off frequency, f_c)를 증가시키기 위해 게이트와 소스 사이의 거리를 줄이는 등의 구조적인 개선에 관한 많은 연구가 진행되고 있다. 즉, 이는 드레인 저항을 줄이



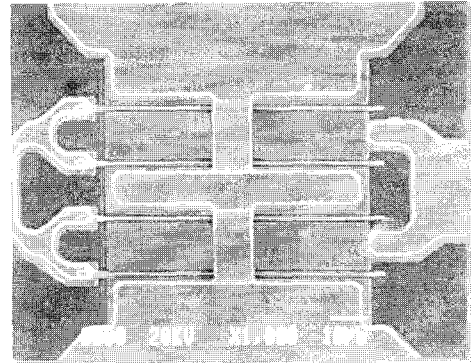
(a)



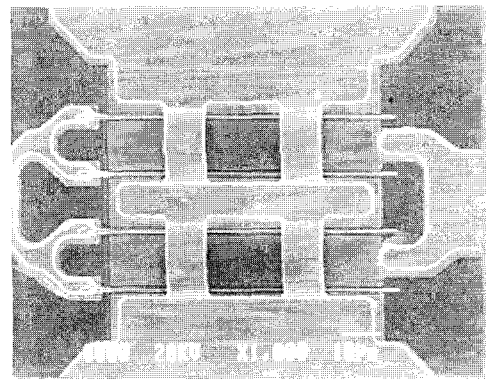
(b)

그림 1. 다수 게이트 핑거수를 갖는 CPW PHEMT의 SEM 사진 (a) 게이트 핑거수 6개를 갖는 CPW PHEMT의 표면 SEM 사진 (b) 게이트 위를 지나가는 에어브리지의 SEM 사진

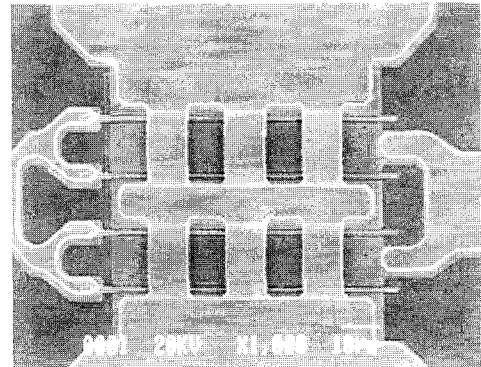
Fig. 1. A SEM photo of the CPW PHEMT with multiple gate fingers. (a) A top view SEM photo of the CPW PHEMT with six gate fingers (b) A SEM photo of air bridge over the gates



(a)



(b)



(c)

그림 2. 세 가지 형태의 에어브리지를 갖는 CPW PHEMT (a) 한 개의 에어브리지를 갖는 CPW PHEMT (b) 두 개의 에어브리지를 갖는 CPW PHEMT (c) 세 개의 에어브리지를 갖는 CPW PHEMT

Fig. 2. SEM photos of the CPW PHEMT's with three types of the air bridge. (a) A SEM photo of the CPW PHEMT with single air bridge (b) A SEM photo of the PHEMT with dual air bridge (c) A SEM photo of the CPW PHEMT with triple air bridge

는 것과 함께, 게이트-드레인 커패시턴스(C_{gd})를 최소화하여 더 높은 RF 특성을 얻기 위한 것의 하나이다^[3]. 또한 HEMT의 더 좋은 RF 특성을 위해서 게이트 저항(R_{gg})을 줄이는 것 역시 중요하며, 이를 위해서는 넓은 게이트 head가 필수적인 것이다^[4]. 따라서 게이트와 소스 사이의 거리를 줄이며, 넓은 게이트 head를 사용하면, 높은 출력 전력과 다수 게이트 핑거를 갖는 소자에서는 게이트 head와 소스 패드 사이의 공간이 매우 작게 된다. 즉, 다수의 게이트 핑거를 갖는 CPW (CoPlanar Waveguide) PHEMT에서 <그림 1(a)>에 나타난 것처럼 드레인 패드위로 에어브리지 연결을 사용할 경우, <그림 1(b)>와 같이 게이트 head와 에어브리지의 간격이 매우 작기 때문에 그 사이의 기생 커패시턴스(C_{ug})는 무시할 수 없게 된다.

게이트와 에어브리지사이 뿐만 아니라 에어브리지와 드레인 패드 사이의 커패시턴스(C_{ud})역시 마찬가지로 무시할 수 없게 된다. 따라서 다수의 게이트 핑거에서 생성되는 기생 성분의 영향을 고려하지 않은 기존의 모델([5-8])보다 더 정확한 cold-FET 모델이 필요하게 된다.

본 논문은 밀리미터파 주파수대에서 다수 게이트 핑거에 대한 C_{ug} 와 C_{ud} 같은 부가적인 기생 커패시턴스를 고려함으로써 기존 cold-FET에 대한 등가 회로 모델보다 개선된 등가 회로 모델을 사용하였다. 또한 그 모델을 기초로 기생 커패시턴스 C_{ug} 와 C_{ud} 를 추출하여 그 존재를 확인하였으며, 이런 C_{ug} 와 C_{ud} 가 소자의 RF 특성에 어떤 영향을 주는가를 분석하였다.

기생 커패시턴스의 소자 특성에 대한 영향을 설명하기 위해 0.1 μm Γ -게이트를 갖는 CPW PHEMT 제작하였다. 제작된 CPW PHEMT는 세 가지 형태의 에어브리지 연결방법을 사용하였으며, 이를 <그림 2>에 각각 나타내었다. 제작된 CPW PHEMT는 측정을 통하여 RF 특성 변화를 관찰하였으며, 각각의 연결 방법에 대한 parameter를 추출하여 비교·분석하였다.

II. CPW PHEMT에서 에어브리지 연결에 대한 변형된 cold-FET 등가회로 모델

<그림 3>은 소스와 드레인 사이의 에어브리지 그림으로, 에어브리지 연결에 의해 생성되는 기생 커패시턴스 C_{ug} 와 C_{ud} 를 포함한 그림이다.

드레인 패드의 표면적이 게이트 head의 표면적보다

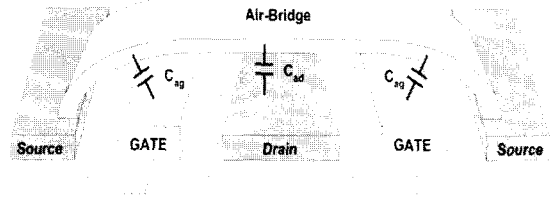


그림 3. 에어브리지에서 생성되는 기생 커패시턴스 C_{ug} 와 C_{ud}
Fig. 3. Parasitic capacitances C_{ug} and C_{ud} due to air-bridge connection.

크기 때문에 C_{ud} 의 면적이 C_{ug} 의 면적보다 매우 크며, 상대적으로 C_{ud} 에 비해 C_{ug} 의 값은 더 작은 커패시턴스 값을 갖게 된다. 그러나 <그림 1(b)>에서 보여진 것처럼 에어브리지의 arch 형태에 의해 드레인 패드에서 보다 게이트 head에서 더 작은 에어브리지 거리를 갖기 때문에 C_{ug} 가 C_{ud} 에 비해 무시 할 만큼의 작은 값을 갖는 것은 아니다.

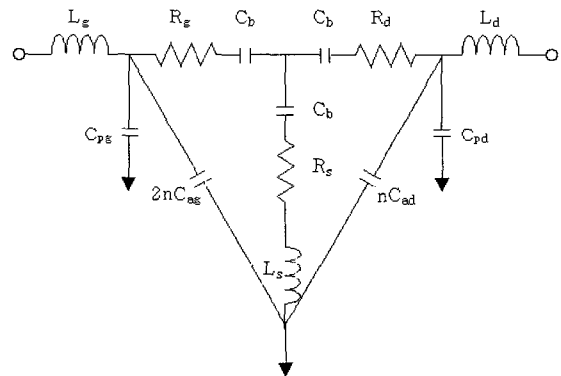


그림 4. 에어브리지에 의해 생성된 기생 커패시턴스를 포함한 CPW PHEMT 등가회로 모델
Fig. 4. Modified equivalent circuit model of CPW PHEMT with multiple air-bridges.

본 논문에서 적용된 부가적인 기생 커패시턴스를 갖는 cold-FET에 대한 등가 회로를 <그림 4>에 나타내었다. 부가적인 C_{ug} 는 게이트 기생 커패시턴스 C_{pg} 와 병렬로 놓여 있으며, 게이트와 ground 사이에서 생성된다. 단, 이때의 C_{ug} 는 에어브리지의 개수 n 에 비례하므로, 총 기생커패시턴스는 $2n \cdot C_{ug}$ 로 표현될 수 있다. 즉, CPW PHEMT에 다수의 에어브리지가 연결된다면, 소스패드를 연결하는 에어브리지 수에 따라 C_{ug} 는 선형적으로 증가된다. C_{ud} 역시 C_{ug} 와 같이 설명할 수 있으며, 이때의 총 기생커패시턴스는 $n \cdot C_{ud}$ 로 표현된다.

<그림 4>에서처럼 각각의 기생 커패시턴스, C_{air} 와 C_{ad} 는 변형된 등가회로에 적용되었다. 이를 토대로 변형된 모델의 진성 커패시턴스와 기생 커패시턴스에 대한 관계를 식 (1), (2), (3) 나타내었다. 커패시턴스적인 회로의 각각의 요소는 각각의 주파수에서 Y parameter에 대한 imaginary부분의 기울기로 얻을 수 있다. 즉 본 논문의 등가 회로에 대한 Y matrix의 imaginary 부분은 다음과 같이 주어지게 된다.

$$Im(Y_{11}) = i\omega(C_{pg} + \frac{2}{3}C_b + 2nC_{ag}) \quad (1)$$

$$Im(Y_{12}) = Im(Y_{21}) = -j\omega\frac{C_b}{3} \quad (2)$$

$$Im(Y_{22}) = j\omega(C_{pd} + \frac{2}{3}C_b + nC_{ad}) \quad (3)$$

단, 이때의 n은 소스단과 연결된 에어브리지의 개수이다. 또한 식 (4)는 C_{air} 와 C_{ad} 의 관계를 나타낸 것으로 다음과 같다.

$$C_{air} = \frac{(\frac{Overlapped\ area\ of\ gate\ head}{Overlapped\ area\ of\ drain\ pad})}{(\frac{Distance\ between\ air-bridge\ and\ gate\ head}{Distance\ between\ air-bridge\ and\ drain\ pad})} C_{ad} \quad (4)$$

Lai 등^[4]에 의해 제안된 것처럼 각각의 기생 커패시턴스는 $Im(Y_{22}/\omega)$ 와 $Im(Y_{11}/\omega)$ 의 비례 관계식을 이용하여 계산될 수 있다.

III. CPW PHEMT의 제작 및 분석

제안된 에어브리지 연결에 대한 소자 특성 분석을 위해 0.1 μm Γ -게이트 CPW PHEMT를 제작하였다. PHEMT는 단위 게이트 폭 70 μm , 게이트 핑거수 4개와 6개로 제작되었으며, 각각의 소스 패드는 앞서 언급한 세 가지 형태의 에어브리지를 사용하였다. 즉 본 논문에서 사용한 에어브리지 연결 방법에 대한 내용을 요약하면 <표 1>과 같다.

제작된 CPW PHEMT는 AuGe/Ni/Au의 ohmic 접촉을 사용하였으며, 게이트는 Γ 형태로 PMMA/P(MMA-MAA)/PMMA 3층의 레지스트 구조를 사용하였다. 게이트 금속은 Ti/Au를 각각 사용하였으며, 소자 열화 방지를 위해 PECVD를 이용하여 Si_3N_4 로 passivation 하였다. 에어브리지는 열적 증착기를 사용하여 Ti/Au를 각각 200 Å과 15000 Å으로 증착하여 제작하였다

[9-11]

표 1. 제작된 CPW PHEMT에 적용된 에어브리지 형태 및 개수

Table 1. The number and type of the air-bridge for the fabricated CPW PHEMT's.

	Number of air-bridges	Air-bridge position	Number of gate fingers
Type I	1	Middle of gate	4
Type II	2	Sides of gate	
Type III	3	Sides and middle	

제작된 각각의 소자들은 60 GHz에서 HP 4156 DC parameter analyzer, HP 8510 network analyzer와 150 μm pitch의 Pico-probe를 사용하여 측정하였다. 측정은 $3 \times 3\ mm^2$ 마다 각각 10개의 표본을 추출하여 수행하였다.

제작된 CPW PHEMT의 S_{21} 이득과 드레인-소스 포화 전류(I_{dss}), 전달컨덕턴스(g_m)의 측정 결과를 <그림 5>에 각각 나타내었다.

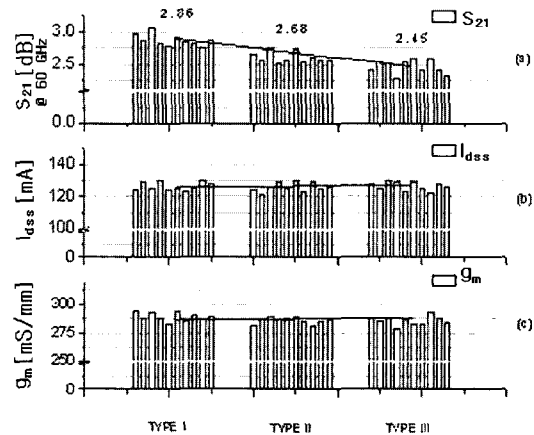


그림 5. 3가지 형태의 에어브리지를 갖는 CPW PHEMT의 S_{21} (a), I_{dss} (b), g_m (c) 특성

Fig. 5. S_{21} (a), I_{dss} (b), g_m (c) performance of the fabricated CPW PHEMT's.

<그림 5>에서 볼 수 있듯이 세 가지 형태 모두 I_{dss} 와 g_m 의 변화량은 약 5%이하로 그 값의 변화가 매우 작음을 알 수 있었다. 하지만 S_{21} 이득은 명확히 차이가 나타나며, 에어브리지의 개수가 증가함에 따라 S_{21} 이득은 감소되는 것을 알 수 있었다. Type I의 S_{21} 이득에 비해 type III의 S_{21} 이득은 약 14% 감소하였다.

RF 특성 변화를 관찰하기 위해 제안된 FET 모델에서 추출한 3가지 형태의 에어브리지에 대한 parameter 들을 <표 2>에 나타내었다.

표 2. 3가지 형태의 에어브리지를 갖는 CPW PHEMT의 추출된 parameter
Table 2. Extracted parameters of the fabricated CPW PHEMT's.

	Type I	Type II	Type III
R_g [ohm]	3.19	3.22	3.21
R_d [ohm]	10.68	10.52	10.49
R_c [ohm]	2.04	1.81	1.98
L_g [pH]	93.32	94.11	93.71
L_d [pH]	79.43	78.17	78.54
L_c [pH]	2.28	2.21	2.25
C_{eq} [fF]	8.77	18.27	29.33
C_{cd} [fF]	21.54	39.13	61.31
C_{cg} [fF]	27.86	30.24	56.09
C_{gd} [fF]	73.89	74.22	74.43
C_b [fF]	112.85	111.93	110.02

추출된 C_{eq} 값은 C_{cd} , C_{cg} , C_{gd} 보다 작았지만, 그 값이 무시할 만큼 작은 값은 아니었다. 이는 에어브리지의 개수가 증가함에 따라 C_{cg} 와 C_{cd} 가 선형적으로 증가하였으며, 이에 따라 S_{21} 이득도 선형적으로 감소하였음을에서 볼 수 있다.

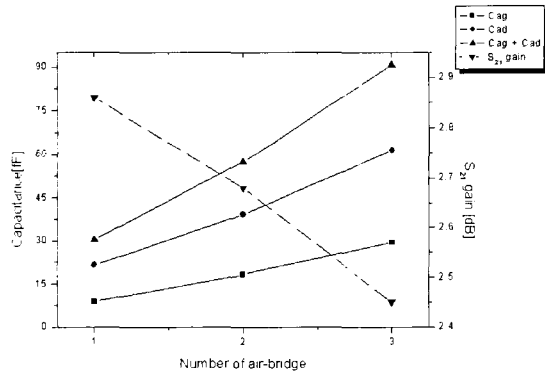


그림 6. 에어브리지 개수에 따른 기생 커패시턴스 값의 변화 및 S_{21} 이득 값의 변화

Fig. 6. The variations of the parasitic capacitance and S_{21} gain.

<그림 6>에 두 에어브리지 개수에 따른 기생커패시턴스 및 S_{21} 이득의 변화를 그래프로 나타내었다. <그

림 6>에서의 커패시턴스들의 변화는 에어브리지의 개수가 증가하면서 같이 증가하는 반면, S_{21} 이득의 경우 에어브리지 개수가 증가하면 반대로 감소하는 것을 알 수 있었다. 결국 다수 게이트 핑거를 위한 에어브리지 개수의 증가는 에어브리지-게이트사이의 기생 커패시턴스 C_{cg} 와 에어브리지-드레인 사이의 기생 커패시턴스 C_{cd} 에 의해 PHEMT의 S_{21} 이득을 감소시킴을 알 수 있었다. 이로서 에어브리지에 의해서 생성된 기생 커패시턴스 등은 존재하며, 결코 무시할 수 없는 것임을 확인하였다.

IV. 결 론

본 논문은 다수 게이트 핑거 CPW PHEMT에서 에어브리지에 의해 생성되는 기생 커패시턴스를 확인 할 수 있었다. 에어브리지에 의해 생성되는 기생 커패시턴스는 에어브리지-드레인 사이의 C_{cd} , 에어브리지-게이트 사이의 C_{cg} 로, 그 크기는 드레인 패드의 크기에 의하여 C_{cd} 가 더 큰 값을 나타내었다. 에어브리지의 개수에 따라 CPW PHEMT를 제작하여 에어브리지에 의한 기생 커패시턴스 C_{cg} 와 C_{cd} 에 의한 소자의 특성 변화를 관찰하였다. 제작된 CPW PHEMT는 에어브리지의 개수가 증가함에 따라 S_{21} 이득 감소를 보였다. 이를 좀 더 명확히 관찰하기 위해 cold-FET 모델을 이용하여 여러 parameter 및 C_{cg} 와 C_{cd} 의 값을 추출하였다. 추출된 결과와 제작된 CPW PHEMT의 특성을 비교한 결과, 에어브리지의 개수가 증가함에 따라 기생 커패시턴스 C_{cg} 와 C_{cd} 는 선형적으로 증가하였으며, 이에 따라 S_{21} 이득은 감소하는 것으로 분석되었다.

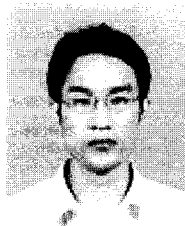
본 논문을 통해 에어브리지에 의한 기생 커패시턴스 C_{cg} 와 C_{cd} 의 존재를 확인하였으며, 이는 제작된 소자의 S_{21} 이득을 감소시키는 것으로 그 값을 결코 무시할 수 없음을 알 수 있었다.

참 고 문 헌

[1] Gilles Dambrine, Alain Cappy, Frédéric Heliodore and Edouard Playez, "A New Method for Determining the FET Small-signal Equivalent Circuit", IEEE Trans. Microwave Theory and Tech., vol. 36, no. 7, pp. 1151-1159, July 1988.

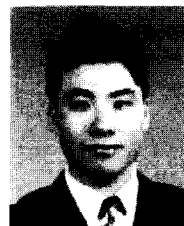
- [2] P. M. White and R. M. Healy, "Improved equivalent circuit of GaAs FETs for determination of MESFET and HEMT parasitic capacitances from Coldfet measurements", *IEEE Microwave and Guided Wave Lett.*, vol. 3, no. 12, pp.453-454, Dec. 1993.
- [3] Hiroshi Ohta, Takuma Tanimoto, Jsao Ohbu, Katsuhiko Higuchi, Shinichiro Takatani, Naoyuki Kurita, Keigo Kamozaki and Hiroshi Kondoh, "High-performance HEMT with an Offset-Gate Structure for Millimeter-Wave Monolithic Microwave ICs", *Jpn. J. Appl. Phys.*, vol. 37, no. 3B, pp 1373-1376, Mar. 1998.
- [4] Tae-Sin Kang, Seong-Dae Lee, Bok-Hyoung Lee, Sam Dong Kim, Hyun-Chang Park, Hyung-Moo Park, and Jin-Koo Rhee, "Design and Fabrication of a Low-Noise Amplifier for the V-band", *Journal of the Korean Physical Society.*, vol. 41, no. 4, pp. 533-538, Oct. 2002.
- [5] R. Anholt and S. Swirhun, "Equivalent-circuit parameter extraction for cold GaAs MESFETs", *IEEE Trans. Microwave Theory and Tech.*, vol. 39, no. 7, pp. 1243-1247, July 1991.
- [6] A. Eskandarian and S. Weinreb, "A note on experimental determination of small-signal equivalent circuit of millimeter-wave FETs", *IEEE Trans. Microwave Theory and Tech.*, vol. 41, no. 7, pp. 159-162, Jan. 1993.
- [7] R. Anholt and S. Swirhun, "Measurement and Analysis of GaAs MESFET Parasitic Capacitances", *IEEE Trans. Microwave Theory and Tech.*, vol. 39, no. 7, pp. 1243-1247, July 1991.
- [8] Yeong-Lin Lai and Kuo-Hua Hsu, "A New Pinched-Off Cold-FET Method to Determine Parasitic Capacitances of FET Equivalent Circuits", *IEEE Trans. Microwave Theory and Tech.*, vol. 49, no. 8, pp. 1410-1418, Aug. 2001.
- [9] Woo-Suk Sul, Byeong-Ok Lim, Seong-Dae Lee, Dong-Hoon Shin, Sam-Dong Kim, Soon-Koo Kim, Yong-Hoh Kim and Jin-Koo Rhee, "Studies on the fabrication of 0.1 μm Γ -gate PHEMT's", *Proceedings of ITC-CSCC '01*, Tokushima, Japan, pp. 1017-1021, 2001.
- [10] J.W. Shin, Y.S. Yoon, S.D. Lee, H.C. Park, and J.K. Rhee, "Effects of He gas on hydrogen content and passivation of GaAs PHEMT with SiN films", *2000 Asia-Pacific Workshop on Fundamental and Application of Advanced Semiconductor Devices(AWAD)*, pp. 121-124, 2000.
- [11] Seong Dae Lee, Dan An, Hyung Moo Park, Hyun Chang Park, Sam Dong Kim, and Jin Koo Rhee, "Analysis of characteristics of PHEMT's fabricated by gate recess methods", *2002. Asia-Pacific Workshop on Fundamental and Application of Advanced Semiconductor Devices*, pp. 119-204, 2002.

저 자 소 개



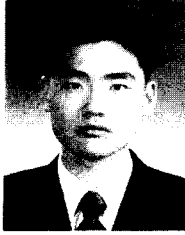
林炳玉(正會員)
 2000년 2월 : 국립 환경대학교 전자공학과(공학사). 2002년 3월 : 동국대학교 전자공학과(공학석사). 2002년 3월~현재 : 동국대학교 대학원 전자공학과 박사과정. <주관심분야 : 밀리미터파 대역용 MMIC

부품 설계 및 제작>



姜泰信(正會員)
 1999년 2월 : 동국대학교 전자공학과(공학사). 2001년 2월 : 동국대학교 전자공학과(공학석사). 2001년 3월~현재 : 동국대학교 대학원 전자공학과 박사과정. <주관심분야 : 밀리미터파 소자 및 회로 설계 제

작>



李福炯(正會員)

1999년 2월 : 동국대학교 전자공학과(공학사). 2001년 2월 : 동국대학교 전자공학과(공학석사). 2001년 3월~현재 : 동국대학교 대학원 전자공학과 박사과정. <주관심분야 : 밀리미터파 소자 및 회로 설계 제작>

<주관심분야 : 밀리미터파 소자 및 회로 설계 제작>



李文敎(正會員)

1999년 2월 : 배재대학교 전자공학과(공학사). 2001년 8월 : 동국대학교 전자공학과(공학석사). 2001년 9월~현재 : 동국대학교 전자공학과 박사과정. <주관심분야 : 무선통신 시스템, MIMIC 설계 및 소자 모

텔링>



李鎭九(正會員)

1969년 : 국립항공대학교 전자공학과(공학사). 1975년 : 서울대학교 전자공학과(공학석사). 1982년 : Oregon State University 전기공학과(공학박사). 1982년 : Cray Research, USA, Research Scientist.

1985년 : Microwave Semiconductors, USA, Senior Engineer. 1990년~1991년 : University of Michigan, Visiting Research Scientist. 1995년~현재 : 한국 전자과학회 이사. 2002년~현재 : 대한전자공학회 부회장. 1985년~현재 : 동국대학교 공과대학 전자공학과 교수. 1999년~현재 : 밀리미터파 신기술 연구센터 소장.