

## 반응성 CVD를 이용한 다결정 실리콘 기판에서의 CoSi<sub>2</sub> layer의 성장거동과 열적 안정성에 관한 연구

김선일 · 이희승 · 박종호 · 안병태<sup>†</sup>  
한국과학기술원 재료공학과

### Growth Behavior and Thermal Stability of CoSi<sub>2</sub> Layer on Poly-Si Substrate Using Reactive Chemical Vapor Deposition

Sun Il Kim, Heui Seung Lee, Jong Ho Park and Byung Tae Ahn<sup>†</sup>

Department of Materials Science and Engineering, Korea Advanced Institute of Science and Technology,  
373-1, Guseong-dong, Yuseong-gu, Daejeon 305-701

(2002년 9월 2일 받음, 2002년 12월 24일 최종수정본 받음)

**Abstract** Uniform polycrystalline CoSi<sub>2</sub> layers have been grown *in situ* on a polycrystalline Si substrate at temperature near 625°C by reactive chemical vapor deposition of cyclopentadienyl dicarbonyl cobalt, Co( $\eta^5$ -C<sub>5</sub>H<sub>5</sub>)(CO)<sub>2</sub>. The growth behavior and thermal stability of CoSi<sub>2</sub> layer grown on polycrystalline Si substrates were investigated. The plate-like CoSi<sub>2</sub> was initially formed with either (111), (220) or (311) interface on polycrystalline Si substrate. As deposition time was increasing, a uniform epitaxial CoSi<sub>2</sub> layer was grown from the discrete CoSi<sub>2</sub> plate, where the orientation of the CoSi<sub>2</sub> layer is same as the orientation of polycrystalline Si grain. The interface between CoSi<sub>2</sub> layer and polycrystalline Si substrate was always (111) coherent. The growth of the uniform CoSi<sub>2</sub> layer had a parabolic relationship with the deposition time. Therefore we confirmed that the growth of CoSi<sub>2</sub> layer was controlled by diffusion of cobalt. The thermal stability of CoSi<sub>2</sub> layer on small grain-sized polycrystalline Si substrate has been investigated using sheet resistance measurement at temperature from 600°C to 900°C. The CoSi<sub>2</sub> layer was degraded at 900°C. Inserting a TiN interlayer between polycrystalline Si and CoSi<sub>2</sub> layers improved the thermal stability of CoSi<sub>2</sub> layer up to 900°C due to the suppression of the Co diffusion.

**Key words** Cobalt polycide, Reactive CVD, Thermal Stability, TiN interlayer

### 1. 서 론

반도체 소자의 크기가 deep submicron level로 작아짐에 따라 다결정 실리콘 위에서 실리콘사이드는 게이트 전극과 국부적인 배선 재료로 널리 사용되고 있다.<sup>1)</sup> 여러 가지 실리콘사이드 재료 중에서 CoSi<sub>2</sub>는 선풍에 무관한 비저항,<sup>2)</sup> 더 좋은 화학적 안정성, 그리고 SALICIDE(Self Aligned siLICIDation)구조 형성시에 gate 전극과 소스/드레인 사이에 전기적인 short 발생이 적다는 우수한 성질 때문에 많은 주목을 받아왔다.<sup>1)</sup> 하지만 다결정 실리콘 위에서 CoSi<sub>2</sub>는 고온에서 열처리하는 중에 다결정 실리콘의 결정립 성장에 의해 CoSi<sub>2</sub>의 grooving과 agglomeration으로 면저항이 크게 증가하는 관점에서 TiSi<sub>2</sub>보다는 열적 안정성이 우수하지만 여전히 문제점을 가지고 있다.<sup>3)</sup> 이것은 CoSi<sub>2</sub>의 표면에너지와 다결정실리콘과의 계면에너지를 낮추기 위해 일어나는데, 심할 경우 다결정 실리콘과 CoSi<sub>2</sub>층간의 반전으로 면저항의 큰 증가, 게이트 산

화막의 누설전류 증가<sup>4)</sup> 등의 결과를 초래한다.

기존에 CoSi<sub>2</sub>는 주로 두 단계 열처리를 통해 형성된다. 먼저 스퍼터링이나 CVD 방법을 이용하여 코발트를 증착한다. 이 때 열처리 도중 코발트의 산화를 막기 위해 capping layer로 Ti나 TiN을 그 위에 증착한다. 첫 열처리 단계에서 RTA(Rapid Thermal Annealing) 방법으로 N<sub>2</sub> 분위기에서 550°C 이하의 낮은 온도에서 열처리하여 Co<sub>2</sub>Si나 CoSi상을 형성시킨 후, 두 번째 단계에서 750°C 정도의 높은 온도로 열처리하여 다결정 CoSi<sub>2</sub>상을 형성시킨다. 이렇게 형성된 다결정 실리콘위에서의 CoSi<sub>2</sub>의 열적안정성을 향상시키기 위해 많은 연구가 진행되었다.<sup>1,5-9)</sup> 보고된 방법으로는 다결정실리콘의 결정립 성장,<sup>5)</sup> 실리콘사이드층 위에 다른 재료의 capping,<sup>6)</sup> 그리고 실리콘사이드 속으로 도펀트의 주입,<sup>7)</sup> 산화 분위기에서의 열처리,<sup>8)</sup> 첫 번째 열처리 공정 동안에 형성된 CoSi 속으로 N<sub>2</sub><sup>+</sup> 이온주입<sup>9)</sup> 등이다.

본 연구에서는 Co( $\eta^5$ -C<sub>5</sub>H<sub>5</sub>)(CO)<sub>2</sub>을 사용하여 반응성 화학기상증착법으로 다결정 실리콘 기판위에서 CoSi<sub>2</sub>를 형성시킬 때 성장거동을 관찰하고, CoSi<sub>2</sub>층의 열적안정

<sup>†</sup>E-Mail : btahn@kaist.ac.kr

성을 향상시키는 실험을 진행하였다. 다결정 실리콘과  $\text{CoSi}_2$ 층 사이에 비정질 실리콘층을 적용하는 경우와, 반도체 공정에서 주로 사용되는 확산 방지막인 TiN 중간층을 적용한 경우에 대해서 열적안정성 평가를 실시하였고 기존의 다결정 실리콘위에서의  $\text{CoSi}_2$ 보다 우수한 특성을 확보할 수 있었다.

## 2. 실험 방법

반응성 화학기상증착법에 의한 다결정 실리콘에서의  $\text{CoSi}_2$ 의 성장거동을 관찰하기 위하여 사용된 기판은 Si(100)기판을 열적으로 산화시켜 5 nm의 oxide를 형성시킨 후 200 nm 두께의 다결정 실리콘을 LPCVD(Low Pressure Chemical Vapor Deposition)방법으로 증착된 것을 사용하였다. LPCVD는  $\text{SiH}_4$ 와  $\text{H}_2$ 를 사용하여 590°C, 150 torr에서 수행되었다. 증착된 다결정 실리콘의 결정립 크기를 증가시키기 위하여 850°C에서 30분간  $\text{N}_2$  분위기에서 열처리하였다. 이렇게 준비된 다결정 실리콘 기판을  $\text{H}_2\text{SO}_4/\text{H}_2\text{O}_2$  용액에서 15분간 끓이면서 세정한 후 DI water로 세정하였다. 그리고 50:1 HF용액으로 자연 산화막을 제거한 후 바로 유기금속화학기상증착 반응기내로 장입하였다. 코발트 전구체로는 cyclopentadienyl dicarbonyl cobalt( $\text{Co}(\eta^5\text{-C}_5\text{H}_5)(\text{CO})_2$ )를 사용하였으며<sup>(10-12)</sup> 증기압을 낮추기 위해 bubbler를 -4°C로 유지하였다. 기판은 600°C~650°C로 가열되었으며 운반가스로  $\text{H}_2$ 를 사용하여 10 sccm의 유량으로 bubbler를 통해 chamber로 유입되게 하였다. 이때 반응기의 압력은 96 mtorr로 유지되었다. 증착된 막의 결정구조와 미세구조는 X선 회절(XRD)과 투과전자현미경(Transmission Electron Microscopy, TEM)을 사용하여 분석되었다. TEM분석은 JEOL사의 JEM 3010에서 300 KV의 가속전압을 사용하여 행해졌다. TEM시편은 일반적인 polishing 방법을 사용하여 시편을 thinning한 후, Cu grid를 붙여 Gatan사의 Precision Ion Polishing System으로 milling되어 제작되었다.

열적안정성을 향상시키기 위한 실험에 사용된 기판은 앞에서와 같은 방법으로 증착된 다결정 실리콘이며 LPCVD로 증착된 후 결정립을 성장시키기 위한 추가열처리는 하지 않았다. 비교되는 시편은 다섯 종류로 나누어진다 (Table 1). Sample b, c, d에 사용된 비정질 실리콘은 PECVD(Plasma Enhance Chemical Vapor Deposition) 방법으로 증착되었다. Sample c와 d에 적용된 TiN은 반응성 마그네트론 스퍼터링(Reactive Magnetron sputter-

ing)방법으로 증착되었다. TiN 증착온도는 200°C이며 증착시 압력은 6 mtorr로 고정하였다. Sample d에 사용된 TiN은 증착 후, barrier 특성을 향상시키기 위해 600°C  $\text{N}_2$  분위기에서 2분 동안 급속열처리 하였다. 이와 같이 준비된 sample a~d를  $\text{Co}(\eta^5\text{-C}_5\text{H}_5)(\text{CO})_2$ 를 사용하여 MOCVD법으로 650°C에서  $\text{CoSi}_2$ 를 형성시켰다. 모든 sample에서  $\text{CoSi}_2$ 의 두께는  $250 \pm 15 \text{ \AA}$ 으로 일정하게 맞추었다. 이것은 기판이 같을 경우에  $\text{CoSi}_2$ 의 열적안정성은 두께의 함수이기 때문이다.<sup>13)</sup> 준비된 시편의 열적안정성을 평가하기 위해 600°C에서부터 900°C까지 급속열처리한 후 면저항의 변화를 관찰하였다. 면저항은 4-point probe로 측정되었다. 또한 TiN 중간층을 사용한 경우 TiN을 통해 코발트가 기판 실리콘과 얼마나 반응하는가를 관찰하기 위해 표면층의 TiN과  $\text{CoSi}_2$ 를 에칭하여 기판표면을 SEM으로 관찰하였다. 모든 구조에서  $\text{CoSi}_2$ 층은 50:1 HF용액으로 etching되었고, TiN층은  $\text{NH}_3\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O} = 1:1:5$  용액으로 20분간 boiling하면서 모두 제거되었다.

## 3. 결과 및 고찰

### 3.1. 다결정 실리콘 위에서의 $\text{CoSi}_2$ 성장 거동

다결정 실리콘 기판에  $\text{Co}(\eta^5\text{-C}_5\text{H}_5)(\text{CO})_2$  전구체를 사용하여 기판온도 650°C에서 시간에 따라 증착한 후 성장거동을 관찰하였다. 그리고 기판온도 600°C~650°C에서 시간에 따라 증착한 후, 증착시간에 따른 증착 두께를 관찰함으로써 성장 kinetic을 연구하였다.

Fig. 1은 650°C에서 15분 동안 증착한  $\text{CoSi}_2$ 의 X선

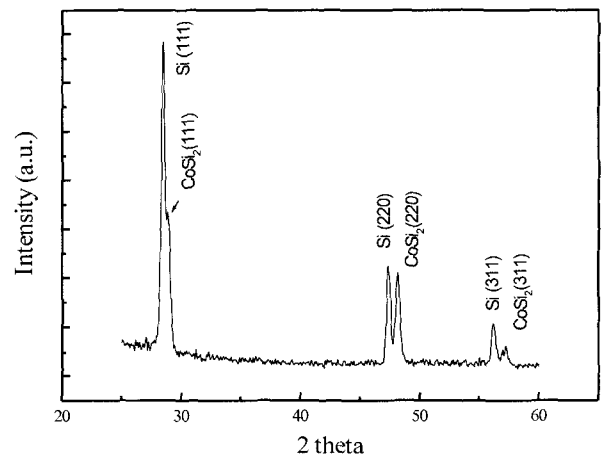


Fig. 1. XRD pattern of the as-deposited sample at 650°C for 15 min from  $\text{Co}(\eta^5\text{-C}_5\text{H}_5)(\text{CO})_2$ .

Table 1. Substrates used in this study.

Sample No.	Sample structure
a	200 nm polycrystalline Si/oxide/n-Si
b	40 nm amorphous Si/200 nm polycrystalline Si/oxide/n-Si
c	40 nm amorphous Si/20 nm TiN/200 nm polycrystalline Si/oxide/n-Si
d	40 nm amorphous Si/20 nm annealed TiN/200 nm polycrystalline Si/oxide/n-Si

회절패턴을 나타낸다. Co<sub>2</sub>Si나 CoSi와 같은 중간상은 관찰되지 않았고, CoSi<sub>2</sub>는 다결정 실리콘 기판과 같은 (111), (220), (311)면을 가지고 다결정으로 성장된 것이 관찰되었다. 이로부터 H. S. Rhee<sup>11,12)</sup>가 보고한 대로 단결정 실리콘에서와 마찬가지로 다결정 실리콘에서도 반응성 화학기상증착법으로 추가 열처리 없이 CoSi<sub>2</sub>를 직접 성장시킬 수 있었으며, 형성된 CoSi<sub>2</sub>는 기판과 동일한 종류의 면으로 성장하는 것을 알 수 있었다.

Fig. 2는 초기 성장거동을 관찰하기 위해 1분 30초의 짧은 시간동안 CoSi<sub>2</sub>를 증착한 후, 정대축에 따른 한 결정립 내부에서 찍은 단면 TEM과 SADP(Selected Area Diffraction Pattern) image를 나타낸다. CoSi<sub>2</sub>는 초기에 주로 단결정 실리콘에서와 달리 계면에너지가 제일 작은 (111)면 이외에도 그 다음으로 작은 (220), (311)면을 따라서도 성장되는 것이 관찰되었다. 또한 단결정 실리콘에서는 CoSi<sub>2</sub>는 초기에 주로 sharp한 막대모양으로 불균일하게 성장하지만 다결정 실리콘에서는 둥근 모양도 드물게 발견된다. 이것은 초기에 판상으로 성장한 것이 짧은 시간에 측면으로 성장하여 둥근 막대모양을 나타내는 것으로 여겨진다. 성장초기에 기판과 CoSi<sub>2</sub>의 관계를 좀 더 자세히 관찰하기 위해 HRTEM(High Resolution TEM)으로 관찰한 결과 Fig. 3에서와 같이 막대모양의

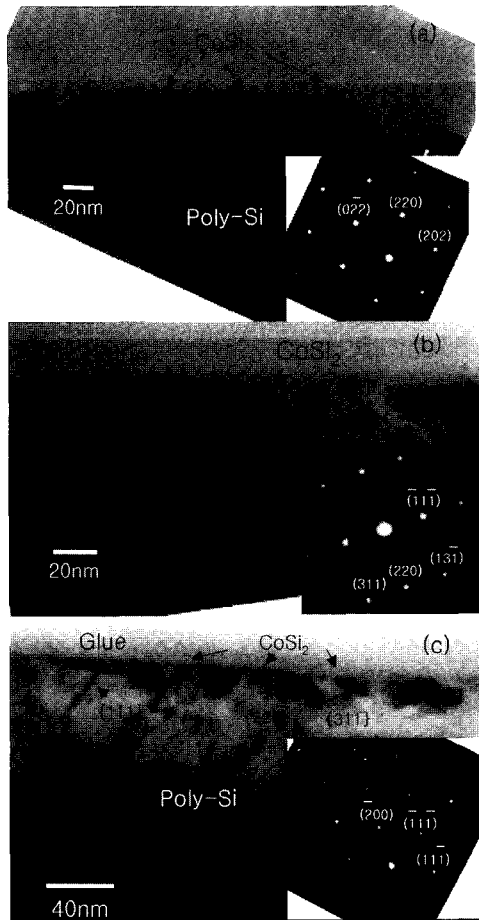


Fig. 2. XTEM and SADP of the as-deposited sample at 650°C for 1min 30s along (a) the <111> zone axis, (b) <112> zone axis, (c) the <011> zone axis.

CoSi<sub>2</sub>는 기판과 정합관계를 가지고 성장하는 것이 확인되었다.

Fig. 4는 15분 증착한 시편의 단면 TEM과 한 결정립 내부에서 찍은 SADP image이다. 초기에 막대모양으로 불균일하게 성장한 CoSi<sub>2</sub>는 측면성장을 함으로써 균일한 CoSi<sub>2</sub>층을 형성하였다. 균일한 층으로 형성된 후, SADP에서 볼 수 있듯이 CoSi<sub>2</sub>는 기판의 하나의 결정립과 에피택셜한 관계를 가지고 있는 것을 확인하였다. 이것을 Fig. 5의 HRTEM으로 다시 확인하였다. 그리고 실리콘과 CoSi<sub>2</sub>의 계면은 계면에너지가 제일 작은 (111)면으로 형성되어 있는 것으로 관찰되었다.

다결정 실리콘위에서 CoSi<sub>2</sub>의 성장 kinetic을 관찰하기 위해 증착온도를 변화시키며 증착시간에 따른 면저항을 측정하였다. CoSi<sub>2</sub>의 두께는 다음 식으로부터 얻어졌다. 박막의 비저항  $\rho$ 와 면저항  $R_s$ , 박막의 두께를  $d$ 라 하면

$$R_s = \frac{\rho}{d}$$

CoSi<sub>2</sub>의 비저항은 625°C에서 20분 증착한 시편과 650°C에서 20분 증착한 시편의 면저항과 단면 TEM으로 두께를 측정된 결과  $25.5 \pm 0.5 \mu\Omega \cdot \text{cm}$ 로 나타났다. 이 비저항으로부터 면저항의 값을 두께로 환산하여 Fig. 6에 나타내었다. 증착시간의 1/2승에 CoSi<sub>2</sub>의 두께가 직

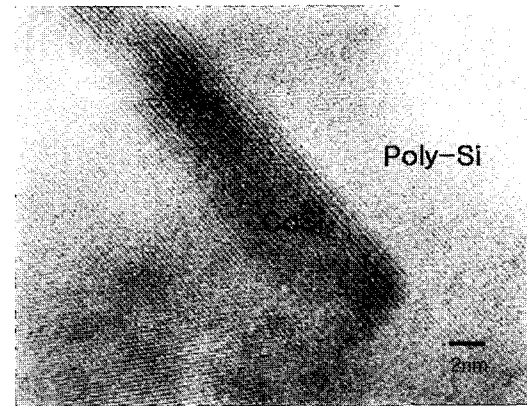


Fig. 3. HRTEM of the coherently nucleated CoSi<sub>2</sub> on poly-Si at 650°C for 1 min 30s.



Fig. 4. XTEM and SADP of the sample deposited at 650°C for 15 min along the <011> zone axis.

선적으로 변하는 것으로 보아 증착시간과 박막의 두께는 parabolic한 관계를 가지고 있으며 이로부터 반응성 화학 기상증착법으로 증착된 다결정 실리콘위에서의  $\text{CoSi}_2$ 는  $\text{CoSi}_2$  layer를 통한 Co의 확산에 의해 제어되는 반응으로 여겨진다.

### 3.2. 다결정 실리콘위에서의 $\text{CoSi}_2$ 의 열적안정성 향상

Fig. 7는  $\text{Co}(\eta^5\text{-C}_5\text{H}_5)(\text{CO})_2$ 를 사용하여  $\text{CoSi}_2$ 를 증착한 sample a~d를 Ar분위기에서  $600^\circ\text{C}$ 에서  $900^\circ\text{C}$ 까지  $100^\circ\text{C}$  간격으로 10분간 급속 열처리 한 후, 면저항의 변화를 나타낸 그래프이다. 면저항의 값은 as-depo상태의 면저항 값으로 규격화되었다.  $800^\circ\text{C}$  이상의 온도에서 sample a와 sample b의 면저항이 증가하기 시작하는 반면 TiN 중간층을 사용한 sample c와 sample d는 면저항의 증가가 거의 관찰되지 않았다. 이것은 열처리 온도가 증가함에 따라 sample a와 sample b은  $\text{CoSi}_2$  결정립에서 분해된 코발트의 확산에 의해  $\text{CoSi}_2$ 의 agglomeration이 일어나기 시작하지만 sample c와 sample d는 코발트의 poly-Si으로의 확산을 방지하는 TiN층으로 인하여  $\text{CoSi}_2$ 의 agglomeration이 억제되기 때문에  $\text{CoSi}_2$ 의 면저항의 증가가 거의 없는 것으로 여겨진다. 그리고 sample b가 sample a에 비해 면저항의 증가가 적은 것은 Chen *et al.*<sup>14)</sup>이 보고하듯이 비정질 실리콘에서 형성된  $\text{CoSi}_2$ 층은 grain size가 작고 계면 roughness가 작아 열적안정

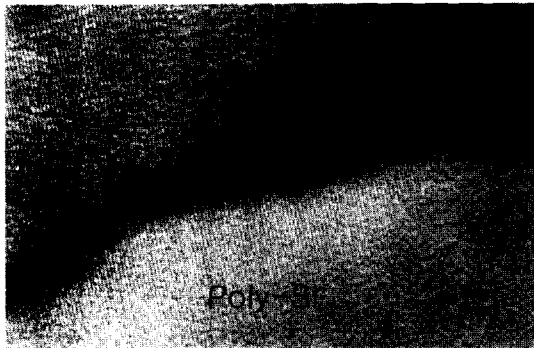


Fig. 5. HRTEM image of the epitaxially grown  $\text{CoSi}_2$  on poly-Si at  $650^\circ\text{C}$  for 15 min by reactive chemical vapor deposition.

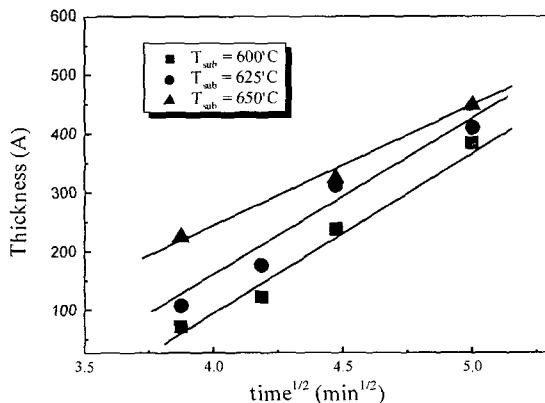


Fig. 6. Thickness of  $\text{CoSi}_2$  as a function of deposition time<sup>1/2</sup> (min<sup>1/2</sup>) at temperature ranging from  $600^\circ\text{C}$  to  $650^\circ\text{C}$ .

성이 개선되기 때문으로 사료된다. 이로부터 TiN은  $900^\circ\text{C}$  10분 열처리에서도  $\text{CoSi}_2$ 에서 분해된 코발트가 기판 다결정 실리콘으로 확산하는 것을 효과적으로 억제함으로써  $\text{CoSi}_2$ 의 열적안정성을 향상시켰다. TiN의 barrier 특성을 강화한 sample d 또한  $900^\circ\text{C}$  10분에서 면저항의 증가는 발생하지 않았다.

Fig. 8은  $900^\circ\text{C}$  10분 열처리한 시편을 이용하여  $900^\circ\text{C}$ 에서 10분씩 열처리 횟수를 증가시켜감에 따라 면저항의 변화를 나타낸 그래프이다. Fig. 7와 마찬가지로 면저항의 값은  $900^\circ\text{C}$ 에서 10분 동안 1회 열처리한 면저항으로 규격화되었다. 열처리 횟수를 증가시켜감에 따라 sample a와 sample b의 면저항의 증가가 확연히 관찰되었다. 6회 시행하였을 때 sample a의 면저항은 3배정도 증가하였고, sample b의 면저항은 1.3배 정도 증가하였다. 하지만 sample c와 sample d의 면저항은 거의 증가하지 않았다. 이것은 Fig. 7의 결과와 마찬가지로 TiN 중간층을 사용함으로써  $\text{CoSi}_2$ 의 열적안정성이 향상되었음을 보여준다.

TiN의 확산방지막을 적용한 경우,  $900^\circ\text{C}$  열처리에 따른 면저항의 증가는 발생하지 않았지만 어느 정도 코발트의 확산을 억제하는지 알아보기 위하여 열처리를 진행한 후  $\text{CoSi}_2$ 층과 TiN층을 실리콘과 etch 선택비가 높은 식각액으로 strip한 후, 잔류한 다결정 실리콘 박막의 표면 상태를 관찰하였다. 이는 만일 코발트가 TiN barrier층을 투과해 그 하부의 다결정 실리콘과 재 반응( $\text{CoSi}$ ,  $\text{CoSi}_2$ )하였다면 상부  $\text{CoSi}_2$ 층과 TiN층을 strip시에 이 반응된 부분이 etch되어 그 흔적이 관찰되기 때문이다. Fig. 9는  $900^\circ\text{C}$  10분 열처리를 6회 실시한 sample c와 sample d의 다결정 실리콘 표면의 SEM image이다. Sample c와 sample d에서 모두 움푹 들어간 부분이 관찰되었다. 이것은 열처리 동안  $\text{CoSi}_2$ 에서 분해된 코발트가 TiN의 취약한 부분을 확산하여 들어와 다결정 실리콘과 반응하여  $\text{CoSi}_2$ 가 형성된 부분이 HF용액에 의해 에칭으로 제거된 부분으로 여겨진다.

이로부터 고온에서 열처리 할 경우  $\text{CoSi}_2$ 의 면저항의 증가는 없을지라도 표면의  $\text{CoSi}_2$ 에서 분해된 코발트가

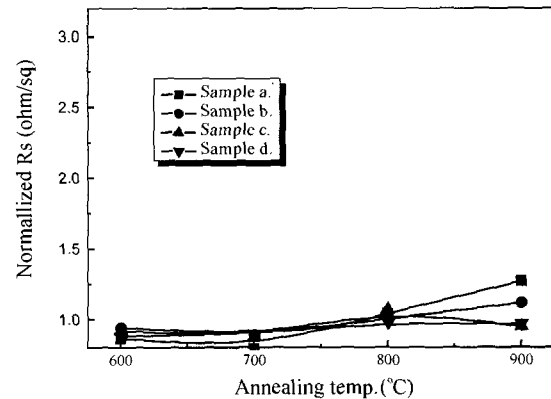


Fig. 7. Sheet resistance of  $\text{CoSi}_2$  layer grown on different structure substrate as a function of annealing temperature.

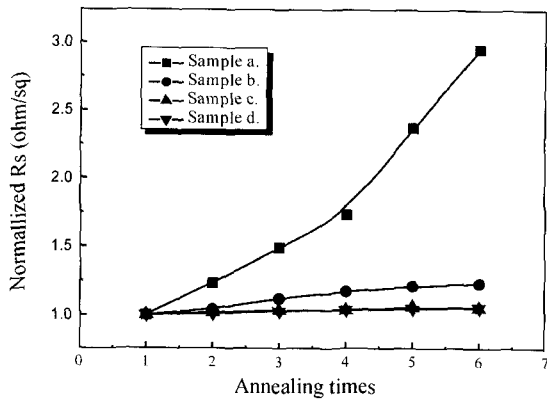


Fig. 8. Sheet resistance of  $\text{CoSi}_2$  layer grown on different structure substrate as a function of annealing times.

TiN을 지나 기판의 다결정 실리콘과 약간은 반응한다는 것을 확인하였다. 그리고 TiN의 barrier특성을 향상시키기 위해 열처리한 sample d에서 에칭된 홈이 더욱 크고 많은 것으로 보아  $\text{N}_2$  열처리로 barrier특성을 강화한 TiN막은 낮은 온도( $600^\circ\text{C}$  미만)에서는 barrier 특성이 향상되는 것이 많이 보고<sup>15)</sup>가 되었으나 높은 온도( $900^\circ\text{C}$  정도)에서는 그 개선 효과를 볼 수 없었다.

#### 4. 결 론

반응성 화학기상증착법을 이용하여 다결정 실리콘 위에서  $\text{CoSi}_2$ 를 성장시킬 때 성장거동과 열적안정성을 향상하는 연구를 수행하였다.

1) 반응성 화학기상증착법에 의해 다결정 실리콘 위에서  $\text{CoSi}_2$ 는 후열처리 없이 직접 형성되었다. 초기에  $\text{CoSi}_2$ 는 판상의 막대모양으로 (111)면 이외에도 (220), (311)면을 따라서 성장하였으며 기판과 정합관계를 가지고 있었다.

2) 어느 정도 균일한 두께를 형성한 이후에  $\text{CoSi}_2$ 는 기판 다결정 실리콘의 한 결정립내에서는 epitaxial한 관계를 가지고 있었고, 기판과 (111)면을 따라 계면을 형성하였다.

3)  $\text{CoSi}_2$ 의 증착 시간과 두께는 포물선 관계를 가졌고 이로부터  $\text{CoSi}_2$ 의 성장은 코발트의 확산에 의해 제

어됨을 알 수 있었다.

4)  $\text{CoSi}_2$ 의 열적안정성을 향상시키기 위하여 비정질 실리콘과 TiN 층을 사용하였다. 확산 방지막인 TiN을 사용하여  $900^\circ\text{C}$  10분 열처리와 이 열처리를 6회 반복하였을 때도  $\text{CoSi}_2$ 의 면저항의 증가가 거의 없는 우수한 열적안정성을 확보할 수 있었다.

#### 감사의 글

본 연구는 한국과학재단 목적기초연구(R01-1999-00186) 지원으로 수행되었습니다.

#### 참 고 문 헌

1. E. G. Colgan, J. P. Gambino and Q. Z. Hong, Mater. Sci. Eng., **R16**, 43 (1996).
2. K. Inoue, K. Mikagi, H. Abiko and T. Kikkawa, IEDM Tech. Digest 1995, 445 (1995).
3. Q. Z. Hong, S. Q. Hong, F. M. D'Heurle and J. M. E. Haper, Thin Solid Film, **253**, 479 (1994).
4. J. P. Gambino, E. G. Colgan, A. G. Domenicucci and B. Cunningham, J. Electrochem. Soc., **145**, 1384 (1998).
5. W. Chen, J. Lin, S. Banerjee and J. Lee, Meter. Res. Soc. Symp. Proc., **303**, 81 (1999).
6. S. Nygren and S. Johansson, J. Appl. Phys., **68**, p1050 (1990).
7. J. B. Lasky, J. S. Nakos, O. J. Cain and D. J. Geiss, IEEE Trans. Elect. Dev., **ED-38**, 262 (1991).
8. S. Vaidya, S. P. Murarka and T. T. Sheng, J. Appl. Phys., **58**, 971 (1985).
9. W. T. Sun, H. M. Lee, M. C. Liaw and C. C. H. Hsu, Jpn. J. Appl. Phys., **37**, 5854 (1998).
10. H. S. Rhee, T. W. Jang and B. T. Ahn, Appl. Phys. Lett., **74**, 1003 (1999).
11. H. S. Rhee and B. T. Ahn, Appl. Phys. Lett., **74**, 3176 (1999).
12. H. S. Rhee and B. T. Ahn, J. Electrochem. Soc., **146**, 2720 (1999).
13. Z. G. Xiao, G. A. Rozgonyi, C. A. Canovai and C. M. Osburn, Mater. Res. Soc. Symp. Proc., **202**, 101 (1991).
14. W. M. Chen, S. K. Banerjee and J. C. Lee, Appl. Phys. Lett., **64**(12), 1905 (1994).
15. G. A. Dixit, C. C. Wei and F. T. Liou, Appl. Phys. Lett., **62**, 357 (1993).

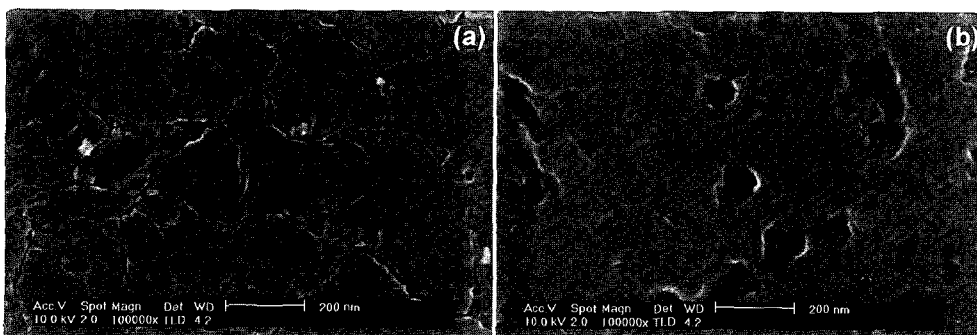


Fig. 9. SEM images of (a) sample c. and (b) sample d. after 6 times of rapid thermal annealing at  $900^\circ\text{C}$  for 10 min.