

탄화규소 반도체의 구리 오염성 접촉

조남인 · 정경화

선문대학교 전자정보통신공학부

Copper Ohmic Contact on n-type SiC Semiconductor

Nam-Ihn Cho and Kyung Hwa Jung

Dept. of Electronic Engineering, Sun Moon University, Asan-si, Chungnam 336-708, Korea

초 목: n-형 탄화규소 반도체에 대한 구리금속을 이용하여 오염성 접촉 구조를 제작하였다. 제작된 구리접촉에 대해 후속열처리 조건과 금속접촉 구조에 따른 재료적, 전기적 성질의 변화를 조사하였다. 금속 접촉의 오염성 성질은 금속박막의 구조 뿐 아니라 열처리조건에 대해서도 크게 좌우됨을 알 수 있었다. 열처리는 금속열처리 장치를 이용한 진공상태 및 환원 분위기에서 2단계 열처리방식을 통하여 시행하였다. 접촉비저항의 측정을 위해 TLM 구조를 만들었으며 면저항 (R_s), 접합저항 (R_c), 이동거리 (L_T), 패드 간거리 (d), 전체저항 (R_T) 값을 구하여 알려진 계산식에 의해 접촉비저항 (ρ_c) 값을 추정하였다. 진공보다 환원분위기에서 후속 열처리를 수행한 시편이 양호한 전기적 성질을 가짐을 알 수 있었다. 가장 양호한 결과는 Cu/Si/Cu 구조를 가진 금속접촉 결과이었으며 접촉비저항 (ρ_c)은 $1.2 \times 10^{-6} \Omega \text{cm}^2$ 의 낮은 값을 얻을 수 있었다. 재료적 성질은 XRD를 이용하여 분석하였고 SiC 계면 상에 구리와 실리콘이 결합한 구리 실리사이드가 형성됨을 알 수 있었다.

Abstract: Material and electrical properties of copper-based ohmic contacts on n-type 4H-SiC were investigated for the effects of the post-annealing and the metal covering conditions. The ohmic contacts were prepared by sequential sputtering of Cu and Si layers on SiC substrate. The post-annealing treatment was performed using RTP (rapid thermal process) in vacuum and reduction ambient. The specific contact resistivity (ρ_c), sheet resistance (R_s), contact resistance (R_c), transfer length (L_T) were calculated from resistance (RT) versus contact spacing (d) measurements obtained from TLM (transmission line method) structure. The best result of the specific contact resistivity was obtained for the sample annealed in the reduction ambient as $\rho_c = 1.0 \times 10^{-6} \Omega \text{cm}^2$. The material properties of the copper contacts were also examined by using XRD. The results showed that copper silicide was formed on SiC as a result of intermixing Cu and Si layer.

Keywords: Copper, Ohmic contact, Silicide, Silicon carbide, Specific contact resistivity

1. 서 론

최근에 이르러 탄화규소 (SiC; silicon carbide) 반도체의 상용화 및 고품질의 동족 박막 성장이 가능하게 됨에 따라 다양한 내환경용 SiC 소자 개발의 기반이 마련되고 있으나¹⁾, 소자 제작에 필요한 금속접촉, 산화막 형성, 선택적 도핑 등 제반 공정 기술은 아직까지도 미흡한 수준에 머물러 있다.

높은 성능의 소자를 양산하기 위해서는 SiC 집적 회로 공정기술이 확보되어야 한다. 특히, SiC 반도체와 금속 접촉에 의해 발생되는 쇼트키 접촉 (Schottky contact)과 오염성 접촉 (ohmic contact)은 소자의 동작주파수, 잡음 특성 및 출력에 큰 영향을 미치며 고출력 소자의 오염성 접촉구조에서 접촉저항이 크면 열 방출이 증가하여 소자의 온도가 상승하게 되므로 접촉저항을 낮추는 것이 매우 중

요하다. 낮은 접촉저항을 갖는 오염성 금속접촉을 확보하기 위해 여러 금속을 이용한 연구가 활발히 진행되고 있다.

Lundberg²⁾는 코발트 금속 (Co)을 사용하여 900°C의 열처리를 하여 $1 \times 10^{-4} \Omega \text{cm}^2$ 의 낮은 비저항 값을 보고하였으며, Marinova³⁾와 Hallin⁴⁾은 Ni을 사용하여 각각 1020°C와 1000°C의 열처리를 거친 뒤 $2.1 \times 10^{-4} \Omega \text{cm}^2$, $6 \times 10^{-5} \Omega \text{cm}^2$ 를 얻었다. 한편, Oper⁵⁾는 CrB_2 를 사용하여 1100°C의 열처리로 $9.65 \times 10^{-5} \Omega \text{cm}^2$ 의 낮은 비저항 값을 보고하고 있다. 이들 오염성 접촉에서 얻어진 접촉비저항은 소자로 이용하기 위하여 충분한 값이기는 하나 접촉면 부근에서 신뢰성 문제가 발생하는 것이 단점이다.

낮은 비저항 값을 얻기 위해서는 실리사이드 형성이 중요하나 SiC 반도체와 금속이 접촉되었을 때 SiC 기판의 실리콘 원자는 실리사이드를 형성하기 위하여 소모되지만 금속과 쉽게 결합하지 않는 탄소원자가 남기 때문에 순도가 높은 오염성 접촉 형성이 쉽지 않다. 구리 실리사이드가 낮은 비저항 값을 갖고 있는 것으로 알려져 있기 때문에⁶⁾ 순도가 높은 구리 실리사이드를 쉽게 형성하기 위해 매우 얇은 실리콘 층을 구리 박막과 별도로 증착함으로써 이러한 계면 문제를 해결하고자 한다.^{6,7)} 시도되는 금속접촉의 기본 구조는 Fig. 1에서 보는 바와 같이 Cu/Si/Cu의 다층 박막이 SiC 반도체 기판 위에 증착된 형태이다. 금속 박막이 증착된 후에는 고온에서 금속 열처리하여 구리 실리사이드 형성 조건과 구리 실리사이드와 4H-SiC 간의 전기적, 재료적 성질을 조사하고 오염성 접촉의 특성을 측정하도록 한다. 재료적 성질 분석

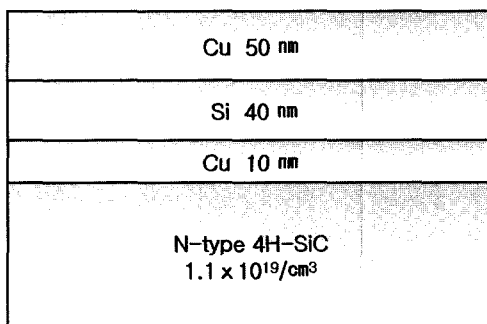


Fig. 1. Basic structure of Cu contact on SiC semiconductor.

에는 X-선 회절기술 (XRD; X-ray diffractometry)을 사용하였다.

2. 실험방법

2.1 시편 제작

실험에서 사용한 SiC 반도체 기판은 전기적 비저항 값이 $0.007 \Omega \text{cm}^2$, 웨이퍼의 두께 398 μm , 결정방향은 $0^\circ 12'$, 불순물의 도핑농도는 $1.1 \times 10^{19}/\text{cm}^3$ 인 n형 4H-SiC 웨이퍼를 사용하였다. 먼저 시편의 제작과 특성 평가를 용이하게 하기 위해서 웨이퍼를 가로 1 mm, 세로 80 μm 의 크기로 잘라내고, 유기물을 제거하고자 초음파 세척기를 이용하여 순차적으로 TCE 용액에서 3분, 아세톤에서 3분, 메탄올에서 3분 동안 세척하였다. SiC 웨이퍼 표면에 형성된 이온성 잔류 불순물과 자연 산화막 제거를 위해 $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1:1:5$, $\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 = 1:1$ 용액에서 각각 10분 동안 세정하였다. 세척 공정을 마친 후에 TLM 패턴을 형성하기 위한 사진 감광액 (PR; photo resist) AZ5412를 이용하여 웨이퍼 위에 PR 코팅을 하는 사진공정과 패드의 형성을 위해 노광공정을 실시하였다. 사진노광공정 후에는 RF 스퍼터링 (sputtering) 시스템을 사용하여 SiC 반도체 기판 위에 금속박막 층 Cu (100Å), Si(400Å), Cu(500Å)을 순차적으로 증착하였다. 다층으로 증착된 Cu/Si/Cu 박막을 사진노광공정에서 남아있는 PR을 제거하는 방법에 의하여 표면 위에 증착된 패드 외의 불필요한 곳의 금속층을 제거하였다. 금속 층의 증착과 패턴이 완성된 후 낮은 접촉 저항을 형성하기 위하여 금속 열처리 장비 (RTP; rapid thermal process)를 이용하여 500-800°C에서 열처리하였으며, 진공 또는 환원분위기에서 각각 열처리를 수행하였다. 후속 열처리는 2단계로 실시하였으며, 첫 번째 단계에서는 550°C에서 10분 동안 하였고, 두 번째 단계는 800°C에서 1분 동안 실시하였다. Fig. 2는 n형 4H-SiC 표면 위에 Cu/Si/Cu 다층박막을 증착한 10개의 TLM 패턴을 도식화한 것이다. 단자의 크기는 $50 \times 50 \mu\text{m}^2$ 이며, 단자 사이의 거리는 10 μm ~90 μm 이다.

2.2 접촉저항 측정

반도체 변수분석기 (HP 모델 4155)를 이용하여

TLM 패턴이 증착된 금속접촉의 저항 값을 측정하였다. 여러 단자를 갖는 접촉저항의 측정 방법은 두 단자 방식의 결점을 보완할 수 있는 방법이고, Fig. 2처럼 구성된 다 단자 구조에서 접촉 저항 및 전체저항은 다음의 관계식을 이용하면 구할 수 있다^{8,9)}.

$$R_1 = R_s \left(\frac{l_1}{w} \right) + 2R_c \quad R_2 = R_s \left(\frac{l_2}{w} \right) + 2R_c \quad (1)$$

여기서 w 는 패드크기, $R_1 \sim R_{10}$ 은 거리 L 에 따른 저항 값, R_s 는 면저항, R_c 는 접합저항을 각각 나타낸다. 이들 두 식을 연합해서 풀면 다음 식과 같이 접촉 저항을 얻을 수 있다.

$$R_c = \frac{(l_1 R_2 - l_2 R_1)}{2(l_1 - l_2)} \quad (2)$$

그러므로 거리 l 을 갖는 접합 단자간의 전체 저항은 R_T 다음과 같다.

$$R_T = R_s \left(\frac{l}{w} \right) + 2R_c \quad (\delta=0 \text{ 인 경우}) \quad (3)$$

전체 저항 R_T 와 접합 단자간 거리 l 에 대해서 접촉 저항 R_c 를 구할 수 있으며 측정된 값으로 접합 비저항 ρ_c 을 구할 수 있다.

3. 결과 및 고찰

고주파 (RF; radio frequency) 스퍼터링 기술에 의해 금속 증착이 완료된 시편은 후속 열처리를 거쳐 전기적 성질을 측정하였다. Fig. 3은 구리금속이 SiC 반도체 위에 증착된 시편에 대하여 RTP

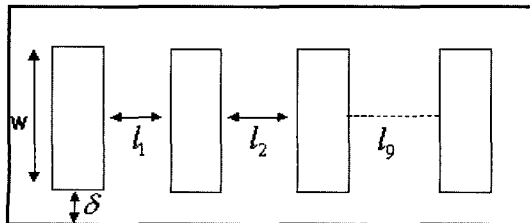


Fig. 2. Test pattern of TLM (transmission line method).

장치를 이용하여 진공상태와 환원 분위기에서 열처리한 뒤에 측정된 전압과 전류 간의 관계 (I-V 특성)을 나타내고 있다. 또한 Fig. 4는 10개의 단자의 접촉저항 (R_c)과 전달거리 (L_T , transfer length)를 측정된 후 위 식(1~3)을 이용하여 계산된 접촉 비저항 (ρ_c)을 나타내고 있다. 금속과 SiC의 반응에 의하여 Si은 실리사이드 형태로 소모되고 나머지 탄소성분이 여분으로 남아 악영향을 미칠 수 있으므로 추가의 실리콘 박막을 증착함으로써 이를 방지하도록 하였다. 그러므로 대부분의 금속박막의 구조는 Cu/Si/Cu의 다층 구조형태가 증착되었으며 금속 박막을 증착한 후에 RTP에서 8.0×10^{-6} Torr의 진공분위기 또는 10%의 수소 (H_2)가 함유된 아르곤 (Ar) 분위기에서 550°C 에서 800°C 까지 온도 변화를 주며 수 분 동안 열처리하였다. 여기서 수소가 함유된 경우는 환원분위기로 간주하였다. Fig. 3의 I-V 특성에서 보여 지듯이 환원분위기에서 열처리한 시편은 진공상태에서 열처리한 시편에 비해 훨씬 높은 전류 값을 얻었으며, 오염성 접합에 대해서 뛰어난 특성을 보여주고 있다. SiC 반도체 계면에서 실리콘과 구리 간 혼합으로 인한 실리사이드 (silicide)를 형성하고자 구리 박막 100\AA 두께를 증착함으로써 계면에서의 표면 거칠기 향상 및 이로 인한 접촉저항이 향상되어 우수한 I-V 값을 나타냄을 알 수 있었다. 이때 구리 실리사이드의 형성을 위해 800°C 의 높은 온도에서만 열처리한 시편에 비하여 550°C 와 800°C 의 2단계 열처리를 거친 시편이 우수한 오염성 특성

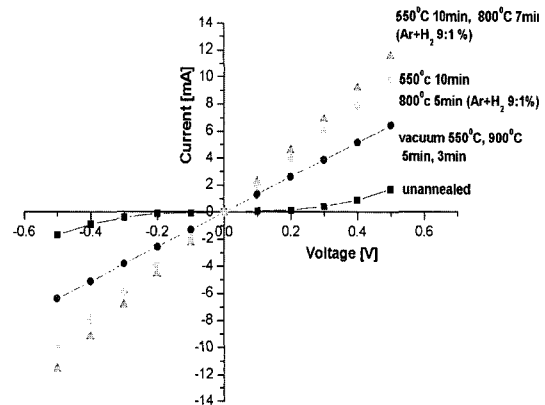


Fig. 3. I-V characteristics of Cu contacts on SiC as a function of annealing conditions.

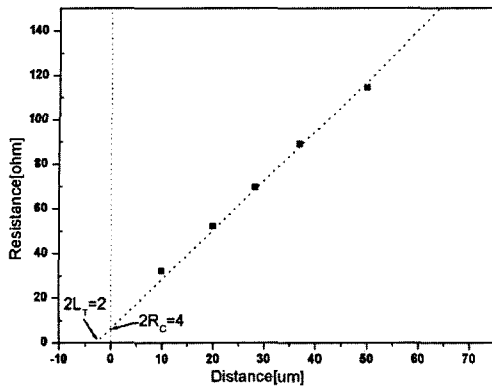


Fig. 4. Relationship between contact resistance and transfer length.

을 나타냄을 알 수 있는데, 이는 800°C의 고온의 열처리 시간이 길어지면 금속접촉에 산화가 심하게 진행되기 때문이다.

접촉 비저항을 높이는 주 요인인 산화를 줄이기 위해 2단계 열처리를 수행함으로써 산화의 문제가 향상되었음을 알 수 있다. 2단계로 열처리하면 550°C의 저온 열처리 과정을 통해 Si와 Cu가 혼합되고 800°C의 열처리 시 Cu 실리사이드 형성이 용이해 짐을 추측할 수 있으며, 800°C의 고온 열처리 시간이 1분 이내로 짧으면 더욱 효과적이라고 판단된다. 또한 환원 분위기에서 열처리하면 이러한 산화요인이 더욱 감소되어 최상의 전기적 성질이 얻어짐을 알 수 있었다. Cu/Si/Cu의 구조를 갖는 구리박막 접촉에 대해 환원분위기에서 550°C에서 10분, 800°C에서 1분간 2 단계 열처리한 시편은 측정 결과 가장 양호한 성질을 보여주었으며, $1.2 \times 10^{-6} \Omega \text{cm}^2$ 의 낮은 접촉 비저항 값을 나타내었다. 이는 지금까지 보고 된²⁻⁵⁾ SiC 반도체에 대한 오염성 접촉 중 가장 낮은 값이다. Fig. 5는 n형 4H-SiC 표면 위에 Cu/Si/Cu를 순차적으로 sputtering한 후에 환원분위기에서 550°C에서 10분, 800°C에서 1분 동안 2단계 후속 열처리한 시편을 XRD 장비를 이용하여 회절 피크를 분석한 결과이다. 환원분위기에서 2단계 열처리한 시편이지만 낮은 접촉저항의 요인인 CuSi_3 라는 구리 실리사이드가 검출되었으며 여분의 구리 피크도 함께 검출되었다. 그러나 높은 비저항의 원인인 탄소와 산소가 함유된 피크는 검출되지 않았다.

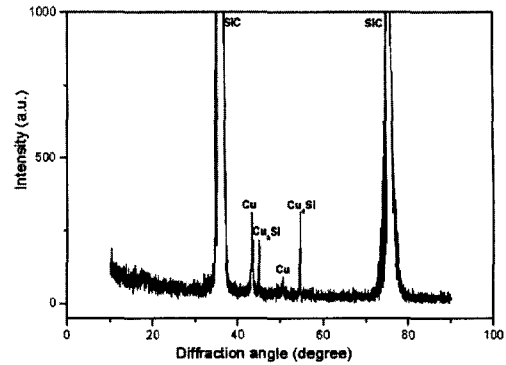


Fig. 5. XRD nature after 2-step annealing.

4. 결 론

4H-SiC 반도체 기판 위에 형성된 Cu/Si/Cu 다층 금속박막의 오염성 접촉 성질을 알아보았다. 구리 박막은 RF 스퍼터링 방법에 의해 제작되었으며, 제작된 구리접촉에 대해 후속열처리 조건과 금속 접촉 구조에 따른 재료적, 전기적 성질의 변화를 조사하였다. 재료적 성질은 XRD 분석을 이용하였으며 접촉비저항의 측정은 TLM 패턴을 이용하였다. 환원분위기에서 2단계 열처리한 시편의 경우 $\rho_c = 1.2 \times 10^{-6} \Omega \text{cm}^2$, $R_c = 2 \Omega$, $L_T = 1 \mu\text{m}$ 의 양호한 오염성 접촉 비저항 값을 얻을 수 있었다. XRD 분석 결과에서 2단계 열처리를 통하여 CuSi_3 의 구리 실리사이드가 형성되어 접촉저항이 낮아진 것으로 평가되었으며, 1000°C 이상의 기존의 열처리 공정²⁻⁵⁾보다 낮은 온도에서 열처리 후에도 낮은 비저항의 오염성 접촉이 형성되었음을 알 수 있었다.

감사의 글

이 연구는 2003년도 전문대학교 교내연구비 지원에 의해 수행되었습니다.

참고문헌

1. N. Kuroda, K. Shibahara, W. S. Yoo, "Extended abstracts 19th Conf. solid state devices and materials, Tokyo, pp. 277(1987).
2. N. Lundberg, M. Ostling, "Thermally stable low ohmic contacts to p-type 6H-SiC using cobalt sili-

- cides", *Solid State Electronics*, (39)11(1996).
3. T. Marinova, V. Kraster, L. Hallin, "Interface chemistry and electric characterization of nickel metallization on 6H-SiC", *Applied Surface Science* (99), pp. 119-125(1996).
 4. C. Hallin, R. Yakimova, B. Pecz, "Improved Ni ohmic contact on n-type 4H-SiC", *Journal of Electronic Materials*, 26(3)(1997).
 5. T. N. Oper, J. R. Williams, M. J. Bozack, "High temperature stability of chromium boride ohmic contacts to p-type 6H-SiC", *Journal of Electronic Materials*, (27)4(1998).
 6. G. L. Molnar, G. Peto, E. Zsoldos "Interaction of copper metallization with rare-earth metals and silicide", *Journal of Applied Physics*, 90(1), pp.503-505(2001).
 7. L. C. A. Van den Oetelaar, and A. Partridge "Reaction of nanometer-sized Cu particles with a SiO₂ substrate" *Appl. Phys. Lett.* (74)20, pp.2954-2956(1999).
 8. H. H. Berger, "Models for contacts to planar devices", *Solid-State Electronics*, (15), pp.145-158(1972).
 9. N. Lundberg and N. Ostling, "Thermally stable low ohmic contacts to p-type 6H-SiC using cobalt silicides", *Solid-State Electronics*, 39(11), pp.1559-1565 (1996).