

대용량 변압기 보호용 퍼지논리 계전기법과 웨이브렛 계전기법의 비교 분석

論 文

52P-4-7

A Comparative Analysis of Fuzzy Logic-Based Relaying and Wavelet-Based Relaying for Large Transformer Protection

朴 哲 圓* · 朴 載 世** · 申 明 澈***

(Chul-Won Park · Jae-Sae Park · Myong-Chul Shin)

Abstract - Percentage differential characteristic scheme has been recognized as the principal basis for large transformer protection. Nowadays, relaying signals can contain second harmonic component to a large extent even in a normal state, and second harmonic ratio indicates a tendency of relative reduction because of the advancement of transformer's core material. And then, conventional second harmonic restraint differential relaying exposes some doubt in reliability. It is, therefore, necessary to develop a new algorithm for the effective and accurate discrimination. This paper deals with advanced fuzzy logic based relaying by using flux differential, and a new fault detection criterion logic scheme by using wavelet transform. To comparative analysis of proposed techniques, the paper constructs power system model including power transformer, utilizing the EMTP, and collects data through simulation of various internal faults and magnetizing inrush. The proposed fuzzy relaying and a new fault detection scheme were tested. The former, fuzzy relaying, was proven to be faster and more reliable than the latter.

Key Words : EMTP, fuzzy logic, large transformer protection, magnetizing inrush, percentage differential relaying, wavelet transform

1. 서 론

대용량 변압기(이하 변압기)는 전력시스템에서 전력을 변환하여 전달해주는 매우 중요한 기기이다. 변압기는 다른 전력시스템 요소에 비하여 사고빈도는 적은 편이나 요즈음 전력시스템의 송전용량이 대폭 증가하기 때문에, 사고가 발생하면 장기간의 운전정지에 의한 경제적인 손실 등 전력시스템에 미치는 영향이 크다. 따라서 변압기의 사고에 신속하게 대처하기 위하여 신뢰성 있는 보호계전기가 요구되고 있다[1,2].

1900대초 아날로그 소자를 사용한 기계식 과전류계전기가 개발된 이래, 1970년대에는 트랜지스터를 이용한 정지형계전기가 등장하였고, 1980년대 후반부터는 컴퓨터기술의 발달로 인하여 마이크로프로세서를 이용한 디지털계전기가 개발되었다. 디지털계전기는 경제성과 성능면에서 종래의 아날로그계전기에 비해 우수하고 신뢰성이 좋기 때문에 전 세계적으로 실계통에 교체·운용되고 있다. 특히, 과거 20여년 동안에는 직교함수를 기반으로 하는 디지털필터와 보호계전 알고리즘을 중심으로 연구된 바, 계전기의 동작 속도의 향상과 디지털계전기의 실용화에 기여하였다[3~5].

근래 한국전력공사의 중장기 계획의 일환으로 보호계전 분야의 국제 경쟁력 확보와 운용이 편리한 보호계전기 활용에 의한 생산성 향상을 기하고 디지털계전기의 한계를 극복하기 위해 AI기법을 이용한 지능형계전기의 연구개발이 진행된 바 있다[6~9]. 최근에는 전력수요의 증대와 함께 전력에 대한 질적 요구가 고조되면서 변압기보호 업무는 전력운전 자동화시스템에 포함되어 무인화·자동화됨에 따라 상위 시스템과의 데이터 통신이 필수적으로 요구되고 있으며, 변전소 내 감시 및 제어기능을 포함한 변전소 종합 자동화시스템으로 발전하고 있다. 이에 따라 과거의 보호기능이외에 네트워크로 엮는 통신기술, 자기진단기술, 이벤트 및 고장데이터 저장기능과 관리기능을 포함하는 소위 차세대 지능형 통합보호제어장치(Intelligent Electronic Device: IED)에 대한 필요성이 제기되어 연구가 시작되었다[10~15].

한편, 변압기보호에는 다른 계통과 달리 변압기 철심의 비선형적인 자기특성으로 인해 발생하는 여자돌입전류에 의한 오동작을 방지하는 것이 중요하고, 여자돌입과 고장을 구별할 수 있는 선택성을 구비해야 한다. 이를 위해서 현재, 디지털필터에 의한 제2고조파 억제방식이 있는 비율차동계전기법(percentage differential relaying:RDR)이 널리 이용되고 있다.

그런데 최근 정상상태의 전력시스템에서도 고조파 발생원이 증가하고 있고, 변압기의 철심재료기술이 향상됨에 따라 여자돌입시 제2고조파성분이 상대적으로 감소하고 있으며, 또한 내부고장전류는 저주파화되어 제2고조파 성분의 함유율이 증가하고 있다. 따라서 제2고조파 성분을 이용하여 여자돌입과 내부고장을 판별하는 종래의 비율차동계전기는, 제

* 終身會員 : 原州大 電氣科 副教授 · 工博

** 正 會 員 : 仁川專門大 電氣科 教授 · 博士課程修了

*** 終身會員 : 成均館大 情報通信工學部 教授 · 工博

接受日字 : 2003年 7月 12日

最終完了 : 2003年 9月 16日

2고조파 성분이 적은 여자돌입의 경우와 제2고조파 성분이 많이 포함된 내부고장의 경우에 계전기의 트립 오동작이 발생할 수 있게된다[7,9]. 이에 따라 종래의 제2고조파 억제방식 RDR에 대한 보완이 제기 되었으며, 그 해결책의 일환으로 적응보호계전과 차세대 IED에 대한 연구에 관심이 집중되고 있다[10~12].

본 논문에서는, 차세대 IED를 위한 연구의 일환으로 퍼지논리와 이산웨이브렛 변환(discrete wavelet transform: DWT)을 이용한 변압기의 디지털 보호계전기법을 비교·연구하고자 한다[9,15]. 먼저, 개선된 디지털 비율차동보호와 DFT 필터에 대하여 서술한 후, 퍼지논리와 이산 웨이브렛 변환을 이용한 고장판별과 디지털보호기법에 대하여 논하고자 한다. 제안된 기법의 비교분석을 위하여 EMTP 시뮬레이션 패키지를 이용하여 변압기를 포함한 전력시스템을 모델링 하였으며, 여자돌입과 내부고장상태를 수행하여 얻어진 데이터들을 활용하였다.

2. 변압기보호를 위한 디지털 계전기법

2.1 변압기의 보호계전방식

그림 1은 변압기반의 구성도이다. 주보호는 RDR(87T)이 사용되고, 후비보호는 OCR(50/51), OCGR(50/51N), OVR(59)과 UVR(27) 등이 사용된다.

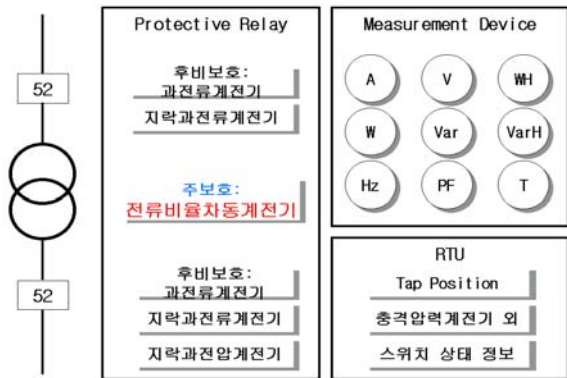


그림 1 변압기반의 구성도
Fig. 1 Transformer panel diagram

2.2 DFT 필터에 의한 비율차동보호 알고리즘

2.2.1 DFT 디지털필터

기본파 및 원하는 고조파 페이저추출을 위한 디지털필터로 LES, DHT, BPF, Haar필터 등이 있으나 DFT가 연산이 간편하며 정확하기 때문에 널리 사용된다. 그림 2는 DFT필터의 기본파에 대한 주파수응답으로서 가로축은 정규화 주파수이고, 세로축은 크기가득이다. 그림 2로부터 기본파에 대한 주파수응답 결과 고조파 제거성능과 기본파에 대한 크기가득이 양호함을 알 수 있다.

비주기 이산신호 $x(n)$ 을 주기당 동일한 간격으로 12샘플링한 경우에 기준신호인 사인파와 코사인파에 대한 상호상관에 의해서 기본파를 추출하기 위한 DFT필터는 식(1)과 같은 차분방정식으로 표현되는데, 크기는 식(2)가 된다.

$$F_{i1}^{12}(k) = \frac{2}{12} [x_{k-9} - x_{k-3} + 0.866(x_{k-8} + x_{k-10} - x_{k-2} + x_{k-4}) + 0.5(x_{k-7} + x_{k-11} - x_{k-1} - x_{k-5})] \quad (1)$$

$$F_{i2}^{12}(k) = \frac{2}{12} [x_k - x_{k-6} + 0.866(x_{k-1} + x_{k-11} - x_{k-5} - x_{k-7}) + 0.5(x_{k-2} + x_{k-10} - x_{k-4} - x_{k-8})]$$

$$F_i^{12}(k) = \sqrt{F_{i1}^{12}(k)^2 + F_{i2}^{12}(k)^2} \quad (2)$$

여기서, $F_{i1}^{12}(k)$, $F_{i2}^{12}(k)$ 는 각각 k번째 순간의 필터링 후에 추출된 기본파성분의 실수부와 허수부이다.

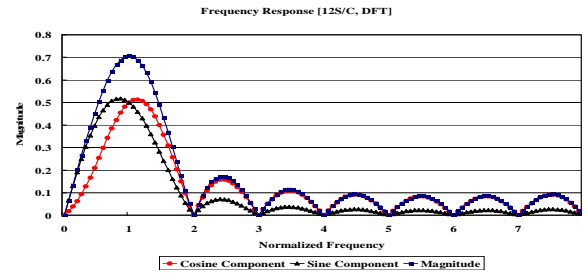


그림 2 DFT필터의 기본파 주파수응답(12 s/c)
Fig. 2 Frequency response of DFT filter for fundamental frequency component

2.2.2 비율차동보호

변압기의 비율차동보호방식은 불평형전류로 인한 오동작을 막기 위해서 변류기의 1차전류와 2차전류의 차전류와 억제전류의 비율을 이용하고, 제2고조파 억제특성과 조합하여 사용된다. 그림 3은 개선된 RDR의 동작특성곡선이다. 근래에는 그림 3과 같이 억제전류의 크기에 따라 변곡점(inflect point)을 중심으로 서로 다른 비율 Slope1, Slope2로 분리함으로써 차전류와 억제전류의 비를 변경할 수 있는 서로 다른 동작특성을 갖는 개선된 비율차동특성이 적용되고 있다. 여기서, 최소동작치 I_{d_min} 은 정격전류의 30~40% 이며, 차전류 I_d 는 변압기의 1차측과 2차측 사이의 전류차가 된다. 억제전류 I_r 은 식(3)으로 정의된다.

$$I_r = \frac{I_p + I_s}{2} \quad (3)$$

여기서, I_p 와 I_s 는 각각 1차측과 2차측 전류이다. 그리고 식(4)와 같이 차전류와 억제전류의 비를 이용해서 설정비율을 초과할 때 변압기의 내부고장이 판단된다.

$$(I_d \geq \text{Slope}_1 \cdot I_r) \text{ AND } (I_d \geq \text{Slope}_2 \cdot I_r) \quad (4)$$

Slope₁, Slope₂ 값에 따라 고장검출 감도가 결정된다. Slope₁은 CT 특성차, ULTC 오차, 부정합오차, 계전기오차 등을 고려하여 20~40%내에서 설정하고, Slope₂는 대전류 고장조건을 고려하여 50%이상으로 설정한다. 유의할 사항으로는, 변압기 결선이 델타-스타일 경우, 위상각 차이가 30° 지연되므로 차전류를 계산할 때 위상각을 보정해야 하고, 변압기의 전압비와 CT의 2차전류를 일치시켜 차동회로의 평행을 취해야 하는 전류치를 보정해야 한다.

그림 4는 제2고조파 억제방식이 포함된 디지털 비율차동 계전기법의 흐름도이다.

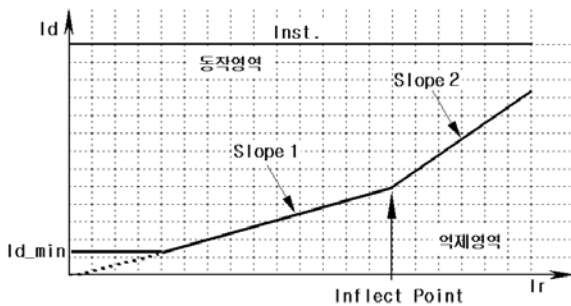


그림 3 개선된 RDR의 동작특성곡선
Fig. 3 Operation characteristic curve of advanced RDR

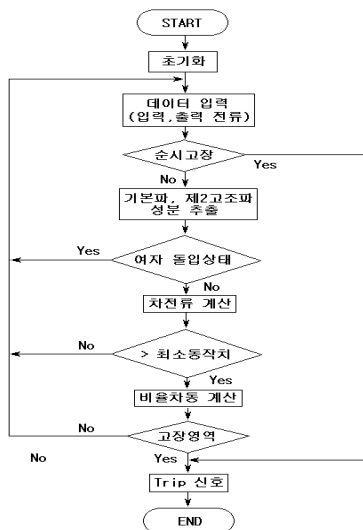


그림 4 디지털 비율차동계전기법의 흐름도
Fig. 4 Flowchart of digital ratio differential relaying

2.3 퍼지논리를 이용한 계전알고리즘

퍼지화과정은 입력변수가 포함하는 불확실성을 정량화하고 추론과정에서 모든 정보들이 손실 없이 취득하게 된다.

2.3.1 퍼지논리 계전기의 입력변수

퍼지논리를 이용한 계전기에서 입력변수는 다음 3가지를 선정하였다. 그림 5는 자속도함수의 추이이다. 계산된 자속도함수 $d\psi_k/di_{d,k}$ 의 값은, 변압기의 내부고장시에는 $-L_p$ 의 값에 해당되는 고장영역에 수렴되고, 여자돌입시에는 이 고장영역과 0에 해당되는 정상영역을 번갈아 위치하게 된다. 이에 따라 입력변수 FI₁을 식(5)와 같이 정의하였다.

$$FI_1 = \frac{\text{한주기 내의 } -L_p/2 \text{ 보다 작은 샘플 수}}{\text{한주기 내의 총 샘플 수}} \quad (5)$$

일반적으로 기본파에 대한 제2고조파의 크기는 정상상태와 내부고장시에는 적기 때문에 0에 근접하게 되고, 여자돌입시에는 수십 %로서 상대적으로 1에 근접하게된다. 이에 따라 식(6)과 같이 제2고조파의 크기를 입력변수 FI₂로 정의하였다.

$$FI_2 = \frac{\text{한주기 내의 제2고조파의 크기}}{\text{한주기 내의 기본파의 크기}} \quad (6)$$

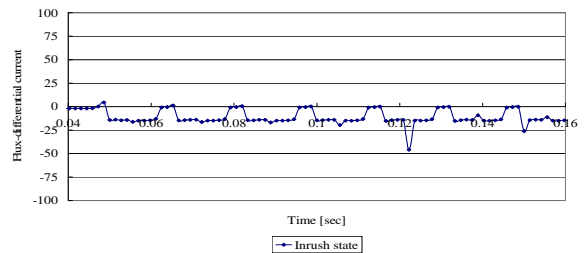


그림 5(a) 여자돌입시 자속도함수 값의 추이
Fig. 5(a) Transition of flux differential during inrush

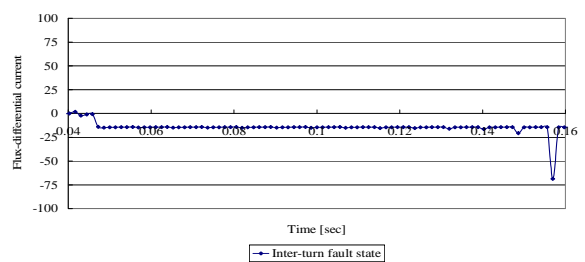


그림 5(b) 내부고장시 자속도함수값의 추이
Fig. 5(b) Transition of flux differential during internal fault

또한, 차전류와 억제전류의 비율 Slope를 분석할 결과, 정상상태시에는 대체로 0보다 작은 값으로 유지되고 여자돌입시에는 양의 값과 음의 값이 대략 50%씩 균형을 이루며, 내부고장의 경우에는 거의 대부분 양의 큰 값을 유지함을 알 수 있었다. 그러므로 차전류와 억제전류의 비율을 이용한 입력변수 FI₃를 식(7)와 같이 정의하였다.

$$FI_3 = \frac{\text{Slope 값이 40\% 이상인 한주기 내의 샘플 수}}{\text{한주기 내의 샘플 수}} \quad (7)$$

2.3.2 퍼지화를 위한 입력 퍼지집합

상기와 같이 3가지의 입력변수들은 모두 0~1 사이의 값을 가지는 비율로 정의되었기 때문에 퍼지논리 계전기의 입력변수를 퍼지화하기 위한 입력 퍼지집합들 역시 0~1 사이의 정의구역을 가지도록 설정하였다. 그림 6(a),(b),(c)는 각각 입력변수 FI_1, FI_2, FI_3 에 대해 정의된 입력 퍼지집합이다.

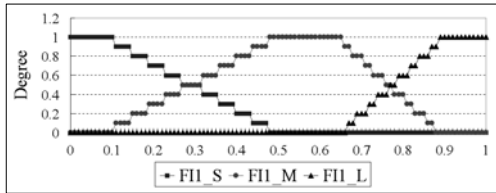


그림 6(a) 입력퍼지집합 FI_1

Fig. 6(a) Input fuzzy set FI_1

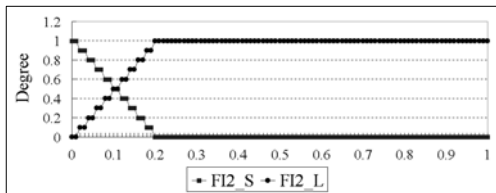


그림 6(b) 입력퍼지집합 FI_2

Fig. 6(b) Input fuzzy set FI_2

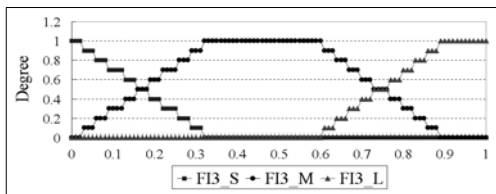


그림 6(c) 입력퍼지집합 FI_3

Fig. 6(c) Input fuzzy set FI_3

2.3.3 퍼지 추론규칙

퍼지 추론규칙들은 모두 19개인데, 2개의 조건부와 하나의 결론부로 구성되어 있다. 조건부와 결론부는 각각 입력 퍼지집합들과 출력 퍼지집합들에 대응된다. 표 3.1은 퍼지규칙으로서 $FI_{1S}, FI_{1M}, FI_{1L}, FI_{2S}, FI_{2L}, FI_{3S}, FI_{3M}, FI_{3L}$ 들은 각각 입력 변수 FI_1, FI_2, FI_3 들에 대해 정의된 입력 퍼지 집합들을 나타낸다.

표 1 퍼지규칙

Table 1 Fuzzy rule

Rule type $FI_1 FI_2$				Rule type $FI_1 FI_3$				Rule type $FI_2 FI_3$			
FI_1	FI_2	S	M	L	FI_1	S	M	L	FI_2	S	L
S	R1	std.	R2	inr.	R3	fau.	S	R14	std.	R15	std.
L	R4	std.	R5	inr.	R6	fau.	M	R16	inr.	R17	inr.
							L	R18	fau.	R19	fau.

std. : steady
inr. : inrush
fau. : fault

■ Definitely □ Quite

2.3.4 출력 퍼지집합

그림 7은 퍼지논리 계전기에서 정의된 출력 퍼지집합이다. 출력 퍼지집합의 정의역은 1~9로 선택하였다. 출력 퍼지집합 $FO_STEADY, FO_INRUSH, FO_FAULT$ 가운데 FO_FAULT 가 최종 출력 퍼지집합에 가장 큰 영향을 준 경우에만 트립이 되도록 하였다. 임계치를 6으로 설정함으로써 고장이 발생한 경우에는 비퍼지값이 6이상이 되도록 하였다. 최종 출력 퍼지집합의 비퍼지화를 위해서 합성모멘트법을 사용하였다.

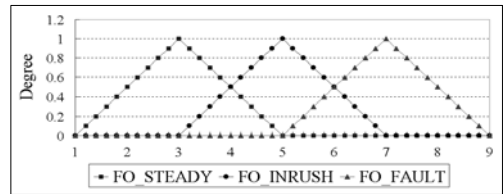


그림 7 출력퍼지집합 FO

Fig. 7 Out fuzzy set FO

2.3.5 퍼지논리를 이용한 고장판별

그림 8은 퍼지논리를 이용한 계전기법의 흐름도이다.

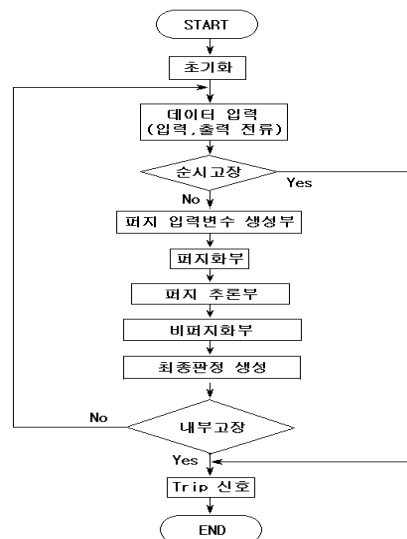


그림 8 퍼지 계전기법의 흐름도

Fig. 8 Flowchart of fuzzy logic relaying

2.4 웨이브렛 변환을 이용한 계전알고리즘

웨이브렛 변환은 시간과 주파수의 가변적인 독특한 특징 때문에, 직교함수계열의 DFT에 의하여 추출된 것보다 특유한 특성을 지니게 된다. 그림 9는 웨이브렛의 신호에 대한 분석방법을 나타낸다. 웨이브렛변환에 의한 특징추출은 다레벨 분해과정을 통하여 얻어지게 된다. 모 웨이브렛은 길이와 특성에 따라 도비시(Daubechies), Biorthogonal, Haar, Coiflets, Symlets 등으로 세분화되는데, 본 논문에서는 전력계통분야에서 많이 활용되는 도비시를 사용하였다.

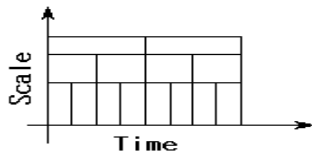


그림 9 웨이브렛의 신호분석
Fig. 9 Wavelet signal analysis

2.4.1 이산 웨이브렛 변환에 의한 특징추출

이산 웨이브렛 변환 $D_{a,b}$ 는 식 (8)과 같이 된다.

$$D_{a,b} = \frac{1}{\sqrt{a_0^m}} \sum S[n] \cdot \Psi[k - \frac{na_0^m}{a_0^m}] \tag{8}$$

여기서, a_0^m 은 스케일을 나타내는 변수이고, na_0^m 은 이동을 나타내는 변수이며, 그리고 $\frac{1}{\sqrt{a_0^m}}$ 은 모 웨이브렛과 같은 크기의 에너지를 유지시키기 위한 에너지 정규화성분이다. 일반적으로 신호에서 저주파 성분은 신호의 고유한 특성을 나타내고 고주파 성분은 미세한 특성을 나타내게 되는데, 웨이브렛 변환에서는 이와 같은 특성들이 전체적인 모양(approximation)과 세밀한 부분(detail)으로 표현된다.

본 연구에서는 먼저, 순시고장을 조사한 다음, 주기당 144개로 이산화된 8640Hz 전류신호의 차전류를 계산한 후, DB5 모 웨이브렛을 이용하여 이산 웨이브렛 변환을 거친다. 이는 여러 단계의 저역통과필터와 고역통과필터를 거쳐서 여자돌입과 내부고장 판별을 위한 특징이 추출될 때까지 반복하게 된다. 본 논문에서는 DB5의 detail 1 값을 이용하였는데, 그림 10은 DB5의 detail 1의 추이이다. 그림 10에서 알 수 있듯이 여자돌입의 경우, 크기가 주기적인 반면에 내부고장의 경우는 크기가 고장발생직후 아주 커지다가 급격히 감소하게 된다. 이에 따라 차전류의 detail 1 값은 여자돌입과 내부고장을 판별할 수 있는 특징으로 사용할 수 있다.

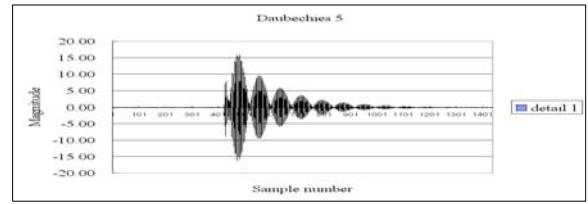


그림 10(a) 여자돌입시 DB5의 detail 1 추이
Fig. 10(a) Transition of DB5 detail 1 during in rush

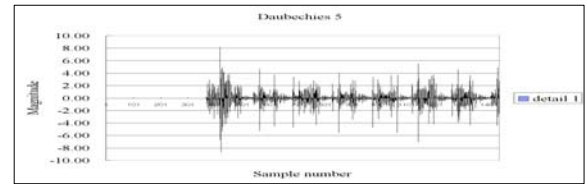


그림 10(b) 내부고장시 DB5의 detail 1 추이
Fig. 10(b) Transition of DB5 detail 1 during internal fault

2.4.2 웨이브렛 변환을 이용한 고장판별

내부고장과 여자돌입의 최종 판별은 식(9)와 같이 웨이브렛 계수값의 비율을 계산하여 이용할 수 있다.

$$\begin{aligned} I_{A-비율} &= \frac{|I_{dif A_{max}}^k|}{I_{dif A_{max}}} \\ I_{B-비율} &= \frac{|I_{dif B_{max}}^k|}{I_{dif B_{max}}} \\ I_{C-비율} &= \frac{|I_{dif C_{max}}^k|}{I_{dif C_{max}}} \end{aligned} \tag{9}$$

여기서, 분모 $I_{dif A_{max}}$ 는 A상 차전류를 웨이브렛 변환시킨 후, 과도상태 후 첫번째 윈도우의 detail 1의 최대값을 나타낸다. 분자 $|I_{dif A_{max}}^k|$ 는 A상 차전류를 웨이브렛 변환시킨 후, k번째 윈도우에서의 detail 1의 최대값의 절대치이다. 그리고 $I_{A-비율}, I_{B-비율}, I_{C-비율}$ 는 첫 번째 윈도우와 k 번째 이동 윈도우사이의 최대값의 비율을 표시한다. 본 연구에서, 이동 윈도우길이는 1/4주기(4.1675ms)로 정하였으며, 내부고장판별은 각 이동 윈도우내 $I_{A-비율}, I_{B-비율}, I_{C-비율}$ 모두의 비율 변화가 6회이상 연속해서 임계치(ϵ) 0.45보다 적어질 때로 설정하였다.

2.4.3 웨이브렛 변환을 이용한 고장판별

그림 11은 웨이브렛 변환에 의한 계전기법의 흐름도이다.

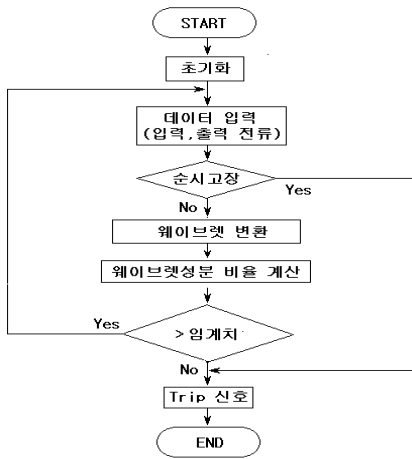


그림 11 DWT 계전기법의 흐름도
Fig. 11 Flowchart of DWT relaying

3. 사례연구

3.1 모델 전력계통

본 논문에서는 EMTP를 이용하여 3상2권선 154/22.9kV, Δ -Y 결선, 용량 45/60MVA 변압기의 여자돌입과 내부고장을 시뮬레이션 하였다. 제안된 기법을 비교분석을 위해서 포화변압기 모델을 이용하여 여자돌입 데이터를 얻었고, BCTRAN을 이용하여 내부고장 데이터를 수집하였다[5,10].

3.2 결과 및 고찰

그림 12는 EMTP에서 0.044초 후에 변압기를 계통에 투입한 경우에 발생한 3상 여자돌입전류이다. 여자돌입전류의 크기는 전압 위상이 0°에서 인가될 때가 가장 크고 90°에서 인가될 때가 가장 작게 나타난다. 또한 시정수에 따라 여자돌입상태의 지속시간이 달라지고, 이때 제2고조파 성분을 많이 함유하게 된다. 그림 12에서 알 수 있듯이 여자돌입시에는 가압측에만 매우 큰 전류가 흐르고 2차측에는 전류가 거의 흐르지 않는다. 따라서 차전류가 크게 나타나게 되기 때문에 여자돌입에 의한 비유차동계전기의 오동작이 억제되어야 한다.

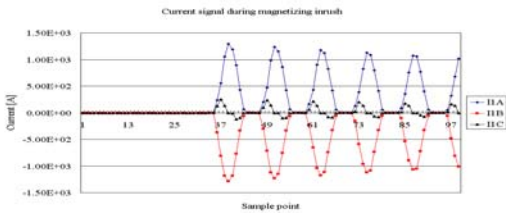


그림 12(a) 여자돌입시 1차전류
Fig. 12(a) Primary current during inrush

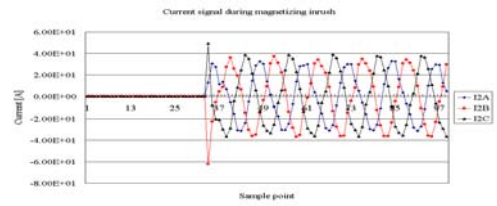


그림 12(b) 여자돌입시 2차전류
Fig. 12(b) Secondary current during inrush

표 2는 여자돌입시의 비퍼지값이고, 표 3은 여자돌입시의 detail 1의 비율이다. 여자돌입의 경우, 퍼지논리에 의한 알고리즘에서 최종 출력퍼지값(out fuzzy value:OFV)은 다소 증가하게 되나 임계치 6을 넘지 않았고, 웨이브렛에 의한 알고리즘에서 차전류의 detail 1 비율은 각상별로 다수 불규칙적이거나 적어도 3상중의 한상의 detail 1의 비율이 선정된 임계치 이내가 되지 않기 때문에 계전기의 트립신호가 발생하지 않게 된다. 그림 13은 여자돌입의 경우, 제안된 퍼지논리 알고리즘과 웨이브렛 알고리즘에 의한 고장 판별결과이다.

표 2 여자돌입시의 비퍼지값

Table 2 Defuzzified value during inrush

Sample point	pre-event	1	2	3	4	5	6	7	8	9	10	11
FI ₁	0	0	0	0.08	0.16	0.25	0.33	0.41	0.5	0.66	0.75	0.75
FI ₂	0.56	0.99	0.9	1	0.97	0.83	0.7	0.54	0.38	0.27	0.25	0.25
FI ₃	0.08	0.16	0.25	0.33	0.41	0.5	0.58	0.66	0.75	0.75	0.75	0.75
OFV	3	3.48	3.48	3.88	4.05	4.25	4.44	4.77	5	5	5	5.71
Trip signal	0	0	0	0	0	0	0	0	0	0	0	0

표 3 여자돌입시의 detail 1의 비율

Table 3 Detail 1 ratio during inrush

1/4 period number	pre-event	1	2	3	4	5	6	7	8	9	10	11
I _A -비율	0	0.6	0.28	1.41	0.35	0.16	0.56	0.09	0.05	0.33	0.10	0.27
I _B -비율	0	0.03	1.08	2.55	0.74	0.77	0.29	0.13	0.02	0.45	1.24	0.34
I _C -비율	0	1.66	1.12	2.22	0.32	0.03	0.26	0.16	0.18	0.03	0.71	0.47
Trip signal	0	0	0	0	0	0	0	0	0	0	0	0

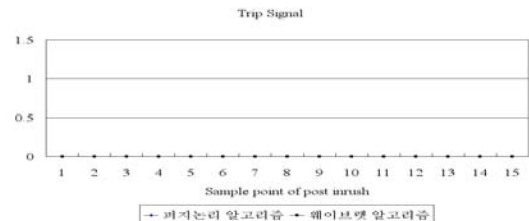


그림 13 여자돌입시의 고장판별
Fig. 13 Fault discriminant during inrush

그림 14는 변압기 1차측 Δ 결선 B,C상 권선의 5:80:15인

부분에서 0.048초 후에 권선단락고장이 발생한 경우이다. 그림 14에서 알 수 있듯이 고장이 발생한 직후, 고장상의 전류는 시간축에 대해 상호대칭인 형태로 그 크기가 증가하여 나타나는 반면 다른 한상의 전류는 큰 변화 없이 정상상태와 유사하게 나타난다. 따라서 차전류가 크게 나타나기 때문에 비율차동계전기는 정동작을 하여야 한다.

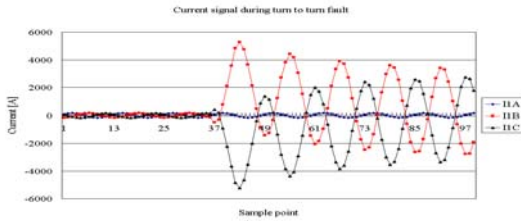


그림 14(a) 권선단락고장시 1차전류
Fig. 14(a) Primary current during turn to turn fault

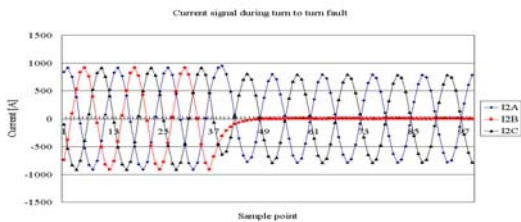


그림 14(b) 권선단락고장시 2차전류
Fig. 14(b) Secondary current during turn to turn fault

표 4는 단락고장시의 비퍼지값이고, 표 5은 detail 1의 비율이다. 단락고장의 경우, 퍼지논리에 의한 알고리즘에서 최종 출력퍼지값은 고장발생 후, 11번째에서 임계치 6을 넘었고, 웨이브렛에 의한 알고리즘에서 차전류의 detail 1 비율은 고장 발생직후 증가하다가 3상 모두 0으로 수렴하게 되는데, 고장발생후 8번째 1/4주기에서 임계치를 만족하기 때문에 계전기의 트립신호가 발생하게된다. 그림 15는 단락고장의 경우, 제안된 퍼지논리 알고리즘과 웨이브렛 알고리즘에 의한 고장 판별결과이다.

표 4 단락고장시의 비퍼지값

Table 4 Defuzzified value during turn to turn fault

Sample point	pre-event	1	2	3	4	5	6	7	8	9	10	11
FI ₁	0	0	0	0	0	0	0	0	0	0	0	0
FI ₂	0	0	0	0	1	1	1	0	0	0	0	0
FI ₃	0	0	0	0	0	0	0	0	0	0	0	0
OFV	3	3	3	4	4	4	5	5	5	5	5	6
Trip signal	0	0	0	0	0	0	0	0	0	0	0	1

표 5 단락고장시의 detail 1의 비율

Table 5 Detail 1 ratio during turn to turn fault

1/4 period number	pre-event	1	2	3	4	5	6	7	8	9	10	11
I _A -비율	0	0.03	0.01	0.01	0.01	0.03	0.03	0.03	0.02	0.01	0.01	0.01
I _B -비율	0	0.87	0.33	0.03	0.08	0.16	0.31	0.36	0.31	0.22	0.10	0.13
I _C -비율	0	1.41	0.99	0.56	0.46	0.65	0.66	0.53	0.32	0.11	0.07	0.01
Trip signal	0	0	0	0	0	0	0	0	1	1	1	1

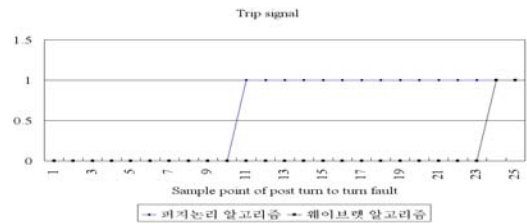


그림 15 단락고장시의 고장판별
Fig. 15 Fault discriminant during turn to turn fault

그림 16은 변압기 1차측 Δ결선 B,C상 권선의 권선비가 80:20인 부분에서 0.04505 후에 권선지락고장이 발생한 경우이다. 그림 16에서 알 수 있듯이 고장이 발생한 직후, 고장상의 전압은 감소하고 고장상의 전류는 매우 상승한다. 고장이 발생한 직후, B상 보다는 C상의 변화가 더 크며, 고장이 발생한 1차측의 크기 변화가 2차측 보다 현저함을 알 수 있다. 따라서 차전류가 크게 나타나기 때문에 비율차동계전기는 정동작을 하여야 한다.

표 6은 지락고장시의 비퍼지값이고, 표 7은 detail 1의 비율이다. 지락고장의 경우, 퍼지논리에 의한 알고리즘에서 최종 출력퍼지값은 고장발생 후, 10번째에서 임계치 6 보다 크게 되어 트립신호가 발생하게 되며, 웨이브렛에 의한 알고리즘에서 차전류의 detail 1 비율은 고장 발생직후 증가하다가 3상 모두 0으로 수렴하게 되는데, 고장발생후 9번째 1/4 주기에서 임계치의 범위에 들기 때문에 계전기의 트립신호가 발생하게된다. 그림 17은 지락고장의 경우, 제안된 퍼지논리 알고리즘과 웨이브렛 알고리즘에 의한 고장 판별결과이다. 총 18가지를 시뮬레이션을 수행한 결과, 웨이브렛 알고리즘에서는, 내부고장인 경우의 I_A-비율, I_B-비율, I_C-비율

값은 3가지 모두 임계치 보다 작았으며, 여자돌입의 경우 I_A-비율, I_B-비율, I_C-비율 은 적어도 하나는 임계치 보다 크게됨을 알 수 있었다.

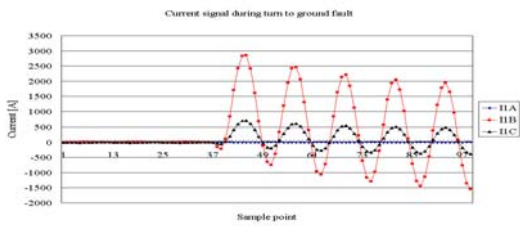


그림 16(a) 권선지락고장시 1차전류
Fig. 16(a) Primary current during turn to ground fault

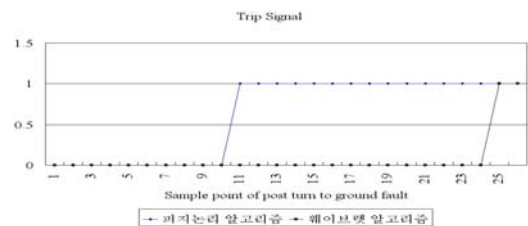


그림 17 지락고장시의 고장판별
Fig. 17 Fault discriminant during turn to ground fault

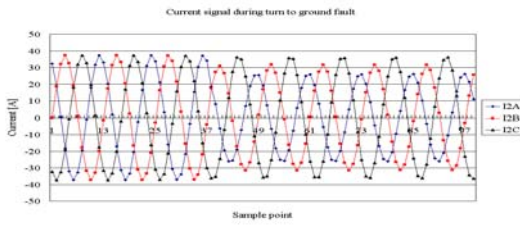


그림 16(b) 권선지락고장시 2차전류
Fig. 16(b) Secondary current during turn to ground fault

표 6 지락고장시의 비퍼지값
Table 6 Defuzzified value during turn to ground fault

Sample point	pre-event	1	2	3	4	5	6	7	8	9	10
FI ₁	0	0	0	0	0	0	0	0	0	0	0
FI ₂	0	0	0	1	1	0	0	0	0	0	0
FI ₃	0	0	0	0	0	0	0	0	0	0	0
OFV	3	3	3	4	4	4	5	5	5	5	6
Trip signal	0	0	0	0	0	0	0	0	0	0	1

표 7 지락고장시의 detail 1의 비율
Table 7 Detail 1 ratio during turn to ground fault

1/4 period number	pre-event	1	2	3	4	5	6	7	8	9	10
I _A -비율	0	0.83	0.73	0.80	0.88	0.86	0.76	0.64	0.52	0.41	0.29
I _B -비율	0	0.83	0.73	0.81	0.88	0.86	0.76	0.64	0.52	0.41	0.29
I _C -비율	0	2.27	0.87	2.12	1.14	1.78	1.49	0.61	1.20	0.07	0.45
Trip signal	0	0	0	0	0	0	0	0	0	1	1

3.3 비교 검토

표 8은 13가지 항목에 따른 퍼지논리 계전알고리즘과 웨이브렛 계전알고리즘에 대한 전반적인 비교이다. 주기당 샘플링 수에서, 웨이브렛 계전알고리즘의 경우에는 계전신호인 전류신호를 DWT에 의하여 여러 단계 분석해야 되기 때문에 주기당 샘플링 수가 퍼지논리 알고리즘 보다 매우 많아지게 되었다. 사용된 디지털 필터로 퍼지논리 계전알고리즘에서는 기본파에 대한 제2고조파 함유를 사용하기 때문에 특정 고조파성분을 추출을 위해서 DFT필터가 사용되었다. 그러나 웨이브렛 계전알고리즘에서는 DWT의 수행과정내에서 다단계 저역통과필터와 고역통과필터가 사용되게 되었다. 종래의 기법과의 유사성측면에서, 퍼지논리 계전알고리즘에서는 기존의 비율차동계전기법인 제2고조파 함유와 차전류와 억제전류의 비율을 사용하고, 추가로 자속도함수를 이용하기 때문에 종래의 기법의 확장이라고 할 수 있다. 그러나 웨이브렛 계전알고리즘은 종래의 비율차동계전기법과 전혀 다른 이산 웨이브렛의 변환에 의한 비율을 이용하는 방법이다. 이동 윈도우 길이에 대해서, 퍼지논리 계전알고리즘의 이동 윈도우 길이는 일반적으로 사용되는 1주기인데 반하여 웨이브렛 계전알고리즘에서는 특정 비율의 변화에 의한 새로운 고장판별을 제안하였기 때문에 1/4 주기 이동 윈도우 길이가 사용되었다. 제2고조파 사용측면에서, 퍼지논리 계전알고리즘에서는 제2고조파 비율을 이용하였으나, 웨이브렛 계전알고리즘에서는 제2고조파성분을 사용하지 않았다. 여자돌입과 내부고장 판별을 위한 특징추출방법으로, 퍼지논리 알고리즘에서는 3가지 입력변수를 이용하여 퍼지화가 이용되었고, 웨이브렛 알고리즘에서는, DWT에 의한 특정비율이 이용되었다. 18가지 시뮬레이션 결과 두 가지 기법 모두 오동작은 없었다. 임계치는 퍼지논리 알고리즘의 경우, 정상상태, 여자돌입, 내부고장을 퍼지화하는 방법에 따라 임계치를 6으로 설정되었고, 웨이브렛 알고리즘의 경우 detail 1 추이로부터 알고리즘을 도출할 때 여러 가지 테스트를 통해서 임계치가 0.45로 결정되었다. 고장판별방법은 퍼지논리 알고리즘에서는 출력퍼지값이 6보다 크면 내부고장으로 판별되었고, 웨이브렛 알고리즘에서는, DB5 detail 1의 비율이 모두 임계치 0.45 보다 적어질 때 내부고장으로 판별하도록 하였다. 또한, 유연성 측면에서는, 퍼지의 독특한 특성으로 인한 퍼지논리 알고리즘이 웨이브렛 알고리즘 보다 유연할 것으로 생각된다. 연산과정 측면에서 퍼지논리 알고리즘이 웨이브렛 알고리즘보다 복잡하나, 주기당 샘플 수가 적기 때

문에 구현은 용이하게 된다. 한편, 최근에 초고속 마이크로 프로세서가 많이 출시되었기 때문에 웨이브렛 알고리즘을 구현하는데 큰 어려움이 없을 것으로 생각한다. 마지막으로 여자돌입과 내부고장 판별시간은 퍼지논리 알고리즘이 1주기(16.67ms) 정도로 웨이브렛 알고리즘의 판별시간 2주기(33.33ms) 보다 약 1주기정도 빠른 것으로 나타났다.

표 8 퍼지계전기법과 웨이브렛계전기법의 비교
Table 8 Comparison of fuzzy relaying and wavelet relaying

항목	퍼지논리 계전기알고리즘	웨이브렛 계전기알고리즘
주기당 샘플링 수(s/c)	12(적음)	144(많음)
사용 디지털 필터	DFT	LPF, HPF
종래의 기법과의 유사성	유사함	매우 다름
이동 윈도우 길이	1주기	1/4주기
제2고조파 사용	사용함	사용하지 않음
특징추출 방법	퍼지화	DWT
오동작 유무	없음	없음
임계치	6	0.45
고장판별 방법	출력퍼지값	DB5 detail 1의 비율
유연성	많음	보통
연산량	많음	적음
구현의 용이성	용이함	가능함
고장판별시간(ms)	16.67 이내	33.33 이내

4. 결 론

본 논문에서는, 변압기보호용 IED의 적응형 알고리즘을 개발하기 위한 사전조사의 일환으로 변압기 보호반을 살펴 보았고, 개선된 DFT필터 기반 가변비율차동계전기법을 서술하였다. 종래의 비율차동계전기법을 보완하기 위하여 자속도함수 추이를 추가하였으며, 이를 퍼지논리에 접목하여 새로운 변압기 보호계전기알고리즘을 제시하였다. 또한, 도비시 DB5 웨이브렛변환의 detail 1의 비율을 이용한 고장판별 알고리즘을 제시하였다. 제안된 두가지 기법의 비교분석을 위하여 EMTP를 이용한 모델계통을 모델링한 후, 내부고장과 여자돌입 데이터를 수집하였으며, 제안된 두가지 기법은 C프로그램언어를 이용하여 구현되었으며, 테스트는 오프라인으로 수행되었다. 비교분석 시뮬레이션 결과, 고장판별시간, 연산량, 유연성 등 항목에서 전반적으로 우수한 것으로 입증된 퍼지계전 알고리즘은 종래의 RDR의 오동작 가능성을 배제할 수 있으며, 신뢰성을 개선할 수 있을 것으로 사료된다.

감사의 글

본 연구는 산업자원부의 지원에 의하여 기초전력공학공동 연구소 주관으로 수행된 과제임.

참 고 문 헌

- [1]. The Institution of Electrical Engineers, "Power System Protection", Vol. ,II,III,IV *Electricity Association Services Ltd.*, London, U.K. 1995.
- [2]. M.A. Rahman, B. Jeyasurya, "A State of the Art Review of Transformer Protection Algorithms", *IEEE Trans. on PWRD.*, Vol.3, No.2, pp.534~544, April 1988.
- [3]. Michel Habib, Miguel A.Marin, "A Comparative Analysis of Digital Relaying Algorithm, for the Differential Protection of Three Phase Transformers", *IEEE Trans. on PS.*, Vol.3, No.3, pp.1378~1384, 1988.
- [4]. M.A. Rahman, B. So, M.R. Zaman and M.A. Hoque, "Testing of Algorithms for a Stand-Alone Digital Relay for Power Transformer", *IEEE Trans. on PWRD.*, Vol.13, No.2, pp.374~385, April 1998.
- [5]. Patrick Bastard, Pierre Bertand, Michel Meunier, "A Transformer Model for Winding Fault Studies", *IEEE Trans. on PWRD.*, Vol.9, No.2, pp.690~699, April 1994.
- [6]. 한국전력공사, "보호제어 유니트의 소프트웨어", 변전소종합보호제어 시스템설계 및 제작기술 개발 최종보고서 부록, pp.1~87, 1997.2.
- [7]. 김남호, 박종근, 신명철 외, "지능형 보호 계전기 연구 개발", 기초전력공학 공동연구소 최종보고서, 1997.8.
- [8]. A. Wiszniewski, B. Kasztenny, "A Multi-Criteria Differential Transformer Relay Based on Fuzzy Logic", *IEEE Trans. on PWRD.*, Vol.10, No.4, pp.1786~1792, Oct. 1995.
- [9]. 박철원, 권명현, 신명철, "도비시 웨이브렛변환을 이용한 변압기의 여자돌입과 내부고장 판별논리기법", 대한전기학회 논문지, 50A권 5호, pp.211~217, May 2001.
- [10]. 이승재, 최면승, 강상희, "차세대 전력시스템 보호제어 기술의 연구동향", *Proceedings of KIEE* Vol.50, No.11, pp.8~11, Nov. 2001.
- [11]. 효성중공업 연구소 전력팀, "디지털 보호계전기와 변전소 자동화 시스템 개발", *Proceedings of KIEE* Vol.50, No.11, pp.40~43, Nov. 2001.
- [12]. Alexander, R.L., "Intelligent electronic device (IED) technology SCADA and 3Ø metering", *Rural Electric Power Conference*, pp.C6~C6_3, IEEE 2002.
- [13]. Adly A. Girgis, David G. Hart, W. Bin Chang, "An Adaptive Scheme for Digital Protection of Power Transformers", *IEEE Trans. on PWRD.*, Vol.7, No.2, pp.546~556, April 1992.
- [14]. 박철원, 신명철, 박재세 외, "전력용 변압기를 위한 IED의 설계에 관한 연구", 2003년도 대한전기학회 하계학술대회 논문집, pp.268~270, July 2003.
- [15]. C.W. Park, M.C. Shin, J.H. Kim, "Fuzzy Logic-Based Relaying for Large Power Transformer Protection", *IEEE Trans. on PWRD.*, Vol.18, No.3, pp.718~724, July 2003.

저 자 소 개



박 철 원 (朴 哲 圓)

1961년 8월 13일생. 1988년 성균관대학교 공과대학 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(공학). 1989~1993년 금성산전연구소 주임연구원. 1993~1996년 프로컴시스템 기술연구소 선임연구원. 1993~1997년 성균관대학교 전기전

자 및 컴퓨터공학부 강사. 1997년~현재 (국립)원주대학 전기과 부교수.

Tel : 033-760-8425

Fax : 033-760-8420

E-mail : cwpark@sky.wonju.ac.kr



박 재 세 (朴 載 世)

1952년 1월 25일생. 1975년 숭실대학교 공과대학 전기공학과 졸업. 1981년 동 대학원 전기공학과 졸업(석사). 1999년 성균관대학교 대학원 전기공학과 박사과정 수료. 1978년~현재 인천시립전문대학 전기과 교수.

Tel : 032-760-8700

Fax : 032-760-8895

E-mail : js1229@icc.ac.kr



신 명 철 (申 明 澈)

1947년 4월 3일생. 1970년 성균관대학교 전기공학과 졸업. 1978년 연세대학교 대학원 전기공학과 졸업(공학). 1975~1978년 충북대학교 전기공학과 조교수. 1982~1983년 미국 코넬대 전기공학과 교환 교수. 2000~2001년 미국 펜실바니아 주

립대 전기공학과 교환교수. 1978년~현재 성균관대학교 정보통신공학부 교수.

Tel : 031-290-7103

Fax : 031-290-7103

E-mail : mcshin@yurim.skku.ac.kr