

논문 2004-41SD-1-1

동영상 의사운곽 개선을 위한 새로운 ac PDP 계조구현 방법

(New Gray Scale Implementaion Method for Improving Dynamic False Contours in ac PDPs)

정영호*, 정주영*

(Young-Ho Jung and Ju Young Jeong)

요약

Quantized memory addressing (QMA) 이론을 바탕으로 새로운 PDP 계조 구현을 수행하는 방법을 개발하였다. 어드레스 펄스 폭을 조절함에 따라 셀에 기입되는 벽전하 양은 "fully on", "off" 그리고 "half on"의 세 단계를 가지게 된다. 이 세 단계의 벽전하를 이용하여 7개의 서브필드로 255단계의 계조를 표현할 수 있다. 더욱이 기존의 구동 방법과는 달리 인접한 두 계조를 표현하기 위해 사용하는 서브필드들이 동영상 의사운곽을 제거한다. 이 방법은 7개의 서브필드를 사용함으로써 12개의 서브필드를 이용하여 동영상 의사 운곽을 저감 시킨 방법에 비해 유지 방전 시간을 70%이상 증가시킨다.

Abstract

We developed a new PDP gray scale implementation method on the basis of the quantized memory addressing(QMA) principle. We defined three wall charge states; "fully-on", "off", and "half-on", by controlling the width of address pulses. With these three wall charge state, we were able to express 255 level gray scale with only 7 sub-fields. Furthermore, in contrast to the conventional driving methods, the sub-field combinations for any two adjacent gray levels differ by only 1 sub-field, at worst, and therefore, eliminate the dynamic false contours. Since this method use 7 sub-field, the sustain discharge period is increased by more than 70% compared to the 12 sub-field method which reduces the dynamic false contours.

Keywords: PDP, Flat Display, driving technology, gray scale, wall charge, PWM

I. 서론

대화면, 고해상도인 플라즈마 디스플레이 패널(PDP)은 차세대 디스플레이로서 각광 받고 있다. 그러나 여전히 휘도 효율, 전력소비, 구동 전압, contrast, 화질등에서 많은 개선의 여지가 남아있다.

최근 대표적인 PDP 구동방식인 ADS(Address Display Separated) 구동 방식은 256계조 구현을 위해 적어도 8개의 서브필드를 사용해야한다. 이처럼 8개의 서브필드로 구동할 때, 한 프레임(16.7msec)의

70%를 어드레스하는데 소비하게 되어 결국 직접 휘도와 관련있는 디스플레이 구간은 30%밖에 남지 않는다^[1]. 더구나 ADS 방식으로 구동하는 PDP에서 발생하는 동영상 의사운곽을 줄이기 위해 서브필드의 수를 증가 시키면 디스플레이 구간은 더욱 줄어들어 휘도에 심각한 악영향을 미친다. 한편 휘도를 높이기 위해 제안된 AWD(Address While Display)방식은 한 행을 어드레스 하는 동안 나머지 행은 디스플레이 방전을 하므로 ADS 방식의 단점을 극복할 수 있으나 구동 방식을 적용하는데 가격이 비싸고, 제어하기가 힘들다는 단점이 있다^[2]. 이러한 단점을 보완하기 위하여 5개의 서브필드로 243단계의 계조를 표현하는 새로운 계조 구현 방법을 개발하여 발표하였다. 이 방법은 어드레스 구간에서 데이터 전극의 어드레스 펄스 폭을 변조

* 정희원, 수원대학교 전자공학과

(Dept. of Electronics Eng. Suwon Univ.)

※ 본 연구는 정보통신부 IMT-2000 출연금 기술 개발 지원사업에 의하여 연구 되었음

접수일자: 2003년 1월 22일, 수정완료일: 2003년 11월 24일

하여 전극에 유도되는 벽전하의 양을 제어하고, 그 벽 전하의 양에 따라 디스플레이 구간에서 휘도가 변하는 QMA (Quantized Memory Addressing) 방식에 기초하고 있다^[3]. 또한 기존의 ADS 구동 방식보다 서브필드 수가 적어 한 프레임에 차지하는 어드레스 구간은 감소하고 디스플레이 구간은 한 프레임의 56%로 늘어나 더 높은 휘도를 얻을 수 있다.

ADS 구동 방식의 또 다른 심각한 문제는 동영상 의사윤곽(dynamic false contours)이다. 기본적인 PDP 계조 구현 방식은 [그림 1]에서와 같이 서로 다른 유지방전 구간(디스플레이 구간)을 가지는 여러개의 서브필드의 조합으로 실현된다. 이때 i 번째 서브필드의 유지방전 구간에는 2^{i-1} 개의 유지방전 펄스가 포함된다. PDP 휘도는 하나의 프레임에 포함되는 총 유지방전 펄스 수와 비례하며 계조 구현은 첫 번째 서브필드(SF1)에서 8번째 서브필드(SF8)까지의 조합으로 실현된다. 예로서 127번째 계조 구현을 위해서는 [그림 2]에서 보이는 것과 같이 SF1에서 SF7까지 모두 선택해야 한다. 계조 구현을 수학적으로 나타내면 식(1)과 같이 표현된다.

$$gray\ level = \sum_{i=1}^8 2^{i-1} SF(i) \quad \text{식(1)}$$

식(1)에서 빛을 방출하기 위하여 서브필드가 선택되면 SF(i)는 1이고, 서브필드가 선택되지 않으면 SF(i)는 0이다. 예를 들어 127번째 계조는

$$1 \cdot 2^0 + 1 \cdot 2^1 + 1 \cdot 2^2 + 1 \cdot 2^3 + 1 \cdot 2^4 + 1 \cdot 2^5 + 1 \cdot 2^6 + 0 \cdot 2^7 = 127$$

이 된다.

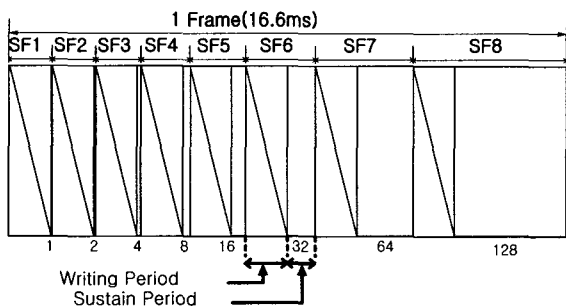


그림 1. ADS 구동 방식의 프레임 구성
Fig. 1. Composition of a picture frame in ADS driving scheme.

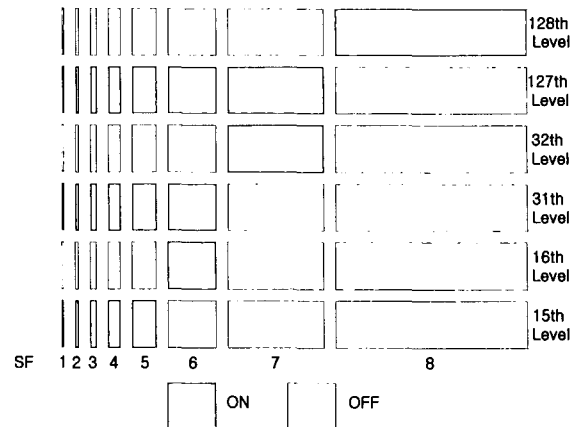


그림 2. 기존 구동방식에서 서브필드 조합
Fig. 2. Sub-field combination in conventional driving scheme.

이러한 계조 구현 방식은 제어하기는 쉽지만, 인접한 두 계조 구현을 할 때 동영상 의사윤곽이 발생하게 된다. 이러한 현상은 [그림 2]에서 알 수 있듯이 인접한 두 계조 간에 선택된 서브필드 조합 분포가 급격하게 변화하기 때문이다. 예를 들어 이진수 0111111로 표시되는 127번째 계조 구현을 위해서는 SF(1)에서 SF(7)까지를 모두 선택해야 하지만 이진수 1000000으로 표현되는 128번째 계조 구현을 위해서는 SF(8)만 선택하고 나머지는 모두 선택하지 않아야 한다. 이미지가 천천히 움직이는 동영상에서, $n-1$ 번째 프레임과 n 번째 프레임에서 각각 128번째 계조와 127번째 계조를 한 셀에 표현하고자 할때, 실제 표현되는 계조는 두개의 계조의 합으로 나타나 원치 않는 계조가 나타난다 (255번째 계조). [그림 3]은 인접 두 계조가 합쳐져 255번째 계조를 나타내는 예를 보였다. 이처럼 동영상 의사윤곽은 사람의 얼굴과 같이 계조가 매우 느리게 변화하는 경우에 시간적, 공간적으로 발생하여 화질을 저하시킨다.

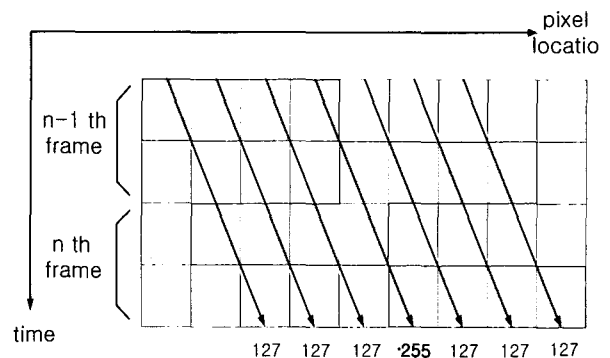


그림 3. 기존 구동 방식에서 발생하는 동영상 의사윤곽
Fig. 3. Dynamic false contours generated by the conventional driving scheme.

이러한 동영상 의사 윤곽을 개선하기 위하여 서브필드를 늘리는 방법, 등화 펄스 방법등이 제안 되었다. 이중 MSB 서브필드와 두 번째 MSB 서브필드를 세 번째 MSB 서브필드와 같은 크기로 나누어 12개의 서브필드를 사용하는 구동방법은 12개의 서브필드 조합으로 인접 계조간의 급격한 변화를 일부 개선할 수는 있으나, 서브필드 수가 증가 하여 표시구간이 줄어들어 휘도는 급격히 감소하게 되는 단점이 발생한다. 또한 등화 펄스 방법은 정확한 정보를 표시하기 위해 방전 펄스를 더하거나 빼서 각 셀에서 동영상 의사윤곽 정도를 개선하는 방법이다. 이 방법은 에러를 결정하기 위한 방대한 계산과 알고리즘이 요구될뿐 아니라 화상정보를 인위적으로 왜곡해야 하는 단점이 있다. 이외에도 오차 확산법, stretched out coding 방법등이 있으나 화상정보를 왜곡시키거나 휘도를 떨어뜨리는 등의 문제가 있고 동영상 의사 윤곽도 완벽하게 제거하지 못한다^[6-9].

본 논문에서는 앞서 언급한 QMA방식을 적용한 동영상 의사윤곽 개선 계조 구현 방법에 대해 논하고자 한다.

II. QMA 구동 방식

본 논문에서는 새로운 계조구현 방식을 위해 벽전하의 중간 단계를 이용하는 Quantized Memory Addrssing (QMA)방식을 도입하였다^[4]. QMA는 고정된 폭을 가진 어드레스 펄스를 인가하는 기존의 구동 방식과는 달리 어드레스 구간에서 데이터 전극에 인가되는 어드레스 펄스의 폭을 조절하여 셀에 기입되는 벽전하의 양을 제어한다. 서로 다른 초기 벽전하 상태의 셀에 같은 수의 유지방전 펄스를 디스플레이 구간에서 인가하면 벽전하의 양이 더 많은 셀이 더 높은 휘도를 나타낸다. QMA는 기존의 'on', 'off' 표현 방식과는 달리 어드레스 펄스 폭을 조절함으로써 하나의 서브필드에서 더 많은 휘도 단계를 구현할 수 있다. 결국 하나의 서브필드에서 구현할 수 있는 휘도 단계가 많을수록 더 적은 수의 서브필드를 가지고 더 많은 계조 구현이 가능하다. 이때 상대적으로 디스플레이 구간이 늘어 휘도 향상을 실현할 수 있다. [그림4-7]은 QMA를 증명하기 위한 실험 결과이다. 어드레스 펄스 폭을 변화할 때 발생하는 방전전류, 휘도 변화등을 나타낸다.

처음 [그림 4]는 새로운 구동방식에 사용되는 구동

파형을 나타낸다. 점선으로 표시된 어드레스 펄스는 어드레스 구간에서 데이터 전극에 인가되며 벽전하 양을 조절하기 위하여 펄스 폭을 조절할 수 있다.

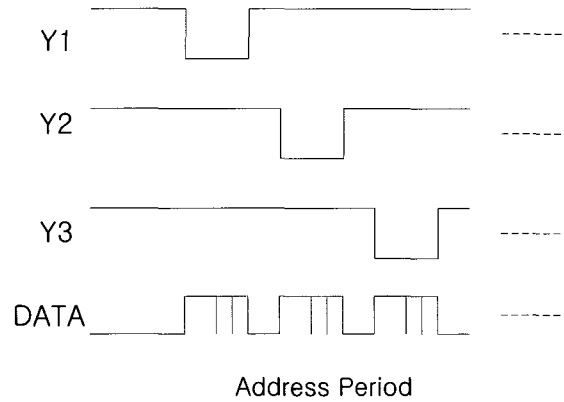


그림 4. 새로운 구동방식의 구동 파형

Fig. 4. Driving waveforms for new gray scale implementation method.

[그림5]은 어드레스 펄스 폭을 6단계로 변화 하면서 측정한 방전 전류이다. x축은 어드레스 펄스 폭을 나타내고 y축의 전압값은 5mV/mA의 비로 방전 전류를 나타낸다. x축이 0sec일 때 나타나는 음의 방향의 펄스

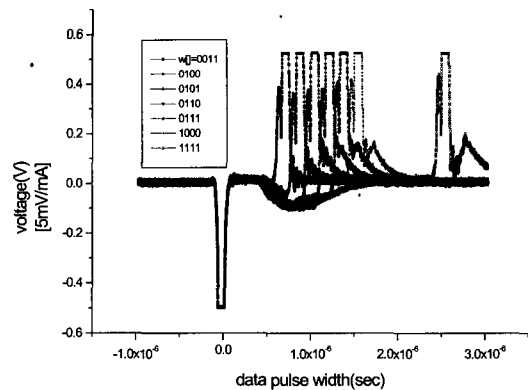


그림 5. 어드레스 펄스 폭 변화에 따른 방전 전류 측정

Fig. 5. Measured plasma discharge current for various address pulse widths.

는 어드레스 펄스 인가시점의 변위전류이고 양의 방향의 펄스는 펄스가 끝나는 지점에서의 변위 전류이며 어드레스 펄스의 폭에 따라 발생 위치가 달라짐을 보인다. 그림에서 방전전류는 500nsec부터 2usec 영역에 걸쳐 나타난다. 이 방전 영역을 넘는 2.4us의 넓은 어드레스 펄스를 인가하면 정상적인 방전전류의 모양을 볼수 있지만, 이보다 좁은 1us, 1.3us 등의 data 펄스인

가시에는 방전이 일찍이 차단된다. 방전 전류의 면적은 벽전하의 양과 직접적으로 관계되기 때문에 어드레스 구간동안 좁은 어드레스 펄스를 인가하면 적은 양의 벽전하를 생성하게 되고, 이는 디스플레이 구간(유지 방전 구간)에서 낮은 휘도로 나타난다. [그림6]은 어드레스 펄스폭의 변화에 따른 디스플레이 구간에서의 휘도값을 나타낸다. 휘도값이 펄스폭 0.7 μ s~1.75 μ s 인 구간에서는 펄스폭에 비례하고, 2 μ s 이상에서는 포화되는 것을 보인다. 이는 [그림 5]와 비교해보면 방전 전류가 발생하는 구간에서는 어드레스 펄스폭에 따라 휘도 값이 변하고 방전 전류가 없는 구간

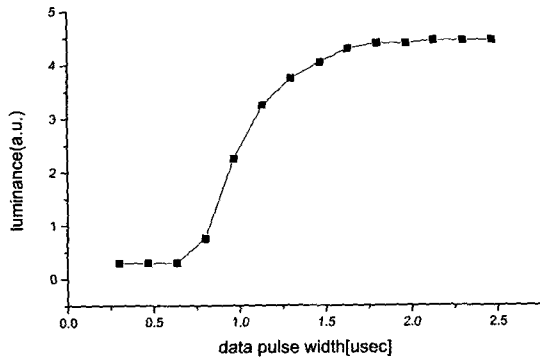


그림 6. 유지 방전 펄스 수를 일정할때, 어드레스 펄스 폭 변화에 따른 휘도 변화
 Fig. 6. Luminance versus data pulse widths. Identical number of the sustain pulses are applied.

에서는 펄스폭을 조절하더라도 휘도에는 거의 영향을 주지 않는 것을 확인할 수 있다. 실험은 선택적 기입 방식에서 행하였으며, 모든 경우의 유지방전 펄스 수는 동일하다. [그림 7]에서는 유지 방전 펄스 수를 변화 시키면서 어드레스 펄스 폭과 그에 따른 휘도 값을 측정하여 나타내었다. 가장 위의 사각형 데이터 값은 모든 서브필드를 선택하여 유지방전 펄스가 254개 인가된 경우의 휘도 특성이며 그 밑으로 126, 62, 30, 14, 6, 2개의 유지방전 펄스가 인가될 때의 휘도 특성을 보이고 있다. 휘도값은 [그림 6]과 유사하게 펄스 폭에 따라 증가하다 포화되며, 인가된 유지 방전 펄스 수에 비례한다. 예를 들어 펄스 폭이 2 μ s 일때 254개의 유지 방전 펄스가 인가된 경우 4.1a.u., 126개일때 2.5a.u., 2개일때 0.7a.u.의 휘도를 나타내고, 또한 펄스 폭이 0.8 μ s 일때 유지 방전 펄스 수가 254개 인가된 경우 2.15a.u., 126개일때 1.3a.u., 그리고 2개일때 0.55a.u.의 휘도가 나타난다. 결국 휘도 값은 어드레스

펄스 폭과 유지 방전 펄스 수로 조절할 수 있고, 새로운 제조 구현 방식에 적용되는 셀의 세 단계 상태를 선택할 수 있다.

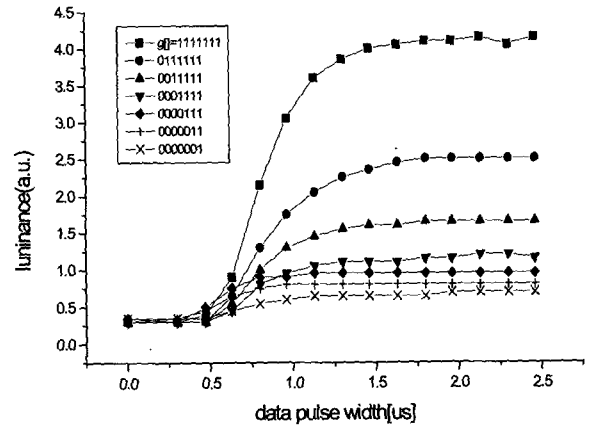


그림 7. 유지 방전 펄스 수를 변화할때, 어드레스 펄스 폭과 그에 따른 휘도 변화.
 Fig. 7. Luminance versus data pulse widths. Various number of the sustain pulses are applied.

III. 새로운 제조 구현 방법

위의 QMA 이론을 바탕으로 제안된 새로운 제조 구현 방법은 인접 제조간의 서브필드 조합의 변화를 최소화하여 다른 변수들의 희생없이 의사운곽을 제거할 수 있다.

기존 방식에서의 i 번째 서브필드 SF(i)는 2^{i-1} 번째 계조를 나타내고, 주어진 계조는 식(1)과 같이 표현될 수 있다. 이에 비해 본 논문에서는 벽전하의 제어를 통해 중간 밝기를 나타내는 'half on' 상태를 추가하여 i 번째 서브필드 SFQ(i)가 2^{i-1} 번째와 $(2^{i-1}/2)$ 번째 계조를 모두 표현할 수 있다. 제조 구현을 위한 수식은

$$gray\ level = \sum_{i=2}^8 2^{i-1} SFQ(i) \quad \text{식(2)}$$

이다.

이때 SFQ(i)는 'fully on' 단계일때는 1, 'half on' 단계에서는 0.5, 'off' 단계에서는 0을 가진다. 새로운 제조 표현 방식은 7개의 서브필드로 256계조를 표현하는데 여기에 사용되는 서브필드는 $2^1, 2^2, 2^3, 2^4, 2^5, 2^6, 2^7$ 의 가중치를 가지고, 또한 가중치와 같은 수의 유지방전펄스를 갖는다.

따라서 LSB 서브필드는 'fully on'상태일때 2번째 계조를 나타내고, 'half on'일때 1번째 계조를 나타낸다.

표 1. 'half-on'단계를 이용하여 계조구현을 할때 SFQ(i)의 값. (식(2)에서 i = Sub-field #)

Table 1. SFQ(i) values for gray scale implementation with the 'half-on' state. (Sub-field # = Eq.(2))

| Sub-field# | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
|------------|---------|---------|---------|---------|---------|---------|---------|
| weight | 2 | 4 | 8 | 16 | 32 | 64 | 128 |
| gray level | SFQ (2) | SFQ (3) | SFQ (4) | SFQ (5) | SFQ (6) | SFQ (7) | SFQ (8) |
| 1 | 1/2 | 0 | 0 | 0 | 0 | 0 | 0 |
| 2 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 3 | 1/2 | 1/2 | 0 | 0 | 0 | 0 | 0 |
| 4 | 1 | 1/2 | 0 | 0 | 0 | 0 | 0 |
| 5 | 1/2 | 1 | 0 | 0 | 0 | 0 | 0 |
| 6 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 7 | 1/2 | 1/2 | 1/2 | 0 | 0 | 0 | 0 |
| 8 | 1 | 1/2 | 1/2 | 0 | 0 | 0 | 0 |
| 9 | 1/2 | 1 | 1/2 | 0 | 0 | 0 | 0 |
| 10 | 1 | 1 | 1/2 | 0 | 0 | 0 | 0 |
| 11 | 1/2 | 1/2 | 1 | 0 | 0 | 0 | 0 |
| 12 | 1 | 1/2 | 1 | 0 | 0 | 0 | 0 |
| 13 | 1/2 | 1 | 1 | 0 | 0 | 0 | 0 |
| 14 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 15 | 1/2 | 1/2 | 1/2 | 1/2 | 0 | 0 | 0 |
| 16 | 1 | 1/2 | 1/2 | 1/2 | 0 | 0 | 0 |
| 17 | 1/2 | 1 | 1/2 | 1/2 | 0 | 0 | 0 |
| 18 | 1 | 1 | 1/2 | 1/2 | 0 | 0 | 0 |
| 19 | 1/2 | 1/2 | 1 | 1/2 | 0 | 0 | 0 |
| 20 | 1 | 1/2 | 1 | 1/2 | 0 | 0 | 0 |
| 21 | 1/2 | 1 | 1 | 1/2 | 0 | 0 | 0 |
| 22 | 1 | 1 | 1 | 1/2 | 0 | 0 | 0 |
| 23 | 1/2 | 1/2 | 1/2 | 1 | 0 | 0 | 0 |
| 24 | 1 | 1/2 | 1/2 | 1 | 0 | 0 | 0 |
| 25 | 1/2 | 1 | 1/2 | 1 | 0 | 0 | 0 |
| 26 | 1 | 1 | 1/2 | 1 | 0 | 0 | 0 |
| 27 | 1/2 | 1/2 | 1 | 1 | 0 | 0 | 0 |
| 28 | 1 | 1/2 | 1 | 1 | 0 | 0 | 0 |
| 29 | 1/2 | 1 | 1 | 1 | 0 | 0 | 0 |
| 30 | 1 | 1 | 1 | 1 | 0 | 0 | 0 |
| 31 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 0 | 0 |
| ... | | | | | | | |
| 62 | 1 | 1 | 1 | 1 | 1 | 0 | 0 |
| 63 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 0 |
| ... | | | | | | | |
| 94 | 1 | 1 | 1 | 1 | 1 | 1/2 | 0 |
| 95 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 1 | 0 |
| ... | | | | | | | |
| 126 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 127 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 |
| ... | | | | | | | |
| 190 | 1 | 1 | 1 | 1 | 1 | 1 | 1/2 |
| 191 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 1 |
| 192 | 1 | 1/2 | 1/2 | 1/2 | 1/2 | 1/2 | 1 |
| ... | | | | | | | |
| 253 | 1/2 | 1 | 1 | 1 | 1 | 1 | 1 |
| 254 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

[표1]은 식(2)에 의한 새로운 계조구현 방법을 위한 SFQ(i) 값들이다. 예를 들어 4번째 계조를 표현하기 위해 SFQ(2)는 'fully on'상태를 SFQ(3)는 'half on'상태를 나타낸다. 이때 'fully on' SFQ(2)는 $2^{2-1} = 2$ 의 계조를 나타내고, 'half on' SFQ(3)는 $2^{3-1}/2 = 2$ 의 계조를 나타낸다. 또한 6번째 계조는 'fully on' SFQ(2)와 'fully on' SFQ(3)으로 구성된다. 새로운 방식에서는 SF(1)을 사용할 필요가 없기 때문에 단 7개의 서브필드를 이용하여 255 계조 구현을 할 수 있다. 이로인해 어드레스 시간은 12.5% 감소하게 되어 상대적으로 디스플레이 구간이 증가 하게 되며, 이로인해 휘도가 증가하게된다. 또한 새로운 방식의 가장 두드러지는 효과는 AC PDP의 동영상 의사운곽을 제거하는 것이다. 동영상 의사운곽은 [그림 2]에서처럼 인접 계조를 표현할 때, 선택된 서브필드 조합이 급격하게 변화하기 때문에 발생된다. 그러나 새로운 방식은 [그림 8]에 보인것과 같이 n 번째 계조구현을 위해 선택되었던 서브필드가 n+1 번째 계조 구현시 모두 사용된다. 예를 들어 [그림 8]에서 63부터 126까지의 계조는 동일한 서브필드(SFQ(2)~SFQ(7))를 선택하여 표시하고, 이에 SFQ(8)을 추가 선택하여 127에서 254까지의 계조를 표시한다. 동일한 서브필드 조합을 사용하면서도 'half on'단계에 의해 서로 다른 계조를 표시할 수 있다. 다시 말해 127부터 254까지의 계조 구현은 동일하게 모든 서브필드를 선택하지만 127번째 계조의 경우는 모든 서브필드를 'half on' 단계로 선택하고, 254번째 계조는 모든 서브필드를 'fully on' 단계로 선택하여 구분할 수 있다. 결과적으로 1부터 254까지의 계조를 표현할 때, 서브필드 조합의 변화는 매우 부드럽게 변하게 되며 이로 인하여 동영상 의사운곽은 발생되지 않는다^[5].

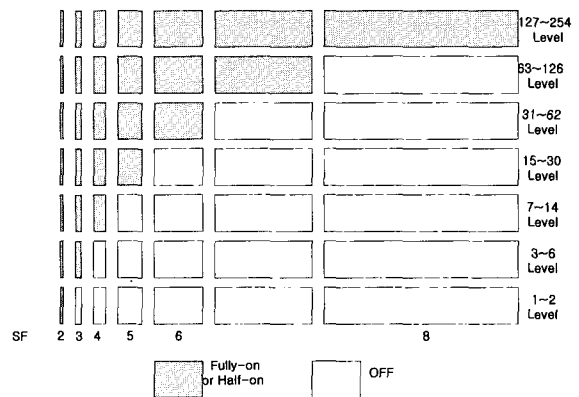


그림 8. 새로운 방식에서 계조 구현을 위해 적용되는 sub-field 조합
 Fig. 8. Sub-field combination change from level 1 to level 254 obtained by this work.

추가적으로 강방전은 2차 전자 방출 현상에 의하여 MgO 층을 침식시켜 패널의 수명을 단축시킨다. 그러나 새로운 방식은 서브필드 방전의 50%를 차지하고 있는 'half on' 단계가 약방전을 발생시켜 패널의 수명을 늘릴수 있다.

IV. 실험

[그림 9]는 'fully-on', 'half-on', 'off'의 세 단계의 벽전하 상태를 이용한 새로운 구동 방식의 계조 구현 결과이다. 세 단계의 벽전하 상태를 위한 어드레스 펄스 폭은 [그림 7]에서 선택할 수 있으며, 이때 선택된 어드레스 펄스 폭은 'fully-on'일때 1.296us, 'half-on'일때 0.96us, 'off'일때 0us이다. 이 세 개의 어드레스 펄스 폭을 [표 1]의 새로운 구동 방식에 적용하여 255계조를 구현하였으며, 이때 얻어진 실험 결과는 [그림 9]의 '(a)'로 표현된다. '(a)'로 명시된 [그림9]의 계조 구현 결과의 선형성을 비교하기 위하여 이론적인 그래프(b)를 도입하였다. 이때 이론적인 그래프는 식(3)으로 표현된다.

$$\text{이론적인 계조} = k \sum_{i=2}^8 2^{i-1} SFQ(i) + a_0 \quad (\text{식3})$$

여기서 k는 기울기를 나타내고, a₀는 초기값을 나타낸다. [그림9]의 이론적인 계조구현(b)은 'fully on'일때 1, 'half on'일때 0.5, 그리고 'off'일때 0의 SFQ(i) 값을 가지고, k=0.0118이고 a₀=0.7이다. 이들 변수값들은 [표 2]에 정리하였다.

[그림 9]의 두 그래프에서 실험 값은 약간의 휘도 점프가 발생하지만, 이론적인 값과 유사하게 선형적으로 증가하고 있다. 이러한 휘도 점프 현상은 'fully on', 'half on' 그리고 'off'의 휘도 비율이 정확하지 않기 때문인데, 이를 개선하기 위해서는 더욱 정확한 세 단계의 어드레스 폭이 선택되어야 한다. 결국 세 단계의 펄스 폭의 적절한 선택은 계조 구현시 선형적인 결과를 얻을수 있으며, 7개의 서브필드를 사용하는 새로운 구동방식을 이용하여 휘도를 높일 수 있다.

V. 결론

새로운 구동 방식은 어드레스 펄스 폭을 조절하여 어드레스 구간의 벽전하의 양을 제어한다. 셀은 벽전

하의 양에 따라 'fully on', 'half on', 그리고 'off'의 세 단계를 나타낸다. 세 단계의 셀 상태를 갖는 새로운

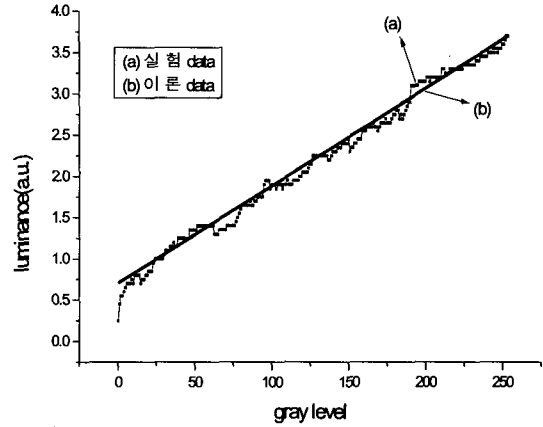


그림 9. 계조 변화에 의한 휘도
Fig. 9. Luminance values for gray scale implementation.

표 2. 매개 변수와 펄스 폭
Table 2. Parameter and pulse width.

| | | 그림 10 |
|----------------|----------|---------|
| SFQ(i) | fully on | 1 |
| | half on | 0.5 |
| | off | 0 |
| k | | 1.0118 |
| a ₀ | | 0.7 |
| 펄스 폭 | fully on | 1.296us |
| | half on | 0.96us |
| | off | 0us |

구동방식은 'on', 'off'의 기존 구동 방식에 비해 단 7개의 서브필드로 255개의 계조 구현이 가능하며, 계조 구현시 서브필드 조합의 변화도 큰 폭으로 변하지 않는다. 결국 새로운 구동 방식은 기존 방식에 비해 PDP의 휘도를 향상시킬 수 있으며 동영상 의사운곽도 없앨 수 있다.

참고 문헌

[1] K. Yoshikawa et al., "A Full Color AC Plasma Display with 256 Gray Scale", Proc. Japan Display '92, Hiroshima, Japan, pp.605-608, October, 1992.

- [2] M. Ishii, K. Igarashi, S. Mikoshiba, "Reduction of Data Pulse Voltage to 20V by Using Address-While-Display Scheme for ACPDPs", SID'99 Digest, pp.162-165, California, USA, May, 1999
- [3] J. Y. Jeong, S. I. Kim, Y. H. Jeong, "A Novel Gray Scale Implementation in AC PDPs Driven by Quantized Memory Addressing.", Proc. IDW'01, pp.1005-1008, Nagoya, Japan, October, 2001.
- [4] J. Y. Jeong, H. Z. Bae, "A Novel PDP Driving Method: Quantized Memory Addressing(QMA)", Proc. IDW'00, pp.663-666, Kobe, Japan, November, 2000.
- [5] I. Kawahara, K. Sekimoto, "Dynamic Gray-Scale Control to Reduce Motion-Picture Disturbance for High-Resolution PDPs", SID'99 Digest, pp.166-169, California, USA, May, 1999
- [6] S. Weitbruch, R. Zwing, C. Correa, "PDP Picture Quality Enhancement Based on Human Visual System Relevant Features", Proc. IDW '00 pp.699-702, Kobe, Japan, November, 2000.
- [7] I. Kawahara, K. Sekimoto, "Dynamic Gray-Scale Control to Reduce Motion Picture Disturbance for High-Resolution PDP", SID'99 Digest, pp.166-169, California, USA, May, 1999
- [8] Y. -W. Zhu, K. Toda, T. Yamaguchi, T. Shiga, S. Mikoshiba, T. Ueda, K. Kariya, and T. Shinoda, "A Motion-Dependent Equalizing-Pulse Technique for Reducing Gray-Scale Disturbances on PDP", SID'97, pp. 221-224, 1997.
- [9] K. Toda, T. Yamaguchi, Y.-W. Zhu, S. Mikoshiba, T. Ueda, K. Kariya, and T. Shinoda, "An Equalizing-Pulse Technique for Improving the Gray Scale Capability of Plasma Displays.", Euro Display'96, pp.39-42, 1996.

저 자 소 개



정 영 호(정회원)
2002년 2월 수원대학교 전자공학과 졸업, 2002년 2월~ 현재 수원대학교 전자공학과 석사과정.<주관심 분야: PDP 구동>

정 주 영(정회원) 제36권 제11호 참조