

저전압 대전류용 개방형 DC-DC 컨버터 모듈에 관한 연구

論 文

52B-4-6

A Study on Open-Frame Type DC-DC Converter Module for Low-Voltage High-Current Applications

安泰榮* · 黃善敏** · 曹仁鎬**

(Tae-Young Ahn · Sun-Min Hwang · In-Ho Cho)

Abstract - We report the performance of an open-frame type low-voltage high-current DC-DC converter module developed using an active clamp forward converter circuit and current doubler rectifier. The converter module is designed with the specifications of an 1.8V output voltage, 25A output current, and 36-75V input voltage. The synchronous rectifier is used to reduce the conduction loss at high current level and current-mode control is adapted to enhance the flexibility in the system configuration. A prototype converter module is successfully implemented within 10mm height and half brick size (58×61mm), and recorded an 84% efficiency and 4% voltage regulation for the entire input voltage range, thereby demonstrating its application potentials to future telecommunication electronics.

Key Words : Active clamp reset, Current doubler, DC-DC module, Synchronous rectifier

1. 서 론

최근 이동통신 기기의 수요가 급증하면서 통신 관련 장비의 시장도 함께 증가하고 있다. 특히 교환기 및 중계기 등에 안정된 전원을 공급하는 전원장치의 용량은 매년 증가하면서 신뢰성은 더욱 높게 요구되고 있다. 이러한 전원장치는 시스템에서 필요한 전력을 안정적으로 공급하면서 필요한 공간은 최소화시키지 않으면 안 된다.

따라서 시스템에서 요구하는 공간을 최소화시키기 위해서는 전원장치를 소형·경량·박형화 시키면서 전력변환 효율을 높여서 방열판 등 불필요한 소자의 크기를 줄이는 것이다. 일반적으로 스위칭 전원장치는 높은 스위칭 주파수로 전력을 변환시키기 때문에 커패시터 및 변압기와 같은 소자의 용량과 크기를 줄일 수 있고, 소형 경량화가 가능하며, 비교적 고효율의 전력변환이 용이하다는 특징이 있어서 통신기용 전원장치 등에 폭넓게 사용되고 있다.

한편, 통신 교환기 및 중계기에서 필요한 전원장치의 외형은 효율적인 시스템의 설계를 위해, 과거의 독립된 모듈 방식에서 인쇄회로 기판(PCB) 위에 직접 장착할 수 있는 개방형 온 보드 모듈(Open frame type on board module) 형태로 전환되면서 기술적으로 해결해야 할 문제들이 다수 대두되었다. 예를 들면 온 보드형 전원장치인 경우, 전원장치에 요구되는 높이가 제한되고, 별도의 방열판 없이 정격 출력을 낼 수 있는 높은 효율이 요구된다[1].

더구나 통신 시스템의 기능과 용량이 점차 증가하고 있으며, 좀더 다양한 서비스를 위해서 현재 사용되고 있는 정보의 처리 능력보다 훨씬 많은 용량을 처리하기 위한 고속, 대용량 시스템이 필요하게 되었다. 이러한 서비스 처리능력의 확대는 향상된 고속의 연산처리를 요구하게 되었고, 고성능이면서 고속의 프로세서를 장착한 시스템이 필요하게 되었다. 일반적으로 프로세서의 물리적 크기 때문에 동작속도는 최대 소비전력에 의해서 제한 받는다. 따라서 한정된 소비전력에서 고속의 연산이 가능한 프로세서를 설계하기 위해서는 동작전원의 전압을 낮추면서 출력전류를 높이지 않으면 안 된다[2-5].

본 논문에서는 저전압 대전류용 개방형 DC-DC 컨버터를 제작, 시험하여 그 결과를 보고하였다. 기본 회로방식은 배전류 정류 방식의 능동 클램프형 포워드 컨버터를 채택하였다. 입력전압은 통신기용 전원장치에 적합하도록 36-75V, 출력전압은 1.8V, 출력전류는 25A, 45W급으로 설계하였고, 스위칭 주파수는 300kHz로 하였다. 또한 대전류에서 전도손실 등을 저감시키기 위해서 4oz/ft²의 8층 PCB와 동기정류 방식을 적용하여 설계하였다. 설계된 회로의 특성을 검증하기 위해서 높이가 10mm, 2.3×2.4inch(58×61mm)의 하프 브릭(Half brick) 사이즈인 개방형 DC-DC 컨버터 모듈의 시제품을 제작하였다.

2. 능동 클램프형 DC-DC 컨버터

그림 1은 배전류 및 동기정류를 갖는 능동 클램프형 포워드 DC-DC 컨버터의 기본 회로를 나타내었다[5]. 그림에서 1차 측에서는 주 스위치 Q₁과 변압기의 리셋 동작을 위해서 보조 스위치 Q₂와 커패시터 C₀₁이 구성되었다. 2차 측의 인덕터 L₁과 L₂, 스위치 Q₃과 Q₄가 배전류 정류기

* 正 會 員 : 濟州大學校 情報通信工學部 助教授 · 工博

** 正 會 員 : 東洋計電工業(株) 電源研究所 研究員

** 非 會 員 : 東洋計電工業(株) 電源研究所 所長

接受日字 : 2002年 11月 18日

最終完了 : 2003年 3月 4日

(Current doubler rectifier)를 구성한다. 특히 대전류에서 발생하는 정류기의 손실을 저감시키기 위해서 2차 측의 정류 회로를 기존의 다이오드 정류방식 대신 MOSFET Q₃과 Q₄를 사용한 동기정류 방식으로 대체하였다. 그림 1의 기본 회로가 일정한 스위칭 주파수 f_s와 일정한 시비율 D에서 동작하며, 각 소자가 이상적인 특성을 갖는다고 가정하면, 기본 회로는 그림 2와 같은 등가회로를 구성할 수 있다. 이때, MOSFET를 사용한 반도체 스위치는 이상적인 스위치로 생각하였고, 단 스위치 Q₁은 내부 다이오드와 기생커패시터 C_{eq1}만 고려하였다. 변압기 T는 여자전류 I_M, 자기 인덕턴스 L_M과 누설 인덕턴스 L_{LK}를 고려하였다. 또한 커패시터 C_d과 출력 커패시터 C_F는 각각 정전압 V_{cl}과 V_O로 등가 하였다[6, 7].

그림 2의 등가 회로가 정상상태에서 동작하는 경우, 각 스위치 Q₁, Q₂, Q₃, Q₄의 동작 상태에 따라서 T₀에서 T₆까지 6개의 상태로 나눌 수 있으며, 그림 3에 각 상태별 등가회로를 나타내었다. 그림 4에서는 각 상태에 대한 이상적인 동작 파형을 나타내었다. 그림 3의 등가회로와 그림 4의 이론 파형으로부터 회로의 동작은 다음과 같이 간단하게 설명된다.

우선 두 개의 스위치 Q₁과 Q₂는 일정한 주파수 f_s, 시비율 D와 데드타임을 갖는 스위칭 신호에 의해서 제어된다고 가정한다. 그림 3 (a)의 등가회로에서 주스위치 Q₁이 제어 신호에 의해서 도통 되면 변압기 1차측 전압 V_p 입력전압 V_i와 같아지고, 변압기 권선비 N에 의해서 2차측 전압이 유기 되면서 동기 정류기 Q₃을 턴온, Q₄를 턴오프 시킨다. (b)의 등가회로에서 주스위치 Q₁이 T₁에서 턴오프 되면서 등가용량 C_{eq1}에 i_{Ceq1}전류가 흐르고, T₂에서 전압 V_{DS1}이 입력전압 V_i와 같아진다. (c)에서 알 수 있듯이 전류 i_{Ceq1}에 의해서 누설 인덕턴스 L_{LK}와 C_{eq1}가 공진 하고, T₃에서 변압기 1차측 전압 V_p가 클램프 전압 V_{cl}보다 커지게 된다. (d)에서는 보조 스위치 Q₂가 제어 신호에 의해서 턴온 되고, 변압기 1차측 전압 V_p가 클램프 전압 V_{cl}과 같아지면서, 변압기 권선비 N에 의해서 동기 정류기 Q₄를 턴온, Q₃을 턴오프 시킨다. (e)에서 보조 스위치 Q₂가 T₄에서 턴오프 되고, C_{eq1}는 L_{LK}와 함께 공진 하면서 전압 V_{DS1}은 방전하기 시작하고, 그 결과 T₅에서 V_F는 0이 된다. (f)의 등가회로에서 C_{eq1}는 L_M과 함께 공진 하면서 주스위치 전압 V_{DS1}은 최소가 되고, T₆에서 다시 스위치 Q₁은 턴온 된다.

그림 3의 상태별 등가회로와 그림 4의 파형으로부터 Q₃, Q₄가 정상적인 스위칭 동작과 동기정류기의 기능을 수행하고 있음을 알 수 있다. 또한 그림 3 (f)의 T₆에서 스위칭 전압이 최소값이 되었을 때 스위칭 하게 되므로 스위칭 손실을 저감시킬 수 있으며, 등가회로 그림 3 (e)와 그림 4에서 알 수 있듯이 스위치의 전압이 V_i+V_{cl}로 제한되기 때문에 저손실의 MOSFET를 선택할 수 있어서 회로의 손실을 저감시킬 수 있다.

이상의 정상상태 설명으로부터 데드타임이 스위칭 주기에 비해 매우 작다고 가정하면, 그림 2 등가 회로의 출력전압은 다음 식으로 간단히 나타낼 수 있다.

$$V_o = D \left(\frac{V_i}{N} \right) - V_F \quad (1)$$

단, V_F는 동기정류기 MOSFET의 전압강하를 나타낸 것이다. 한편, 변압기의 이론 파형으로부터 클램프 전압 V_{cl}은 다음 식과 같다.

$$V_{cl} = \left(\frac{D}{1-D} \right) V_i \quad (2)$$

따라서 주스위치에 걸리는 전압 스트레스는 다음과 같다.

$$V_{DS1(max)} = V_i + V_{cl} \quad (3)$$

식 (3)은 식 (1), (2)를 각각 대입하여 정리하면 다음과 같이 입출력 전압으로 계산된 전압 스트레스를 구할 수 있다.

$$V_{DS1(max)} = \frac{V_i^2}{V_i - N(V_o + V_F)} \quad (4)$$

식 (4)에서 알 수 있듯이 입력전압 V_i에 따라서 스위칭 전압의 스트레스 V_{DS1(max)}는 최소값을 갖는 함수이다. 일반적으로 스위치의 전압 스트레스가 최소가 되면 스위칭 손실

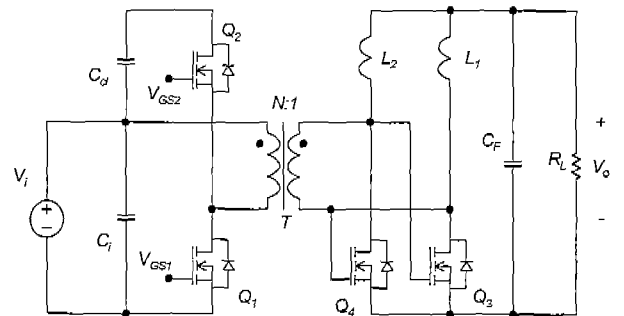


그림 1 배전류 및 동기정류기를 갖는 능동 클램프형 포워드 DC-DC 컨버터의 기본 회로

Fig. 1 Basic topology of active clamp Forward DC-DC converter with current doubler and synchronous rectifier

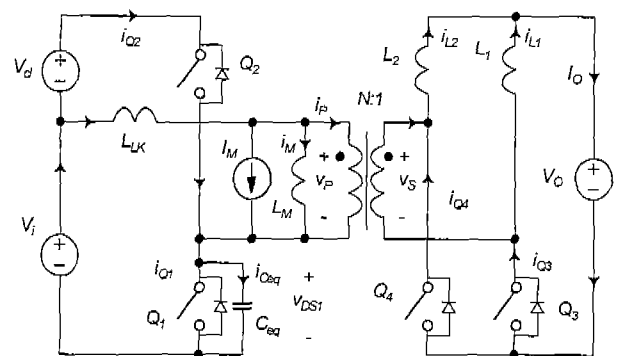
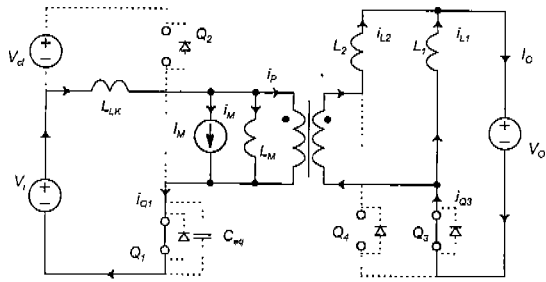
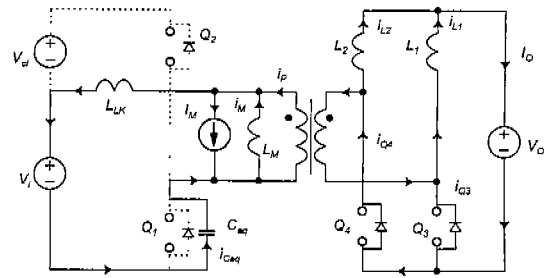


그림 2 등가 회로
Fig. 2 Equivalent circuit



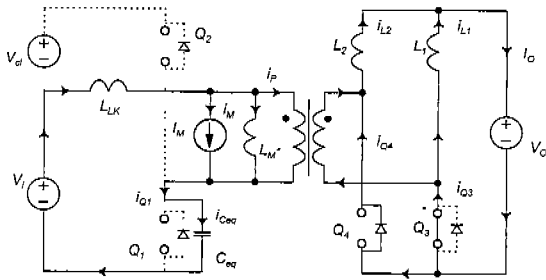
(a) $T_0 - T_1$



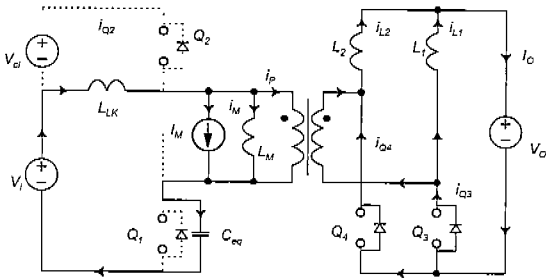
(f) $T_5 - T_6$

그림 3 각 상태별 등가 회로

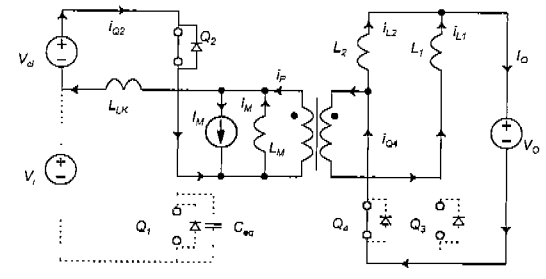
Fig. 3 equivalent circuit for states of behavior



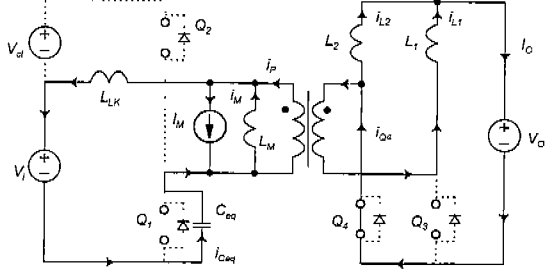
(b) $T_1 - T_2$



(c) $T_2 - T_3$



(d) $T_3 - T_4$



(e) $T_4 - T_5$

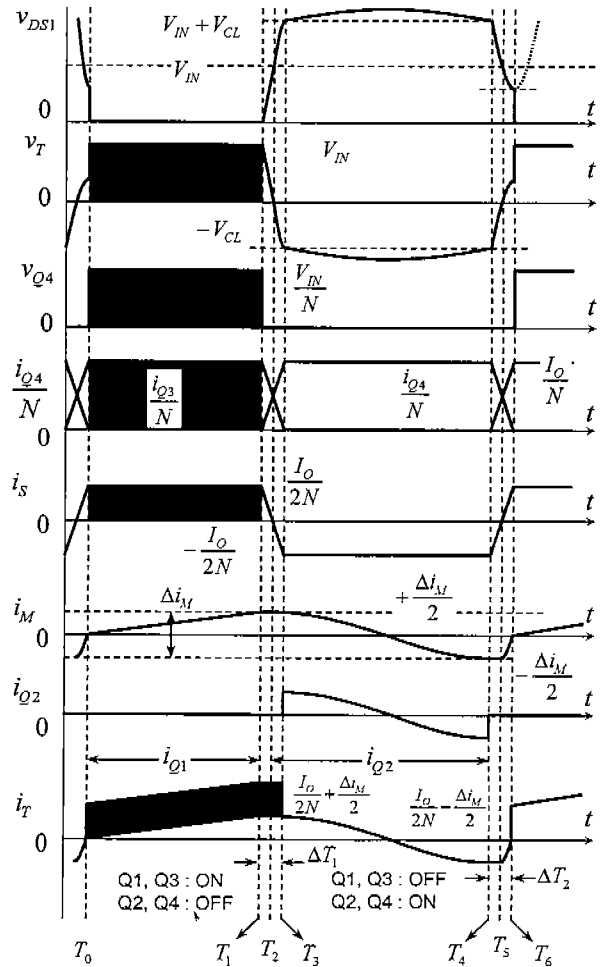


그림 4 각 상태별 이론 동작 파형

Fig. 4 Theoretical waveform for the states

이 최소화되어 전력변환 효율을 높일 수 있다. 따라서 정상 입력 전압에서 최대의 효율을 얻기 위해서 $V_{DS1(max)}$ 가 최소값을 갖도록 설계하면 변압기의 권선비 N 를 구할 수 있다. 즉 다음 식을 만족해야한다.

$$\frac{\partial V_{DS1(max)}}{\partial V_i} = 0 \quad (5)$$

따라서 식 (5)를 만족하는 권선비 N은 다음과 같이 구할 수 있다.

$$N = \frac{V_i}{2(V_o + V_p)} \quad (6)$$

3. 실험 결과

앞 절에서 언급한 배전류 및 동기 정류기를 갖는 능동 클램프형 포워드 DC-DC 컨버터의 특성을 검토하기 위해서 표 1과 같은 전기적 사양을 정하였다. 입력전압은 통신기용 전원장치에 적합하도록 36-75V, 정상 입력전압은 48V, 출력전압은 1.8V, 최대 출력은 45W, 스위칭 주파수는 300kHz로 하였다.

표 1의 사양으로부터 그림 5와 같은 실험회로를 구성하였다. 실험회로는 확장성과 신뢰성 등을 고려하여 전류제어 방식의 IC를 사용하였으며, 제어회로는 1, 2차간 절연을 위해서 포토커플러를 사용하였고, 1차측의 전류를 검출하기 위해서 CT를 사용하였다. 회로에서 주스위치와 보조스위치는 200V, 4A, 80mΩ의 정격인 Vishay Silsconix사의 Si4490DY를 각각 사용하였다. 동기 정류기는 30V, 23A, 4mΩ의 정격인 SO-8 형태의 Si4430DY 3개를 각각 병렬로 구성하였으며, 따라서 총 6개의 FET를 동기 정류용으로 사용하였다. 또한 변압기는 RM10 코어를, 인덕터는 두 개의 RM8 코어를 가공하여 높이를 8mm로 낮추어서 사용하였고, 변압기 권선비 N은 입력전압이 48V일 때 최대 효율을 얻기 위해서 식 (6)을 사용하였다. 변압기와 인덕터의 파라미터를 표 2에 정리하여 나타내었다.

그림 6에는 실험회로가 48V 입력 전압에서 부하 전류가 각각 0, 15, 25A일 때, 스위치 전압 V_{DS1} 과 변압기 전류 i_T , 각 스위치의 게이트 V_{GS1} , V_{GS2} 의 실험 파형을 나타내었다. 실험 파형으로부터 주 스위치가 영전압 스위칭하고 있으며, 변압기는 정상적인 리셋 동작이 수행되고 있다는 것을 확인할 수 있었다.

그림 7에는 입력전압을 변수로 스위치 전압의 스트레스를 나타내었다. 그림으로부터 입력전압이 약 48V에서 스위치 전압의 스트레스가 약 90V로 최소값이 된다는 것을 실험값과 식 (4)의 이론값을 통해 알 수 있다. 그림 8은 입력전압의 변화에 따른 시비율 특성을 실험값과 식 (1)의 이론값을 비교하여 나타낸 것이다. 그림으로부터 시비율은 최대 70%, 최소 30%이며, 입력전압이 약 48V에서 시비율이 약 50%가 된다는 것을 알 수 있었다.

그림 9는 실험회로에서 다이오드 정류 방식과 동기 정류 방식을 각각 구성하여 전력변환효율을 비교하여 나타낸 것이다. 비교 실험에서 사용된 다이오드는 30V, 40A급 쇼트키 다이오드 2개를 병렬로 구성하였다. 그림으로부터 알 수 있듯이 출력전류가 2A 이상에서는 동기정류방식의 효율이 우세하며 중부하 이상에서 약 8% 정도의 효율이 상승하였다. 본 논문의 경우 최대부하에서 측정된 전력손실은 다이오드 정류와 동기정류가 각각 14W, 7W이었으며 따라서 다이오드 정류 방식에 비해 동기정류 방식의 전력 손실이 대략 반으로 저감된다는 것을 알 수 있었다.

표 1 실험 회로의 설계 사양

Table 1 Specifications of experimental circuit

Parameters	Var	Value	Unit
Input voltage range	V_s	36 - 75	V
Normal input voltage	V_s	48	V
Output voltage	V_o	1.8	V
Maximum load current	I_o	25	A
Maximum power	P_o	45	W
Switching frequency	f_s	300	kHz

표 2 변압기와 인덕터

Table 2 Transformer and inductor

종류	항목	종류	값	단위
Transformer	Core	RM10	8	mm
	Inductance	L_M	120	μ H
	Turns ratio	$N_p:N_s$	11:1	-
	Leakage inductance	L_{lk}	1.2	μ H
Inductor	Core	RM8	8	mm
	Inductance	$L_{1,2}$	4.7	μ H
	Turns	N	2	-

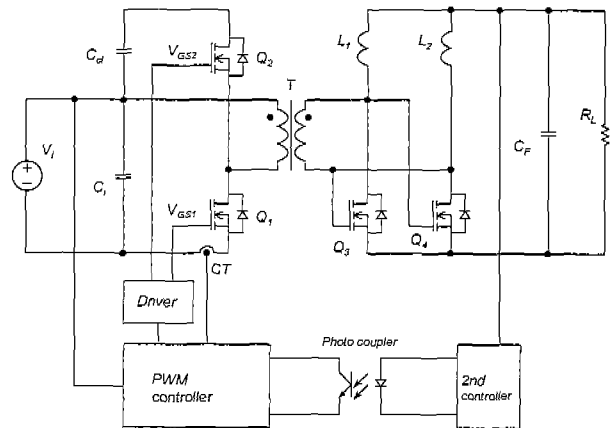
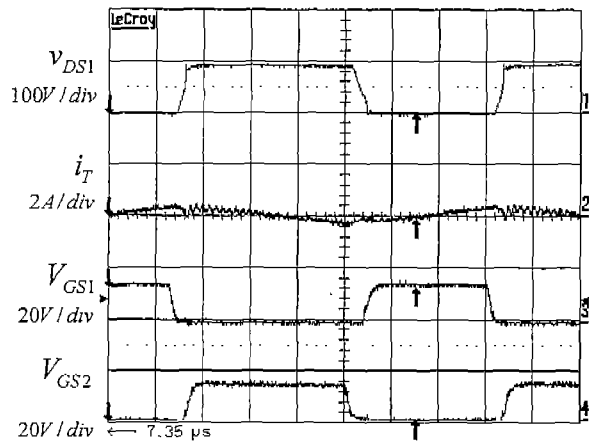
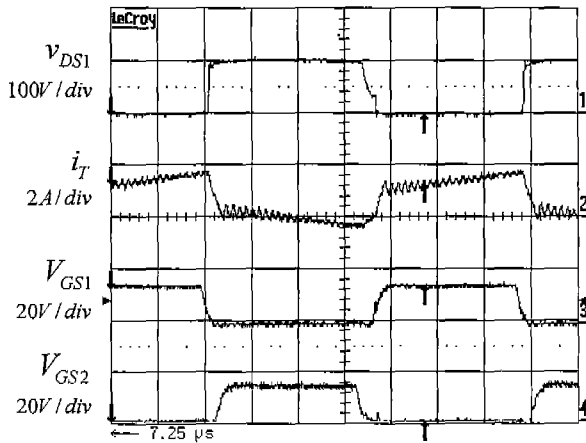


그림 5 실험 회로

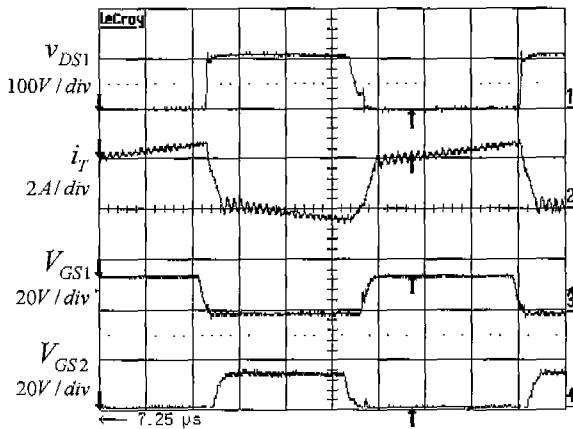
Fig. 5 Experimental circuit



(a) $V_i=48V, I_o=0A$



(b) $V_i=48V, I_o=15A$



(b) $V_i=48V, I_o=25A$

그림 6 실험 파형

Fig. 6 Experimental waveform

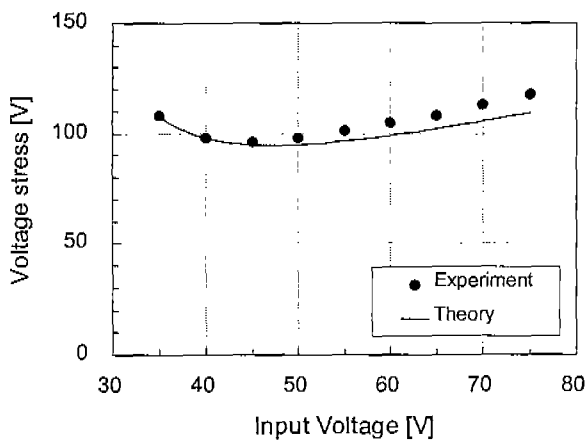


그림 7 입력전압과 스위치의 전압 스트레스 ($I_o=10A$)

Fig. 7 Input voltage and voltage stress of switch ($I_o=10A$)

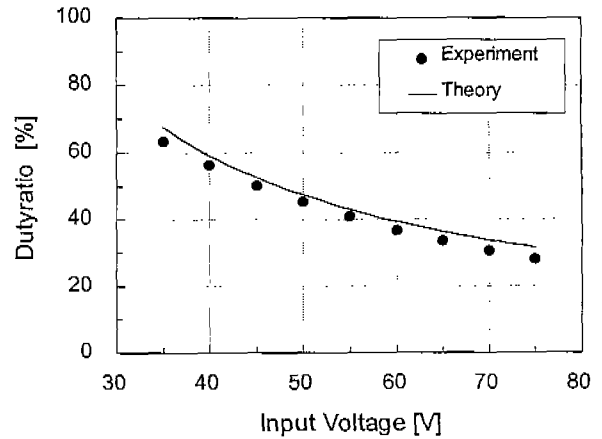


그림 8 입력전압과 시비율 ($I_o=10A$)

Fig. 8 Input voltage and duty ratio ($I_o=10A$)

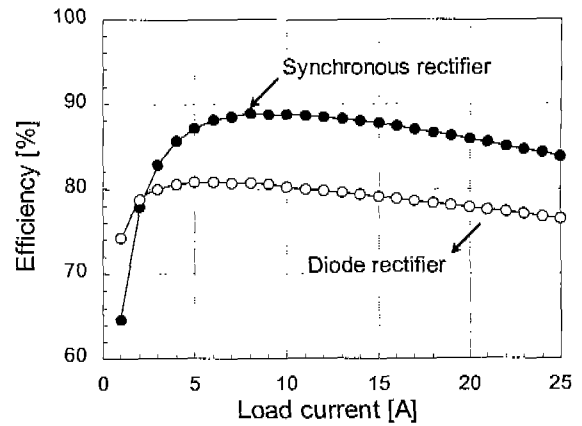


그림 9 다이오드정류와 동기정류의 효율 비교

Fig. 9 Efficiency comparison for diode rectifier and synchronous rectifier

4. 개방형 DC-DC 컨버터 모듈

본 논문에서는 배전류 및 동기정류기를 갖는 능동 클램프형 포워드 DC-DC 컨버터의 실용성을 검토하기 위해서 전 절에서 얻어진 실험결과를 이용하여 시제품을 제작하였다. 서론에서도 언급했듯이 최근의 통신기 관련 시스템은 실장 밀도를 높이기 위해서 온보드형 DC-DC 컨버터 모듈의 높이를 제한하기 시작하였고, 그 결과 모듈은 금속상자와 금속기판에 전원을 매립하는 밀폐형에서 전원의 소자를 외부에 노출시키는 개방형(Open flame)으로 형태가 변화하고 있다. 개방형 DC-DC 컨버터 모듈은 통상 높이가 10mm 이하로 제한되기 때문에 기존의 평판형 변압기와 인덕터를 PCB 기판에 실장 하는 방법으로는 높이 제한을 해결할 수 없다. 본 논문에서는 이러한 문제를 해결하기 위해서 다층 PCB의 패턴으로 변압기 및 인덕터의 권선을 구성하고, PCB 양면

에 기타 소자를 실장 시켰다. 이때 변압기 및 인덕터의 권선의 폭이 사용하는 코어의 광면적 등으로 제한되기 때문에 전도 손실에 의한 손실이 증가되는 것을 방지하기 위해서 PCB에서 사용하고 있는 각 층의 동박을 두겹게 할 필요가 있으며, 본 논문에서는 PCB 동박을 4oz/ft²로 설계하였다.

그림 10은 본 논문에서 설계한 DC-DC 컨버터 모듈의 각 층에 대한 PCB 설계 예를 보여주고 있다. 그림 10 (a)와 (b)는 PCB 양면의 부품 실장 설계예이며, (c), (d)는 PCB 내부 층의 설계 예를 나타내고 있다. 그림 11은 제작된 PCB에서 변압기 부분의 단면 사진을 나타내고 있다. 이때 PCB의 전체 두께는 2.0mm이며, 각 층의 동박 두께는 4oz/ft²이었다. 그림 12는 개방형 DC-DC 컨버터 모듈의 부품 배치를 나타내고 있다. 모듈은 별도의 발열판을 장착하지 않기 때문에 효과적으로 방열을 시키기 위한 부품 배치가 중요하다. 본 논문에서는 25A급의 대전류용 동기정류 MOSFET를 기판의 바깥쪽으로 일정하게 배열하였고, 변압기를 중앙에 위치시켜서 소자에서 발생한 열이 한곳에 집중하지 않도록 하였다.

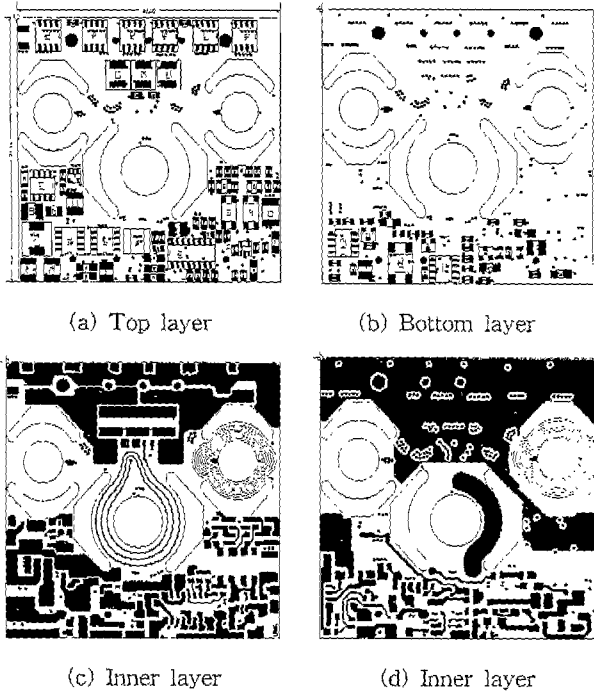


그림 10 컨버터 모듈의 PCB 설계 예
Fig. 10 PCB design examples of converter module



그림 11 4oz/ft² 동박과 8층 기판을 사용한 DC-DC 컨버터 모듈의 PCB 단면도
Fig. 11 A cross section of PCB using 8 layer with 4oz copper for DC-DC converter module

그림 13에서 본 논문에서 제작한 개방형 DC-DC 컨버터 모듈의 시제품의 사진을 보여주고 있다. 그림에서 시제품의 크기는 통신용 전원장치 분야에서 표준으로 사용되고 있는 2.3×2.4inch (58.4×61mm)의 하프 브릭(Half Brick) 사이즈로 하였으며, 높이는 10mm 이하로 설계 하였다. 변압기와 인덕터의 권선은 다층 인쇄회로 기판(PCB)의 패턴을 이용하여 구성하였고, 컨버터 모듈 내부에서 소모되는 전력을 효율적으로 방열시키기 위해서 그림 12에서와 같이 동기 정류용 FET 및 스위치, 변압기, 인덕터 등을 PCB 상에서 적절한 간격을 유지하도록 배치시켰다. 또한 전원 모듈의 신뢰성을 높이기 위해서, 입력전압이 36-75V 범위 내에서만 동작하도록 입력전압 감시회로를 추가하였고, 과전류, 과전압, 과온도에 대한 보호회로를 추가하였으며, 외부에서 제어할 수 있도록 원격제어 기능을 부가하였다.

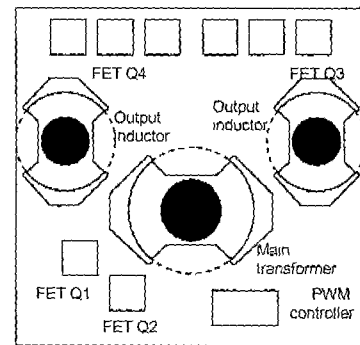


그림 12 DC-DC 컨버터 모듈의 부품배치도
Fig. 12 Diagram of parts arrangement for DC-DC converter module

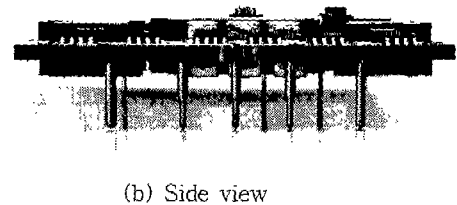
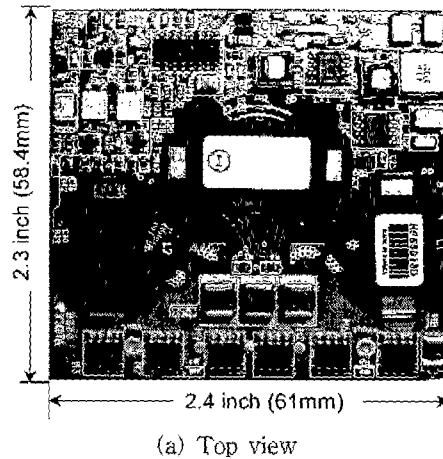


그림 13 개방형 DC-DC 컨버터 모듈의 시제품
Fig. 13 Prototype of open frame type DC-DC converter module

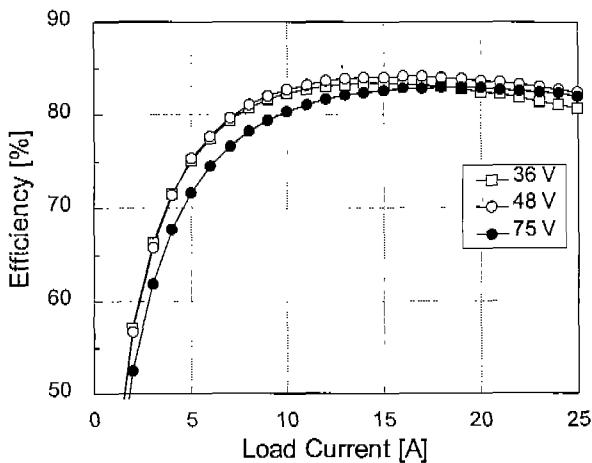


그림 14 부하전류와 입력전압에 따른 전력변환 효율
 Fig. 14 Power conversion efficiency for load current and input voltage

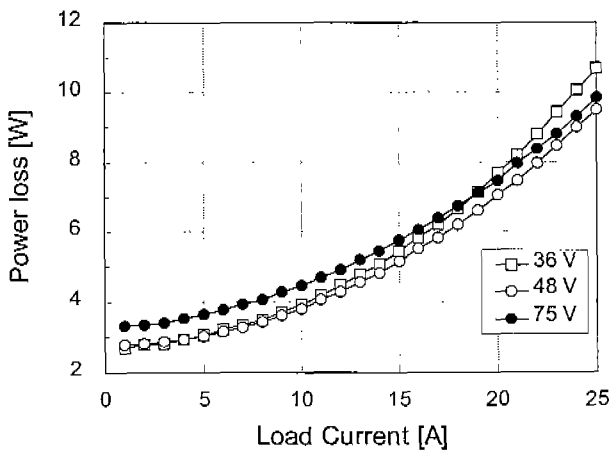


그림 15 부하전류와 입력전압에 따른 전력 손실
 Fig. 15 Power loss for load current and input voltage

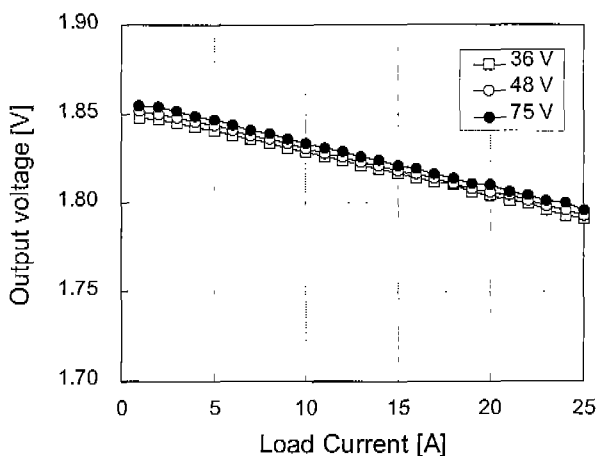


그림 16 부하전류와 입력전압에 따른 부하특성
 Fig. 16 Load regulation for load current and input voltage

그림 14에는 시제품으로 개발된 DC-DC 컨버터 모듈의 부하전류와 입력전압에 따른 전력변환 효율을 측정하여 정리하였다. 그림에서 각각 36, 48, 75V의 입력전압에 대해서 15A의 중부하에서 최대 효율은 84%이며, 최대부하에서도 82% 이상의 효율을 나타내고 있다. 이때 측정된 전력변환 효율은 제어회로와 보호회로 등의 소비전력을 모두 포함시킨 것이다. 그림으로부터 각각의 입력전압에 대해서 48V 입력전압인 경우가 가장 높은 효율을 나타내고 있다. 이것은 회로의 설계 시 정상 입력전압인 48V에서 가장 높은 효율을 낼 수 있도록 권선비 등을 결정하였기 때문이라고 판단된다.

그림 15는 전원 모듈의 부하전류와 입력전압에 따른 전력 손실을 보여주고 있다. 그림에서 최대 전력 손실은 최대 11W이며, 48V 입력전압인 경우 최대부하에서 9.5W 정도 소모된다는 것을 알 수 있었다. 그림 16는 전원 모듈의 부하전류와 입력전압에 따른 부하특성을 나타내었다. 그림에서 알 수 있듯이 출력전압은 정상 동작 범위 내에서 1.8V를 중심으로 최대 4% 이내로 안정되었다. 이상의 실험 결과로부터 본 논문에서 제작한 개방형 DC-DC 컨버터 모듈의 시제품이 통신기용 전원장치로 적용될 수 있으며, 따라서 실용성이 있다고 판단된다.

5. 결 론

본 논문에서는 저전압 대전류용 개방형 DC-DC 컨버터를 제작, 시험하여 그 결과를 보고하였다. 입력전압은 통신기용 전원장치에 적합하도록 36-75V, 출력전압은 1.8V, 출력전류는 25A, 45W급으로 설계하였고, 스위칭 주파수는 300kHz로 하였다. 또한 확장성을 고려하여 전류제어 방식을 사용하였고, 대전류에서 전도손실 등을 저감시키기 위해서 동기정류와 배전류 정류 방식을 적용하여 설계하였다.

또한, 실용성을 검증하기 위해서 높이가 10mm, 하프브릭 사이즈인 개방형 DC-DC 컨버터 모듈의 시제품을 제작하였다. 실험 결과 출력전압은 정상 동작 범위 내에서 최대 4% 이내로 안정되었고, 중 부하에서 84%, 최대 부하에서 82%의 전력변환 효율을 얻을 수 있었다. 따라서 본 논문에서 제작한 시제품이 통신기용 전원장치로 적용될 수 있으며, 실용성이 있다고 판단된다.

향후, 본 논문에서 얻어진 실험 결과와 시제품을 기초로 전원 모듈의 온도 분포 특성, 과도 특성, 각 소자의 손실 분석 등을 수행할 예정이다.

참 고 문 헌

- [1] 안태영, 어성준, 최재호 “배전류 정류회로를 이용한 능동클램프형 포워드 컨버터의 특성 해석”, 전기학회논문지, 제47권 7호 pp. 948-954, 1998.
- [2] 황선민, 박승규, 조인호, 안태영 “저전압 대전류용 Forward-Flyback DC-DC 컨버터”, 2002년도 대한전기학회 하계학술대회 논문집, B권 pp. 980-982, 2002.
- [3] Yuri Panov and Milan M. Jovanovic, "Design and Performance Evaluation of Low-Voltage/ High

Current DC-DC On Board Moudules" IEEE Trans. on Power Electronics, vol. 16, No. 1, January 2001.

- [4] Haruo Watanabe, Hirofumi Matsuo, Haruhiko Hatakeyama, "Analysis of the Novel Soft Switching DC-DC Converter with Low Output Voltage," IEEE PESC 00. pp. 1503-1509, 2000.
- [5] Haruo Watanabe, Hirofumi Matsuo, Haruhiko Hatakeyama, "Design Oriented Analysis of a novel Soft-Switching DC-DC Converter with 2V/20A DC Output," IEEE PESC 01. pp. 884-889, 2001.
- [6] 엄재은, 김희준, 안태영, "능동 클램프 영전압 스위칭 PWM 포워드 컨버터에 관한 연구", 대한전기학회 춘계 전력전자연구회 논문집, pp. 20-24, 1997.
- [7] Laszlo Huber, Milan M. Jovanovic', "Forward-Flyback Converter with Current Doubler Rectifier: Analysis, Design, and Evaluation Results," IEEE Trans. on Power Electronics, vol. 14, No. 1, pp. 184-192 January 1999.

감사의 글

본 연구는 과학기술부·한국과학재단 지정 정주대학교 정보통신 연구센터의 지원에 의한 것입니다.

저 자 소 개



안 태 영(安 泰 榮)

1984년 한양대학교 전자공학과 학사.
1990년 한양대 대학원 전기공학과 석사.
1994년 九州大學校 대학원 공학박사.
1995년 일본 세이코전기 선임연구원.
1996년 삼성전자 반도체 선임연구원.
1997년-현재 청주대학교 정보통신공학

부 조교수. 주관심 분야는 고효율 전원장치의 설계.

Tel : 043-229-8439, Fax : 043-229-8439

E-mail : tyahn@chongju.ac.kr



황 선 민(黃 善 敏)

1973년 9월 5일생. 2000년 청주대학교 전·정·반공학부 졸업, 2002년 청주대 대학원 졸업, 2002년~현재 동양계전(주) 전원연구소 연구원

Tel : 031-222-3942, Fax : 031-233-9090

E-mail : smhwang@dyins.co.kr



조 인 호(曹 仁 鎬)

1955년 5월 16일생. 1983년 인하대 전기공학과 졸업. 현재 동양계전(주) 상무이사, 부설전원연구소 소장.

Tel : 031-222-3942, Fax : 031-233-9090

E-mail : ihcho@dyins.co.kr