



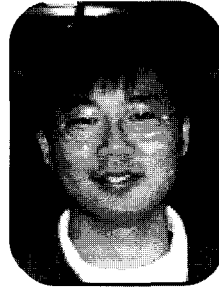
전유기 트랜지스터용 유기 절연재



이무열
충남대
고분자공학과 석사과정



손현삼
충남대
고분자공학과 석사과정



표승문
한국화학연구원
고분자나노소재연구팀
선임연구원



이미혜
한국화학연구원
고분자나노소재연구팀
책임연구원

1. 서론

절연성 기관 위에 단결정이 아닌 반도체 박막을 이용하여 만든 전계효과 (Field Effect FET) 소자로 일반적으로 정의되는 박막 트랜지스터 (Thin Film Transistor, TFT)는 1962 RCA lab.의 Weimer에 제안되어 지금까지 많은 발전을 거듭해 왔다. [1] TFT는 SRAM이나 ROM에도 응용되지만, 주된 사용 분야는 능동구동방식 평판 디스플레이(Active Matrix Flat Panel Display)의 화소 스위칭 소자이다. 액정 디스플레이(Liquid Crystal Display, LCD)나 유기 전계발광 디스플레이(Organic Electro-luminescence Display, OLED) 화소의 스위칭 소자로도 TFT가 널리 사용되고 있다.

유기 박막트랜지스터 (OTFT)에 관한 연구는 1964년과 1983년 단분자와 [2] 고분자의[3] 전계효과와 보고 이후 1980년도 중후반부터 시작되었으나 근래에 들어 유기 트랜지스터의 필요성이 대두되어 유기 반도체와 유기 게이트 절연막의 개발연구를 중심으로 전 세계적으로 본격적인 연구가 진행되고 있다. 공정이 비교적 간단하고 제작 비용이 저렴하며 구부리거나 접을 수 있어 유기디스플레이의 실현에 핵심적인 역할을 할 것으로 예상된다. 현재의 OTFT로서는 전하이동도가 낮아 빠른 이동도를 필요로 하는

processor에는 쓰일 수는 없으나 능동형 유기 디스플레이 구동소자로서의 역할이 기대된다. 그 외에 smart card, low cost IC's와 같은 정보처리용 회로로서의 응용 등 그 응용분야는 이루 말할 수가 없다. 현재 대표적인 유기 반도체인 펜타센과 무기 절연막으로 만들어진 OTFT의 경우 전계효과 이동도가 $\sim 5 \text{ cm}^2/\text{Vs}$, ON/OFF 점멸비가 10^7 인 a-Si TFT에 근접하는 결과들이 보고되고 있지만, 무기 절연막이 아닌 유기 절연막을 사용한 전유기 OTFT의 성능은 기존 a-Si TFT에 미치지 못하고 있는 실정이다. 이유로서는 여러 가지가 있겠지만 우선은 유기 반도체 박막 자체의 전도도가 낮고 박막 계면에서의 전하이동 특성 불량을 들 수 있다. 특히, 유기 반도체의 박막 계면에서의 전하이동 특성은 유기 게이트 절연막의 벌크 및 표면 특성과 아주 밀접한 관계를 맺고 있어 유기 반도체 뿐만 아니라 유기 게이트 절연막의 연구개발이 전유기 OTFT의 실현에 관건이 되고 있다.

본 총설에서는 전유기 OTFT의 핵심요소인 유기 게이트 절연막의 종류와 기본적인 요구조건을 OTFT 구동원리와 함께 살펴 볼 것이다. 마지막으로 국내외 OTFT 연구동향을 중심으로 다양하게 시도되고 있는 전유기 OTFT용 유기 절연막의 개발 및 향후 연구방향을 예측해본다.

2. TFT의 구동원리

OTFT는 게이트(Gate), 드레인(Drain) 및 소오스(Source) 그리고 유기 반도체를 활성층으로 가진 소자이다. TFT의 동작 원리는 MOSFET(Metal Oxide Semiconductor FET)과 매우 유사하지만, MOSFET은 게이트 전극에 인가된 전압에 의해 반도체 층과 게이트 절연막 계면에 소수 캐리어(Carrier) 채널이 반전(Inversion)되어 형성된 상태에서 동작하지만, TFT는 활성층 계면에 다수 캐리어가 축적(Accumulation) 상태에서 동작한다는 점에 차이가 있다. 기본적인 동작 원리는 다음과 같다. 소스와 드레인, 게이트 모두에 전압을 인가하지 않으면 활성층인 유기 반도체 내의 전하들은 모두 반도체내에 분포 되어있게 된다. 여기에 소스와 드레인에 낮은 전압을 인가하게 되면 인가전압에 비례하는 전류가 흐르게 되고, 게이트에 양(n-type 활성층) 또는 음(p-type)의 전압을 인가하면 활성층내의 전하들이 활성층쪽 계면에 축적되기 시작하고 일정이상의 전압이 게이트에 인가되면 채널이라 불리는 축적층이 형성되고 이를 통하여 전류가 흐르게 된다. 이때 채널형성에 필요한 최소의 V_{gs} 을 문턱 전압 (threshold voltage: V_t)라 한다. TFT의 동작영역은 크게 선형 영역(Linear Region)과 포화 영역(Saturation Region)의 두 영역으로 구분된다. V_{gs} 를 증가시켜주면, V_{gs} 가 V_t 와 같을 때 채널이 형성되고 이때 흐르는 전류는 무시할 만큼 작다. V_{gs} 가 V_t 를 넘어선 만큼을 유효전압($V_{gs}-V_t$)이라고 하면 형성된 채널의 깊이(Inversion layer)는 이 유효전압에 비례하고 채널의 깊이가 커지면 채널에 있는 자유전자가 많아지게되고 이에 비례하여 전류는 증가한다. 즉, I_{ds} 는 유효전압($V_{gs}-V_t$)에 비례 하게 된다. 이때의 영역을 선형영역(linear region)이라고 하고 이 영역에서의 전류는 다음 관계를 따른다.

$$I_{ds} = \frac{WC_i\mu}{L} \left(V_{gs} - V_t - \frac{V_{ds}}{2} \right) V_{ds}$$

(W: channel width, L: channel length, μ : charge mobility, V_{gs} : source-gate voltage, V_{ds} : drain-source voltage, C_i : insulator capacitance per unit area, V_t : threshold voltage)

이 영역에서의 전계전하 이동도는 다음 식으로부터 구할 수 있다.

$$g_m = \frac{\partial I_{ds}}{\partial V_{gs}} \Big|_{V_{ds} = const} = \frac{WC_i}{L} \mu V_{ds}$$

$V_{gs} (>V_t)$ 을 고정하고 V_{ds} 을 계속 증가시키면, V_{ds} 만큼의 전압감소가 소오스와 드레인 사이의 채널에서 일어나며 소오스에서 전압은 변하지 않으나, 드레인 전압은 $V_{gs}-V_{ds}$ 로 V_{ds} 가 증가함에 따라 드레인 쪽의 전압이 감소하게 된다. 채널깊이는 이 전압에 비례하므로 채널의 모양은 드레인쪽으로 점점 가늘어지는 형태(tapered form)가 된다. V_{ds} 가 증가하면 드레인방향의 채널 모양이 감소 되어서 채널의 저항이 증가한다. 저항에 변화가 생기므로, $I_{ds}-V_{ds}$ 그래프가 직선에서 벗어난다. 드레인 말단전압 $V_{gs}-V_{ds}$ 가 V_t 와 같아지게 되면 채널깊이(channel depth)가 0에 가까워지고, 이때를 채널이 핀치오프(pinch off)되었다고 한다. V_{ds} 가 $V_{gs}-V_t$ 보다 커지면 channel의 모양에 변화는 거의 없게 되어 흐르는 전류가 일정해진다. 이때의 영역은 포화영역(Saturation Region)이라고 한다. 포화영역에서의 전류는 다음의 식으로 표현된다.

$$I_{d(sat)} = \frac{W\mu C_i}{2L} (V_{gs} - V_t)^2$$

위 식을 이용하여 포화 영역에서의 전계효과 이동도(charge mobility : μ)를 구할 수 있다.

3. 유기 박막 트랜지스터(organic thin film transistor, OTFT)의 필요성

21세기 정보통신산업의 발달에 따라서 정보전달 매체(Man-Machine Interface)인 디스플레이 분야는 장소, 시간에 구애됨이 없이 가볍고, 저 전력의 휴대가 간편하면서도 화질이 우수한 초경량, 초박막의 디스플레이가 절실히 요구되며 향후 종이처럼 가볍고 얇은 유연한 디스플레이로 발전할 것으로 예상되고 있다. 따라서 기존의 유리 기판 대신 유연하고 충격에 강할 뿐만 아니라 경량·박막형인 플라스틱 디스플레이가 요구되고 있으며 기존의 무기 소재를 대체할 수 있는 유기 소재의 도입이 크게 요구되고 있다.

즉, 제작 공정이 간단하고 비용이 저렴하며 충격에



의해 깨지지 않고 구부러거나 접을 수 있는 전자 회로 기판이 미래의 산업에 필수적인 요소가 될 것으로 예상되고 있으며, 이러한 요구를 충족시킬 수 있는 전유기반도체(all organic thin film transistor, OTFT)의 개발은 매우 중요한 연구 분야로 대두되고 있다. 그러나 아직까지도 OTFT는 유기 반도체의 특성상 전하 이동도가 낮아 실리콘(Si)이나 게르마늄(Ge) 등이 쓰이는 빠른 속도를 필요로 하는 소자에는 사용될 수 없으나 넓은 면적의 소자, 낮은 공정 온도, 혹은 유연성이 요구되는 경우에 적용이 가능하다. OTFT에 사용되는 유기물 반도체는 증착, 스핀 코팅 또는 잉크젯 프린팅 방법으로 성막이 가능하고, 상온 및 저온(100°C 이하) 공정이 용이하므로 OTFT를 이용한 플라스틱 기반의 유기 전자 회로의 제작이 가능하다.

OTFT에 사용되는 재료는 전하를 잘 이동시키는 유기반도체, 높은 절연성과 유전상수를 가져야 하는 유기절연체, 유기전극 및 높은 열안정성이 요구되는 플라스틱 기판 등이 있으며, 현재까지도 해결해야 할 기술적인 문제점들을 내포하고 있다. 기존의 OTFT용 절연체로서는 poly-(vinylphenol) (PVP) [4-6], poly(methyl-methacrylate) (PMMA) [7], polyvinylalcohol (PVA) [8] 그리고 benzocyclobutane (BCB) [9]을 사용한 경우가 보고 되어 있지만, 현재까지 소자에서 요구되는 특성을 만족시킬만한 절연소재는 개발되어 있지 않은 실정으로, 고성능 고효율의 OTFT의 구현을 위해서는 고성능 유기 절연재의 연구·개발이 필수적으로 요구되고 있다.

4. 유기 절연재의 요구 특성

현재 사용되는 대부분의 절연체는 SiN_x , $\text{TaO}_x/\text{SiN}_x$, $\text{AlO}_x/\text{SiN}_x$ 등으로 대표되는 무기 절연체로서 APCVD(atmospheric pressure CVD) 혹은 PECVD(plasma enhanced CVD)법 등과 같은 고온 진공 증착 장비가 요구되며, 단차 피복성(step coverage) 및 공정의 복잡성에 있어서 많은 문제점을 안고 있다. 반면 유기 절연재는 광 혹은 열경화형 전구체(precursor)의 형태로써 스핀 코팅 등의 방법으로 손쉽게 제작할 수 있는 공정상의 장점을 가지고 있기 때문에 기존의 실리콘 나이트리드(silicone nitride)등의

무기 절연재의 적용시 필요한 진공 설비 등 고가의 장치비를 절약할 수 있다. 뿐만 아니라, 유기절연재는 평탄화도 및 화학구조 도입에 의한 특성의 제어가 용이하기 때문에 무기절연재를 대체할 수 있는 신규 소재로서 많은 연구 개발이 이루어지고 있다. OTFT의 유기절연재(Gate-Insulator)에 요구되는 특성으로는 문턱전압을 낮추고, 효율을 좋게 하기 위한 높은 유전상수(4.0 이상)가 대표적이며, 공정상에 노출되는 화학물질에 대한 내화학성, 회로 구동시 발생하는 열에 견디는 내열성, 패턴화 공정 단순화를 위한 감광성, 유기반도체와의 접착성 및 고른 표면 형상 등이 동시에 요구된다.

즉, 유기 절연재의 대표적인 요구 특성에는 고유전율, 평탄화도, 내화학성 및 열 안정성, 그리고 접착력과 감광특성 등이 있으며, 각각의 특성에 대해 정리하면 다음과 같다.

4.1 유전율(dielectric constant)

4.1.1 유전율이란?

유전율은 콘덴서의 두 전극 사이에 유전체를 넣었을 경우와 넣지 않았을 경우(엄밀히는 진공일 경우)의 전기용량(電氣容量)의 비를 말한다. 전기 용량은 전압이 걸릴 때 생기는 전하를 저장할 수 있는 두 도체 사이의 능력으로 정의 될 수 있다. 만약 진공에서 두 평행한 도체 사이에서의 전기용량은 다음과 같이 정의 된다.

$$C_0 = \frac{Q}{V} = \frac{\epsilon_0 A}{d}$$

ϵ_0 : 진공에서의 유전율, A: 도체판 면적, d: 두 도체판 사이의 거리

4.1.2 고분자의 분자구조와 유전율과의 관계

TFT 소자의 drain current는 절연체의 유전율에 비례하여 증가하기 때문에 절연체의 유전상수를 높이는 것은 TFT의 성능 향상에 큰 영향을 미치게 된다. 잘 알려진 바와 같이 소재의 유전상수에 영향을 주는 요인으로는 chemical structure, composition, crystallinity 및 orientation 등이 있으며, nitrogen, oxygen, sulfur 등과 같은 hetero atom을 함유한 극성

기의 존재는 유전상수를 크게 증가시키나, 이들이 대칭적인 구조로 도입된 경우에는 dipole moment vector의 상쇄로 인해 유전상수가 낮아진다. 또한, 극성기가 측쇄에 도입된 경우 유전상수를 개선시키는 효과가 크다.

Fluorine atom과 같이 작고, electro-negativity가 큰 원자는 유전상수의 증가에 기여하는 효과가 적으나, 반면 이들이 비대칭적 구조로 도입된 경우는 이론적으로 설명할 수 없을 정도로 유전상수의 증가를 보이기도 한다.

뿐만 아니라, 유전상수는 impurity, filler, plasticizer 및 moisture등에 영향을 받으며, 분자의 mobility에 따라 크게 변화하기 때문에 동일 분자 구조라 하더라도 분자량의 감소에 따라 높은 값을 나타낸다.

4.2 내열성

OTFT 소자용 유기 절연체는 전도성 박막 (indium tin oxide, ITO)의 증착, 배향막 도포 및 경화 등의 여러 단계의 열처리 공정을 거치는데 이에 견디기 위해서는 적어도 200 이상의 내열 온도가 요구되기 때문에 폴리이미드 수지와 같은 내열 수지의 적용이 요구된다.

4.3 내용제성

OTFT 소자용 유기 절연체는 절연박막을 형성한 이후, 이를 패터닝 하기 위해 수행되는 photolithography 공정에 견딜 수 있는 우수한 내화학성을 보유하고 있어야 한다. 따라서 고유전을 절연체 내에 광 흡은 열에 의해 가교가 가능한 화학 구조를 도입함으로써 고유전을 절연체의 내화학성 개선이 가능하다.

4.4 감광성

유기 절연체가 LCD 혹은 유기 EL device의 gate 절연막으로 사용될 경우, 패터닝의 형성을 위해서는 photolithography 공정이 요구된다. Photo resist(PR)를 사용하는 종래의 photolithography 공정은 photo resist 도포 공정, mask를 이용한 선택적 노광 및 photo-resist (PR) 제거 등의 복잡한 다단계 공정이 요구되는데, 유기 절연체 자체에 감광성기를 도입함으로써 현 공정의 단순화가 가능하다. 즉, 유전체 및 PR

의 역할을 동시에 담당할 수 있는 감광성 유기 절연체의 도입은 PR의 도포 및 제거 공정을 단순화할 수 있으며, etching step의 감소에 의해, 공정 단가의 저감에 크게 기여할 수 있다.

4.5 고평탄화도

진공 증착에 의해 형성되는 무기 박막의 낮은 평탄화도로 인해 생성되는 gate 절연막의 단차피복성(step coverage)은 source/drain metal막의 단선을 초래하며, 현재 이의 개선을 위해 게이트막 식각 시 모서리를 경사지게 하는 방법 등이 적용되고 있으나, 유기 절연체의 경우 분자량 제어에 의한 점도 제어에 의해 평탄화도의 개선이 가능하다. 즉, 유기 절연체의 평탄화도 개선을 위해서는 i) 분자량 제어, ii) 적합 용제의 선정, 및 iii)공정 조건의 최적화 등의 접근 방법이 유용하다.

4.6 계면 특성 최적화

TFT 소자 내에서 gate 절연체는 electrode material 및 channel 재료 등과 접촉된 상태로 사용되기 때문에 우수한 계면 밀착성은 매우 중요한 요구 특성 중의 하나이다. 접착력이 불량한 경우 수분 침투 및 균열 발생의 원인이 되며 계면 밀착성을 개선하기 위한 방법으로는 i) 접착성이 우수한 단량체의 도입, ii) 계면 접착력 증가를 위한 coupling agent의 도입, iii) 접착성 향상 첨가제의 도입 등이 대표적이다.

4.7 절연파괴강도

절연파괴강도는 절연물에 전압을 가할 때 절연물이 파괴되는 최소의 전압(실효치)을 의미하며, 절연물의 절연파괴전압(실효치)을 전극간의 거리(시험편의 두께)로 나눈 수치로 나타낸다. OTFT 소자에서 요구되는 절연파괴강도는 0.5 MV/cm 이상이다.

절연파괴전압은 유전상수의 경우와는 달리 분자 구조와 반드시 정량적으로 변화하지는 않으나, 대개 분자구조, specimen geometry 및 시험조건에 영향을 받는다. 일반적으로 절연파괴전압은 electronic structure, 즉, band gap의 크기와 비례하는 특성을 보이는데, 즉, σ electron만으로 이루어진 화합물의 band gap은 π -conjugated electron backbone system에 비해



크기 때문에 높은 절연과괴전압을 보인다. 또한 소재 내에 존재하는 defect는 절연과괴전압을 감소시키는 반면, crystallinity, crosslinking 및 polarity는 이를 증가시키는데 이는 cohesive energy의 증가에 기인한 결과이다.

4.8 고른 표면 형상

OTFT용 유기 절연재는 그 위에 반도체의 이동도 저하를 방지하기 위해 고른 표면 형상을 요구한다. 표면 형상(surface topography)을 정량화하는데 사용되는 전형적인 파라미터는 표면 거칠기(surface roughness)이다. 표면 거칠기는 산술 평균값(arithmetic mean value), 제곱평균 제곱근 평균값

(root mean square average), 최대 높이 값(maximum roughness height) 등으로 표시된다. 이중 원자 힘 현미경(atomic force microscope, AFM)이미지의 RMS(root-mean-square) 거칠기가 10 nm 이하로 유지 되는 것이 바람직하다.

5. 유기 절연재의 개발 현황

5.1 국내외 관련분야의 환경변화

현재 전유기 디스플레이용 유기절연재의 국내·외 연구동향 및 기술 수준을 정리하면 다음과 같다.

5.1.1 국내의 경우

표. 1. OTFT용 절연재의 개발 현황 (국내).

연구기관	기술 수준 (2002)	기술 수준 (2003)	전망 및 의견
E 연구원	<ul style="list-style-type: none"> - 기판: Si, 플라스틱, - 유전층: SiO₂, SiNx, 유기 절연체, - 전하 이동도: 0.8 cm²/Vs - 점멸비 : > 10⁶ 	<ul style="list-style-type: none"> - KRICT와의 공동 연구로 유기 절연체를 이용한 소자제작. - 알루미늄을 이용한 Passivation - 전하이동도 및 점멸비는 	<ul style="list-style-type: none"> - 트랜지스터 성능의 특성 개선 - 플라스틱 기판 - 성능향상 기술
K연구원	<ul style="list-style-type: none"> - 투명도 > 90%, - 유전상수 > 3.8 - 내열성 > 250°C 고분자 절연재 개발 중. 	<ul style="list-style-type: none"> - 저온 광경화형 폴리이미드 절연체를 이용한 소자 제작 - 전하 이동도: 0.06 cm²/Vs, - 점멸비 : >10³ - 고내열성 - 내화학특성 우수 - 감광성 보유 	<ul style="list-style-type: none"> - 고분자 구조개선 및 하이브리드화에 의한 유전상수 및 전기적 특성 개선 가능. - 계면 특성 개선 연구 요구. - 패턴형성연구 개선 요구.
L기술원	<ul style="list-style-type: none"> - 내열성 > 200 - 투명도 > 90% 하이브리드계 유무기 절연체 개발 시도. 	<ul style="list-style-type: none"> - 2003년은 OTFT 관련 연구가 활발하지 않았음. 	<ul style="list-style-type: none"> - 유기 절연체의 구조 다양화 연구 필요. - 내열성 및 계면특성 개선 연구요구.
S 기술원	<ul style="list-style-type: none"> - 전하 이동도 ; ~2.0 cm²/Vs 	<ul style="list-style-type: none"> - 전하 이동도 ; ~5.0 cm²/Vs을 보고 	
S 대	<ul style="list-style-type: none"> - 전하이동도 ;1.28cm²/Vs 	<ul style="list-style-type: none"> - rms ; 2.7 표면처리와 morphology에 관한 연구를 진행 	
S 전자, K대, K연구원		<ul style="list-style-type: none"> - 3', 해상도 50 ppi 급 플라스틱 유기 TFT array 제작 - 이동도 : 0.25 cm²/V.s - 점멸비 : 10⁵ 	<ul style="list-style-type: none"> - 크기 및 고해상도의 array 제작에 필요한 재료 특성 연구가 요구
I 기업, K연구원		<ul style="list-style-type: none"> - 플라스틱 기판 투습율 : 0.01 g/cm²/day 투산소율 : 0.01 cc/cm²day 	

또한 2004년 국내 연구진에 의해서 보고 내용을 살펴보면 다음과 같다.

- Advanced materials (vol 16, p732 2004) by Kyunghye University

게이트 절연막으로 가교된 PVP를 사용하였고 active layer로는 pentacene을 사용한 유기 박막트랜지스터를 제작 보고하였다. pentacene을 이용한 대부분의 연구보고들은 pentacene의 patternability를 고려하지 않았으나 상기 연구에서는 pentacene이 증착될 부분의 surface properties를 조절 한 selective pentacene growth technique를 이용하여 patterning을 시도하여 I_{on}/I_{off} 비는 10^7 이고 전하이동도는 $1.2 \text{ cm}^2/\text{V}\cdot\text{s}$ 정도인 유기 박막트랜지스터를 보고하였다.

5.1.2 국외의 경우

국내의 경우와 마찬가지로 OTFT에 관한 연구가 활발히 진행되고 있고 그 결과들이 보고 되고 있는 실정이다. 특히 유기 절연체를 이용한 전유기 소자구현에 많은 연구가 진행되고 있다. 최근까지 보고된 내용들을 중심으로 유기 TFT연구에 대한 국외 환경변화를 표 2에 정리하였으며 특히 최근의 연구동향을 다음에 상세히 정리하였다.

2004년 국외의 연구진에 의해서 보고된 대표적인 연구 내용을 살펴보면 다음과 같다.

(1) Poly(3-hexylthiophene) field effect transistor with high dielectric constant gate insulator : (JAP 95. 316 (2004))

Univ. of California-Santa Barbara의 Alan J. Heeger et al 의 연구로서 gate insulator로서 유전상수 41인

TiO_2 를, active layer로는 regioregular poly(3-hexylthiophene)를 적용한 결과 $V_{th} : \sim 2\text{V}$, carrier mobility : $1.3 \times 10^{-2} \text{ cm}^2/\text{Vs}$, On/off ratio: 10^2 의 devive를 제작하였다. 한편 gate insulator로서 $\text{SiO}_2/\text{TiO}_2 = 3\text{nm}/97\text{nm}$ (유전상수 31) 및 $\text{SiO}_2/\text{TiO}_2 = 17\text{nm}/97\text{nm}$ (유전상수 19)을 도입한 경우에는 carrier mobility는 $5.4 \times 10^{-2} \text{ cm}^2/\text{Vs}$ 로 On/off ratio는 6×10^4 까지 증가하였으며, leakage current는 10^2 정도 감소하였다.

Al_2O_3 (유전상수 8.4)도 사용.

(2) Interface effects in organic field effect transistor Electronic Materials, AVECIA, Manchester, UK의 Janos Veres 등은 OTFT에서 disorder의 중요성에 관해 연구하였으며, bulk transport property와 interface transport property를 비교하였다. 즉, 극성이 높은 유기 절연재는 계면(interface)에서의 disorder 증가하였으며, 저 유전 절연재의 사용은 OTFT 소자의 성능 개선에 중요한 역할을 함을 보고하였다.

(3) Morphology of pentacene films on styrenic polymer substrate

Du Pont 사의 G. Nunes Jr. 등의 연구로서, 고분자 절연재의 종류가 pentacene 박막의 핵의 형성(nucleation)과 성장(growth) 및 electronic transport property에 영향을 미침을 보고하였다. 즉, PS 위에서의 pentacene grain size는 $1\mu\text{m}$ 정도이었으나, PHS 위에서는 $4\mu\text{m}$ 로 크게 증가하였다. 이 때, 고분자 박막 표면의 root mean square roughness는 거의 유사하였

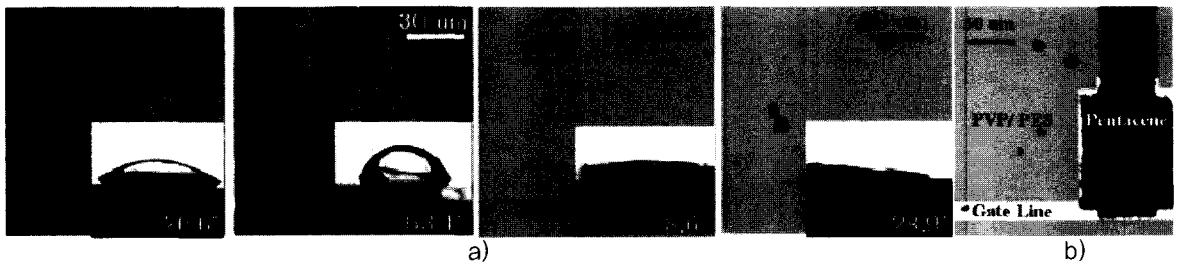


그림 1. 여러 가지 표면처리를 통한 surface properties engineering(a) selective pentacene growth technique을 이용하여 제작한 유기 박막트랜지스터(b).



표. 2. OTFT용 절연재의 개발 현황 (국외).

Type	기술 수준(성능 및 사양)	연구기관	특징(독창성 등)
무기계	- 유전율 17.3, 16인 BZT, BST 사용, - 작동 전압: < 5 V	IBM	- 고유전율 유전체 적용.
	- SiO _x /SiN _x , TaO _x /SiN _x , AlO _x /SiN _x , BaTiO ₃	-	- APCVD, PECVD 등 고가의 장비사용. - 전기적 절연성 개선 요구 (고내압, pinholeless).
유기계	- Photo acryl, BCB(:2~3.5) - Polar cyano polymer, : PVDF(ε: 8~20) - High dielectric (ε: 300,000): delocalization of intrinsic free electrons	- JSR, Dow Chemical Company, - Shizuoka University, The German Plastic Institute, University of Wales - MIT	- 용액 박막 코팅 가능. - 분자 구조 제어에 의한 유전율 개선 가능. - Process에 견딜 수 있는 내열성, chemical stability 요구됨. - Fabrication process와의 compatibility 필요. - 계면 특성 개선 요구.
	- Polyvinyl phenol계 고분자 절연체 : All organic 트랜지스터 구성 재료로 응용	Philips Research Lab.	- All organic 트랜지스터 구현 - 유기 절연체 사용
	- Effect of type of organic gate insulator on mobility (APL,2000)	Philips Research Lab.	- Insulator : polyaniline, mobility : 0.1 cm ² /Vs
	- Effect of surface tension of gate insulator on mobility (APL, 2000)	CNRS	- Self assembled monolayer
	- Effect of type of gate insulator on mobility (Nature, 2000)	Bell Lab-Lucent Technologies	
	- Influence of surface orientation of gate insulator on mobility - PVP, rubbed PI	University of Cambridge, Carvendish Lab.	- Mobility : 0.02 cm ² /Vs
Hybrid계	- Polymer/ceramic nanocomposite	- Cornell Univ., IBM, Osaka Univ., Dow Corning 등	- ε > 10~75 - 주로 MCM-L technology에 응용 - Fabrication process와의 compatibility 필요 - 계면 특성 개선 요구

으며 따라서 고분자 절연재와 pentacene 사이의 chemical interaction이 density of nucleation sites 와 film growth 에 영향을 미치는 것으로 추정 보고 하였다.

(4) Characteristics of pentacene field effect

transistors fabricated on ultra flat sapphire substrate (Jun Yamaguchi, Tokyo Institute of Technology, JST-CREST)

Gate dielectric layer의 surface morphology와 pentacene의 grain size 및 mobility와의 관계에 관한

연구로서 유기 절연재의 평탄도(flatness) 증가는

FET의 이동도를 증가시키는 결과를 보였으며, 고 평탄도를 제공하는 Sapphire (0001)를 기판으로 사용하고 절연재로서 0.2~2.0 μm 두께의 alumina를 사용하였을 경우, FET 이동도는 $1.0 \text{ cm}^2/\text{Vs}$ 의 값을 보였다.

(5) Double layer structured polymer gate dielectric for OTFT

National Institute of Advanced Science, Japan 의 Sei Uemura의 보고로서 OTFT hysteresis behavior의 원인이 되는 mobile ion의 penetration 방지를 위한 double layered structure를 제안한 연구 결과이다. 즉, blocking layer로서 clay mineral (Clay dispersed PVA 등)을 적용하였으며 그 결과 positively charged material은 interlayer space 로 이동하거나 혹은 면에 흡착되었다. 그 결과 이동도, on/off ratio는 감소하였으나, hysteresis는 사라짐을 보여주었다.

(6) Nature materials (vol 3, 106, 2004) by Phillips research center

OTFT 소자의 게이트 절연막으로 가장 많이 연구되어지고 있는 polyvinylphenol을 유기 절연체로 pentacene을 유기 반도체로, polyimide를 기판으로 사용하여 제작한 유기 박막트랜지스터를 적용한 flexible active-matrix displays를 제작 발표하였다. 전하이동도는 $0.25 \text{ cm}^2/\text{V.s}$ 정도이다.

(7) Applied Physics Letters (vol 84, p3789, 2004) by University of Tokyo

OTFT 소자를 가장 활발하게 연구하고 있는 일본에서 발표된 보고로써 본 연구그룹과 polyimide를 게이트 절연막으로 사용한다는 면에서 유사하다. Flexible plastic substrate에 적용하기 위해서 폴리이미드 공정 온도를 낮추었다는 점에서 의미가 있다. 그러나 그 폴리이미드의 화학구조는 밝히지 않았고 특히 flexible active-matrix displays의 구현에 필수 요소 중 하나인 게이트 절연막의 patternability에 대해선 전혀 언급하지 않았다. I_{on}/I_{off} 비는 10^6 이고 전하이동도는 $0.3 \text{ cm}^2/\text{V.s}$ 정도를 가장 좋은 결과로 보고하였다.

(8) Journal of Non-crystalline Solids (vol 338-340, p617 2004) by Universitat Politecnica de Catalunya (Spain)

Active layer로 pentacene을 사용하였으며 PMMA를 gate insulator로 사용하였다. 이 연구에서도 게이트 절연막의 patternability에 대해선 언급하지 않았고 가공온도가 낮고 non-polar한 surface를 가진 PMMA를 이용하여 active layer의 ordering이 소자의 성능에 미치는 영향을 보고하였다. Ion/Ioff 비는 10^5 , 전하이동도는 $0.01 \text{ cm}^2/\text{V.s}$, 문턱전압은 -14V 정도를 가장 좋은 결과로 보고하였다.

6. 결론

본 총설에서는 flexible 전유기 디스플레이의 핵심 소자로서 최근 학계와 산업계에서 각광을 받고 있는 유기 박막트랜지스터 (OTFT)의 구조와 그를 이루는 중요한 요소인 유기 게이트 절연막의 요구특성과 국내외 연구동향에 대해서 살펴보았다. 유기 게이트 절연체의 기본적인 요구특성은 상대적으로 높은 유전상수, 내열성, 내용제성, 감광성 및 높은 절연과피전압 등을 들 수 있다. 현재 대부분의 연구는 OTFT의 성능향상을 위하여 새로운 유기 반도체의 개발 및 그 순도와 결정화도를 높이는 연구에 치중되어 있다. 새로운 유기 게이트 절연막의 개발 연구는 유기 반도체의 연구에 비하여 상대적으로 미흡한 위치에 있으나 유기 게이트 절연막의 개발 및 특성 연구의 중요성이 최근 들어 부각되고 있고 국내외 연구진을 중심으로 연구가 활발히 진행되고 있다. 최근에는 절연막의 표면특성제어를 통한 OTFT의 성능향상을 꾀하는 연구가 진행되고 있다. 이러한 균형적인 OTFT의 연구는 앞으로 전유기 디스플레이의 실현을 앞당기는데 핵심적인 역할을 할 것으로 기대되고 있다. 화학, 물리, 재료, 전자학분야의 전문가들의 유기적인 상호협력의 OTFT를 통한 전유기 디스플레이의 실현을 위해 절실히 요구되고 있다.



참고 문헌

- [1] P. K. Weimer, "The TFT-A New Thin-Film Transistor" Proc. IEEE, Vol. 50, p. 1462, 1962
- [2] G. H. Heilmeyer and L. A. Zanoni, J. Phys. Chem. Solids, Vol. 24, p. 603, 1964.
- [3] F. Ebisawa, T. Kurokawa, and S. Nara, J. Appl. Phys., Vol. 54, p. 3255, 1983.
- [4] C. Gray, J. Wang, G. Duthaler, A. Ritenour, and P. Drzaic, Proc. SPIE, Vol. 89, p. 4466, 2001.
- [5] J. Ficker, A. Ullman, W. Fix, H. Rost, and W. Clemens, Proc. SPIE, Vol. 95, p. 4466, 2001.
- [6] M. G. Kane, J. Campi, M. S. Hammond, F. R. Cuomo, B. Greening, C. D. Sheraw, J. A. Nichols, D. J. Gundlach, J. R. Huang, C. C. Kuo, L. Jia, H. Klauk, T. N. Jackson, IEEE Electron Device Lett., Vol. 21, p. 11, 2000.
- [7] a) R. Schroeder, L. A. Majewski, and M. Grell, Appl. Phys. Letts, Vol. 84, p. 1004, 2004;
b) R. Schroeder, L. A. Majewski, and M. Grell, Appl. Phys. Letts,, Vol. 83, p. 3201, 2003.
- [8] C. D. Sheraw, D. J. Gundlach and T. N. Jackson, MRS Proc., Vol. 558, p. 403, 2000.
- [9] M. Matters, D. M. de Leeuw, M. J. C. M. Vissenberg, C. M. Hart, P. T. Herwig, T. Geuns, C. M. J. Mutsaers, and S. J. Drury, Opt. Mater., Vol. 12, p. 189, 1999.

· 저 · 자 · 약 · 력 ·

성명 : 이무열

- ◆ 학력
- 2001년 강원대 화학과 이학사
 - 2003년 - 현재 충남대 고분자공학과 석사과정

성명 : 손현삼

- ◆ 학력
- 2003년 충남대 고분자공학과 이학사
 - 2003년 - 현재 충남대 고분자공학과 석사과정

성명 : 표승문

- ◆ 학력
- 1996년 부산대 고분자공학과 공학사
 - 1998년 포항공대 화학과 이학석사
 - 2003년 UCLA 재료공학과 공학박사
- ◆ 경력
- 1998년 - 1999년 부산대 생산기술연구원 연구원
 - 2003년 - 현재 한국화학연구원 고분자나노소재연구팀 선임연구원

성명 : 이미혜

- ◆ 학력
- 1983년 서울대 화학교육과 이학사
 - 1985년 한국과학기술원 화학과 이학석사
 - 1991년 한국과학기술원 화학과 이학박사
- ◆ 경력
- 1985년 - 현재 한국화학연구원 고분자나노소재연구팀 책임연구원

