

무선통신 시스템에서 AGC 알고리즘 연구

On the AGC Design of Wireless Communication Systems

예 충 일 · 김 환 우*

Choong Il Yeh · Whan Woo Kim*

요 약

본 논문은 무선통신 시스템에서 사용되는 자동이득조절(AGC) 알고리즘에 관한 것이다. AGC 설계는 적합한 analog-to-digital converter(ADC)의 선정과 analog-to-digital 변환 과정에서 발생하는 양자화 잡음을 최소화 하기 위해 ADC로 입력되는 신호 전력을 일정하게 유지시키는 것을 포함한다. 본 논문은 요구되는 ADC의 정밀도를 결정하는 과정을 설명하고 AGC 설계 parameter들을 결정하는 방법을 제시한다. 또한 모의실험을 통해 제시한 알고리즘의 타당성을 검증한다.

Abstract

This paper studies an automatic gain control(AGC) algorithm used in wireless communication cellular systems. The AGC design includes the selection of the appropriate analog-to-digital converter(ADC) and keeping the input power to the ADC constant to minimize the quantization noise generated from the analog-to-digital conversion process. In this paper the process to determine the required precision of the ADC is illustrated and the method to set the design parameters of the AGC is proposed. And the validity of the proposed algorithm is verified by computer simulation.

Key words : ADC, AGC, Clip Level, Cutoff Frequency

I. 개 요

이동통신 시스템에서 데이터 복조를 위한 디지털 신호처리는 ADC에서부터 시작된다. 아날로그 신호를 디지털 신호로 변환하는 과정에서 발생하는 quantization 잡음은 granular 및 overload distortion에 의해 발생된다. Granular distortion은 ADC 입력신호 변동이 ADC에서 허용되는 범위 이내일 경우 발생되고 overload distortion은 입력신호의 변동폭이 ADC에서 허용되는 범위를 벗어날 경우 디지털 신호로 변환되는 과정에서 clipping에 의해 발생된다.

AGC의 목적은 ADC가 최적의 상태로 동작하도록 주변 조건을 설정하여 신호 변환 과정에서 발생하는 quantization 잡음을 최소화 하는 데 있으므로 AGC는

ADC의 동작 조건을 최적으로 하기 위한 주변 회로의 성격을 갖는다. Wireless local area network(WLAN)과 같은 광대역 패킷 무선통신 시스템에서는 패킷 전송 기간 동안 ADC 입력전력 레벨이 일정하다고 가정할 수 있으므로 패킷 데이터 수신 전에 AGC가 안정화 되어야 하고 일단 AGC가 안정화 되면 패킷 수신이 완료될 때까지 ADC 입력전력 레벨을 일정하게 유지시키기 위한 feedback loop를 이용한 일련의 신호처리를 필요로 하지 않는다. 그러나 이동통신과 같은 서킷 통신 시스템에서는 ADC 입력전력 레벨은 path loss에 의한 slow fading 및 multipath에 의한 fast fading에 의하여 계속적으로 출렁이므로 이를 일정하게 유지시키기 위하여 feedback loop를 이용한 일련의 신호처리 과정이 필요하다.

한국전자통신연구원 근거리전송기술연구팀(Mobile Telecommunication Research Laboratory, ETRI)

*충남대학교 전기정보통신공학부(Division of Electrical and Computer Engineering, Chungnam National University)

· 논문 번호 : 20040325-034

· 수정완료일자 : 2004년 5월 27일

AGC loop는 fast fading에 의한 빠른 ADC 입력전력 레벨 변화는 통과시키고 slow fading에 의한 느린 입력전력 레벨 변화는 차단하는 high pass filter의 역할을 수행하여야 하므로 AGC loop의 차단주파수는 시스템 성능에 상당한 영향을 미치는 주요 설계 파라미터가 된다.

무선 통신 시스템에서 AGC 설계에 대한 지금까지의 연구 결과는 실제 필요한 설계 파라미터가 무엇인지 정확히 제시하지 않고 ADC의 quantization 잡음을 최소로 하기 위하여 ADC 출력전력을 측정하고 이를 기준전력과 비교하여 ADC 입력전력을 제어한다는 일반론을 언급하고 있다^{[1],[2]}. 본 연구는 기준전력과 차단주파수를 AGC의 설계 파라미터로 설정하였고 AGC와 독립적으로 연구된 ADC 관련 기존 연구 결과^{[3],[4]}를 활용하여 실제 시스템 구현시 요구되는 통신 품질을 만족하기 위한 ADC의 정밀도 및 AGC의 설계 파라미터로 설정된 기준전력 결정 방법을 제시하고 있다. 또한 이동체의 속도에 따라 shadow fading의 변화 속도가 달라지므로 AGC 설계 파라미터로 설정된 차단주파수는 단말의 이동 속도에 따라 다른 값을 가진다. 본 연구는 correlated shadow fading 및 multipath fading 채널 모델을 적용한 모의실험을 이용 단말의 이동 속도에 따른 차단주파수를 결정하는 방법을 제안하고 있다.

II. ADC 선정

2-1 ADC Input Clip Level 결정

무선통신 시스템 구현시 ADC와 관련하여 고려해야 할 중요한 사항은 input clip level(V_c) 및 필요한 ADC 출력 비트수이다. 본 논문에서는 출력 비트수가 B 인 ADC를 가정한다. 입력 비트수가 B 인 ADC가 가질 수 있는 출력의 종류는 모두 $L(=2^B)$ 가지이다. 요구되는 통신 품질을 만족하기 위한 ADC input clip level 및 ADC의 정밀도를 결정하는 방법에 관하여 Al-Dhahir, John M. Cioffi 선행 연구가 있다^[3]. ADC에서 quantization 잡음의 분산은 식 (1)과 같이 나타낼 수 있다^[4].

$$\sigma_q^2 = \sigma_{q(\text{granular})}^2 + \sigma_{q(\text{overload})}^2 \quad (1)$$

식 (1)에서 granular 잡음 분산과 overload 잡음 분

산은 각각 식 (2), (3)과 같다.

$$\sigma_{q(\text{granular})}^2 = \frac{1}{3} V_c^2 4^{-B} \quad (2)$$

$$\sigma_{q(\text{overload})}^2 = 2 \left[V_c^2 \left(1 - \frac{1}{2^B} \right)^2 + 1 \right] Q(V_c) - 2V_c e^{-\frac{V_c^2}{2}} \left[\sqrt{\frac{2}{\pi}} \left(1 - \frac{1}{2^B} \right) - \sqrt{\frac{1}{2\pi}} \right],$$

$$Q(x) = \int_x^{\infty} \frac{1}{\sqrt{2\pi}} \exp\left(-\frac{u^2}{2}\right) du \quad (3)$$

ADC의 loading factor(f_L)를 ADC input clip level과 ADC로 입력되는 신호의 분산(σ_s)의 비로 정의한다^[4].

$$f_L = \frac{V_c}{\sigma_s} \quad (4)$$

ADC의 input clip level은 quantization 잡음이 최소가 되도록 설정되어야 한다. $d\sigma_q^2/dV_c = 0$ 의 조건을 이용하여 B 와 f_L 의 관계를 구할 수 있다^[3]. 식 (5)에서 $f_{L,opt}$ 는 $d\sigma_q^2/dV_c = 0$ 의 조건을 만족하는 f_L 을 의미한다.

$$B = -\frac{1}{2} \log_2 \left(3 \sqrt{\frac{2}{\pi}} \frac{\exp\left(-\frac{f_{L,opt}^2}{2}\right)}{f_{L,opt}} - 6Q(f_{L,opt}) \right) \quad (5)$$

식 (5)에서 loading factor의 값이 ADC 출력 비트수에 따라 다른 값을 가짐을 알 수 있다. 따라서 input clip level은 입력신호 전력 및 ADC 출력 비트 수에 의해 결정된다.

2-2 ADC 입력 비트수 결정

ADC 출력 비트수는 요구되는 통신 품질을 만족하기 위해 복조기가 요구하는 signal-to-noise ratio (SNR)에 의해 결정된다. M-ary QAM 신호를 P_e 의 bit error rate(BER)로 복조하기 위해 필요한 SNR은 식 (6)을 이용하여 구할 수 있다.

$$SNR = \frac{(2^{2k} - 1)}{3} \left\{ Q^{-1} \left(\frac{P_e}{4 \left(\frac{2^{2k} - 1}{2^{2k} - 1} \right)} \right) \right\}^2, \quad k = \frac{1}{2} \log_2(M) \quad (6)$$

Quantization 영향으로 발생하는 잡음 전력은 ADC

입력신호에 섞인 잡음 전력보다 훨씬 낮다고 가정할 수 있으므로 ADC 입력단에서 잡음의 분산을 σ_n^2 이라고 하면 $\sigma_n^2 = \alpha \sigma_q^2$ ($\alpha \gg 1$)로 표현할 수 있다. 따라서 ADC 출력단에서 잡음의 분산을 σ_i^2 라고 하면 식 (7)이 성립된다.

$$\sigma_i^2 = \sigma_q^2 + \sigma_n^2 = \sigma_q^2 + \alpha \sigma_q^2 \quad (7)$$

식 (7)에서 granular quantization 잡음이 overload quantization 잡음보다 훨씬 크다고 가정하면 식 (8)이 성립된다.

$$\sigma_i^2 = \alpha \sigma_q^2 \text{(granular)} \quad (8)$$

식 (2), (4), (8)을 이용하여 ADC 출력신호의 SNR을 구할 수 있다^[4].

$$10 \log_{10} \left(\frac{\sigma_s^2}{\sigma_i^2} \right) = 6B + 4.77 - 20 \times \log_{10}(f_L) - 10 \log_{10}(\alpha) \quad (9)$$

ADC의 정밀도(B)는 코딩, 다이버시티 등의 이득을 고려하지 않고 단지 변조 방식에 의한 SNR 만을 고려할 경우 식 (6)과 (9)에 의해 결정될 수 있다. 식 (9)에서 quantization 잡음 성분을 적게 할 경우 α 의 값이 커지므로 요구되는 ADC 비트 수는 증가하게 된다.

III. AGC 설계

3-1 AGC 기준전력 설정

Multipath 전파 환경 하에서 ADC 입력 및 출력신호는 평균이 0인 Gaussian으로 근사된다. ADC가 최적으로 동작하기 위한(AGC가 안정화 되었음을 의미) ADC 입력신호의 분산을 $\sigma_{s,opt}^2$ 이라고 하면 최적 ADC 입력전력은 식 (10)으로 주어진다.

$$P_{opt} = \frac{2\sigma_{s,opt}^2}{R} = \frac{2}{R} \left(\frac{V_C}{f_{L,opt}} \right)^2 \text{ Watt} \quad (10)$$

식 (10)에서 R은 ADC의 입력저항을 의미한다. 전압 크기가 V_C 인 ADC 입력신호가 2^{B-1} 의 디지털 신호로 변환되므로 ADC가 최적 상태로 동작할 경우 ADC 출력신호의 분산($\sigma_{y,opt}^2$)은 식 (11)과 같고 AGC 동작을 위한 기준전력(P_{ref})으로 이용된다.

$$\sigma_{y,opt}^2 = \left(\frac{2^{B-1}}{f_{L,opt}} \right)^2, \quad P_{ref} = 2 \left(\frac{2^{B-1}}{f_{L,opt}} \right)^2 \quad (11)$$

가우시안 랜덤변수 Z에 대하여 $E^2[Z] = 0.6366 \sigma_Z^2$ 이 성립된다는 것을 이용하면 ADC 출력값(Y)을 이용하여 측정된 전력은 식 (12)와 같다.

$$P_{measured} = 2\sigma_{y,measured}^2 = 2E[Y^2] = \frac{2E^2[Y]}{0.6366} \quad (12)$$

식 (12)를 이용하여 전력을 측정할 경우 샘플링 단위가 아닌 신호 단위의 제곱 연산이 필요하므로 하드웨어 복잡도가 감소되는 장점이 있다. 8-bit ADC를 사용할 경우 식 (5)를 이용 $f_{L,opt} = 3.9$ 임을 알 수 있으므로 AGC가 안정화 되었을 경우 기준전력 값은 $2 \times (128/3.9)^2$ 으로 계산됨을 알 수 있다.

식 (11), (12)를 이용하여 ADC를 최적 상태로 유지하기 위하여 gain controlled amplifier(GCA)가 조절해 주어야 할 이득은 식 (13)과 같음을 알 수 있다. GCA는 제어전압의 크기로 증폭기 이득을 조절하는 기능을 수행한다.

$$G_{controlled} = -20 \log_{10} \left[\left(\frac{f_{L,opt}}{\sqrt{0.6366}} \right) \left(\frac{E[Y]}{2^{B-1}} \right) \right] \text{ dB} \quad (13)$$

3-2 AGC Loop 방정식 및 차단주파수 설정

광대역을 사용하는 패킷 통신의 경우 데이터 수신 전에 AGC가 안정되어야 하고 일단 AGC가 안정되면 packet의 길이가 충분히 짧아 패킷 전송 기간 동안 path loss에 의한 전력변동은 무시할 수 있으므로 설정된 AGC가 계속적으로 유지되어야 한다. 이러한 형태의 AGC를 one shot AGC라 부르기도 하며 식 (13)을 이용하여 복조가 시작되기 전 ADC 전단에 위치한 GCA를 제어전압으로 조절한다.

서킷통신의 경우, 전송 기간이 길어 ADC의 최적 동작 조건을 유지하려면 입력신호 전력변화를 추적하여야 한다. 입력신호 전력변화 추적은 negative feedback을 이용한 AGC loop를 이용하여 수행된다. AGC loop는 multipath 전파에 의한 빠른 전력변화는 통과시키고 path loss에 의한 느린 전력변화는 차단시키는 high pass filter(HPF)로 동작하여야 한다. 빠른 채널의 변화를 보정하는 알고리즘으로는 channel

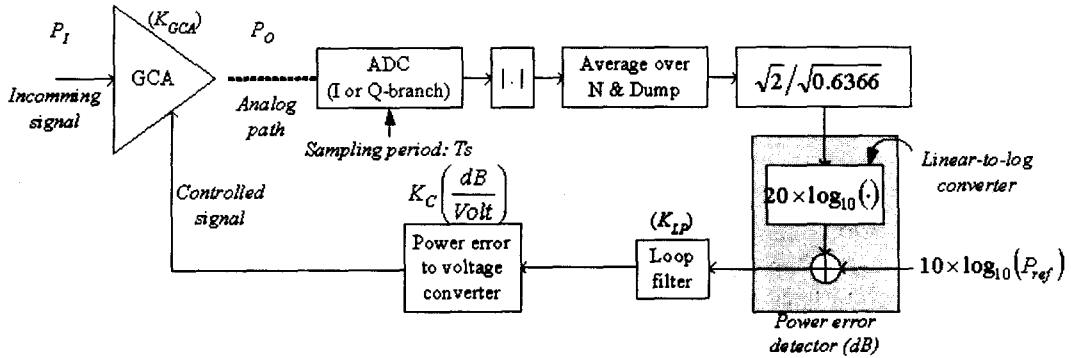


그림 1. AGC loop 구성
Fig. 1. The configuration of the AGC loop.

estimation, power control, ARQ 등이 있다.
그림 1은 AGC loop의 구성도이다. AGC loop는 입력신호의 전력을 측정하고 이를 식 (11)의 기준전력과 비교하여 ADC로 입력되는 신호의 전력이 항상 기준전력 수준으로 유지되도록 GCA의 이득을 조절한다. AGC loop는 HPF의 기능을 수행하여야 하며 차단주파수는 AGC의 응답속도, 잡음에 대한 민감도를 고려하여 quantization 잡음이 최소가 되도록 결정하여야 한다.

그림 1에서 정상상태일 경우 power error detector 출력(E)은 0 dB이다. GCA 입력전력이 P_I (dB)에서 $P_I + \Delta P_I$ (dB) 만큼 증가하면 power error detector 출력이 ΔP_O (dB) 만큼 증가한다고 가정하면 식 (14)가 성립된다.

$$\Delta P_I - \frac{K}{sT} \Delta P_O = \Delta P_O, \quad K \equiv K_{LP} K_C K_{GCA} \quad (14)$$

식 (14)에서 K_C 의 단위가 Volt/dB와 K_{GCA} 의 단위는 각각 Volt/dB와 dB/Volt이다. ADC의 sampling period를 T_s , averaging을 위한 sampling 수를 N 이라고 하면 GCA의 제어전압을 갱신하는 주기 T 는 (15)와 같이 주어진다.

$$T = NT_s \quad (15)$$

식 (14)를 다시 정리하면,

$$\frac{\Delta P_O}{\Delta P_I} = \frac{s}{s + \frac{K}{T}}, \quad s = j\omega. \quad (16)$$

AGC loop에서 GCA 이득 조절은 T 초마다 수행되

며 이를 AGC update rate라고 한다. AGC loop의 주파수특성($H(f)$)과 차단주파수(f_c)는 식 (17)과 같이 주어진다.

$$H(f) = 20 \times \log_{10} \frac{1}{\sqrt{1 + \left(\frac{K}{2\pi fT}\right)^2}}, \quad f_c = \frac{K}{2\pi T} \quad (17)$$

AGC update rate는 AGC 응답속도보다 훨씬 빨라야 한다. Long term fading에 의한 수신전력 변화는 매우 느리므로 AGC의 응답속도도 매우 느리게 설계되어야 한다.

IV. 모의 실험 및 결과

Quantization 잡음이 최소가 되는 차단주파수를 구하기 위하여 모의실험을 수행하였다. 모의실험은 차단주파수를 변화시키면서 quantization 잡음을 직접 측정하는 방법과 특정 시스템을 고려할 경우 차단주파수 변화에 따른 BER 측정에 의한 방법을 생각할 수 있다. 그림 2는 AGC loop의 차단주파수를 결정하기 위한 모의실험장치 구조이다. 랜덤하게 생성된 5 Msps(Mega symbols per second)의 QPSK 신호를 sampling rate가 symbol rate보다 4배 빠른 excess bandwidth가 0.25인 finite impulse response(FIR) filter를 통과시킨다. Long term 및 short term fading channel을 통과시킨 후 AGC loop의 차단주파수에 따른 signal-to-quantization noise ratio(SNR_q)를 측정한다. 모의실험에 사용된 long term fading 모델은 shadow fading model로 식 (18)과 같이 나타낼 수 있다^{[5],[6]}.

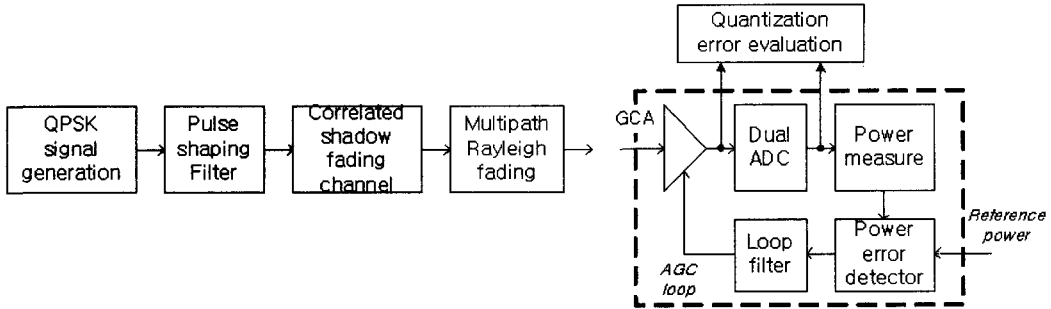


그림 2. AGC 루프의 차단주파수 결정을 위한 모의실험 장치 구조
 Fig. 2. The simulator for determining the cutoff frequency of AGC loop.

$$Z(t)dB = cZ(t - \Delta t) + W, \quad c = \exp\left(-\frac{|\Delta x|}{d_{cor}} \ln 2\right) \quad (18)$$

식 (18)에서 Δx 는 Δt 시간 동안 움직인 거리를 나타내고 d_{cor} 은 두 지점간의 상관성이 0.5일 경우 ITU-R에서 정의하는 macrocell 환경에서는 20 m, indoor 또는 pedestrian 환경에서는 5 m로 정의된다^{[6],[7]}. 또한 식 (18)에서 W 는 분산이 $(1 - c^2)\sigma_s^2$ 이고 평균이 0인 Gaussian 분포를 갖는 랜덤 변수이다. σ_s 는 ITU-R에서 pedestrian, vehicular 환경에서 10 dB의 값으로 권고된다^[7]. Short term fading model로는 ITU-R의 vehicular-B tapped-delay-line 모델을 사용하였다^[7]. 모의실험에서 ADC precision을 8-bit, sampling 주기를 50 nsec로 가정하였고 전력평균은 2048개의 ADC 출력값을 사용하여 측정하였다. 따라서 AGC update rate은 $102.4 \mu\text{sec} (= 2048 \times 50 \times 10^{-9})$ 가 된다.

모의실험에서 이동체의 속도는 4 km/hour, 200 km/hour 두 가지 경우를, 반송파 주파수는 2.3 GHz로 가정하였고 SNR_q 를 식 (19)를 이용하여 측정하였다.

$$SNR_q(dB) = 10 \times \log_{10} \left(\frac{\sum_{k=1}^K \left| S_k \left(\frac{2^{B-1}}{V_c} \right) \right|^2}{\sum_{k=1}^K \left| S_k \left(\frac{2^{B-1}}{V_c} \right) - Q_k \right|^2} \right) \quad (19)$$

식 (19)에서 S_k 는 ADC 입력신호, Q_k 는 양자화된 값, K 는 sample 수를 의미한다. 그림 3은 이동체 속도가 4 km/hour, 200 km/hour 2가지 경우에 대하여 차단주파수를 변화시키면서 모의실험에서 측정된 SNR_q 를 표시한 것이다. Quantization 잡음의 정도가 차단주파수에 따라 변화함을 알 수 있다. 최적의 차단주파수는 일정한 값을 가질 수 없고 시스템 형태,

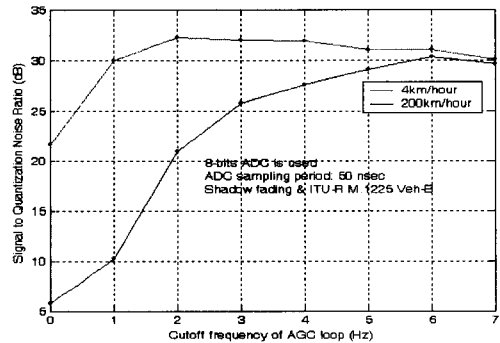


그림 3. AGC loop 차단주파수에 따른 signal-to-quantization noise ratio
 Fig. 3. Signal-to-quantization noise ratio according to the cutoff frequency of AGC loop.

이동체 속도에 따라 달라질 수 있으므로 시스템이 정의되면 같은 방법의 모의실험을 통해 결정되어야 한다. 그림 3에 의하면 본 모의실험 조건 하에서 이동체의 속도가 4 km/hour인 경우 차단주파수가 2 Hz, 200 km/hour의 경우 차단주파수가 6 Hz일 경우 최대의 SNR_q 를 얻을 수 있음을 알 수 있다.

V. 결 론

AGC는 ADC의 주변 회로이며 ADC 동작 환경을 최적화 하는데 그 목적이 있으므로 무선 통신 시스템 구현시 ADC 정밀도 결정 및 AGC 설계는 밀접한 관계 속에서 수행되어야 한다. 본 논문은 ADC 및 AGC와 관련하여 독립적으로 수행된 연구 결과를 조사 분석하여 시스템 구현시 ADC 정밀도 및 AGC 설계 파라미터인 기준전력 및 차단주파수 결정 방법을 종합적으로 제시하고 있다. AGC 기준전력은 기

존 ADC의 연구 결과를 활용하여 ADC 정밀도에 따라 시스템에 무관하게 정할 수 있음을 확인하였다. 본 논문에서는 AGC에서 회로적으로 복잡도가 감소된 전력 측정 방법을 고안하였고 모의실험을 통한 차단주파수 결정 방법을 제시하고 있다.

참 고 문 헌

[1] V. Sinyanskiy, J. Cukier, A. Davidson and T. Poon, "Front-end of a digital ATV receiver", *IEEE Transactions on Consumer Electronics*, vol. 44, Issue 3, pp. 817-822, Aug. 1998.
 [2] Qiang Du, Meilong Jiang, Guangquan Lin and Ning Sun, "ALL-digital AGC in CDMA base station receiver", *ICCT 2003*, vol. 2, pp. 1037-1041, Apr. 2003.

[3] Naofal Al-Dhahir, John M. Cioffi, "On the uniform ADC bit precision and clip level computation for a gaussian signal", *IEEE Transactions on Signal Processing*, vol. 44, no. 2, pp. 434-438, Feb. 1996.
 [4] N. S. Jayant, P. Noll, *Digital Coding of Waveforms*, Englewood Cliffs, NJ: Prentice-Hall, 1984.
 [5] Gordon L. Stuber, *Principles of Mobile Communication*, Kluwer Academic Publisher, 1996.
 [6] UMTS 30.30 (TR 101 112) v.3.2.0, *Selection Procedures of the Choice of Radio Transmission Technologies of the UMTS*, 1998.
 [7] ITU-R Recommendation M.1225, *Guidelines for Evaluation of Radio Transmission Technology for IMT-2000*, 1997.

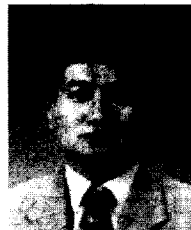
예 충 일



1986년 2월: 부산대학교 전자공학과 (공학사)
 1999년 2월: 청주대학교 전자공학과 (공학석사)
 1999년 3월~현재: 충남대학교 전자공학과 박사과정
 1989년 2월~현재: 한국전자통신연구원 선임연구원

[주 관심분야] 이동통신 변복조 알고리즘

김 환 우



1977년 2월: 서울대학교 전자공학과 (공학사)
 1979년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
 1988년 6월: University of Utah 전자공학과 (공학박사)
 1980년 6월~현재: 충남대학교 전기정보통신공학부 교수

[주 관심분야] 초고속 디지털 통신, 디지털 신호처리, Binary CDMA 등