

PLL 주파수 합성기를 이용한 새로운 주파수 변조 회로 설계 및 제작

Design and Implementation of a Novel Frequency Modulation Circuit using Phase Locked Loop Synthesizer

양 승 식 · 이 종 환 · 염 경 환

Seong-Sik Yang · Jong-Hwan Lee · Kyung-Whan Yeom

요 약

이 논문은 PLL 주파수 합성기의 루프 대역폭보다 높은 주파수에서 낮은 주파수까지 변화하는 신호에 대한 주파수 변조가 일정한 최대 주파수 편이를 갖도록 하는 단순하면서도 저가의 새로운 주파수 변조회로를 소개하였다. 이 주파수 변조회로는 PLL 안에서의 주파수에 따른 루프 필터의 왜곡량을 보상하도록 설계되었고 최대 주파수 편이값 조절과 루프와의 상호 간섭을 제거할 수 있도록 설계되었다. 또한 기존의 스펙트럼 분석기로 Δf (최대 주파수 편이) 또는 β (변조 지수)를 측정하는 방법은 협대역 주파수 변조에서만 유용하여 광대역 주파수에서 측정할 수 있도록 새로운 측정방법을 제안하고 변조 신호 발생기를 이용하여 정확성을 확인하였다. 이런 한 방법으로 설계하여 제작한 회로를 측정하여 기대한 일정한 최대 주파수 편이를 가지는 것을 확인하였다.

Abstract

In this paper, using phase locked loop(PLL) synthesizer, we introduce a novel but simple and low cost frequency modulation(FM) circuit of a flat peak frequency deviation for modulation signal whose frequency covers from outside to inside of the loop-bandwidth of PLL. The FM circuit was basically designed to compensate an amount of feedback of the loop filter in PLL. The circuit also includes the capability of the adjustment of peak frequency deviation and of blocking the interference with the loop filter. The designed circuit was successfully implemented and showed the flat frequency deviation as expected in the design. In addition, the novel measurement method of the wideband FM modulation index is suggested and verified. With the suggested measurement, it can be successfully shown the designed circuit has the expected frequency deviation.

Key words : Frequency Modulation(FM), PLL, Synthesizer, Peak Frequency Deviation

I. 서 론

주파수 합성기(Frequency Synthesizer)란 정해진 범위 내에서 원하는 주파수의 정현파를 만들어 내보내는 회로 및 시스템을 말하며, PLL 주파수 합성기가 가장 대중적인 방법이다. 이 구성도는 그림 1과 같이 위상 검출기(Phase Detector), 크리스털 발진기

(TCXO), 전압 제어 발진기(VCO), R 분주기, N 분주기 그리고 루프 필터로 이루어진다. 위상 검출기는 TCXO의 기준 신호를 R 분주기로 나눈 신호와 VCO의 출력 신호를 N 분주기로 나눈 신호를 위상 비교하여 차이만큼의 펄스 전류를 발생시키고 루프 필터는 저역 통과 필터로 이 펄스 전류를 전압으로 바뀌어서 위상 검출기의 평균 출력이 영이 되도록 VCO의

「본 연구는 동국대학교 ERC 센터인 밀리미터파 신기술 연구 센터의 지원에 의하여 수행되었음.
충남대학교 전파공학과(Department of Radio Science and Engineering, Chungnam National University)

· 논문 번호 : 20040419-046

· 수정완료일자 : 2004년 5월 27일

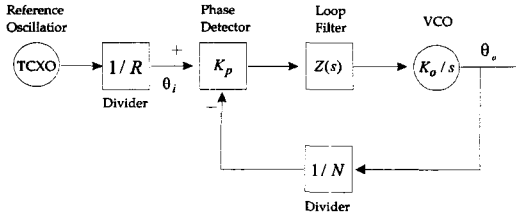


그림 1. PLL 주파수 합성기 구성도
Fig. 1. Block diagram of PLL synthesizer.

출력 주파수를 늘리거나 줄여준다^[1]. N 분주기의 크기를 조절함으로써 원하는 크기의 주파수를 만들 수 있고 이렇게 만들어진 주파수는 수신부에서 일반적으로 국부 발진기(Local Oscillator)로 사용되며, 반면 송신부에서는 필요에 따라 정보신호의 변조를 필요로 한다.

이러한 PLL을 이용한 변조 방법 중 주파수 변조는 보통 VCO 앞단에서 이루어진다. 그러나 일반적인 PLL 주파수 합성기는 저역 통과 필터를 루프 필터로 사용하기 때문에 루프 필터 대역폭보다 높은 주파수를 갖는 변조 신호는 쉽게 변조 가능하나 대역폭보다 낮은 주파수 신호는 루프 필터의 영향으로 주파수 변조가 어렵게 된다^[2].

이와 같이 루프 필터 대역보다 낮은 주파수를 갖는 변조신호의 주파수변조의 문제를 해결하는 방법으로 위상 검출기와 N 분주기 사이에 위상 변조기(Phase Modulator)를 연결하는 방법^{[3],[4]}, TCXO를 전압 제어 크리스탈 발진기(VCXO)로 대체하는 방법^{[2],[3]}과 루프 필터에 의한 영향을 보상하여 VCO의 주파수 조정단자에 연결하는 방법^[3]들이 있다. 각 방법들은 장단점이 있으며 그중 루프 필터의 영향을 보상하여 VCO에 연결하는 방법이 수동소자 R과 C만으로 구현이 가능하며, 가장 단순하고 제작이 용이하면서도 제작 단가가 낮으며, 다른 변조와는 달리 주파수 변조에 오차가 적다는 장점이 있다. Rosemarin^[3]은 이러한 루프 필터에 의한 영향을 보상하는 이론적인 변조회로를 제시하였으나, PLL 회로와 변조 회로간의 상호 간섭을 고려하지 않아 이를 직접 연결하여 주파수 변조 회로를 구성할 경우 PLL 회로와 변조 회로간의 상호 간섭때문에 원하는 주파수 변조 성능을 얻을 수 없었다. 본 논문은 이러한 문제점을 해결하기 위해서 Rosemarin 회로를 수정 PLL

회로의 새로운 결합 회로를 제시하고 직접 설계하여 측정함으로써 그 성능을 확인하였다.

측정은 스펙트럼 분석기(Spectrum Analyzer)를 이용하였는데 기존의 방법^[6]들은 협대역 변조 신호에 대해서는 유용하게 사용할 수 있으나 광대역 변조 신호에서는 신호에 따른 심각한 오차를 발생시켰다. 이를 해결하기 위해서 정현파의 FM 변조시 발생하는 spectrum 수를 증가시켜 오차를 줄여나가는 방법을 제안하였고, 계측기의 변조 신호 발생 기능을 이용하여 이 방법의 정확성을 확인하였다.

본 논문에서의 PLL을 이용한 주파수변조회로는 AIS(Automatic Identification System)용을 목적으로 설계되었다. AIS의 주파수 변조를 위한 정보 신호는 수심에서 4.8 kHz까지 변화는 GMSK(Gaussian filtered Minimum Shift Keying)이며, 반송 주파수는 15.6~174 MHz에서 12.5 kHz의 채널 간격을 갖고 있으며, 이 변조신호를 주파수 변조시, 최대 주파수 편이(Δf)는 2.4 kHz로 규정되어 있다. 또한 Lock Time이 25 ms로 규정되어 있어 루프필터는 1 kHz 아래로 사용할 경우 lock time이 길어져 사용할 수 없게 된다.

II. PLL 주파수 합성기를 이용한 FM 방법

PLL 주파수 합성기를 이용한 FM 변조 방법들은 그림 2(a), (b) 및 (c)와 같다. 그림 2에서 K_p 는 위상 검출기 이득[mA/rad]을 K_v 는 VCO 이득[MHz/V]을 나타내며 위상, 각 주파수와 주파수 관계는 $w = 2\pi f = d\theta/dt$ 이다.

그림 2(c)에서 V_m 은 변조 신호를 나타내며, 그림 2(a)와 (b)의 V_{m1} , V_{m2} 는 변조신호 V_m 을 분기하여 두 개의 다른 곳에 입력한 것으로, V_{m1} 은 PLL 루프 필터보다 높은 주파수 영역에서 변조시키게 되며, 반면 V_{m2} 는 낮은 주파수 영역에서 변조시키는 것을 목적으로 하고 있다. 그림 2(c)는 PLL 주파수 합성기가 부 궤환을 이용하는 회로로서 궤환량(amount of feedback)과 같은 이득의 회로를 추가함으로써 루프 필터의 영향을 상쇄시키는 방법이다.

위상 변조기에 의한 방법(그림 2(a))은 위상 변조기와 적분기를 위상 검출기와 N 분주기 사이에 위치시켜 변조 신호를 N 분주된 출력 주파수에 위상 변조

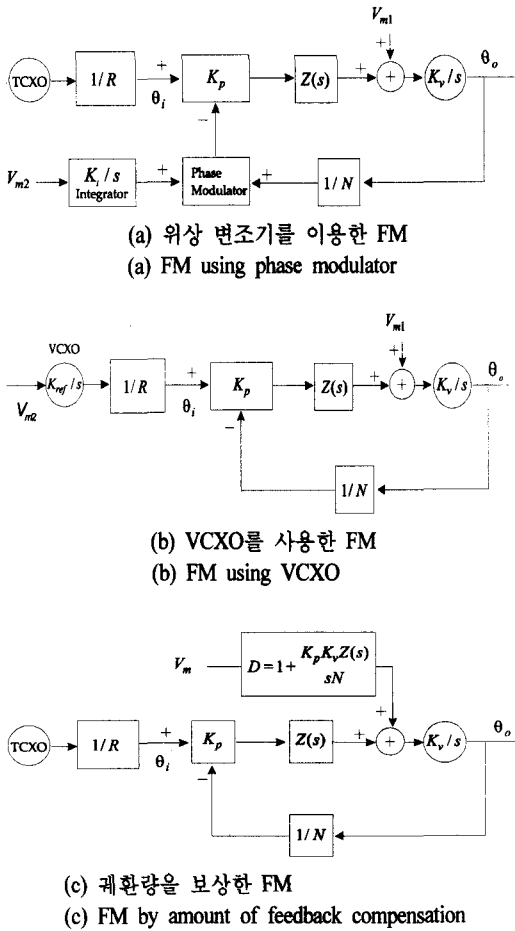


그림 2. PLL synthesizer의 FM 변조 방법들
Fig. 2. Frequency modulations of PLL synthesizer.

하여 위상 검출기에 인가한다. 인가된 신호는 루프 필터를 통과하여 VCO를 FM 변조하며 이 신호는 루프 필터 특성을 가지고 있어 루프 필터 대역폭보다 낮은 주파수에서만 일정한 Δf 로 FM이 가능하다. 반면 루프필터 대역 밖에서는 VCO에서 V_{m1} 에 의해 FM 변조하며, 이 두 신호에 따른 FM 변조가 같은 Δf 를 유지하기 위해서 V_{m1} , V_{m2} 를 적절한 크기로 조절할 필요가 있다^{[2],[3]}. 이를 위해서는 일정한 주파수 편이를 갖도록 적분상수 K_i 를 변화시켜 달성할 수 있으나, 두 변조신호의 합에 따른 왜곡은 피할 수 없게 된다. 또한 구성상 복잡한 단점이 있다.

VCXO를 이용한 방법(그림 2(b))은 TCXO 대신 VCXO로 대체하여 정보 신호를 인가함으로써 루프 대역보다 낮은 주파수의 주파수 변조를 가능하게 할

수 있다. K_{ref} 는 TCXO의 이득이며 적분기를 사용하지 않고 상용 PLL IC로 구성이 가능하다. 그러나 VCXO의 K_{ref} 에 의해 전압으로 제어할 수 있는 주파수 범위가 제한되어 루프 필터가 대역폭이 이 한계범위보다 작아야 일정한 Δf 를 가지는 주파수 변조가 가능하다^[2]. 또한 그림 2(a)와 같이 변조신호의 합에 따른 왜곡은 피할 수 없게 된다.

이 두 회로는 주파수 변조에 따른 오차를 제외한다면 수 Hz보다 낮은 주파수까지도 변조가 가능하나, 두 지점에서 이루어지는 변조이므로 모든 주파수에서 Δf 가 일정하게 되도록 이득을 조절해야 하며 서로 회로간 간섭이 없는 두 개의 개별회로가 필요해 제작이 어려우며, 단가가 비싼 단점을 가지고 있다.

그림 2(c) 방법은 변조 신호를 인가할 때 PLL 궤환량의 특성을 가지도록 궤환량을 보상하는 보상회로(그림 2(c)의 D)를 첨가하여 VCO에 변조신호를 인가하는 것이다. PLL 주파수 합성기 궤환량은 $1 + A\beta$ (A 는 오픈 루프 이득, β 는 궤환 인수)이므로 이것은 식 (1)과 같다.

$$D = 1 + \frac{K_p K_v Z(s)}{sN} \quad (1)$$

따라서 그림 2(c)와 같이 변조 신호를 인가할 때 식 (1)과 같이 궤환량을 보상하는 D 회로를 첨가하면 루프 필터의 영향 없이 주파수 변조가 가능해진다. 또한 D 회로가 수동 소자로 구현 가능하며, 보다 간단하고 저렴한 방법으로 FM 회로 설계가 가능하다.

III. 주파수 변조 회로 설계

3-1 궤환량 보상 방법의 FM 회로 설계

그림 3(a)는 Rosemarin의 궤환량 보상한 변조회로이며, PLL 궤환량의 특성을 가지도록 궤환량을 보상한 D 회로를 보여 준다. 그리고 그림 3(b)는 이것을 PLL 회로에 연결했을 때의 간략 회로도이다.

그림 3(a)의 입력 신호와 출력 신호와의 관계는 다음과 같다.

$$\frac{V_o}{V_m} = \frac{sC_a + \frac{1}{R^2 F}}{s(C_a + C_b) + \frac{1}{R} \left(1 - \frac{1}{RF}\right)} \quad (2)$$

여기서 F 는 식 (3)과 같고 $Z(s)$ 는 루프 필터의 전달 함수 특성을 나타낸다.

$$F = \frac{2}{R} + \frac{1}{Z(s)} \quad (3)$$

이때 변조신호 주파수 대역에서 $|Z(s)| \ll R/2$ 를 만족하면 $F=1/Z(s)$ 로 근사화 되고 $|s(C_a + C_b)| \gg 1/R$ 조건을 만족하면 다음과 같이 쓰인다.

$$\frac{V_o}{V_m} = \frac{C_a}{C_a + C_b} \left[1 + \frac{Z(s)}{sC_a R^2} \right] \quad (4)$$

따라서 V_m 와 ω_o 관계를 나타내면 식 (5)와 같고 변조 신호의 주파수와 상관없이 일정한 Δf 을 얻기 위해서는 분모의 캐환량 D 가 약분되어야 함으로 식 (6)을 만족시키면 된다^[3].

$$\frac{\omega_o}{V_m} = \frac{K_o C_a}{C_a + C_b} \frac{\left[1 + \frac{Z(s)}{sC_a R^2} \right]}{D} \quad (5)$$

$$D = 1 + \frac{K_p K_o Z(s)}{sN} = 1 + \frac{Z(s)}{sC_a R^2} \quad (6)$$

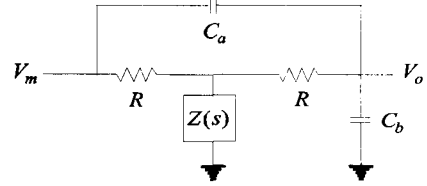
식 (5)와 (6)으로부터 식 (7)과 (8)을 얻을 수 있고 이 식은 R 값을 이용하여 C_a 와 C_b 를 구할 수 있게 한다. 조건 $|Z(s)| \ll R/2$ 를 만족하면 R 값을 구할 수 있는데 그림 3에서 볼 수 있는 2단 저역 통과 필터에서는 C_1 과 C_2 의 크기를 이용하여 식 (9)와 같은 식을 얻을 수 있다. f_{\min} 은 변조 신호의 주파수 변조 가능한 최대 낮은 주파수를 의미하며 이 성분은 루프 필터의 영향을 받으며 따라서 그 한계가 존재한다^[3].

$$\frac{K_p K_o}{N} = \frac{1}{R^2 C_a} \quad (7)$$

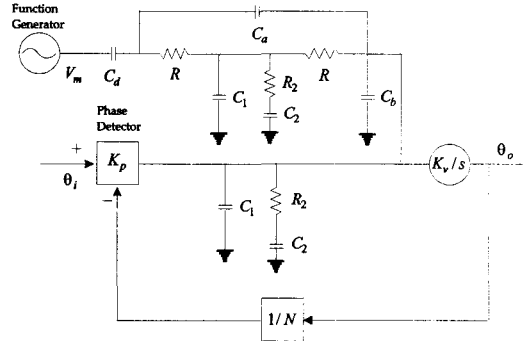
$$\Delta f = \frac{K_o C_a}{C_a + C_b} \quad (8)$$

$$R = \frac{20}{2\pi f_{\min} (C_1 + C_2)} \quad (9)$$

그림 3(b)는 변조 신호가 2.5 V DC에 진폭이 1 V peak-to-peak 이고 주파수가 4.8 kHz에서 수십 Hz까지 변화하는 신호를 $\Delta f=2.4$ kHz로 주파수 변조시키기 위해 설계된 회로이다. PLL 주파수 합성기는 K_o 가 17 MHz/V이고 K_p 가 5 mA/rad이며 반송 주파수가 164 MHz를 중심으로 12.5 kHz 채널간격을 가지



(a) 블록 D의 회로
(a) Circuit of D block



(b) 2단 필터를 가진 PLL에서의 FM 회로
(b) FM circuit in PLL with the second order filter

그림 3. 캐환량을 보상한 FM
Fig. 3. FM by amount of feedback compensation.

도록 설계되었다. 루프 필터는 lock time을 고려하여 45°의 위상 마진과 1 kHz 대역폭을 가지는 저역 통과 필터로 설계되었다^[3]. 이와 같이 결정된 소자 값들은 $C_1=47$ n, $R_2=1.5$ K, $C_2=210$ n, $R=620$ K, $C_a=0.5$ p 그리고 $C_b=1.5$ n이다.

그림 4는 그림 3(b)의 회로를 스펙트럼 분석기로 측정된 결과이다. 그림 4(a)는 변조신호의 주파수 f_m 이 4.8 kHz일 때의 그림이며 β 가 0.5로 원하는 값이지만 위상 검출기의 비교 주파수인 12.5 kHz(채널 간격)의 spurious 성분이 생겼고 반송 주파수에 신호가 주파수 변조된 것처럼 채널 spurious 성분에도 신호가 변조되어 나타나고 있다. 이 성분의 크기가 작아 높은 주파수 신호 변조에서는 별 영향이 없지만 낮은 주파수로 갈수록 그림 4(b)처럼 커지고 또한 이 회로에 의한 변조는 주파수가 낮아질수록 Δf 가 줄어드는 것을 확인할 수 있었다.

이런 현상이 일어난 이유는 그림 3에서 캐환량을 보상하는 D 회로와 루프의 연결부분에서 서로 영향을 주고 있기 때문이다. Δf 가 줄어드는 이유는 일정한 변조지수를 조절하는 회로의 C_b 가 루프 필터의

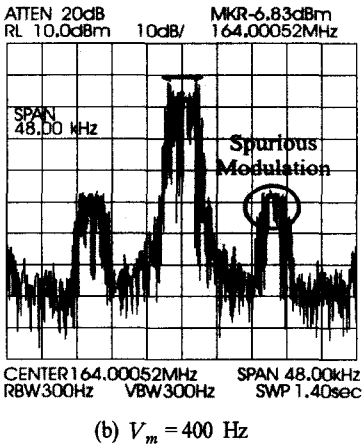
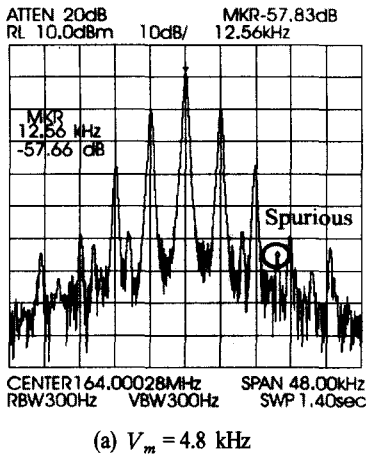


그림 4. 그림 3 회로 측정결과
Fig. 4. Measurement results of Fig. 3 circuit.

C_1 과 병렬 결합으로 되어 있어 설계한 C_b 보다 커져 보였기 때문이며, 채널 spurious가 발생하는 이유는 위상 검출기의 전류 누설이 loop filter를 통하여 충분히 억제하지 못했기 때문이다^[5]. 또한 궤환 보상 회로의 연결이 전류의 누설을 loop filter에 영향을 주어서 이러한 spurious가 야기한다는 것을 알 수 있었다. 이러한 두 문제를 해결하기 위해서는 회로의 루프에서 궤환 보상 회로를 볼 때는 오픈처럼 보이고 궤환 보상 회로에서 루프를 볼 때는 C_b 에 영향을 없는 형태로 회로를 수정해야 한다.

3-2 수정된 궤환량 보상 FM 회로 제작

두 회로의 완전한 분리를 위해서 연산 증폭기를 이용한 summer 회로를 사용해 보았으나 summer 회

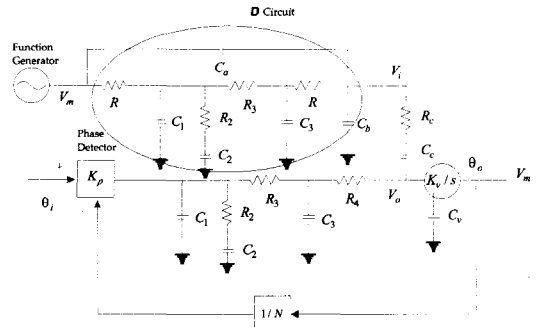


그림 5. 3단 필터를 가진 PLL에서의 수정된 FM 회로
Fig. 5. Adjustment FM circuit in PLL with the modification third order filter.

로에 의한 누설 전류는 더 큰 채널 spurious 성분을 만들었고, 이것은 루프 필터의 대역폭 변화만으로는 감쇄가 불가능했다. 또한 루프 필터의 대역폭을 줄이면 Lock Time이 길어져 Lock Time 규정(25 ms)에 어긋나 적절한 해결 방법이 되지 못한다.

그림 5의 회로는 채널 spurious 성분을 감쇄시키고, 상호 간섭을 줄이기 위한 회로이다. 그림 5에서 루프 필터는 채널 spurious 성분을 감쇄시키기 위해 C_3, R_3 를 추가 3단으로 설정하였다. 또한 R_4 는 높은 주파수에서 VCO의 tuning 단자 parasitic capacitance C_v 와 함께 1단을 구성하게 되며, 루프필터의 단수를 1단 더 올려 채널 spurious 성분을 더욱 감쇄하게 되고, C_b 에 대한 영향을 줄이기 위해 삽입되었다. 또한 변조회로에는 상호 간섭을 줄이기 위해 R_c 를 추가하고 위상검출기의 DC 전류누설을 막기 위해 C_c 가 삽입되었다.

그림 5에서 변조회로를 제외하고 spurious를 억제하기 위한 루프 필터는 Barberjee 방법^[5]에 의해 계산할 수 있다. 이때 루프 필터의 $T_3 = R_3 C_3$ 값의 결정에 있어 C_3 를 C_v 와 같게 하였다. 이와 같이 Barberjee 방법에 의해 루프 필터 소자 값은 $C_1=68$ n, $R_2=1.2$ K, $C_2=680$ n, $R_3=33$ K, $C_3=560$ p, $R_4=1.8$ K이고, $C_v=550$ p이다. 여기서 R_3, C_3 로 추가되는 1단의 경우 같은 T_3 를 줄 경우 loop filter로서의 동작은 같게 되며, 따라서 C_3 는 임의로 선정할 수 있으며 이에 따라 loop filter에서 계산된 T_3 를 주도록 R_3 를 선정하면 된다. 또한 VCO parasitic capacitor와 R_4 로 추가되는 두 번째 단의 경우 이것의 시정수(time constant)

는 충분히 channel frequency 밖에 있으며 약간의 channel frequency 성분 신호 감쇄 이외에는 루프필터에서의 영향 적게 되도록 설정하였다. 이러한 추가된 두 단은 근본적으로 궤환량을 보상한 변조회로에 부하효과를 주게 되는데, 이것은 루프필터 대역 밖에서 주로 spurious에만 영향을 주게 되며, 낮은 변조 신호 주파수 영역에서는 capacitor(C_3, C_4)의 영향들은 무시될 수 있어, 근사적으로 루프필터의 변조회로에 대한 부하효과를 그림 6과 같이 간결하게 나타낼 수 있다.

이 때 그림 5의 궤환량 보상회로 D는 루프필터의 궤환량을 변조신호 대역폭에서 충실히 보상한다면, 그림 6과 같이 간단화된 루프필터의 부하효과가 근사적으로 상수이어야 할 것이다. 따라서 단수가 늘어났지만 그림 5의 보상회로의 결정 방법은 전술한 Rosemarin의 방법과 같고, $f_{min}=20$ Hz로 설정할 때 $R=200$ K, $C_a=3.75$ p, $C_b=6.8$ n가 된다.

그림 6에서 인가된 변조회로의 궤환량 보상회로(D 회로)의 출력을 V_i 라고 하고 VCO tuning 단자의 전압을 V_o 그리고 2차 루프필터의 impedance를 $Z(s)$ 라고 할 때, 루프필터의 부하 효과를 고려한 전달 특성은 낮은 주파수에서 근사적으로 아래와 같다.

$$\frac{V_i}{V_o} = \frac{Z(s) + R_t + R_c + \frac{1}{sC_c}}{Z(s) + R_t} \quad (10)$$

여기서 $R_t = R_3 + R_4$ 이다. 식 (10)에서 $Z(s)$ 는 낮은 주파수에서는 변조 신호 주파수 영역에서는 capacitor C_1 과 C_2 의 병렬연결로 볼 수 있으므로, 분자와

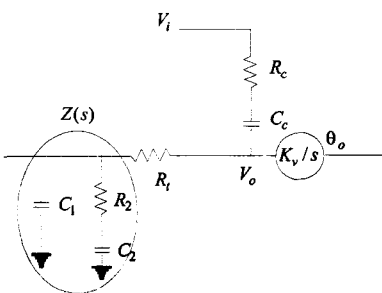


그림 6. 그림 5에서 루프 필터와 연결 부분 근사화 회로

Fig. 6. Approximation circuit of a part to connect loop filter.

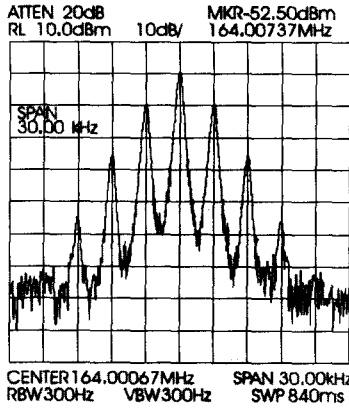
분모가 모두 저항과 capacitor의 직렬이므로, 식 (10)이 상수 α 로 되는 결합저항 및 capacitor R_c, C_c 의 결정이 가능하다. 따라서 보상회로(D 회로)의 출력 V_i 가 궤환량을 충실하게 보상한다면, 결과적으로 Δf 가 일정한 주파수 변조가 가능해진다. 이 α 값은 $\alpha > 1$ 이 되는 실수의 경우 되며 선택에는 여러 가지가 가능하게 된다. 그러나 그림 5와 같은 전체회로에서 무시된 부분의 영향으로 인해 α 의 선정에 따라 주파수 편이의 평탄도는 약간씩 달라지며 이의 영향을 고려하기 위하여 ADS로 simulation하여 조정하였다. α 의 초기 선정은 2로 하였으며, 이에 따라 R_c, C_c 선정하고 이들의 값을 조정 변조신호에 대한 주파수 편이응답이 변조신호 대역폭에서 가장 flat 한 주파수 응답을 주는 값을 얻었다. 이와 같이 설정된 값이 $C_c \approx 680$ n, $R_c \approx 34.8$ k를 얻었다.

이러한 결합회로의 영향으로 인해 변조신호의 출력 값이 감쇄되어 VCO에 인가되므로 이를 고려하여 변조 신호의 크기를 증가시켜 주어야 한다. 그림 7은 이와 같이 설계된 변조회로와 루프필터 값으로 설정하고 제작된 후 약간의 조정을 거쳐 스펙트럼 분석기로 측정된 결과이다. 그림 7에서 볼 수 있듯이 루프필터의 충분한 spurious 억제에 의해, 그림 4에 보이던 spurious 성분은 사라졌고, 또한 결합저항과 capacitor R_c, C_c 의 효과로 인해, 루프필터와 변조회로의 상호 간섭이 제거되어 광대역 FM 특성을 갖는 변조신호 400 Hz에서의 낮은 주파수에서도 Δf 의 변화가 없이 일정하게 설계된 Δf 가 나오고 있음을 알 수 있다. 정확한 것은 다음 장의 측정에서 검토되겠지만 이것은 Wideband FM에서 98 % power를 전송하는 Carson의 BW 공식에서 $BW = 2(\Delta f + f_m) = 2 \times (2.4 + 0.4) = 5.6$ kHz인데, 그림 7의 신호의 주파수 폭을 볼 경우 약 6 kHz로 원하는 대역폭이 나오는 것을 알 수 있다.

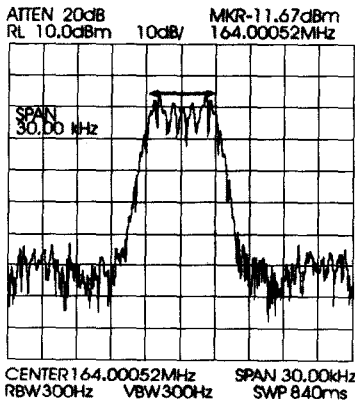
IV. 스펙트럼 분석기를 이용한 FM 측정 방법 및 수정된 회로 측정

4-1 스펙트럼 분석기를 이용한 FM 측정 방법

정현파 변조 신호 인가시, FM 변조된 신호 $x_c(t)$ 는 아래와 같이 표시될 수 있다.



(a) $V_m = 4.8$ kHz



(b) $V_m = 400$ Hz

그림 7. 수정된 변조 회로 측정
Fig. 7. Measurement for modified modulation circuit.

$$x_c(t) = A_c \sum_{k=-\infty}^{\infty} J_k(\beta) \cos(\omega_c + k\omega_m)t \quad (11)$$

여기서 A_c 는 무변조시 반송파의 진폭이며, ω_m 은 변조신호의 각 주파수를 그리고 β 는 변조지수(modulation index)를 나타낸다. 즉 반송파 주변에는 변조신호의 주파수를 갖는 tone들이 발생하게 되며, 이것에 대해 스펙트럼 분석기로 Δf 또는 β (변조지수)를 측정하는 방법^{[6],[7]}으로는 크게 3가지가 알려져 있다. 반송파는 적정한 변조신호의 주파수에서는 null이 발생하므로, 이를 이용 변조지수를 측정하기 위하여 변조신호의 주파수를 바꿔서 첫 번째 반송파 null을 발생시키고 이를 이용 변조지수를 측정하는 방법이다. 이 방법은 변조신호의 주파수를 바꿔야 하므로 측정하려고 하는 주파수에서 변조지수를 알기 어렵고, 주파수편이 Δf 가 변조신호 주파수에 무관

하여야 한다. 두 번째 방법은 99% 전력 대역폭을 읽는 방법(Carson의 법칙)이 있다. 이는 앞서서 Δf 의 예측에 보인 바 있다. 이 경우 변조주파수의 정수 값으로만 대역폭이 결정되어, 대략적인 측정만이 가능하게 된다. 다른 방법으로는 변조된 tone이 Bessel 함수로 나타나므로 점화식을 이용하여 측정할 수 있다.

즉 이 방법은 반송파 주변의 주된 3 tone의 크기를 측정하고 이를 이용 변조지수를 결정하는 방법이다. 정현파 변조된 FM 신호의 반송파의 크기는 $J_0(\beta)$ 이며, 근접한 두 tone의 크기는 각각 $J_1(\beta), J_2(\beta)$ 이므로 변조지수는 아래와 같이 결정될 수 있다.

$$\beta = \frac{2J_1}{J_2 + J_0} \quad (12)$$

그러나 위와 같이 알려진 방법은 3 tone이 주요 spectrum 성분인 협대역 FM 신호의 경우는 비교적 정확히 결정할 수 있으나, 광대역 FM의 경우 이들의 FM 신호에의 기여는 점점 작아지며 tone 계측의 정확도는 크게 감소하며, 오차가 크게 발생하여 정확한 변조지수 결정에는 문제가 있다. 본 논문에서는 변조 신호가 수십 Hz에서 수 kHz까지 변화하고 이로 인해 협대역에서 광대역 주파수 변조까지 측정 가능해야 한다. 식 (12)의 경우 광대역 주파수 변조 측정시 심각한 오차를 확인하였다. 오차의 발생원인의 주된 요소로서는 변조 신호원의 작은 주파수 변화와 스펙트럼 분석기의 정확도로 볼 수 있다.

이러한 오차를 보완하는 방법으로는 인접 tone의 크기뿐만 아니라 더 많은 tone들을 변조지수 결정에 포함하여 해결할 수 있었다. n+2개의 tone을 측정하였을 경우, Bessel 함수는 아래와 같은 관계를 만족하므로

$$\begin{aligned} \beta(J_2(\beta) + J_0(\beta)) &= 2 \cdot 1 J_1(\beta) \\ \beta(J_3(\beta) + J_1(\beta)) &= 2 \cdot 2 J_2(\beta) \\ \beta(J_4(\beta) + J_2(\beta)) &= 2 \cdot 3 J_3(\beta) \\ &\vdots \\ \beta(J_n(\beta) + J_{n-2}(\beta)) &= 2(n-1) J_{n-1}(\beta) \\ \beta(J_{n+1}(\beta) + J_{n-1}(\beta)) &= 2n J_n(\beta) \end{aligned} \quad (13)$$

$$\beta = \frac{2(J_1(\beta) + 2J_2(\beta) + \dots + nJ_n(\beta))}{J_0(\beta) + J_1(\beta) + J_n(\beta) + J_{n-1}(\beta) + 2(J_3(\beta) + \dots + J_{n-1}(\beta))} \quad (14)$$

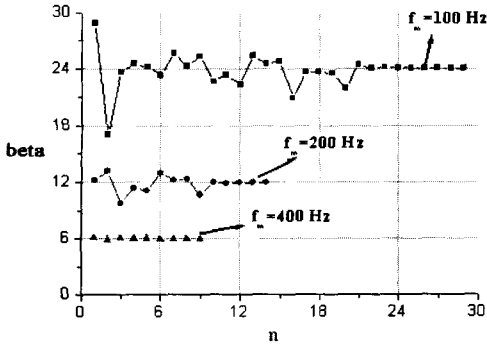


그림 8. 낮은 주파수에서의 β 값 수렴 Δf (2.4 kHz)
Fig. 8. Convergence of β at low frequency.

변조지수는 식 (14)와 같이 얻을 수 있다.

따라서 변조지수가 커질 경우 식 (14)를 이용 측정 tone의 개수를 늘려가며 측정하여 β 값을 계산하며, 오차가 없을 때까지 측정을 하였다.

그림 8은 신호 발생기(HP E4432B)로 Δf 를 2.4 kHz로 변조 신호 주파수(f_m)를 100 Hz($\beta=24$), 200 Hz($\beta=12$), 400 Hz($\beta=6$)로 변화시킬 때 스펙트럼 분석기로 각 tone 값을 측정하고 식 (14)를 이용하여 β 를 계산한 결과를 n 값에 따라 나타낸 그림이다. 낮은 주파수에서 $n=1$ 일 때는 정확한 값에서 벗어나지만 n 값이 커짐에 따라 점점 수렴하는 것을 볼 수 있고 변조 신호 주파수가 낮아질수록 더 많은 tone들을 이용해야함을 알 수 있다.

4.2 수정된 FM 회로의 측정 결과

그림 9는 수정된 FM 회로를 PLL 주파수 합성기 연결한 제작된 그림이다.

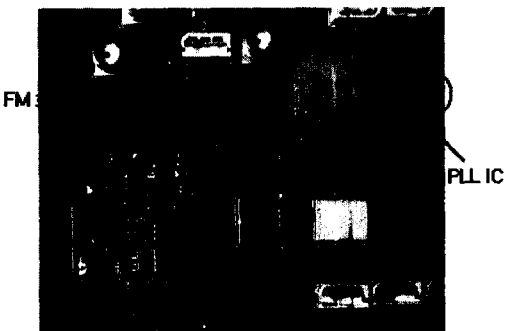


그림 9. 제작된 PLL 주파수 합성기 안에서의 FM
Fig. 9. Photograph of the fabricated FM in PLL synthesizer.

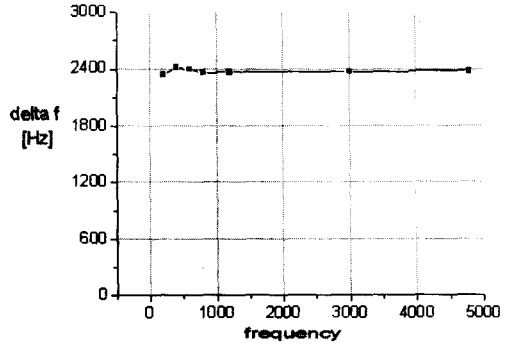


그림 10. 변조 주파수에 따른 Δf 변화
Fig. 10. Δf of the designed circuit vs modulation frequency.

그림 10은 설계된 주파수 변조 회로를 스펙트럼 분석기로 식 (14)를 사용하여 변조 주파수 별 Δf 를 측정한 결과이다. 200 Hz까지는 ± 50 Hz의 편차 이내인 평탄한 Δf 가 나타나는 것을 확인할 수 있었고 그보다 더 낮은 주파수는 변조할 신호원인 함수 발생기의 불안정성 때문에 스펙트럼 상에서 수치가 수시로 변화하여 측정이 불가능하였다.

V. 결 론

본 논문은 보편화된 RF 신호 발생기인 PLL 주파수 합성기를 이용한 FM 변조회로를 제시하였고 이를 제작 측정하였다. 변조신호원의 주파수는 루프 필터 대역폭 아래까지 걸쳐 있었으며, 수 kHz에서 수십 Hz까지 변화하여 PLL의 궤환량을 보상한 수동 소자를 이용한 수정된 변조회로를 제시 이를 이용 목적하는 FM 변조를 달성할 수 있었다.

새로운 형태의 회로는 단지 R과 C만으로 이루어져 단순하고 제작이 용이하면서도 제작 단가가 내려가는 장점이 있어, 대량 생산하는 통신 시스템에서는 적용에 유리한 것을 알 수 있었다. 또한 변조된 파형의 변조지수 측정에 있어서 스펙트럼 분석기를 활용 주파수 변조 지수를 측정하는 방법을 제안하였고 이 방법의 정확성은 변조 신호 발생기를 이용하여 확인하였고, 이를 이용 성공적으로 본 논문의 주파수 변조회로의 특성을 측정할 수 있었다.

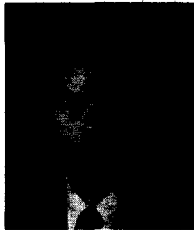
참 고 문 헌

[1] L. Rohde, *Microwave and Wireless Synthesizers*,

Wiley-Interscience, pp. 1-78, 1997.

- [2] R. Hunter, F. Kostedt, "Using tow-point modulation to reduce synthesizer problems when designing DC-coupled GMSK modulation", *MX-COM*, 2000.
- [3] D. Rosemarin, "Wide bandwidth frequency modulation of phase lock loops", *RF Design*, Feb. 2000.
- [4] S. Grimmert, "Frequency modulation in a phase lock loop by control of the phase inside the loop", *RF Design*, pp. 31-38, Jun. 1991.
- [5] D. Baberjee, *PLL Performance, Simulation, and Design*, National Semiconductor, pp. 13-21 or 77-104, 2001.
- [6] Application Note 150-1, *Spectrum Analysis Amplitude and Frequency Modulation*, Agilent Technologies.
- [7] M. S. Roden, *Analog and Digital Communication Systems*, Prentice-Hall, pp. 272-315, 1996.
- [8] M. Perrott, "A 27 mW CMOS fractional-N synthesizer using digital compensation for 2.5 Mb/s GFSK modulation", *IEEE Journal Solid-State Circuits*, vol. 30, no. 12, pp. 2048-2060, Dec. 1997.

양 승 식



2003년 2월: 충남대학교 전파공학과 (공학사)
 2003년 3월~현재: 충남대학교 전파공학과 석사과정
 [주 관심분야] 초고주파 회로 및 시스템

염 경 환



1976년~1980년: 서울대학교 공과대학 전자공학과 (공학사)
 1980년~1982년: 한국과학기술원 전기 및 전자과 (공학석사)
 1982년~1988년: 한국과학기술원 전기 및 전자과 (공학박사)
 1988년 3월: 금성전기(주) 소재부품연구소 선임연구원 (MIC 팀 팀장)
 1990년 3월: 금성전기(주) 소재부품연구소 책임연구원
 1991년 5월: 금성정밀(주) 기술연구소 연구1실 책임연구원
 1991년 8월: (주) LTI
 1995년 10월: 충남대학교 전파공학과 조교수
 1999년 10월~현재: 충남대학교 전파공학과 부교수
 [주 관심분야] 마이크로파 회로 및 시스템

이 중 환



1998년 2월: 충남대학교 전파공학과 (공학사)
 2000년 2월: 충남대학교 전파공학과 (공학석사)
 2000년 3월~현재: 충남대학교 전파공학과 박사과정
 [주 관심분야] 초고주파 능동회로 및 시스템, MMIC 설계