

고속 백플랜 기술 : 광 백플랜

박효훈(한국정보통신대학교, ICU), 안승호(한국전자통신연구원, ETRI)

I. 서론

통신시스템의 클럭 속도는 수 GHz를 넘어 10GHz 수준을 요구하고 있고, 입출력 단자에서 전송용량은 수백 Gb/s를 넘어 수 Tb/s 이상을 요구하고 있다. 이처럼 급증하는 속도와 용량을 백플랜에서 감당하게 되어, 백플랜이 시스템 성능을 좌우하는 주요부분으로 되어있다. 기존의 전기적 배선에 의한 백플랜 구성은 더 이상의 속도와 용량을 감당하기에 힘들게 되어,[1] 신호전송을 전자 대신 빛으로 하는 광 백플랜이 그 대안으로 개발되고 있다. 광섬유 리본을 이용한 백플랜[2]은 이미 상용화되어 있다. 최근 들어서는 PCB (printed circuit board) 속에 광도파로 층을 매몰시킨 광 PCB를 이용하여, 집적도가 높은 백플랜 시스템을 개발하고 있다.[3] 본 논문에서는 고속 시스템 구축에서 전기적 배선에서의 한계, 광연결의 장점을 소개하고, 최근에 성취한 광 PCB[4,5], 관련 커넥터[6,7], 광 백플랜 시스템 [3,8]에 대한 연구결과들을 종합 정리한다. 핵심적인 문제들을 부각시키고 광백플랜 실현을 위해 필요한 해결방향을 제시한다.

II. 고속 백플랜의 전기적 배선 설계에서 문제점

고속 통신시스템의 백플랜에서 보드 사이의 전기적 신호 전송선 설계에는 다음의 점들을 해결해야 한다.

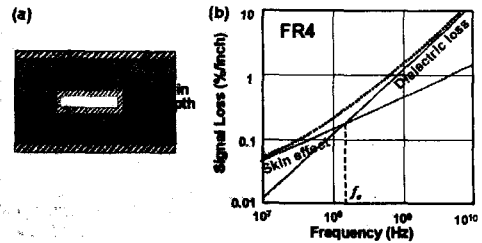
- ① 점 - 대 - 다점 데이터 버스에서 신호왜곡
- ② 임피던스 불일치에 의한 신호 반사
- ③ 주파수와 보드 소재에 의존하는 AC 손실
- ④ 병렬 신호전송에서 채널간 크로스톡 (crosstalk)과 simultaneous switching noise (SSN)

통신 시스템 백플랜은 대개 점 - 대 - 다점 연결된 데이터 버스 시스템으로 구성되어 있다. 보드 간 거리, 보드의 크기 등의 토폴로지에 전체적인 회로 구성이 달라져 신호의 왜곡 정도가 달라지므로, 신호 무결성을 달성하려면 시스템 내의 보드 전체의 형태를 한꺼번에 고려해야 한다. 시스템 제작 후, 보드의 교체 또는 탈장착 등으로 토폴로지가 달라지면 신호전송에 영향을 주게 된다. 이러한 토폴로지 의존성은 전송속도가

수 Gb/s 이상으로 높아지면 더욱 심해진다. 토폴로지 의존의 주된 요인 중 하나는 보드가 장착된 연결 노드, 커넥터, 칩 사이 등의 인터페이스에서 임피던스의 불일치이다. 임피던스 일치는 세심한 시스템 설계를 통해 가능하나, 실제 보드 제작에서 설계치에서 벗어날 수 있으므로 달성하기에 어려움이 있다.

보드 내에 형성된 금속 배선에서 AC 신호의 손실은 전자파 침투 제한에 의한 스킨 뎀스 손실과 금속선에서 유전체로 전자파가 누설됨에 따른 유전체 손실이 주로 기여한다. 그림 1(a)와 같이, 금속 미세 스트립라인이 PCB 소재의 유전체 내에 있을 때, 스킨 효과에 의한 손실은 GHz 주파수 영역에서 $\alpha_{skin} = R_{skin}(1GHz)/(2Z_0)\sqrt{f/1GHz}$ 로 주파수 f 의 제곱근에 비례하여 증가한다. 여기서 Z_0 는 임피던스, R_{skin} 는 실험적 계수이다. 유전체를 통한 손실은 $\alpha_{dielectric} = \pi\theta T_D$ 로 주파수에 선형적으로 비례한다. 여기서 θ 는 실험적 기울기이며, T_D 는 신호선에서 inch당 지연시간이다.[9] 따라서, 그림 1(b)에서 FR4에 대해 예들 든 바와 같이, 두 손실 선이 교차되는 주파수 f_c 이상의 높은 주파수로 갈수록 유전체 손실이 지배적으로 커지므로 FR4를 대신할 낮은 유전률의 소재의 개발이 필요해진다. 유전체 손실을 줄인다 해도 주파수에 따라 커지는 스킨 효과에 의한 손실을 피할 수 없다.

PCB에서 마이크로스트립 선은 상당한 거리를 평행하게 달리기 때문에 채널간 신호의 상호작용에 의해 크로스톡이 심각하게 나타난다. 크로스톡은 이웃채널에 대해 잡음의 근원이 되어 BER (bit error rate)을 떨어뜨리는 주 원인이 되고 있다. 또한 모드 간 전파속도 차이에 의해 동일 채널에서도 앞뒤 신호간 간섭 (inter-symbol interference, ISI)를 일으켜 BER을 악화시킨



(그림 1) (a) 마이크로 스트립 라인의 구조, (b) FR4 소재에서 스킨효과 손실과 유전체 손실의 주파수 의존성.

다.[9] 디지털 신호선에서는 병렬로 달리는 여러 신호선에서 1 또는 0의 동일 신호가 동시에 떠서 전압에 심한 요동을 일으키고, 그라운드를 통해 전체 회로에 불필요한 전류 흐름을 일으킴으로써 발생하는 동시 스위칭 잡음(simultaneous switching noise, SSN)도 BER에 악영향을 준다. SSN은 특히, PCB에서 수직 관통 전극에서 피할 수 없는 문제를 안겨주고 있다.[9]

III. 광연결의 장점

전자에 의한 전기신호 대신에 광자에 의한 빛 신호로 대체하면, 앞서 언급된 문제의 대부분을 해소할 수 있다. 광연결에서는 광자의 물리적 특성에 의해 다음과 같은 장점을 얻을 수 있다.[10]

- ① 배선의 aspect ratio에 의한 전송속도 제한에서 해방
- ② 낮은 crosstalk
- ③ 손쉬운 임피던스 일치, termination 불필요
- ④ 전압 고립

전기적 배선에서는 LC선에서 스킨효과 저항,

RC선에서 저항, ISI 등으로 인해 최대 전송가능 속도는 배선의 형태에 크게 영향을 받는다. 전송 가능 밴드폭은 대체로 $B \sim BO A/l$ bits로 주어지며, 여기서 A 는 배선의 단면적, l 은 길이, B_0 는 상수이다. 전송속도를 높이려면 단면적을 크게 하여야 하는데, 스트립선의 폭은 공간에 의해 제약 받으므로 두께를 높여야 한다. Cu 금속 도금 선의 두께 또한 공정상의 제약을 받으므로 10배 이상 높이가 사실상 불가능하다. 유전체를 통한 빛의 전파에는 도파로의 파장에 근접한 크기 ($\sim \mu\text{m}$)까지는 aspect ratio에 의한 전송속도 제한은 없다.

전자신호의 의한 전자파의 파장은 수십cm \sim 수m에 이르기 때문에 이웃하는 배선으로 전자파 침투를 피할 수 없다. 그러나 같은 전자파지만 광자는 파장이 매우 짧기 때문에 유전체 도파로 내에서 전반사에 의한 전송을 할 수 있다. 광연결에 사용하는 파장이 800nm \sim 1.5 μm 의 파장을 쓰고 있으므로, 수 \sim 수십 μm 크기의 도파로 내에 고립시킬 수 있으므로, 이웃하는 도파로 사이 거리를 evanescence파의 범위로 근접시키지 않는 한, crosstalk을 무시할 수 있다.

광파도 굴절률이 다른 계면에서 임피던스 불일치로 반사가 일어나지만, 이를 무반사막 코팅 (antireflection (AR) coating)으로 해결할 수 있다. 전자파는 $n_1 = \sqrt{n_s}$, $d_1 = \lambda/4$ 의 조건을 만족하는 단층의 삽입으로 무반사 효과를 얻을 수 있다. 여기서 n_1 은 삽입층의 굴절률, d_1 은 두께, n_s 은 기판의 굴절률, λ 는 파장이다. 광파는 파장이 짧기 때문에 수백 nm의 얇은 층의 코팅으로 무반사 효과를 얻을 수 있다. 무반사막이 없어도 계면에서 반사는 대개 넓은 각도로 산란되기 때문에 입력 방향으로 되돌아 가는 비율이 신호왜곡을 일으킬 정도로 크지 않을 수 있다. 전기적 배선에서

는 신호선의 끝처리 (termination)에서 임피던스 불일치 완화시키기 위한 세심한 노력이 필요하다. 그러나, 빛신호에서는 광자로 포토다이오드 (photodiode, PD)에 신호를 전달하므로 전기적 termination에 대한 문제에서 해방된다.

광원과 PD 간에, 전기적인 연결 없이, 광자로 신호가 전달됨으로써 송신부와 수신부 사이에 완전한 전압고립 효과를 얻을 수 있다. 따라서 그라운드를 통한 잡음 전이문제가 해소될 수 있다.

IV. 광 백플랜의 연구동향

광 백플랜 기술은 전송 매체체에 따라 크게 1) 광학계, 2) 광섬유 리본, 3) 휠 수 있는 필름, 4) 광 PCB로 분류할 수 있다. 광학계를 이용한 시스템으로 렌즈, 프리즘, 릴레이 광학부품, 등을 사용하여 광신호를 전달하는 방식들을 선보인 바 있다.[2] 벌크 형태의 광학부품은 부피가 많이 차지하고 기존의 구조와 조화를 이루기 힘들기 때문에 응용성에서 제약이 많다. 광섬유 리본은 대규모 프로젝트들을 거쳐 AMP 등[2]에서 개발을 하여 상용화되어 있다. 보드의 모서리에 광송수신 모듈과 광섬유 커넥터를 부착하고 이 커넥터에 광섬유 리본을 탈장착하는 구조를 사용하고 있다. 수Gb/s/ch의 제품이 출시되어 있다. 이 방식은 신뢰성이 높으나, 광섬유 리본이 공간을 많이 차지하여 백플랜에서 많은 선이 노출되는 문제가 있다. 보다 진보된 구조로 광섬유를 flexfoil에 매몰시킨 필름을 연결하는 제품이 출시되어 있다.[2] 이 역시 커넥터를 다뤄야 하는 불편함이 있다.

근래 들어서는 PCB 구조에 광도파로를 부착 또는 매몰시킨 백플랜 구조가 연구되고 있다. 백플랜 보드 표면에 폴리머 도파로를 부착한 구조

는 Optical Cross Link와 AMP 등에서 발표된 바 있다.[2] 이 구조는 보드간의 장착에서 불리하고 다층 연결이 어려운 문제가 있다. 광도파로를 PCB 속에 매몰시킨 구조가 현재의 전기적 보드 기술과 잘 조화를 이룰 수 있는 궁극적인 구조가 될 수 있으며, 이 구조를 광 PCB (optical printed circuit board) 또는 전-광회로보드 (electro-optical circuit board)라고 부르고 있다. 광 PCB는 Siemens의 C-Lab에서 기본구조를 보고한 바 있다.[2] 초기에는 FR4 소재와 폴리머 광도파로의 물리적으로 (화학적 결합없이) 매몰시킨 구조를 시도하였으나, 점차 PCB의 표준 lamination 공정을 거치는 광 PCB를 개발하고 있다. 표준 lamination 공정을 거친 대면적 광 PCB 제작은 한국의 삼성전기-ICU(한국정보통신대학교)-ETRI에서 처음으로 보고한 바 있다. 본 논문에서는 광 PCB, 커넥터에 대한 연구결과와 광 PCB를 이용한 백플랜 시스템에 대한 연구결과를 소개한다.

V. 광 PCB 및 광 PCB 기반 백플랜 기술

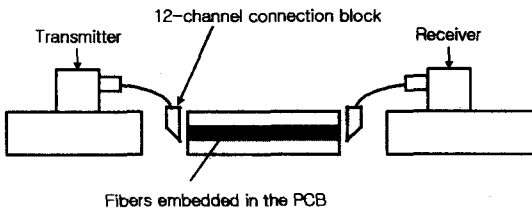
1. 광 PCB

광 PCB는 광도파로 내장 PCB와 광섬유 내장 PCB로 구분할 수 있다. Siemens[2]에서 폴리머 도파로를 PCB 소재인 FP4 소재 속에 매몰된 구조로 2.5Gb/s, 10Gb/s의 전송을 보고한 바 있다. 이 구조는 폴리머 도파로와 FR4를 물리적으로 접촉시킨 구조로 PCB 제작 공정을 따르지 않은 구조였다. FR4를 이용하는 상용 PCB는 180°C의 비교적 높은 온도에서 40kg/cm²의 높은 압력 하에 1시간 이상 열처리하는 공정을 거친다.[5] 광도파로로 많이 사용하는 acrylate계 폴리머는

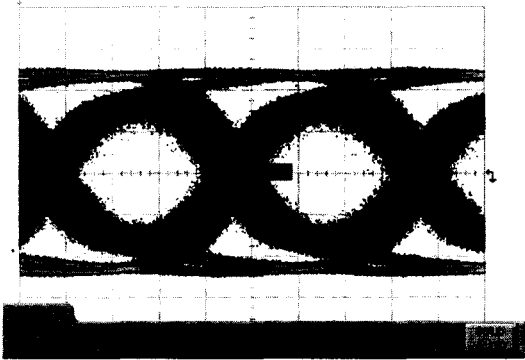
이러한 심한 공정을 거치면 도파로의 형태가 변형되거나 손실이 커지는 문제가 있다. 또한 폴리머 도파로는 전송손실이 낮은 소재도 -0.1dB/cm의 손실이 있으므로 50cm의 백플랜 보드를 거칠 경우 -5dB의 손실이 생기게 된다. 현재 상용 수신 IC의 감도가 -15~-16dBm이고, VCSEL의 출력이 0dBm 정도이므로 도파로에서 -5dB 손실은 광연결의 파워예산 설정에서 큰 부담을 주게 된다.

이러한 문제를 해결하기 위해 ICU-삼성전기에서는 실리카 광섬유를 광 PCB에 내장하는 시도를 하였다.[5] 실리카 광섬유는 열과 압력에 견딜 수 있고 또한 전송손실도 보드 규모에서는 거의 무시할 수 있을 정도로 작은 장점이 있다. 광섬유를 사용할 경우 보드 기판 위의 정해진 위치와 간격으로 광섬유를 정확하게 놓을 수 있는 방법이 문제가 될 수 있다. 하나의 방법으로 광섬유를 노즐로 뽑아내며 기판 위에 정착시키는 기술이 보고된 바가 있다. 이 기술은 리소그래피를 도금공정을 이용한 Cu 배선 형성기술이 나오기 이전 시대에, 구리 와이어를 노즐로 뽑아내며 기판 위에 고정시키던 고전적인 기술을 응용한 것이다. 기판의 표면 위에 바로 놓는 방법은 기판표면의 굴곡에 영향을 받는 문제가 있다. 일반적인 FR4 기판에서 mm 범위 내에서 표면굴곡은 ±10 μ m를 넘어설 수 있으므로 기판 위에 정착된 광섬유 코어의 높이 오차에 이 표면굴곡을 그대로 떠 안게 된다.

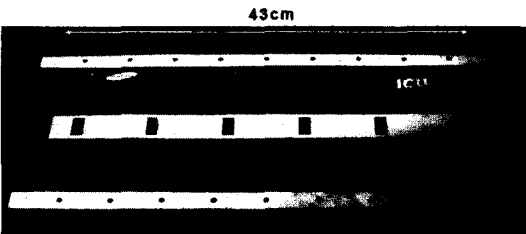
이 점을 개선하기 위해서, 본 연구에서는 칩 절단 장비를 이용하여 기판 표면에 U자형 홈을 파고, 그 속에 광섬유를 넣는 방법을 시도하였다. U자형 홈은 90° 다이아몬드 칼날을 이용하고, 광섬유가 완전히 들어갈 깊이 만큼의 홈을 파서 이 홈 속에 광섬유를 삽입한 후, FR4 기판



〈그림 2〉 광 PCB를 통한 전송실험 장치



〈그림 3〉 광섬유 내장 PCB에서 2.5Gb/s 전송으로 얻어진 eye diagram



〈그림 4〉 광섬유를 내장시켜 만든 대형 광 PCB의 사진

을 덮고 표준 lamination 공정 (최고 온도 180°C, 47kg/cm², 1시간 30분 유지)을 거쳐 광 기판을 완성하였다. 250 μ m 간격으로 매몰된 12개의 광섬유에 대해 중심 위치의 오차를 측정된 결과 평면방향으로 $\pm 8\mu$ m, 높이 방향으로 $\pm 8\mu$ m 오차로 상당히 적은 변동을 얻었다.[5, 7]

이 실험으로 제작된 광 PCB에서 전송실험은, 그림 2의 장치와 같이, VCSEL의 광송신 모듈과 PIN PD의 광수신 모듈 pig-tail로 달린 광섬유 가닥 끝을 45° 연마하고 이 끝을 광 PCB 모서리에 드러난 광섬유 단면에 연결한 장치로 수행하였다. 그림 3은 polyimide가 코팅된 광섬유를 내장한 PCB에서 2.5Gb/s 변조신호에 대한 eye diagram이며, 비교적 깨끗한 눈을 보여주고 있다.

광섬유 내장 PCB를 길이 50cm에 가까운 대형 보드로 제작한 것을 그림 4에서 보여주고 있다. 이 보드의 전송손실은 거의 무시할 만하므로, 대형 광 PCB가 필요한 백플랜에 활용하기에 적합하다. 그림 4의 보드는 직선의 광섬유 매몰시켰으나, 백플랜에 응용하기 위해서는 곡선의 광섬유를 매몰시키는 방법을 더 개발해야 하여야 한다.

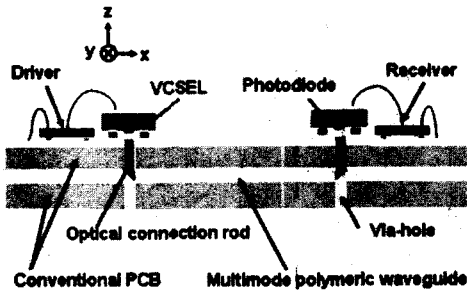
폴리머 광도파로를 내장한 광 PCB의 제작도 시도하였다. FR4 기판 위에 acrylate 계 폴리머를 사용하여 스핀 코팅과 건식 식각 방법으로 도파로를 만들고 그 위에 FR4 기판을 올려서 180°C, 25Kg/cm²에서 90분 동안 lamination하였다. 그림 5는 그 단면 사진이다. 도파로 코어의 너비, 높이의 오차는 각각 $\pm 1\mu$ m, $\pm 5\mu$ m으로 광섬유 내장 PCB 보다는 훨씬 적었다. 그러나 도파로의 손실은 lamination 전에는 -0.22dB였으나 lamination 후에는 -0.53dB로 크게 높아졌다. 열적으로 안정되고 낮은 전파손실을 가질 수 있는 폴리머 소재의 개발이 필요하다.

2. 광 커넥터

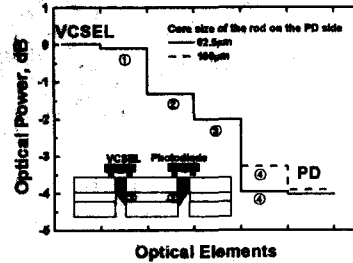
본 연구에서는 광 PCB상에 수동 조립으로 패킹할 수 있는 여러 가지 광 커넥터를 고안하였다. 그림 6은 45° 거울면을 갖는 광섬유 봉을 이용한 구조이다.[4,6] PCB에 구멍을 뚫고 45° 거



〈그림 5〉 폴리머 도파로를 내장한 광 PCB의 단면 사진



〈그림 6〉 광연결 봉을 이용한 광연결 구조



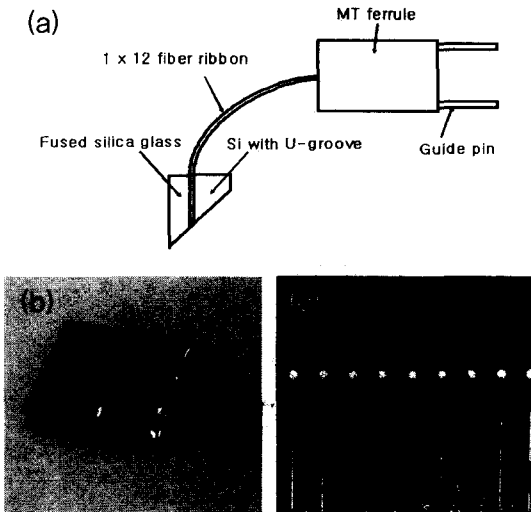
〈그림 7〉 그림 6의 광연결 구조에 대해 시뮬레이션된 광 파워 예산.

울면을 갖는 광섬유 봉을 삽입하여, VCSEL (vertical - cavity surface - emitting laser)에서 나오는 수직방향의 빛을 광 PCB에 매몰된 수평방향의 광도파로로 보낼 수 있다. 수신부쪽에서도 같은 구조의 봉을 삽입하여, 광 PCB내 도파로에서 나온 빛을 광연결 봉을 통해 수직방향으로 꺾어 PD로 보낼 수 있다. 이러한 광연결봉을 사용하면, PCB 내의 도파로에 45° 거울면을 만들 필요가 없고, 마이크로 렌즈도 필요 없는 장점이 있다. 광 PCB에 관통구멍은, 상용 PCB에서 수직 Cu 전극을 만드는데 사용되는, CO₂ 레이저 드릴을 사용하여 뚫었다. 구멍으로 노출된 폴리머 도파로의 코어 표면은 비교적 매끈하여 광접

촉시 산란 손실이 크지 않는 결과를 얻었다.[6] 그림 7은 그림 6의 광연결 구조에서 광파워 예산을 계산한 결과를 보여주고 있다. 이 계산에는 광선 추적 방법을 사용하는 LightTool 시뮬레이터를 사용하였으며, 주요 광학계 변수를 표 1에 나타내었다. 송신부 VCSEL에서 수신부 PD까지 -4dB 이내의 손실로 광연결이 가능함을 보여주고 있다. 같은 시뮬레이션 방법으로 광연결 봉과 광도파로 간의 비정렬 허용도를 계산하면 -3dB의 비정렬 손실을 얻기 위해서는 대략 ±20µm 이내로 부품들이 정렬되어야 한다.[6] 실리카 광섬유로 45° 거울면을 만든 광연결 봉 어레이를 사용하여, LD부터 PD까지 전체 결

〈표 1〉 광선추적 시뮬레이션에 사용된 광학계의 변수

Aperture size of the VCSEL	15 μ m
Aperture size of the PD	70 μ m
Beam divergence angle of the VCSEL(FWHM)	15°
Distance between the VCSEL/PD and the flat surface of the rod	6~10 μ m
Width/height of the waveguide	100 μ m /60 μ m
Core diameter of the rod on the VCSEL side	62.5 μ m
Core diameter of the rod on the PD side	100 μ m
Length of the waveguide	50mm
Indices of refraction of the waveguide core/clad	1.57/1.5



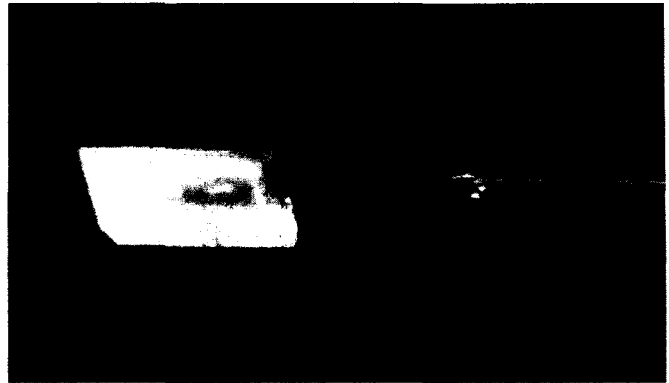
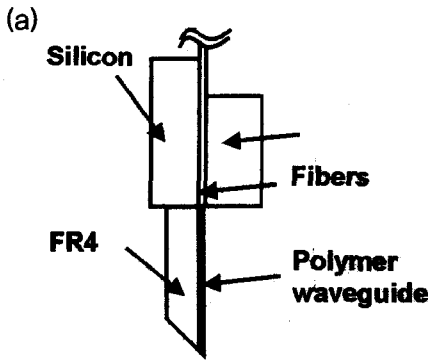
〈그림 8〉 광섬유 어레이로 만든 45° 광 커넥터

합손실은 -7dB, 이웃 광 채널간 crosstalk은 -35dB 인 우수한 성능을 얻었다.[4] 이 실험에 사용된 폴리머 필름의 전파손실이 -0.65dB/cm, 길이가 5cm이므로 -3.25dB의 전파손실이 -7dB 전체 손실 속에 포함되어 있다. 따라서 폴리머 도파로의 손실을 -0.1dB/cm까지 줄인다면, 본 구도에서 -4dB 이내의 접속효율손실을 달성할 수 있

다. 이러한 성능을 얻을 수 있는 것은 실리카 광섬유 봉이 이상적인 광도와 기능을 갖기 때문이다. 그러나 45° 광연결 봉은 개별 구멍 속에 넣기가 불편한 문제가 있다.

45° 연결봉이 패키징에서 불편함을 개선하기 위하여 광연결 봉은 블록의 형태로 모은 구조를 시도하였다. 그림 8(a)와 같이, Si 기판에 U홈을 만들어, 이 속에 광섬유를 넣은 다음, 유리 기판으로 덮고, 한쪽 끝을 45° 각도로 연마하였다. 그림 8(b)는 각각 블록 전체의 모양과 45° 거울면이 있는 끝쪽의 형태를 보여주고 있다. 그림 5에서 제작한 폴리머 도파로 내장 PCB로 45° 블록의 제작도 시도하였다. 그림 9에서 그 블록을 보여주고 있다. 폴리머 도파로 블록의 한쪽은 45° 각도로 연마하고 다른 한쪽은 광섬유 리본이 달린 플라스틱 페룰을 접합하여 광연결 시험을 하였다.

표 2에 3종의 커넥터와 2종의 광 PCB를 사용한 몇가지 광연결 조합에 대해 거울손실, 전체 결합손실, 채널간 crosstalk 값들을 비교해 놓았다. 가능한 많은 조합이 있으나, 모드 결합효율을 높이기 위해서 커넥터와 광 PCB의 단면 구조



〈그림 9〉 폴리머 도파로 어레이로 만든 45° 광 커넥터

〈표 2〉 여러가지 커넥터와 광 PCB에 대한 손실, crosstalk 측정 자료

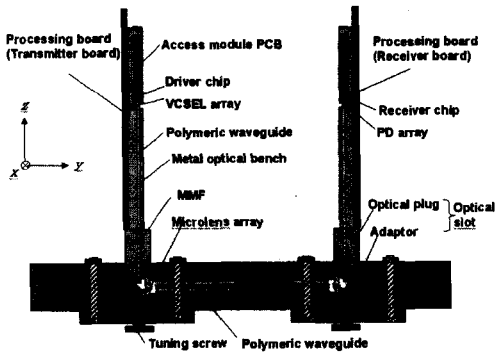
45° 광연결 봉	< -0.5dB ± 0.2dB	-	손실: -7dB (도파로 손실 -3.5dB 포함) crosstalk: <-35dB
45° 광섬유 블락	< -0.5dB ± 0.2dB	손실: -5.2dB crosstalk: <-50dB	-
45° 광도파로 블락	< -0.3dB ± 0.3dB	-	손실: -10dB (도파로 손실 -3.2dB 포함) crosstalk: <-30dB

가 동일한 조합을 주로 측정하였다. 이는 원형의 단면을 갖는 광섬유와 사각형의 단면을 갖는 폴리머 도파로간의 결합시 모드 결합 손실이 개입되어 전체 결합손실을 떨어뜨릴 수 있기 때문이다. 측정한 조합 중에서 45° 광섬유 블락과 실리콘 광섬유 내장 PCB의 조합이 손실과 crosstalk에서 가장 우수한 성능을 보였다.

3. 백플랜 시스템

ETRI - ITEC - ICU - 삼성전기에서는 광도파

로 내장 PCB를 이용하여 백플랜을 위한 보드간 광연결을 시연한 바 있다.[3,8] 그림 10은 연구된 백플랜 시스템의 전체적인 구도이다. 두 개의 프로세싱 보드가 광 백플랜에 장착되며, 한쪽 프로세싱 보드에 LD와 구동회로를 장착하고 폴리머 내장 광 PCB를 통해 신호를 전달하게 되어 있다. 다른쪽 프로세싱 보드에는 PD와 수신회로를 장착하여 백플랜을 통해 들어오는 신호를 받도록 되어 있다. 광 백플랜 보드는 폴리머 내장 광 PCB로 만들어져 있으며 프로세싱 보드를 장착, 탈착할 수 있는 어답터가 설치되어 있다. 어답터

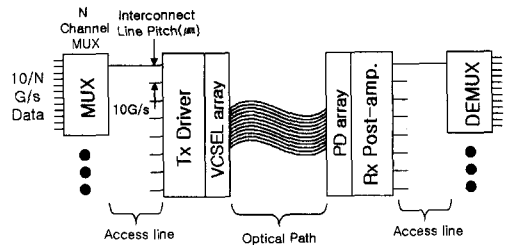


〈그림 10〉 폴리머 내장 광 PCB를 이용한 광 백플랜 시스템의 구조

부분은 탈장착이 용이하게 하기 위하여 금속을 정밀가공하여 제작되었다. 광 백플랜에 꽂히는 프로세싱 보드의 끝에도 금속의 플러그가 부착되어 있다. 각 프로세싱 보드 속에는 금속 광 벤치 (metal optical bench, MOB)을 내장하여 보드가 견고하게 지지될 수 있게 하고, 금속 플러그 부착도 용이하게 만들었다. VCSEL, 구동회로, PD, 수신회로 칩들은 이 MOB 상에 집적하였다. MOB는 이들 칩에서 나온 열의 방출에도 도움을 줄 수 있다. 각 부품 별 상세 내용은 다음과 같다.

가) 전기적 전송선 설계와 광 송수신 모듈

전기적 입출력 라인은 동일 모드의 잡음을 줄이기 위하여 differential 신호가 일반적으로 사용된다. 그림 10의 시스템에서는 10Gb/s/ch × 4 channels의 송수신 모듈을 설계하였다. VCSEL과 PD의 어레이의 소자간 간격이 250 μ m이므로 differential 신호선은 125 μ m 간격 내에서 설계되어야 한다. 이는 현재 PCB에서 제작될 수 있는 선폭 한계에 가까워 제작에 어려움이 있고, 전송선의 밀도도 높아 10Gb/s의 전기배선의 설계에도 어려움이 있다. 사용된 1×4 10Gb/s VCSEL



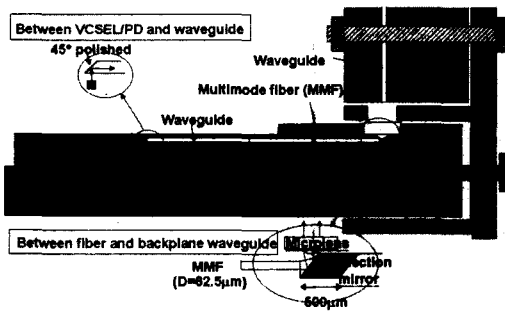
〈그림 11〉 N 채널 광모듈의 전형적인 신호선 연결 구조

구동칩은 32개의 전극을 갖고 있다. 이중 8개는 입력 단계의 고속 differential 데이터 신호선이며, 나머지는 전압 공급, 그라운드, 콘트롤 단자들이다. 이처럼 여러 개의 배선이 작은 광소자 주위에 몰려 있어 배선 설계와 패키징에서 상당한 어려움이 있다. 그림 11은 N 채널의 광모듈의 전형적인 구조를 보여주고 있다. VCSEL 어레이와 구동 칩은 매우 작으나, PCB 밖에서 들어오는 주변 부품과 커넥터는 훨씬 큰 규모를 갖는다. 그러므로 크기가 맞지 않는 상황에 적응하기 위해서는 긴 액세스 라인의 설계도 필요하다. 전기적 전송선의 설계에 동원된 기법들은 다른 논문 [8]에 소개되어 있다.

송신, 수신 모듈은 금속을 가공한 기판 (MOB) 위에 IC, 광소자를 패키징하여 와이어 본딩으로 연결하였다. VCSEL과 PD 위에는 45° 끝을 갖는 폴리머 도파로 필름을 올려 백플랜 보드까지 광신호를 전달할 수 있게 하였다. 광도파로가 올려진 MOB 전체를 프로세싱 보드내에 집적하였다.

나) 폴리머 광도파로

프로세싱 보드와 백플랜 보드에 사용된 폴리

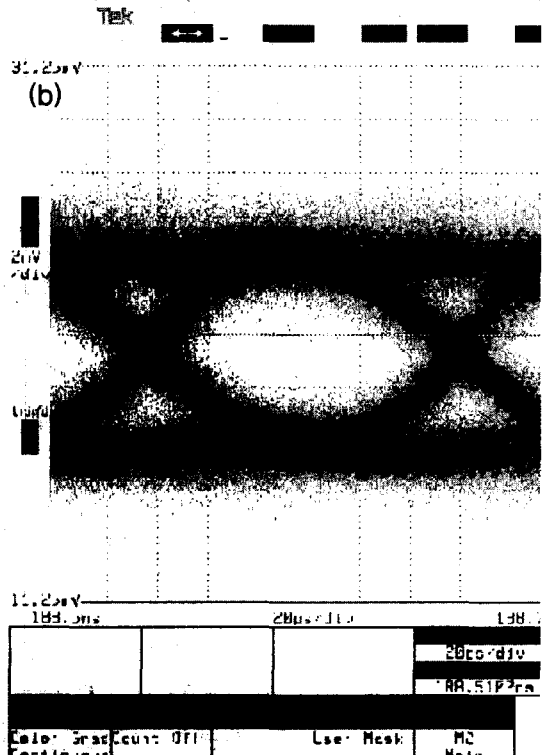


〈그림 12〉 프로세싱 보드와 백플랜 보드간 광 링크 구조

광도파로는 핫 엠보싱 방법으로 제작되었다. [8] 코어는 acrylate oligomers 합성 소재를 UV로 고착시켰다. 핫 엠보싱을 위한 Si 마스터는 반응성 이온 식각 방법으로 제작되었다. 광도파로 코어의 크기는 접속효율을 높이기 위해 송신쪽을 $100 \times 60 \mu\text{m}^2$, 수신쪽을 $60 \times 60 \mu\text{m}^2$ 으로 비대칭 구조로 제작되었다. 도파로의 전송손실은 850nm 파장에서 $-0.1\text{dB}/\text{cm}$ 이었다.

다) 보드 장착

프로세싱 보드를 백플랜 보드에 장착하는 구조는 그림 12와 같다. 프로세싱 보드내에 내장된 폴리머 광도파로는 멀티모드 광섬유 (MMF)와 접속시키고, 이 MMF는 metal plug 속에 삽입되어 있다. MMF에서 나온 빛은 다층 필터로 만든 거울에서 반사되어 마이크로 렌즈 어레이를 거쳐 광 백플랜 속의 도파로로 접속된다. 이러한 일련의 광접속을 위한 부품의 정렬은 미세조정 나사를 수동으로 조절하여 이루어진다. 정렬 이후에는 조정 나사들이 견고하게 유지되어 진동에 비교적 둔감하였다. 진동문제를 해결하기 위한 노력으로 프로세싱 보드와 금속 플러그 사이



〈그림 13〉 (a) 광수신 보드를 광 백플랜에 장착한 모습
(b) 8Gb/s 전송으로 얻은 eye diagram

를 스프링으로 연결하여 보드의 진동이 흡수되게 하였다. 프로세싱 보드와 금속 플러그 사이를 가로지르는 실리카 광섬유는 쉽게 휘어질 수 있기 때

문에 프로세싱 보드의 움직임에 적응할 수 있다. 금속 어댑터와 플러그는 미세가공 정밀도를 $\pm 2\mu\text{m}$ 를 유지하였으나, 플러그를 어댑터에 꽂은 후에 광정렬이 자동으로 이루어지지 않아서 조정 나사를 이용한 미세 조정이 필요하다. 백플랜에 적용하기 위해서는 수동 조정이 필요없이 바로 광정렬이 이루어져야 하고, 보드의 반복적인 탈장착에서도 광정렬을 유지할 수 있는 커넥터 부품에 대한 고안이 필요하다.

라) 광 백플랜에서 전송시험

그림 13(a)은 광 백플랜을 통한 광 링크 기능을 시험하기 위해, 수신기능을 갖는 프로세싱 보드를 백플랜에 장착한 모습이다. 그림 13(b)은 8Gb/s의 NRZ 변조신호를 광 백플랜의 단면으로 바로 입력하였을 때 수신보드에서 측정된 eye diagram이다. 비교적 양호한 eye를 보여주고 있으며, 신호 on 직후 나타날 수 있는 이완 진동 현상이 나타나지 않고 있다. 송신보드를 광백플랜에 장착하였을 때도 유사한 eye diagram을 얻었다. 그러나 송신 보드와 수신보드를 모두 광 백플랜에 장착하였을 경우에는 여러 접속부분에서 손실이 커서 광 링크가 제대로 이루어지지 않았다. 광접속 부분들에 대한 개선이 요구된다.

VI. 결론

대용량 고속 통신시스템의 백플랜은 채널 수와 전송속도를 전기적 배선으로 감당하기 어려운 상황에 직면해 있다. 광연결로써 그 돌파구를 찾으려는 많은 노력을 소개하였다. 광도파로 또는 광섬유를 내장한 PCB와 관련 광 커넥터에 대한 시험적 연구결과들을 통해 광 PCB의 시스템 개발에 필요한 핵심 문제들을 구체적으로 제시

하였다. 광도파로 내장 PCB로 8Gb/s 프로세싱 보드와 백플랜 간 연결 기능을 처음으로 시연함으로써 광 백플랜의 실현 가능성을 보여주었다.

참고문헌

- [1] E. Griese, "A high - performance hybrid electro - optical interconnection technology for high - speed electronic systems," IEEE Trans. on Advanced Packaging, vol.24, pp.375 - 383, 2001.
- [2] "World market and technology trends for optical substrates and backplanes," BPA Consulting Limited, 2002.
- [3] I. - K. Cho, K. B. Yoon, S. H. Ahn, M. Y. Jeong, H. - K. Sung (ETRI), B. H. Lee, Y. U. Heo, and H. - H. Park, "Board - to - board optical interconnection system using optical slots," IEEE Photonics Tech. Letters, vol.16, no7, pp.1754 - 1756, 2004.
- [4] B. S. Rho, M. H. Cho, H. S. Cho, S. Kang, H. - H. Park, S. - W. Ha and B. - H. Rhee, "Low - crosstalk and high - efficiency optical interconnection using 45° - ended connection rods in waveguide - embedded boards," IEE Electronics Letters, vol.40, no.12, 2004.
- [5] H. S. Cho, S. Kang, B. S. Rho, H. - H. Park, K. - u. Shin, S. - W. Ha and B. - H. Rhee, D. - S. Kim, S. T. Jung, and T. Kim, "Optical interconnection using fiber - embedded boards and connection blocks fabricated by micro - grooving technique for fiber insertion," J. of Micromechanics and Microengineering, vol.14, pp.1181 - 1184, 2004.
- [6] B. S. Rho, H. S. Cho, S. Kang, H. - H. Park, S. - W. Ha and B. - H. Rhee, "PCB - compatible optical interconnection using 45° - ended connection rods and via - holed waveguides," IEEE J. of Lightwave Tech. in press, 2004.

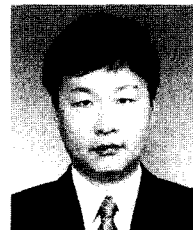
- [7] H. S. Cho, S. Kang, B. S. Rho, H. - H. Park, S. - u. Shin, S. - W. Ha, B. - H. Rhee, D. - S. Kim, S. T. Jung, and T. Kim, "Fabrication of fiber - embedded boards using grooving technique for optical interconnection application," *Optical Engineering*, in press, 2004.
- [8] K. B. Yoon, I. - K. Cho, S. H. Ahn, D. J. Lee, Y. H. Huh, B. S. Roh, H. - H. Park, M. Y. Jeong, and B. - H. Rhee, "Optical backplane system using waveguide - embedded PCBs and metal optical slots," *IEEE J. of Lightwave Tech.*, in press, 2004.
- [9] S. H. Hall, G. W. Hall, J. A. McCall, "High - speed digital system design: A Handbook of interconnect theory and design practices," John Wiley & Sons, Inc, 2000.
- [10] D. A. B. Miller, "Physical reasons for optical interconnection," *Int. J. Optoelectronics*, vol.11, pp.155 - 168, 1997.

저자소개



박 효 훈

1979년 경북대학교 금속공학과 학사
 1982년 KAIST 재료공학과 석사
 1985년 KAIST 재료공학과 박사
 1985년-1986년 Stanford Univ. Post-Doctoral Scholar
 1986년-1997년 한국전자통신연구원, 책임연구원
 1998년-현 재 한국정보통신대학교, 부교수
 주관심분야 Optical interconnection, optical transceiver modules, vertical-cavity surface-emitting lasers, high speed ICs, optical switching system



안 승 호

1986년 전남대학교 산업공학과 학사
 1988년 전남대학교 산업공학과 석사
 1989년-현 재 한국전자통신연구원 책임연구원
 주관심분야 Optical interconnection, optical backplane system, laser writing