

Display Driver IC 설계 기술

김창선, 권오경 (한양대학교)

I. 서론

평판 디스플레이기술은 무게, 부피, 전력소비가 큰 음극선관(Cathode Ray Tube, CRT)을 대체하기 위하여 지난 20년간 많은 연구가 진행되었다. 평판 디스플레이기술은 주로 휴대용 컴퓨터, 자동차용 항법장치, 휴대 전화기, 각종 계기판의 디스플레이 등에 응용되어 사용되고 있으며, 수년 전부터 PDP를 중심으로 대화면 텔레비전 및 고선명 텔레비전(High Definition Television, HDTV)용으로 사용되기 시작하였다. LCD와 OLED는 소면적 디스플레이 뿐 아니라 대화면 디스플레이, 특히 텔레비전용으로 그 영역을 넓히기 위하여 많은 연구가 진행되고 있다.

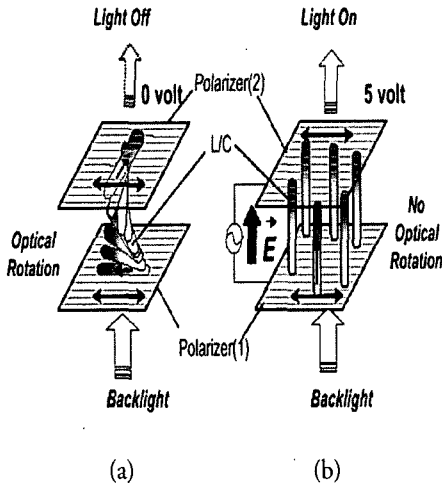
평판 디스플레이 구동회로를 설계하기 위해서는 평판 디스플레이 소자의 구동원리 및 구동방식을 이해하고 있어야 한다. 따라서 본 고에서는 여러 종류의 평판 디스플레이 소자들 중에서 소면적 디스플레이 뿐 아니라 대화면 디스플레이, 특히 텔레비전용으로 그 영역을 넓히기 위하여 많은 연구가 진행되고 있는 LCD와 OLED의 동작 원리를 살펴보고, 이들 디스플레이 소자의 구동방식과 구동 IC 설계에 대하여 설명한다. 그리

고 아울러 이들 기술의 동향 및 향후 전망에 대하여 설명한다.

II. LCD 구동 IC

1. 액정의 특성 및 LCD의 동작원리

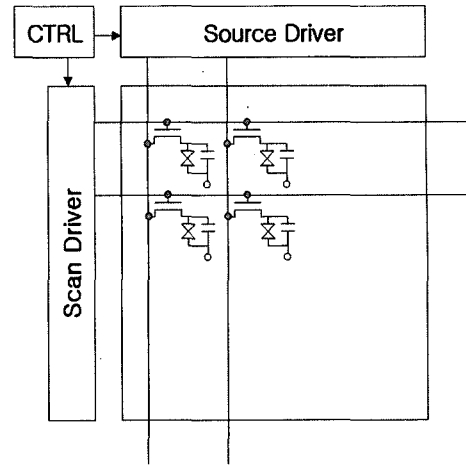
액정이 디스플레이에 응용될 수 있는 것은 방향에 따라 반사율이 다른 광학적 이방성과 전기적 이방성의 두 물리적 특성 때문이다. 전형적인 TN(Twisted Nematic)형 액정 셀(cell)을 그림 1에 도시하였다. 긴 액정 분자의 한 쪽 끝이 상하 유리 기판에 있는 정렬 층인 폴리이미드(polyimide)에 고정되고 액정 분자의 장축은 문지르는 방향으로 고정된다. 따라서 상하면의 유리판이 서로 직교되도록 문지르면 그림 1(a)에서 보는 바와 같이 액정 분자의 체인은 90도 비틀어지게 되어 국부적인 광학축이 앞면으로부터 뒷면까지 90도 회전하게 된다. 이에 비하여 STN(Super Twisted Nematic)은 액정이 270도 비틀어져 있는 것으로 TN 액정보다 광투과 곡선이 더욱 비선형적인 특성을 가지고 있다. On/off의 광학적 효과를 얻기



〈그림 1〉 TN LCD의 광투과 원리: (a) 전압을 인가하지 않은 경우, (b) 전압을 인가한 경우

위하여 셀의 바깥쪽에 편광판을 서로 직교하는 방향으로 부착하면 액정에 바이어스가 인가되지 않은 상태, 즉 off 상태에서는 그림 1(a)에서와 같이 상층의 편광판으로 통과해서 나오게 된다. 액정에 바이어스가 인가되면 그림 1(b)에서 보는 바와 같이 액정 분자들의 체인이 전계방향으로 정렬되어 상층 편광판을 통과하지 못한다. 이와 같은 배열을 갖고 있는 경우 바이어스가 인가되지 않은 상태에서 빛을 통과시키기 때문에 정상 백색(normally white)이라 말하고, 두개의 편광판을 서로 평행하도록 배열하면 그 반대의 현상이 되므로 정상 흑색(normally black) 상태를 갖는 액정판을 만들 수 있다.

STN-LCD 액정은 액정의 응답 시간 동안 액정에 인가된 실효(RMS) 전압에 따라 응답한다. 액정의 응답 시간은 전압을 액정에 인가했을 때 빛이 투과하도록 액정이 배열되는 시간과 인가한 전압을 제거했을 때 빛이 다시 투과하지 못하

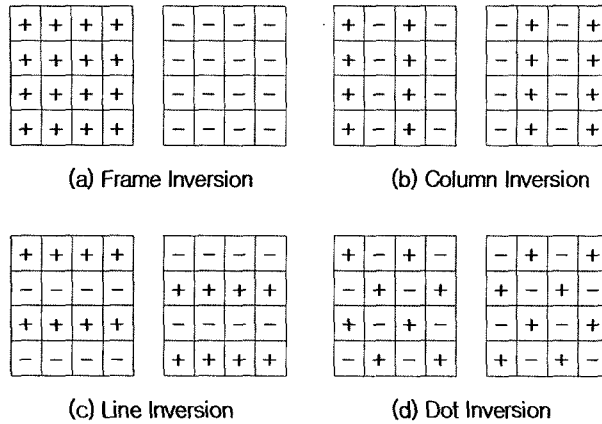


〈그림 2〉 TFT-LCD의 구조

도록 액정이 배열하는데 걸리는 시간을 더한 시간이다. 일반적으로 STN 액정의 응답 시간은 200 - 250msec인데, 요즘의 시장요구에 맞게 동화상을 표현하기 위해서는 액정의 응답 시간이 50msec 정도 되어야 한다. STN-LCD 패널의 전극은 ITO로 구성되어 있기 때문에 저항이 높고, 커패시턴스(capacitance) 성분이 커서 저역 통과 필터(low pass filter)와 같이 응답하며, 주파수에 따라서 액정의 광투과율이 변하는 특성을 가지고 있다. 그러므로 주파수에 따라서 광투과율이 일정한 주파수 대역의 파형을 액정에 인가하여야 하고, 화상 신호에 따라서 주파수 변화가 적은 구동방식을 사용하여야 고화질을 구현할 수 있다. 또한 액정은 직류(DC)가 인가되면 액정의 특성이 열화되기 때문에 액정에 인가되는 화상 신호의 극성을 매 화면마다 바꿔야 한다.

2. TFT-LCD

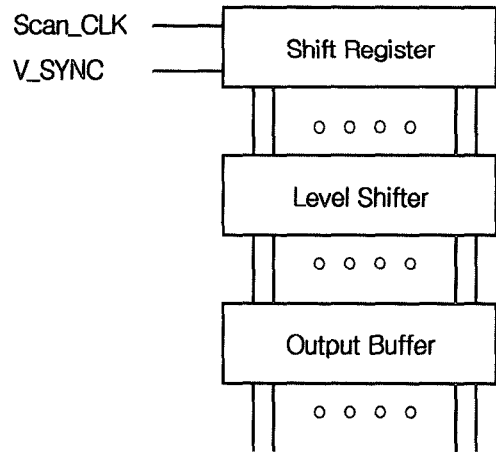
TFT-LCD는 STN-LCD와는 달리 각 화소에



〈그림 3〉 반전(inversion) 방식

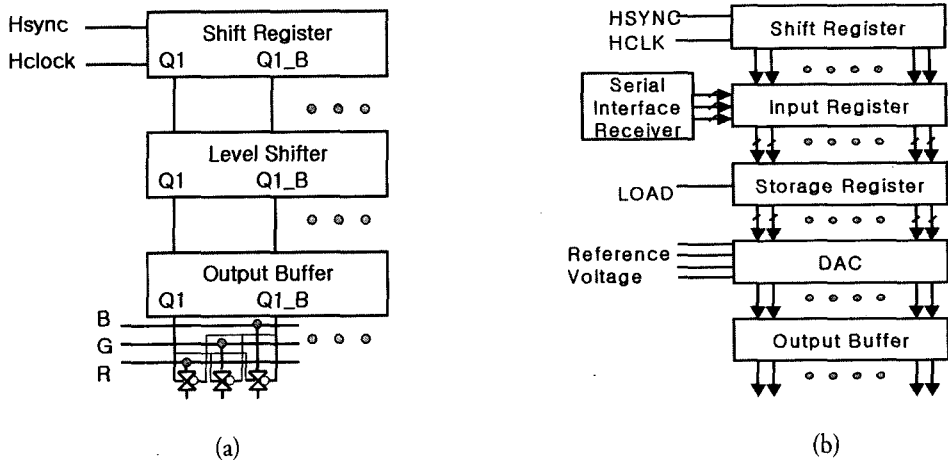
박막 트랜지스터(Thin-Film Transistor, TFT)를 사용하여 화상 신호의 표시를 제어한다. TFT-LCD의 구조와 동작을 설명하면 다음과 같다. 그림 2에서 보는 바와 같이 TFT-LCD의 열 전극은 박막 트랜지스터의 소오스(source)에 연결되고, 행 전극은 박막 트랜지스터의 게이트(gate)에 연결되어 있다. 게이트 구동회로(gate driver 또는 scan driver)는 행에 순차적으로 주사 신호를 인가하고, 주사 신호가 인가된 행 전극에 연결된 박막 트랜지스터들을 on 시킨 후, 이들 박막 트랜지스터의 소오스 전극에 데이터 구동회로(data driver 또는 source driver)로부터 공급된 화상신호가 인가되어 각 화소에 해당하는 화상신호를 각 화소의 액정에 전달하게 된다. 이와 같이 각 화소에 위치한 박막 트랜지스터를 이용해 화상 신호의 전달을 제어함으로써 TFT-LCD는 STN-LCD에 비하여 화소간의 누화(crosstalk)를 현저히 감소시킬 수 있다.

TFT-LCD도 STN-LCD와 같이 액정의 양단에 직류 바이어스가 인가되면 액정의 특성이 열화



〈그림 4〉 게이트 구동회로(gate driver)의 블록도

되기 때문에, 화면마다 액정에 인가되는 전압의 극성을 바꾸면서 구동을 한다. 이처럼 액정에 인가되는 전압의 극성을 바꾸어주는 것을 반전(inversion)이라 하고, 이러한 반전 방식에는 그림 3에 나타낸 바와 같이 화면 반전(frame inversion), 열 반전(column inversion), 행 반전(line



(그림 5) (a) 아날로그 방식의 데이터 구동회로(data driver), (b) 디지털 방식의 데이터 구동회로(data driver)

inversion), 점 반전(dot inversion)의 4가지 방법이 있다. 이러한 반전 방식을 사용하는 이유는 누화 현상과 화면이 깜빡거리는 플리커(flicker)를 감소시키기 위한 것으로, 4개의 반전 방식 가운데 점 반전이 누화와 플리커 현상을 가장 효과적으로 상쇄시키기 때문에 여러 방식 중에서 가장 고 화질을 잘 표현 할 수 있는 방식이다.

가. 게이트 구동회로(gate driver)

게이트 구동회로(gate driver)의 기본적인 역할은 화소 배열의 게이트(gate) 라인에 순차적으로 주사 신호를 공급하는 것이며, 생성되는 주사 신호의 전압의 범위는 일반적으로 10-30V로써 고 전압 공정을 사용하여 제작된다. 게이트 구동회로의 전형적인 구조는 그림 4에 나타난 바와 같이 시프트 레지스터, 레벨 시프터(level shifter), 출력 버퍼로 구성되어 있다. 시프트 레지스터는 클럭에 동기되어 주사 신호를 생성하는데 사용되고, 출력 버퍼는 매우 큰 커패시턴스 부하로 작용하는 게이트 전극을 구동하기 위해 사용한다.

다. 그리고 레벨 시프터는 5V 또는 3.3V로 동작하는 시프트 레지스터와 10-30V로 동작하는 출력 버퍼를 인터페이스 하기 위해 사용한다.

나. 데이터 구동회로(data driver)

a. 아날로그 구동(analog driving) 방식

그림 5(a)에 나타난 바와 같이 아날로그 구동회로는 입력되는 아날로그 화상 신호를 샘플링(sampling)하여 화소에 전달하기 위해 시프트 레지스터(shift register)와 아날로그 스위치를 필요로 한다. 데이터 구동회로의 시프트 레지스터는 수평 동기신호(Hsync)를 입력 받아 수평 클럭(Hclock)에 동기하여 출력신호를 순차적으로 발생시키고, 시프트 레지스터의 출력 신호가 아날로그 스위치의 on/off를 제어한다. 따라서 시프트 레지스터는 아날로그 스위치에 입력되는 아날로그 화상 신호를 샘플링 하기에 충분한 속도로 동작하여야 하며 데이터의 클럭은 각 화면의 해상도에 따라 결정된다. 일반적으로 표 1과 같이 해상도가 높아질수록 빠른 클럭 속도가 요구된다.

〈표 1〉 데이터 구동회로의 클럭 주파수

Resolution	Vertical Refresh Rate	LCD's Pixel Clock	LCD Data Driver	
			Configuration	Data Clock
640 X 480	60 Hz	25.2 MHz	Single Bank	25.2 MHz
			Dual Bank	12.6 MHz
	75 Hz	31.5 MHz	Single Bank	31.5 MHz
			Dual Bank	15.8 MHz
800 X 600	60 Hz	40 MHz	Single Bank	40 MHz
			Dual Bank	20 MHz
	75 Hz	50 MHz	Single Bank	50 MHz
			Dual Bank	25 MHz
1024 X 768	60 Hz	65 MHz	Dual Bank	32.5 MHz
			75 Hz	78.8 MHz
1280 X 1024	75 Hz	135 MHz	Dual Bank	67.5 MHz

이와 같은 아날로그 구동회로는 음극선관 또는 일반적인 평판 텔레비전에 사용되는 화상 신호를 그대로 이용할 수 있는 장점을 가지고 있지만, 샘플링 회로의 제한된 대역폭과 샘플링 오류로 인해 그래픽 분야 등의 고해상도가 요구되는 분야에는 사용이 곤란한 단점이 있다.

b. 디지털 구동(digital driving) 방식

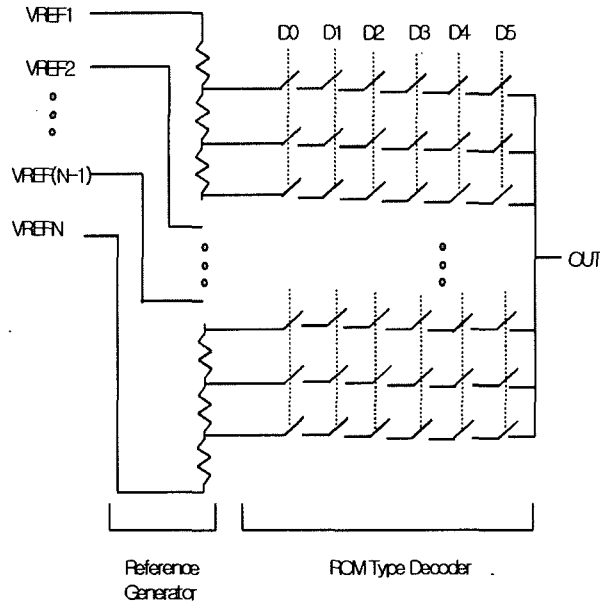
디지털 구동회로와 아날로그회로의 가장 큰 차이점은 그림 5(b)에서 보는 바와 같이 화상 신호가 디지털, 즉 이진수로 입력된다는 것이다. 디지털 구동회로는 아날로그 구동회로의 단점으로 지적되었던 샘플링회로의 제한된 대역폭 문제를 해결할 수 있고, 구동회로 외부에 별도의 DAC 없이 디지털 인터페이스가 가능하다. 또한, 아날로그 구동회로에 비하여 샘플링 오류가 적기 때문에 정확한 화상신호의 계조 표현에 유리하다.

디지털 구동회로 구성의 가장 큰 특징은 디지

털-아날로그 변환 블록이 구동회로 내에 포함되어 있다는 점이다. 그리고 또 하나의 특징은 입력 레지스터와 저장 레지스터에 있다. 입력 레지스터는 한 행 전극에 해당하는 디지털 화상신호를 순차적으로 입력 받아 부하 신호가 인가되면 입력된 모든 화상 신호를 저장 레지스터에 동시에 전달하고, 다음 행의 화상 신호를 순차적으로 입력 받게 된다. 입력 레지스터가 다음 행의 화상 신호를 받는 동안 저장 레지스터에 전달된 화상 신호들은 DAC를 거쳐 화소에 기입된다. 이와 같이 디지털 구동회로는 개개의 화소에 화상 신호를 기입하는데 한 수평주기를 모두 사용함으로써 충분한 화상 신호의 정착 시간(video signal settling time)을 확보할 수 있다.

· 저항열을 이용한 DAC¹¹⁾

그림 6은 저항열을 이용한 DAC를 나타낸 것으로 9개의 기준 전압원은 외부에서 공급되고,



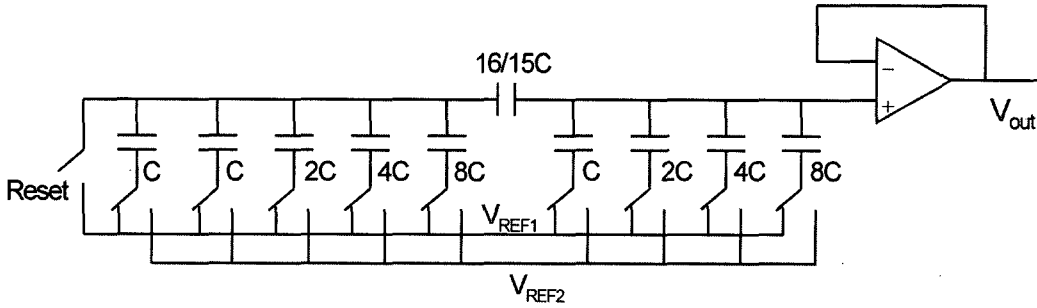
〈그림 6〉 저항열을 이용한 DAC

각 전압원 사이에 존재하는 8개의 저항열과 6 비트 스위치에 의해 64레벨의 아날로그 전압이 생성된다. 데이터 신호선과 화소에 충분한 전류를 공급하고, 부하 효과를 막기 위하여 일반적으로, 생성된 전압은 Op-Amp를 이용한 버퍼를 통하여 팬널에 공급된다. 이와 같은 경우, 구동회로에 전원이 공급되는 동안, 저항열을 통하여 전류가 계속 흘러서 전력 소비가 발생하게 되지만, 저항열의 값(10KΩ 이상)을 충분히 크게 하여 저항열에서 소비되는 전력을 수 mW 이내로 억제하기 때문에 전체 구동회로의 소비 전력 면에서는 크게 문제가 되지 않는다. 또한, 저항열을 구성하는 각 저항의 값이 칩에 따라, 또는 웨이퍼에 따라 균일한 값을 갖도록 제작하는 것이 매우 어렵지만, 실제 DAC의 정확성을 결정하는 것은 각 저항의 값이 아니라, 저항열을 구성하는 각 저항값의 비(ratio)이기 때문에 이 방식이 테

이터 구동회로에서 현재 가장 널리 사용되는 방법이다. 단 이 방법은, 8 비트이상의 고계조 표시를 위해서는 각 출력단마다 수 천개의 스위치가 필요하고, 결국 전체 칩 면적에서 DAC가 차지하는 면적이 50% 정도로 크다는 단점이 있다. 그러나 데이터를 디코딩(decoding)해서 사용하면 스위치와 글로벌 라인(global line)의 갯수를 줄일 수 있어서 8 비트 이상의 고계조 표시에도 많이 사용한다.

· 이진 가중 커패시터(binary weighted capacitor)를 이용한 DAC

그림 7은 커패시터 사이의 전하량을 제어하는 방식을 이용한 DAC를 나타낸다. 이 방식에서는 각 채널 출력단에 사용하기 때문에, 저항열을 사용하는 경우와 달리 수 천개의 스위치가 사용되지는 않지만, 각 단마다 사용된 DAC로 인해 칩

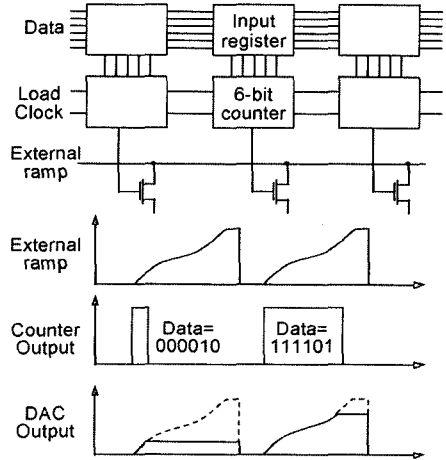


〈그림 7〉 이진 가중 커패시터(binary weighted capacitor)를 이용한 DAC

면적이 오히려 증가하게 된다. 또한 일반적으로 저항열 DAC에 비해 성능이 떨어지고, 별도의 DAC 교정(calibration)이 필요하다는 단점 등으로 인해 저항열 방식에 비해 널리 사용되지는 않는다.

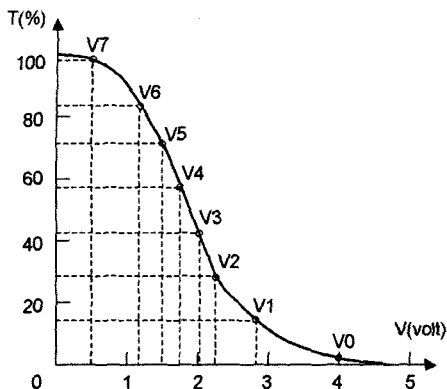
· 램프 신호를 이용한 DAC^[2]

램프 방식의 구동회로는 그림 8에 나타난 바와 같이 시프트 레지스터(shift register), 입력 래치(input latch), 저장 래치(storage latch), 카운터(counter), 아날로그 스위치로 구성되어 있다. 아날로그 스위치에는 램프 신호가 인가된다. 6 비트 데이터의 경우를 예로 들어 동작 원리를 살펴보면, 그림 8의 카운터는 6 비트 카운터이고, 카운터가 111111 까지 세게 되면, 아날로그 스위치는 off 된다. 즉, m 번째 데이터 신호선을 구동하는 래치에 저장된 디지털 데이터가 111111 이라면, 아날로그 스위치는 데이터가 입력(load)된 직후 off 되어 m 번째 데이터 신호선은 접지 수준(ground level)을 유지하게 되고, 만일 래치에 저장된 디지털 데이터가 000000 이라면, 카운터가 000000에서 111111 까지 세는 동안 아날로그 스위치는 계속 on 되어 램프 신호가 가장

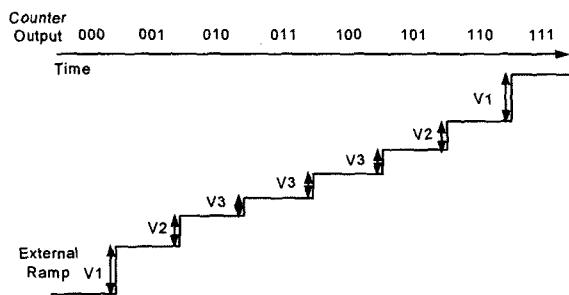


〈그림 8〉 램프 신호를 이용한 DAC^[2]

높은 전압에 이르게 될 때 샘플링하여 데이터 신호선에 전달된다. 이와 같이 래치를 통하여 카운터에 로드된 데이터에 따라 아날로그 스위치를 동작하지 않을 시기를 제어함으로써 디지털-아날로그 변환을 수행하게 된다. 램프 방식의 장점에 대하여 살펴보면, 우선 신호의 파형을 그림 9와 같이 제어함으로써 액정의 전압대비 투과율(voltage-transmittance) 특성의 비선형을 보상할 수 있다. 또한, 저항이나 커패시터를 이용한



(a)



(b)

(그림 9) (a) 액정의 전압대비투과율(voltage-transmittance) 특성, (b) 램프 신호를 이용한 액정의 전압대비투과율(voltage-transmittance) 비선형성 보정

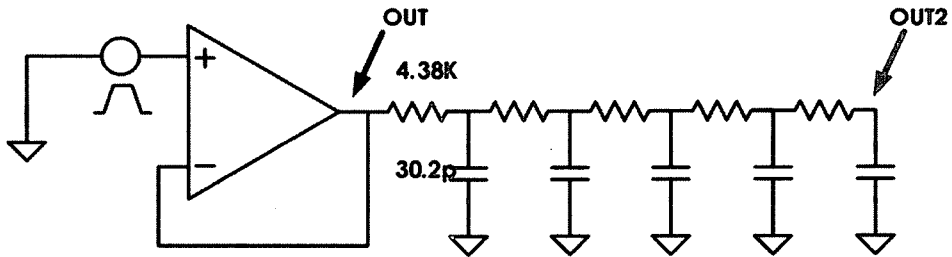
DAC를 사용한 방식과 달리 정교하게 저항비나 커패시턴스의 비율을 사용하지 않기 때문에 칩과 칩 사이, 웨이퍼와 웨이퍼간의 디지털-아날로그 변환의 균일성 측면에서 유리하다. 그러나 각 단마다 6 비트 카운터가 필요하고, 이는 상당히 많은 수의 트랜지스터를 필요로 하므로, 회로의 복잡도와 차지하는 면적이 커지게 된다. 그리고 구동회로와 패널 전체에 걸쳐서 왜곡되지 않은 램프 신호를 공급하는 것이 균일한 화질을 위해서 중요하지만, 신호선의 RC 지연과 잡음 등으로 인해 왜곡 없는 램프 신호를 공급하는 것이 쉽지 않다. 특히 커패시턴스 부하로 작용하는 데이터 신호선의 커패시턴스가 앞서 언급한 대로 화상신호에 따라 가변적이기 때문에, 왜곡의 양산도 일정하지 않고, 따라서 보상하기 역시 쉽지 않다. 또한 모든 열에 동시에 램프 신호가 공급되기 때문에, 많은 첨점 전류(peak current)가 흐르고, 램프 신호원은 매우 큰 전류 공급 능력이 요구된다. 따라서 이 방법은 microdisplay에는 적

용이 가능할 수도 있으나 대면적에서는 적용이 불가능한 방식이다.

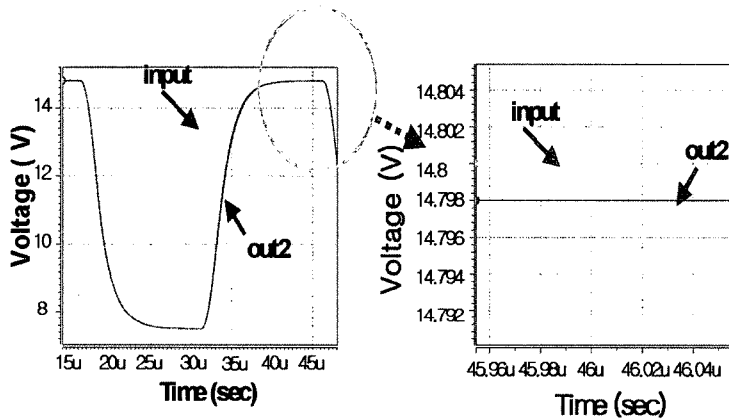
· 단일이득 연산증폭기 설계

TFT-LCD에서 많이 사용하고 있는 Op-Amp는 VSS부터 VDD까지 단일 전압이득 rail-to-rail 구동을 하기 위해 입력단에 NMOS차동 입력단과 PMOS 차동 입력단을 병렬로 사용하고, 전체적인 구조는 폴디드 캐스코드(folded cascode) 구조로 이루어져 있다³⁾.

폴디드 캐스코드 구조의 입력단만으로 커패시터 로드를 구동할 경우 그 슬루율(slew-rate)은 차동 입력단의 바이어스 전류(tail current)의 크기에 비례하게 되며 높은 슬루율을 얻기 위해서는 차동 입력단의 바이어스 전류를 크게 흘려줘야 한다. 이는 slew 영역(구형파가 인가되어 출력 신호 전압이 입력 신호 전압을 따라가고 있을 때)뿐만 아니라 정상 상태(출력 신호 전압과 입력 신호 전압이 같아 slew 영역에서 동작하지 않



(a)



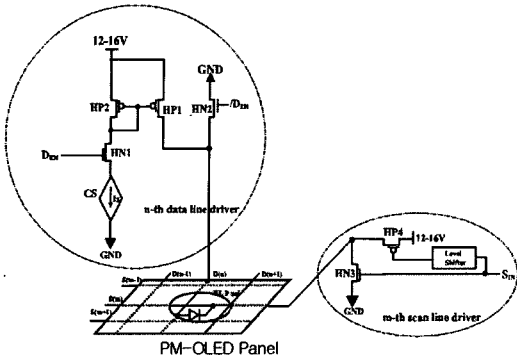
(b)

<그림 10> 단일이득 연산증폭기의 transient 시뮬레이션 모델 및 시뮬레이션 결과 파형 : (a) 42-inch 급 TFT-LCD에 적용한 단일이득 연산증폭기의 transient 시뮬레이션 모델, (b) 단일이득 연산증폭기의 transient 시뮬레이션 결과 파형

을 때)에서도 같은 크기의 전류가 흐르게 되므로 소비전력이 커지게 된다. TFT-LCD 패널의 구동에 있어서 소비전력을 줄이는 것은 중요한 요소이기 때문에 폴디드 캐스코드 구조만으로 구동을 하는 것은 적합하지 않다. 따라서, 출력단을 추가하여 더 높은 전압이득과 저소비전력 Op-Amp를 설계해야 한다.

출력단의 구조에는 크게 class-A, class-B, 그리고 class-AB 구조가 있는데, class-A 의 구조를 사

용할 경우 전압이득만 커질 뿐 소비전력의 측면에서는 오히려 증가하게 된다. Class-B 구조의 경우에는 소비전력은 위의 3가지 구조 중 가장 작지만, 출력단이 동작하지 않는 영역이 존재하므로 왜곡이 생기게 된다. Class-AB 구조를 사용할 경우 이런 문제점들을 해결 할 수 있으므로 Class-AB 구조를 사용한다. 그림 10은 단일이득 연산증폭기의 AC 시뮬레이션 모델과 transient 시뮬레이션 모델 및 시뮬레이션 결과를 나타내



〈그림 11〉 PM-OLED 구동회로의 구성

었다. 단일이득 연산증폭기는 $3.7V/\mu s$ 의 slew-rate을 가진다.

III. OLED 구동 IC

1. 전압 기입 방법과 전류 기입 방법

유기 EL은 전류에 의해서 발광을 하게 되는 특성을 가지고 있어서 고 휘도(high brightness), 넓은 시야각(viewing angle) 과 고 대비율(high contrast ratio)을 가지고, 얇고 가볍고, 응답속도가 빨라서 휴대용이나 동영상 디스플레이에 적합하다. 물질에 전류를 인가하는 방법으로는 외부에서 전압을 인가하는 방법과 전류를 인가하는 방법이 있다.

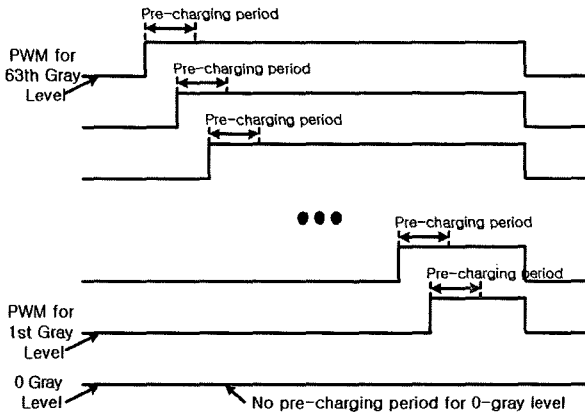
전압을 인가하는 방법은 OLED에 일정한 전압을 인가 한 후, 다이오드 특성을 보이는 OLED에 의해서 인가된 전압에 해당하는 전류가 형성 되도록 하는 구동 방법이다. 전압구동 방식은 그 구동 속도가 빠르고, 기존의 TFT-LCD의 구동에 사용되어 온 구동 방식을 적용할 수 있다는 장점이 있다. 하지만, 디스플레이의 밝기에 직접적으

로 영향을 주는 OLED에 흐르는 전류의 양이 OLED의 특성에 의해서 결정되므로 OLED의 위치별, 패널별 특성 편차에 따라서 화질이 불균일하게 나타나는 문제점이 있다. 전압구동 방식은 주로 수동 매트릭스(Passive Matrix, 이하 PM)와 능동 매트릭스(Active Matrix, 이하 AM) 구성에서 모두 사용이 가능하지만, 주로 능동 매트릭스 방식에 적용되고 있다.

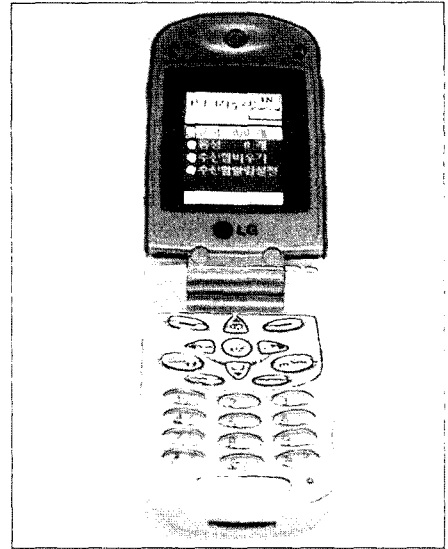
전류를 OLED에 직접 인가하는 방식은 앞서 설명한 전압을 인가하는 방법에서 문제가 되었던 OLED 물질의 특성 편차에 따른 화질의 불균일성 문제를 발생시키지 않으므로 균일한 화질을 얻을 수 있다. 하지만, 일정한 값의 전류를 인가하는 방법은 구동속도가 느리다는 단점을 가진다. 유기 EL 패널은 얇은 물질 특성으로 인해서 EL물질 양단에 생성되어 있는 커패시터가 상당히 큰 값을 가지고 있고 이 커패시터는 PM-OLED 패널에 있어서 데이터 라인에 직접적으로 큰 부하로 인식된다. 특히 패널 면적이 넓어지고, 해상도가 증가함에 따라 구동에 사용할 수 있는 로우 라인 시간(row line time)은 감소하고 데이터 라인의 기생부하는 증가하게 되므로 구동 속도 문제가 더욱 심각하게 발생하게 된다. 따라서 OLED에 전류를 인가하는 방법은 PM-OLED에 적용할 때, 소면적에서 만 사용이 가능하며, 중대면적 패널을 제작함에 있어서 AM-OLED에만 사용할 수 있다.

2. 수동 매트릭스 OLED(Passive Matrix OLED, PM_OLED)의 화소 구조와 구동회로

PM-OLED의 화소 구조는 STN-LCD와 유사한 형태를 갖는다. STN-LCD가 컬럼과 로우 라



(a)



(b)

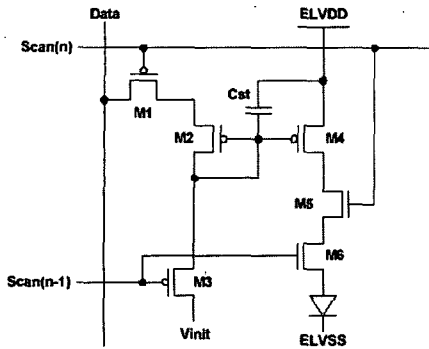
(그림 12) (a) 프리차징을 이용한 PM-OLED 구동파형, (b) 실제 시연된 패널 사진⁴⁾

인 사이에 LC 커패시터만으로 구성되는 회로로 모델링 될 수 있는 것에 비해서 PM-OLED는 두 라인 사이에 다이오드와 커패시터가 병렬로 연결된 회로로 모델링 된다. 그림 11은 전류 기입 방식을 사용하고 있는 PM-OLED 구동을 간략 화시켜 표현한 것이다.

PM-OLED의 화소는 전체 프레임 시간(frame time) 중에서 한 로우 라인 시간(row line time) 동안만 발광을 하며, 패널의 밝기는 한 프레임 시간에 대한 평균 밝기로 나타나게 된다. 따라서 로우 라인 시간동안 AM-OLED에 비하여 같은 휘도를 얻기 위해서는 매우 높은 전류가 OLED에 인가되며, 이로 인해서 EL 물질이 열화되기 쉽다는 문제가 발생하므로 고해상도, 고휘도를 구현하기에는 부적합하다.

PM-OLED 디스플레이에서 계조는 두 가지

방법을 통해서 표현된다. 한 가지는 방법은 전류 PAM(Pulse Amplitude Modulation) 방법으로서, 한 라인 시간 동안에 해당 화소가 표현해야 할 계조에 비례하여 인가되는 전류크기를 조정하는 것이다. 또 다른 방법은 펄스폭 변조 방법으로서, 일정한 크기를 갖는 데이터를 화소에 인가 하되 한 라인 시간을 전체 계조수로 나눈 다음, 해당 화소가 표현해야 할 계조에 비례하여 인가 되는 데이터의 펄스폭을 조정하는 것이다. 앞서 기술한 바와 같이 PM-OLED 패널을 구현함에 있어서 균일한 화질을 얻기 위해서 전류 구동하는 방식을 상용할 경우에, 매우 큰 OLED 커패시터로 인해서 구동 속도가 느려지게 되는 문제가 발생한다. 구동속도를 높이기 위해서 전류를 크게 증가시키게 되면, OLED 물질의 열화가 발생하기 쉽고, 전력 소모가 커지게 되므로 모바일



(a)



(b)

(그림 13) (a) 전압 기입형 보상 화소 구조^[5], (b) 시연된 5-inch WVGA 패널 사진^[5]

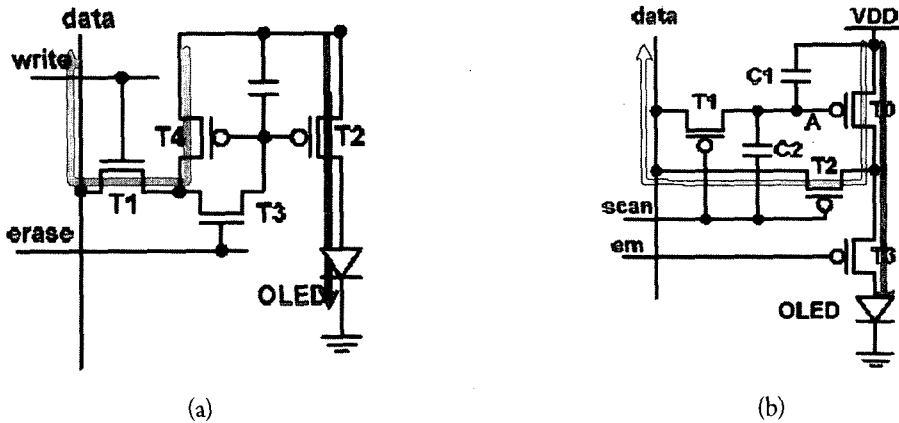
(mobile) 제품에 적용하기 어렵다. 따라서 이러한 문제를 해결하기 위해서 프리차징 (precharging) 방법이 적용되고 있다. 아래 그림 12는 전류 프리차징 방법을 적용하여 펄스폭 변조를 통해서 PM-OLED 구동한 예를 보여준다^[4]. 현재 256 컬러 PM-OLED 패널이 상용화되어 모바일 기기에 적용이 있으며, 점차적으로 소면적 디스플레이 시장에서 LCD와 경쟁하게 될 것으로 예상된다.

3. 능동 매트릭스 OLED(Active Matrix OLED, AM-OLED)의 화소 구조와 구동회로

AM-OLED는 PM-OLED와는 달리 각 화소 내에 TFT와 커패시터가 포함되어 있어서, 구동회로로부터 데이터를 받아들이는 로우 시간 이외의 프레임 시간 동안에도 OLED가 발광하게 된다. 따라서, OLED에는 긴 프레임 시간 동안 일정하게 작은 전류가 흐르게 되어 열화에 의해서

EL 물질의 수명이 짧아지는 문제가 크게 완화되며 이에 따라 높은 휘도를 내는 고해상도 패널을 구현 할 수 있다.

AM-OLED는 TFT-LCD와는 달리 화소 내에 전류원을 구성해야 하므로 여러 가지 보상 기능이 화소 내에서 구현되어야 하고, 따라서 구동 방식과 함께 그 화소 구조에 대해서도 많은 연구가 이루어지고 있다^[5-7]. AM-OLED의 구동방법은 크게 화소에 인가되는 데이터의 형태에 따라 전압 기입 방식과 전류 기입 방식으로 나눌 수 있다. 전압 기입(voltage programming) 방식은 화소에 인가되는 데이터가 전압 형태이므로 데이터 기입 속도가 빠르고, 기존의 TFT-LCD의 구동에 사용되어온 구동회로와 구동방법을 적용할 수 있다는 장점이 있다. 하지만, 대부분의 AM-OLED 패널은 LTPS(Low Temperature Poly Silicon) TFT 공정으로 제작되므로, 각 화소 내에서 전류원을 형성하고 있는 구동 TFT의 위치별 문턱전압 및 이동도 편차가 발생하여, 동일한 데이터가 구동 TFT의 게이트 노드에 인가되더



〈그림 14〉 전류 기입 방식 화소구조: (a) 전류 거울 방식⁶⁾, (b) 전압 부스트 방식⁷⁾

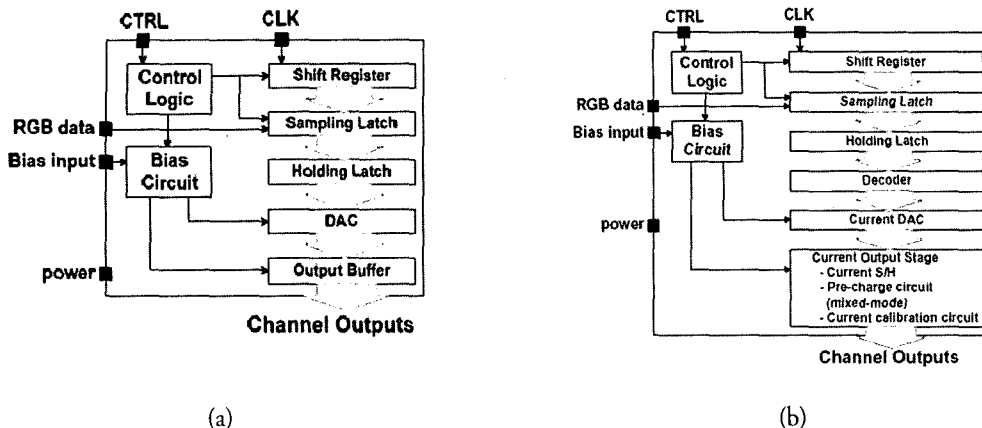
라도 OLED에는 각기 다른 전류가 흐르게 되어 불균일한 화질이 나타나게 된다. 따라서 전압 기입 방식을 적용하는 화소 구조는 이와 같은 TFT의 특성 편차를 보상할 수 있어야 하며, 그러한 보상 기능을 갖는 화소 구조들로 이루어진 패널이 제작, 시연되었다. 그림 13은 화질을 불균일하게 만드는 요소들을 보상할 수 있는 전압 기입형 화소구조의 예를 보여주고 있다⁵⁾.

전압 기입형 화소 구조는 문턱 전압 및 전원선에서 발생하는 전압 강하 문제를 해결하기 위해 스캔 신호 이외에 여러 개의 제어 신호와 TFT 스위치를 사용하고 있다. 전압 기입형 화소 구조에서는 현재까지 TFT의 이동도에 대한 보상을 할 수 없다는 문제점이 있다.

전류 기입(current programming) 방식은 화소에 전류 형태의 데이터를 인가하여 계조를 표현한다. 전류 기입방식을 사용할 경우, 화질 저하를 유발할 수 있는 대부분의 요소들을 보상할 수 있다. 하지만, 전류 기입 방식은 데이터 기입 속도가 매우 느리다는 단점으로 인해서 그 구현

이 쉽지 않다. 데이터 기입 속도를 증가시키기 위해서, 구동회로에서는 수십 μA - 수백 μA 범위의 큰 전류를 화소로 기입시키고, 화소에서 수 nA - 수 μA 범위의 작은 전류로 줄이는 방법이 사용되고 있다. 그림 14는 전류 기입형 화소 구조의 예를 보여주고 있다⁶⁾.

그림 14(a)에서 보여주고 있는 전류 거울 방식은 유기 EL 전류를 m배로 선형 증폭해서 화소에 인가하며, 그림 14(b)에서 보여주고 있는 전압 부스트 방식은 전류 범위가 넓어짐과 동시에 전체적으로 일정 수준 이상으로 상승한 상태로 화소에 데이터를 인가한다. 전류 기입형 화소구조로 이루어진 패널을 구동함에 있어서, 그 구동 속도의 저하 문제와 함께, 화소 내에서 높은 전류 레벨을 낮출 때 발생하는 데이터 에러가 또 다른 화질 저하 요인이 되고 있다. 또 구동회로 관점에서 볼 때, 미세하게 제어되는 전류 신호를 생성해서 전체 패널에 걸쳐서 균일하게 공급하는 것이 쉽지 않으며, 구동 속도 향상을 위해서 목표값에 근접한 값으로 정밀하게 프리차징 할



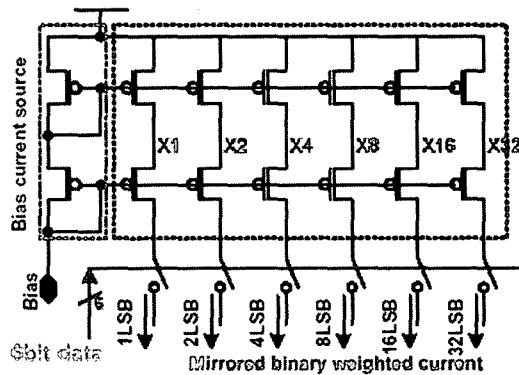
〈그림 15〉 (a) 전압형 구동 데이터 구동 LSI 블록도, (b) 전류형 데이터 구동 LSI 블록도

수 있는 회로 구현이 필요하다.

그림 15(a)에서 보여 주고 있는 전압형 구동 회로는 TFT-LCD 데이터 구동 LSI와 비슷하게 설계할 수 있다. 그림 15(b)의 전류 구동 회로는 소자의 비균일성을 보상하는 회로구성이 이루어져야 하고, 정밀한 전류 DAC가 필요하다. DAC 구조는 이진 가중(binary weighted) 전류원 방식이나 온도계 코드(thermometer code) 전류원으로 이루어진 방식이 있다. 구동방법은 각 채널에 전류 DAC를 두는 방법과 각 R, G, B에 공통으로 전류 DAC를 내장하는 방법이 있다. 설계시에 고려해야 할 사항은 layout 면적을 줄이는 것과 TFT 비균일성을 보상하는 것과 nA 수준의 전류를 제어 하는 것과 고해상도를 위하여 mirroring ratio을 줄이고, 화질을 개선하기 위해 효율적인 감마보상을 해 주는 것 등이 있다.

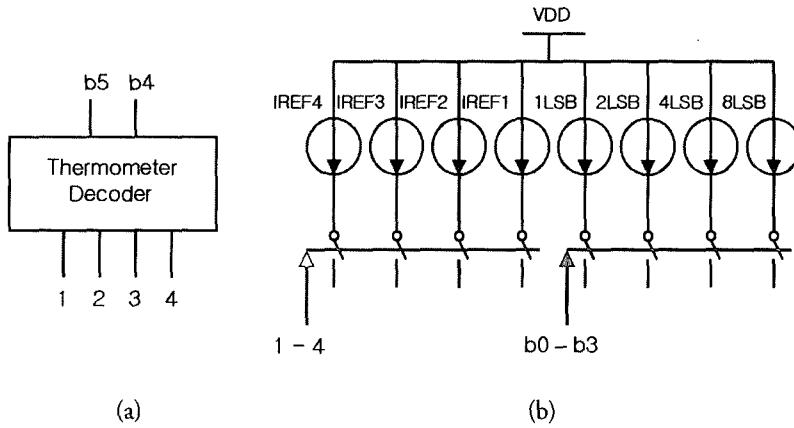
· 이진 가중 전류원을 이용한 DAC

그림 16은 이진 가중 전류원을 이용한 DAC를 나타낸다. 각 전류원은 PMOS로 구현되었고, 전

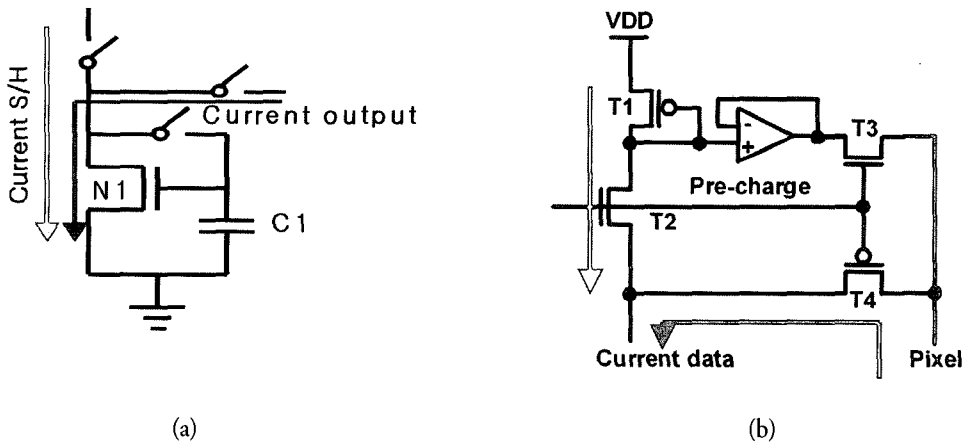


〈그림 16〉 이진 가중(binary weighted) 전류 DAC

류원의 출력 저항을 증가시키기 위하여(전압 계수를 감소시키기 위하여) 캐스코드(cascode) 구조로 연결되었다. 이 방식에서 가장 큰(worst-case) DNL 에러는 011111에서 100000 으로 변환될 때 발생하는데, 이는 MSB에 흐르는 전류는 하위 비트 전체의 전류보다 1LSB 만큼 커야 하기 때문이다. 즉 6 비트일 경우에 요구되는 정확도가 $0.5/32 = 1.6\%$ 이내이어야 하기 때문이다.



〈그림 17〉 온도계 디코더를 이용한 전류 DAC: (a) Thermometer decoder, (b) 전류 DAC



〈그림 18〉 (a) 전류 S/H(Sample and Hold), (b) Precharge 회로^[9]

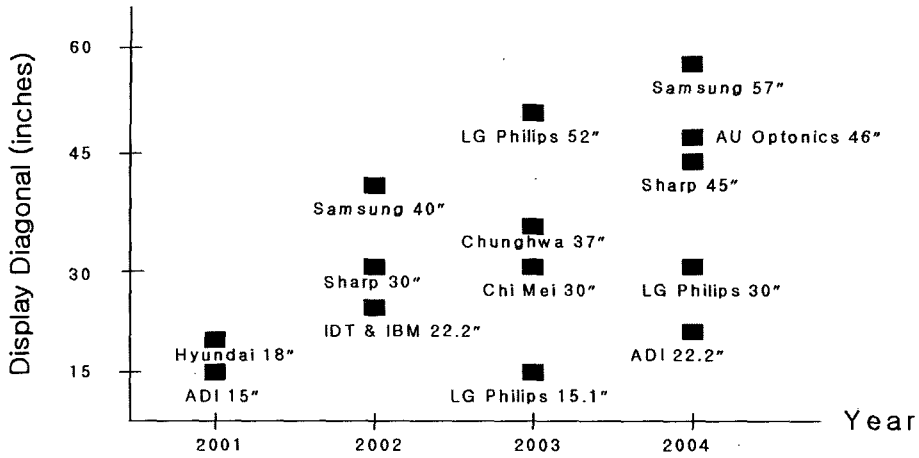
· 온도계 디코더(Thermometer decoder)를 이용한 전류 DAC

그림 17은 온도계 디코더(Thermometer decoder)를 이용한 전류 DAC로 이진 가중 전류원을 이용한 DAC의 단점을 보완한 구조이다. 이 DAC는 전류원 자체의 소자간 편차에 의한 에러에도 양호한 DNL 특성을 얻을 수 있다^[8]. 온

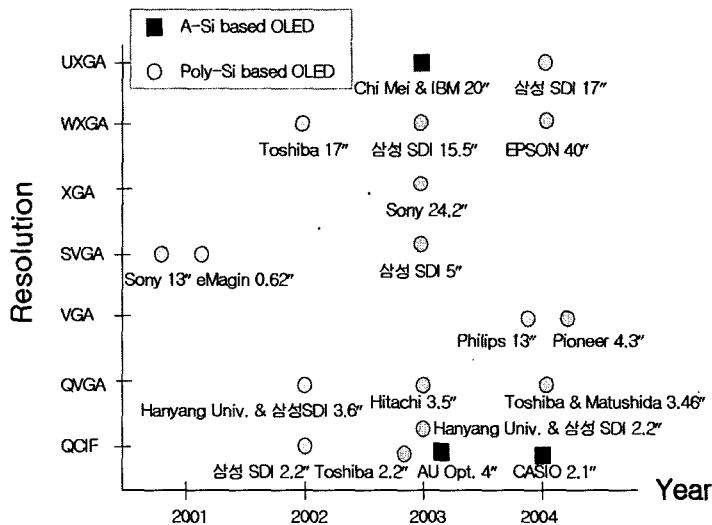
도계 디코더 방식은 DNL을 줄이지만, INL 특성에는 전혀 영향을 미치지 못한다. 또한 DAC 출력의 변화에 대하여 생기는 그리치 면적(glitch area)을 줄이는데 사용할 수 있다.

· 전류 출력단(current output stage)

전류 출력단은 그림 18과 같이 전류 S/H 래치



〈그림 19〉 TFT-LCD 최근 기술 동향



〈그림 20〉 OLED 최근 기술 동향

와 precharge 회로들로 구성되어 있고, 전류 S/H 래치는 전류 거울 방식과 전류 복사 방식이 있는데, 그림 18(a)의 구조는 전류 복사 방식이다. 샘플링 시간(sampling time)에 스위치들이 닫혀서 전류를 샘플하고 그 값을 전압으로 C1에 저장한

다. 그 이후에 홀드 시간(hold time)에 스위치는 열리고 DAC의 전류를 C1에 저장된 전압에 따라 출력단에 출력한다. 전류 출력단은 샘플링 시간에 DAC에 필요한 계조 만큼, 예를 들어 8 비트 계조를 표현하는 경우에 1LSB부터 256LSB 까지

넓은 범위의 영역에서 동작해야 하기 때문에 N1의 설계에 유의해야 한다. 그리고 프리차지(precharge) 회로는 그림 18(b)과 같이 단위 이득 Op-Amp를 사용하여 구현하였고⁹⁾, 특히 저계조(low gray-level)를 표현 할 때, 픽셀(pixel)의 데이터 라인을 충전 할 때 시간이 너무 오래 걸려서 한 로우 시간(row time)에 충분히 충전하지 못하기 때문에, 이를 극복하기 위하여 사용하였다. 이때 프리차지 전압의 값들을 한 로우 시간에 충분히 충전할 수 있도록 정하는 것이 매우 중요하다.

IV. LCD 및 OLED 기술 동향 및 전망

LCD 및 OLED 회로의 최근 4년간 기술 동향을 주요 학회 및 저널 논문을 중심으로 살펴보면, 그림 19와 그림 20과 같이 요약 할 수 있다. LCD 기술은 90년 초에 노트북 PC용으로 개발되었고, 90년 후반에는 시야각(viewing angle)을 넓혀서 데스크 탑(desktop)용으로 개발되었다. 그리고 최근에는 동영상(motion picture)을 표현할 수 있는 TV용이나 보다 넓은 시야각과 높은 밝기를 표현할 수 있는 대화면 디지털 TV용으로 개발이 진행되고 있다¹⁰⁻¹⁴⁾. 그림 19에서 보는 바와 같이 TFT-LCD에서는 화면의 크기, 해상도와 데이터를 10 비트 이상으로 증가시켜서 점차 대화면 TV 분야에서 프러젝션(projection)이나 PDP 기술과 경쟁을 하게 될 것으로 예상된다.

반면에 OLED는 전류에 의해서 발광을 하게 되는 특성을 가지고 있기 때문에 고 휘도(high brightness), 넓은 시야각(viewing angle) 과 고 대비율(high contrast ratio)을 가지고, 얇고 가볍고, 응답속도가 빨라서 휴대용이나 동영상 디스플레이에 적합하다. 그림 20과 같이 초기에는 주로 휴대용 전화기나 PDA용으로 개발 되었으나 점

차적으로 해상도를 높이고 대화면용으로 개발이 진행되고 있고, 현재 생산 단가를 낮추기 위하여 a-Si TFT를 이용한 AM-OLED 디스플레이 구현 방법에 대해서도 많은 연구가 진행되고 있다¹⁵⁻¹⁷⁾. 여러 가지 연구 개발을 통해서 특히 nA 레벨에서의 프로그래밍 속도 개선과 전력소비를 줄이면 소면적에서 시작하여 점차 중대면적에 이르기까지 평판 디스플레이 시장에서 TFT-LCD와 경쟁을 하게 될 것으로 예상된다.

참고 문헌

- [1] M. J. Callhan, et al., "A 6-Bit R-String DAC Signal for AM-LCD," in AMLCD '94, pp. 56-59, 1994.
- [2] E. S. Schlig, et al., "New Circuits for AMLCD Data Line Drivers," in IDRC '94 Digest, pp. 386-389, 1994.
- [3] R. Hogervorst, et al., "A Compact Power-Efficient 3V CMOS Rail-to-Rail Input/Output Operational Amplifier for VLSI Cell Libraries," IEEE J. Solid-State Circuits, Vol. SC-29, pp. 1505-1513, Dec. 1994.
- [4] Y. S. Na, et al., "A 13.0-inch AM-OLED Display with Top Emitting Structure and Adaptive Current Mode Programmed Pixel Circuit(TAC)," in SID Tech Digest, pp. 1178-1181, 2002.
- [5] W. K. Kwak, et al., "1.8-inch Full-Color OEL Display for IMT2000 Terminals," in SID Tech Digest, pp. 1000-100, 2003.
- [6] T. Sasaoka, et al., "A 13.0-inch AM-OLED Display with Top Emitting Structure and Adaptive Current Mode Programmed Pixel Circuit(TAC)," in SID Tech Digest, pp. 384-387, 2001.
- [7] Y. W. Kim, et al., "A New Current Programmable Pixel Structure for Large-Size and High Resolution AMOLEDs," in IDW Digest, pp. 367-370, 2002.
- [8] J. A. Schoeff, "An Inherently Monotonic 12-bit

DAC," IEEE J. Solid-State Circuits, Vol. SC-14, No. 6, pp. 904-911, Dec. 1979.

- [9] M. Shimoda, et al., "New Pixel-Driving Scheme with Data-Line Pre-Charge Function for Active Matrix Organic Light Emitting Diode Displays," in IDW Digest, pp. 239-242, 2002.
- [10] Z. Tajima, "IPS-TFT-LCDs Technology Trends," in IMID '04 Digest, pp. 15-18, 2004.
- [11] K. H. Kim, "A 57-in. Wide UXGA TFT-LCD for HDTV Application," in SID Tech Digest, pp. 106-109, 2004.
- [12] Y. Yoshida, et al., "Development of 45-inch High Quality LC-TV," in IMID '04 Digest, pp. 30-33, 2004.
- [13] S. D. Seo, et al., "Super Large Sized TFT-LCD (52-inch) for HDTV Application," in SID Tech Digest, pp. 1696-1699, 2003.
- [14] K. R. Schleupen, "Driving and Interface Technology for High Resolution AM-LCDs," in IDW Digest, pp. 207-210, 2000.
- [15] J. J. Lih and C. F. Sung, "A Phosphorescent Active-Matrix OLED Display Driven by Amorphous Silicon Backplane," in SID Tech Digest, pp. 14-17, 2003.
- [16] Y. He, et al., "Improved A-Si:H TFT Pixel Electrode Circuits for Active-Matrix Organic Light Emitting Displays," IEEE Trans. Electron Devices, Vol. 40, No. 7, pp. 1322-132, Jul. 2001.
- [17] T. Tsujimura, et al., "A 20-inch OLED Display Driven by Super-Amorphous-Silicon Technology," in SID Tech Digest, pp. 6-9, 2003.

저자소개



김창선

1988년 부산대학교 전기공학과 학사
 1990년 한국과학기술원 전자공학과 석사
 1994년 한국과학기술원 전자공학과 박사
 1994년-1999년 LG 반도체 책임연구원
 2000년-2002년 Boise State University 연구교수
 2002년-2003년 Micron Technology 책임연구원
 2004년-현 재 한양대학교 연구교수
 주관심분야 고속 I/O 및 Clock 발생기 (DLL 및 PLL) 설계, 고속 Transceiver 설계, 고속 메모리 및 평판 디스플레이 구동 IC 설계



권오경

1978년 한양대학교 전자공학과 학사
 1986년 Stanford University 전기공학과 석사
 1983년-1987년 Stanford University 연구조교
 1988년 Stanford University 전기공학과 박사
 1987년-1992년 Texas Instruments 책임연구원
 1992년-현 재 한양대학교 전자공학과 교수
 1997년-현 재 디스플레이공학 연구소 연구소장
 주관심분야 Smart Power IC 설계 및 제조 공정, 전자패키징 및 고속 Interconnection 설계 및 테스트, 평판 디스플레이 기술 및 구동 회로 설계