

논문 2004-41SD-9-1

# III-V족 반도체에서 계단형 pn 접합의 해석적 항복전압 모델

## (Analytical Model of Breakdown Voltages for Abrupt pn Junctions in III-V Binary Semiconductors)

정 용 성\*

(Yong Sung Chung)

## 요 약

III-V족 반도체 GaP, GaAs 및 InP의 계단형 pn 접합에서의 항복전압을 위한 해석적 식을 유도하였다. 해석적 항복전압을 위해 각 물질에 대한 이온화계수 파라미터를 이용하여 유효 이온화계수를 추출하였고, 이의 이온화 적분을 통해 얻은 해석적 항복전압 결과는 수치적 결과 및 실험 결과와 10% 오차 범위 이내로 잘 일치하였다.

## Abstract

Analytical expressions for breakdown voltages of abrupt pn junction in GaP, GaAs and InP of III-V binary semiconductors was induced. Getting analytical breakdown voltage, effective ionization coefficients were extracted using ionization coefficient parameters for each materials. The result of analytical breakdown voltages followed by ionization integral agrees well with numerical and experimental results within 10% in error.

**Keywords :** Breakdown Voltages, Abrupt pn Junction, III-V Binary Semiconductors, Effective Ionization Coefficient.

## I. 서 론

지난 몇 년 동안 높은 속도를 갖는 새로운 유형의 반도체 소자를 개발하려는 시도가 이루어졌다. 연구 결과 III-V족 화합물 반도체는 높은 전계-과도 전달(field-transient transport) 특성을 가지며<sup>[1-5]</sup>, 그에 따라 높은 드리프트 속도를 갖게 된다는 것이 확인되어 고전류, 저전력 응용 소자로서의 가능성이 한층 더 고조되었다. III-V족 화합물 반도체는 각기 다른 물리적 특성을 갖는 넓은 범위의 다양한 물질을 이용하며, 이와 같은 다양한 물리적 특성은 높은 전계 전달 동작에 중요한 역할을 하게 된다. 충돌 이온화를 위한 문턱 에너지는 물질의 에너지 밴드갭에 매우 의존적이며, 이것은 화합물에 따라 서로 크게 다르다. InAs와 같은 좁은 밴드갭을 갖는 반도체는 충돌 이온화 문턱이 낮아 낮은 전자

에너지에서도 높은 이온화계수를 갖는 반면, GaP와 GaAs 및 InP와 같이 더 넓은 밴드갭을 갖는 물질의 충돌 이온화는 단지 전자 에너지가 높을 경우에만 발생된다. 이와 같은 여러 물질은 각기 다른 응용 분야에 이용된다<sup>[6]</sup>.

최근에는 고온 환경에서 동작하는 반도체 소자 개발에 관심이 집중되고 있다<sup>[7]</sup>. 이러한 응용 분야에 사용되는 온도는 500°C를 초과하기 때문에 소수 반송자 소자의 진성 도전성으로 인해 발생하는 문제를 피하기 위해서는 밴드갭이 약 1.4eV를 초과하는 반도체 물질을 사용하는 것이 유리하다. 고온에서 동작하는 응용 분야에 적합한 물질로 GaP가 있으며, 이것은 실온에서 약 2.26eV의 밴드 갭을 갖는다. 실제로, 500°C 이상에서 동작하는 GaP 소자가 최근에 다양하게 발표되고 있다<sup>[8-9]</sup>.

또한, GaAs는 높은 스위칭 속도에 따른 고속 동작, 낮은 ON 저항으로 인한 적은 전력 손실 및 고온에서의 안정된 동작과 큰 이동도, 넓은 밴드갭 등의 장점으로 인해 전력 반도체 소자로서 매우 우수한 특성을 지니고

\* 정희원, 서라벌대학 멀티미디어학부  
(School of Multimedia, Sorabol College)  
접수일자: 2004년1월13일, 수정완료일: 2004년8월2일

있다<sup>[10]</sup>. 최근에는 항복 전압이 600V인 GaAs 정류 소자가 개발되는 등 GaAs 전력 소자 분야의 상업적인 개발에 관심이 집중되고 있다<sup>[11]</sup>.

한편, InP는 적당하게 높은 전자 이동도뿐 아니라 III-V족 화합물 반도체 중 가장 높은 포화 속도<sup>[12]</sup>와 높은 항복 전계 및 항복 전압 특성을 갖는 물질로서 고성능 마이크로파 전력 소자에 적합하다<sup>[13]</sup>. 또한, InP는 높은 전계에 잘 견딜 만큼 높은 열 전도도를 갖는다<sup>[14]</sup>.

여러 분야의 전자 제품의 전원에는 정류 소자가 많이 쓰이고 있는데, 전원 회로에 사용되는 다이오드를 비롯하여 BJT, IGBT, Thyristor 등은 pn 접합으로 구성되며, 이러한 전력 소자에 있어서 항복전압은 높을수록, 순방향 전압강하는 낮을수록 좋다. 한편, 전력 소자의 최적 설계를 위해서는 주어진 항복전압과 ON 저항을 만족시키면서 가능한 한 칩 면적을 작게 해야 하는데, 소자의 구조와 농도 등의 변수가 주어질 경우, 그에 따른 항복전압 예측이 가능해야 한다. 이를 위해서 항복전압에 대한 해석적인 식의 필요성이 증대되고 있다. 높은 항복전압 특성을 나타내는 다이오드로는 Si pn 접합 다이오드 및 쇼트키 다이오드 등이 이용되고 있고, GaP<sup>[15]</sup>와 GaAs<sup>[16]</sup> 및 InP<sup>[17]</sup>를 이용한 다이오드의 사용도 늘어나고 있다.

GaP와 GaAs 및 InP에서 아발란치 이온화계수는 IMPATT 다이오드, MESFETs, APDs와 같은 소자 설계시에 기본적인 요소로 사용되며, GaP<sup>[18]</sup>와 GaAs<sup>[19]</sup> 및 InP<sup>[17]</sup>의 이온화 계수를 전계 E의 함수로 측정된 결과가 다수 발표되었다. 이와 같은 이온화 계수를 통해 수치적 이온화 적분을 이용하여 아발란치 항복전압을 계산할 경우에는 매우 복잡할 뿐 아니라 소자 설계시에 즉시 적용할 수 없는 문제가 있다.

Okuto<sup>[15]</sup>와 Sze<sup>[20]</sup>는 GaP 평면형 접합(plane junction)의 항복전압을 수치적 방법에 의해 구하였고, Lee와 Sze<sup>[16]</sup>는 GaAs 접합의 결정방향에 따른 항복전압을 수치적 방법을 통해 구하였으며, Umebu<sup>[17]</sup>와 Armien-to<sup>[21]</sup> 및 Kao<sup>[22]</sup>는 InP 계단형 접합의 항복전압을 수치적 방법에 의해 구한바 있으나, 해석적인 모형이 아니기 때문에 설계에 적용하기 위해서는 불편한 점이 많다. 여러 해 동안 GaP와 GaAs 및 InP에 대한 많은 관심이 있음에도 불구하고, 이 물질이 갖고 있는 항복전압 특성을 해석적인 방법을 이용하여 유도한 연구 결과는 아직 알려진 바가 없다.

본 논문에서는 GaP와 GaAs 및 InP에 대한 이온화계수 파라미터를 이용하여, 유효 이온화계수를  $\gamma = C \cdot E^m$

의 형태로 추출함으로써 계단형 pn 접합의 항복전압을 위한 해석적인 공식을 유도하였고, 이를 기존의 수치적 결과 및 실험 결과와 비교함으로써 항복전압을 위한 해석식의 타당성을 검증하였다.

## II. 해석적 항복전압 모델링

불순물 평면 확산을 위한 마스크로서 산화막 층을 이용하는데, 이온을 주입하는 동안 photoresist 층을 사용함으로써 반도체 표면에 불순물을 선택적으로 주입할 수 있게 된다. 불순물을 부분적으로 확산시킴으로써 접합이 형성될 경우, 그림 1과 같이 확산 창 안쪽에는 평면형 접합이 형성된다.

그림 2에는 역방향 바이어스 된 p<sup>+</sup>n 평면형 접합에서의 공핍층(depletion layer)을 나타냈는데, 접합에서 p<sup>+</sup> 쪽이 n 쪽보다 도핑 레벨이 더 높으므로 공핍층은 n 영역 쪽으로 확장된다. 이 경우, p<sup>+</sup> 쪽보다 n 쪽이 충분히 두껍다고 가정한다. 아발란치 항복(avalanche breakdown)은 충돌 이온화(impact ionization) 과정이 무한대로 이루어지는 경우에 발생되는데, 이때 충돌 이온화는 공핍층을 통해 캐리어가 이동되는 동안 전자-정공쌍(electron-hole pair)이 발생되는 원인이 된다.

항복 조건은 전자와 정공의 이온화계수  $\alpha$ 와  $\beta$ 가 다음 식 (1)을 만족할 때 성립한다<sup>[23]</sup>.

$$\int_0^W \beta \exp\left[-\int_0^x (\beta - \alpha) dx'\right] dx = 1 \quad (1)$$

여기서, W는 공핍층 폭이고, x는 pn 접합으로부터의

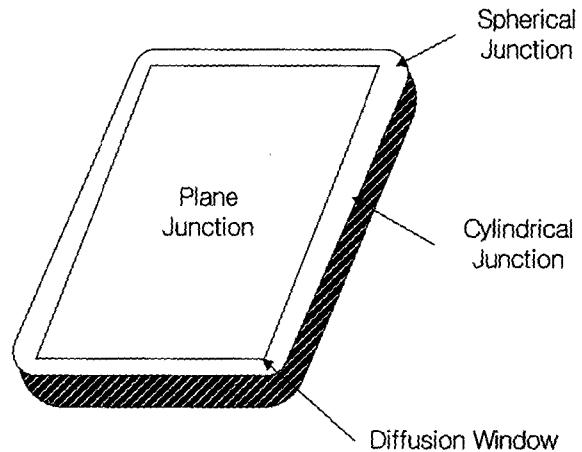


그림 1. 열 확산에 의해 형성된 pn 접합  
Fig. 1. Pn junction formed by thermal diffusion.

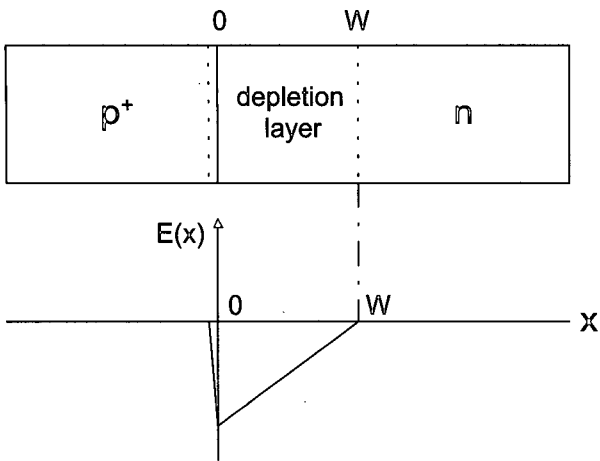


그림 2. 역방향 바이어스된 p+n 접합의 공핍층과 전기장 분포

Fig. 2. Depletion layer and electric field distribution of reverse biased p+n junction.

거리이다. 또한,  $\alpha$ 는 전자 이온화계수로서 전자가 전기장 방향을 따라 공핍층 1cm를 이동할 때 생성되는 전자-정공 쌍의 수이고,  $\beta$ 는 정공 이온화계수로서 정공이 전기장의 역방향을 따라 공핍층 1cm를 이동할 때 생성되는 전자-정공 쌍의 수이다.

식 (1)의 이온화 적분을 수행하기 위해서는  $\alpha$ 와  $\beta$ 는 전기 함수이어야 하며, 항복전압을 구하기 위해 다음의 이온화계수 식 (2)를 이용한다.

$$\alpha, \beta = A \exp\left\{-\left[\frac{b}{E(x)}\right]^m\right\} \quad (2)$$

여기서,  $A$ 와  $b$  및  $m$ 은 반도체 종류에 따라 다른 이온화계수의 상수이다. 이론적 모델을 이용하여 이온화계수를 구할 경우 일반적으로 Baraff<sup>[24]</sup>에 의해 개발된 모델을 적용하는데, 이 모델은 이온화계수를 표현하는 세 가지 요소로서 이온화 문턱 에너지,  $E_I$  광양자 평균 자유행정  $\lambda$ , 양자 산란당 평균 에너지 손실  $\bar{E}_p$ 를 이용한다. 이론적인 표현 접근법인 Baraff의 수치적 계산은 Crowell과 Sze<sup>[25]</sup>에 의해 이루어졌고, 아발란치 연구에 Baraff 모델이 널리 사용되었지만 Okuto와 Crowell<sup>[26]</sup>에 의해 매우 큰 전기장에서 부정확한 결과가 나타나는 것이 확인되었다. 본 논문에서는 이러한 문제를 극복하기 위해 Okuto와 Crowell<sup>[26]</sup>이 개발한 다음의 식 (3)을 이용하여 이온화계수를 유도하였다.

$$\alpha\lambda = \frac{\exp\{0.217r^{-1.14} - [(0.217r^{-1.14})^2 + x^2]^{0.5}\}}{x} \quad (3)$$

표 1. 이온화계수 파라미터

Table 1. Ionization coefficient parameters.

Semiconductor	$\lambda$ (Å)	$E_p$ (eV)	$E_I$ (eV)
GaP	32.5	0.0330	2.94
GaAs	39.3	0.0300	1.92
InP	38.9	0.0273	1.79

여기서,  $r = \frac{\bar{E}_p}{E_I}$  이고,  $x = \frac{E_I}{qE\lambda}$  이며, 식 (3)은 낮은

전기에서는 Baraff 모델과 잘 일치 할 뿐 아니라 높은 전기에서도 정확성을 나타낸다<sup>[27]</sup>. 식 (3)의 모델에서  $\lambda$ 와

$\bar{E}_p$ 는 각각 다음 식 (4) 및 식 (5)와 같다.

$$\lambda = \lambda_0 \tanh\left(\frac{E_p}{2kT}\right) \quad (4)$$

$$\bar{E}_p = E_p \tanh\left(\frac{E_p}{2kT}\right) \quad (5)$$

여기서,  $E_p$ 는 광양자 에너지이고,  $\lambda_0$ 는 양자 평균 자유 행정의 고에너지 저온시 점근값이다. 식 (3)의 아발란치 모델을 사용하기 위해서는 세 가지 파라미터  $E_I$ ,  $\lambda$  및  $\bar{E}_p$ 를 알고 있어야 하며, 여기서  $E_I$ 는 일반적으로 밴드갭  $E_g$ 의  $\frac{3}{2}$  배 값을 갖는다. 항복전압 계산시 필요한 III-V족 반도체의 이온화계수 파라미터<sup>[27]</sup>를 표 1에 나타냈다.

표 1의 이온화계수 파라미터를 이용하여 구한 이온화계수를 그림 3에 나타냈다. 일반적으로 전계가 증가하면 그림 3과 같이 이온화계수도 증가하게 되는데<sup>[28]</sup>, 이것은 전력 소자의 항복전압을 분석하는데 중요한 요소가 된다. 그림 3으로부터 전기에 대해 InP, GaAs, GaP 순으로 크기가 나타나며, 여기서 InP와 GaAs의 이온화계수는 GaP와 비교해 큰 차이로 크게 나타남을 알 수 있다. 이로 인해 농도에 따른 항복전압의 결과에서는 그 크기가 GaP, GaAs, InP 순으로 나타나며, 역시 InP와 GaAs의 항복전압은 GaP와 비교해 큰 차이로 작게 나타난다.

한쪽 도핑 농도가 다른 쪽에 비해 상당히 높고, 일정하다고 가정한 계단형 접합의 경우에 공핍층은 얇게 도핑된 쪽으로 확장된다. 역방향 바이어스 전압이 인가된

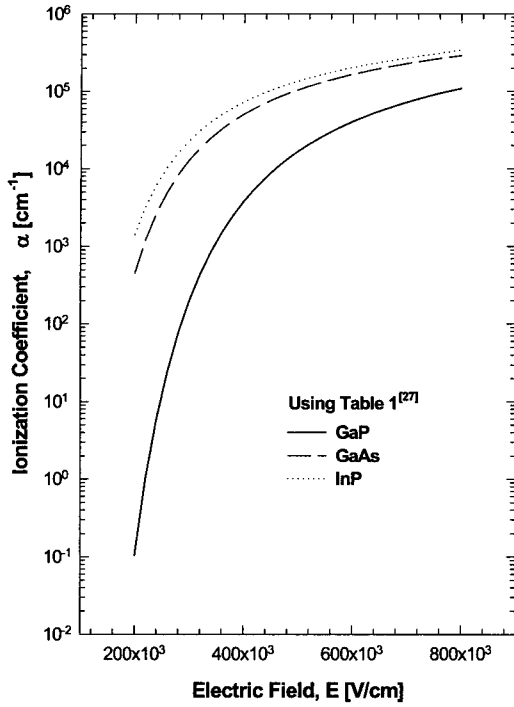


그림 3. 전계에 따른 GaP와 GaAs 및 InP의 이온화계수  
Fig. 3. Ionization coefficients as a function of electric field of GaP, GaAs and InP.

p<sup>+</sup>n 접합의 경우에는 p<sup>+</sup> 쪽의 높은 도핑 농도로 인해 공핍층이 n형 쪽으로 확산되므로 1차원적 Poisson 식이 n형 쪽에 적용되어 식 (6)이 된다.

$$\frac{d^2V}{dx^2} = -\frac{dE}{dx} = -\frac{Q(x)}{\epsilon_s} = \frac{qN_D}{\epsilon_s} \quad (6)$$

여기서,  $Q(x)$ 는 공핍층 전하,  $\epsilon_s = \epsilon_0\epsilon_r$ 이며, 진공 유전율  $\epsilon_0 = 8.85 \times 10^{-14} \text{ F/cm}$ 이고,  $\epsilon_r$ 는 반도체의 유전 상수,  $q$ 는 전자 전하,  $N_D$ 는 donor의 도핑 밀도이다. 식 (6)을 적분하고  $E(W)=0$ 의 경계 조건을 이용하면 전계 식 (7)을 구하게 된다.

$$E(x) = \frac{qN_D}{\epsilon_s} (W-x) \quad (7)$$

식 (7)과 같이 거리에 따라 선형적으로 변화하는 전계 분포를 그림 2에 나타냈다. 한편, 식 (7)을 적분하면 전위 분포는 식 (8)과 같이 구해진다.

$$V(x) = \frac{qN_D}{2\epsilon_s} (W-x)^2 \quad (8)$$

전위는 거리의 제곱으로 변화하는데,  $x=W$ 에서의 전위는 인가된 역방향 바이어스 전압  $V_R$ 과 같아야 하는 경계 조건으로부터 공핍층 폭은 식 (9)가 된다.

$$W = \left( \frac{2\epsilon_s V_R}{qN_D} \right)^{1/2} \quad (9)$$

계단형 p<sup>+</sup>n 접합 다이오드의 항복전압을 구하기 위해서는 식 (7)의 전계 분포식을 이용하여 식 (1)의 이온화적분식을 풀어야 하는데, 이 경우 전자와 정공의 이온화계수를 대입하여 수치적으로 계산해야 한다.

한편, 각각의 물질에 대한 전자와 정공의 이온화계수  $\alpha$ 와  $\beta$ 는 일반적으로 서로 다르지만<sup>[29-30]</sup>,  $\alpha \approx \beta$ 로 근사화시킨 유효 이온화계수를 이용하여 항복전압을 구하더라도 Si<sup>[31]</sup>의 경우, 큰 오차가 발생하지 않고 상당히 정확한 결과를 얻을 수 있다고 알려져 있다.

따라서, 이온화계수를 근사화시키기 위해  $\alpha \approx \beta \approx \gamma$ 인 두 점을 전계에 대해 구하고, 구해진 전계에 대한 이온화계수 값을 이용하여  $\gamma = C \cdot E^m$  형태의 유효 이온화계수를 추출하면, GaP와 GaAs 및 InP의 유효 이온화계수  $\gamma$ 는 식 (10)과 같다.

$$\gamma_{GaP} = 1.57 \times 10^{-31} E^6 \quad (10a)$$

$$\gamma_{GaAs} = 1.09 \times 10^{-30} E^6 \quad (10b)$$

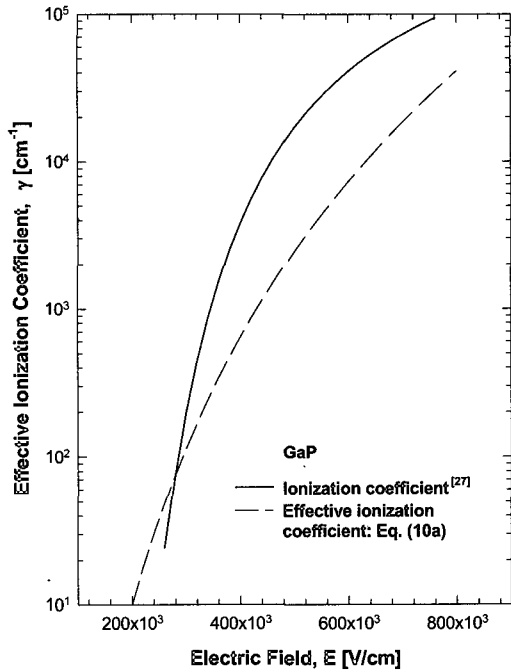
$$\gamma_{InP} = 1.18 \times 10^{-30} E^6 \quad (10c)$$

이 식은 p<sup>+</sup>n 접합의 아발란치 항복전압에 대한 closed-form의 해를 구하는데 유용하게 쓰여진다.

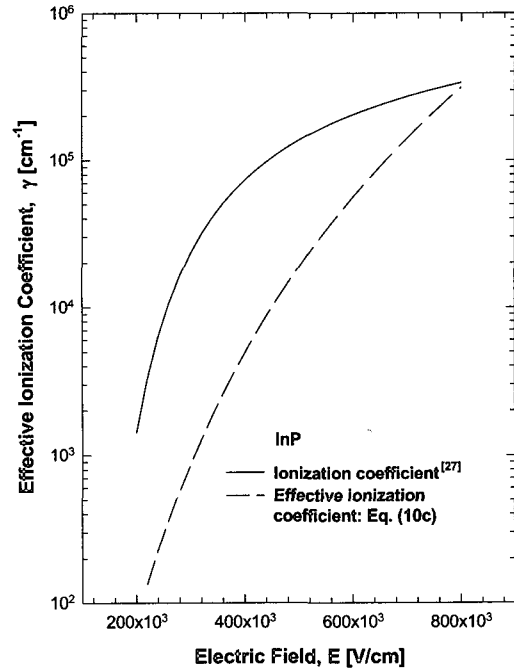
그림 4에는  $2 \times 10^5 \text{ V/cm} \sim 8 \times 10^5 \text{ V/cm}$ 의 전계 범위에서 GaP와 GaAs 및 InP의 이온화계수와 추출한 유효 이온화계수  $\gamma$ 를 각각 나타냈다. 그림 4에서  $\gamma$ 가  $\alpha \approx \beta \approx \gamma$ 인 관계로부터 차이를 나타낸 것은  $\gamma$  추출에 있어 경험적 방법을 이용함으로써 나타난 결과로서, 근사화시킨 유효 이온화계수를 이용하더라도 항복전압 결과가 실험 결과와 큰 오차를 나타내지 않는 것으로 알려져 있다<sup>[31]</sup>.

한편, 유효 이온화계수  $\gamma$ 를 사용하면 식 (1)의 항복 조건은 식 (11)과 같이 단순화된다<sup>[32]</sup>.

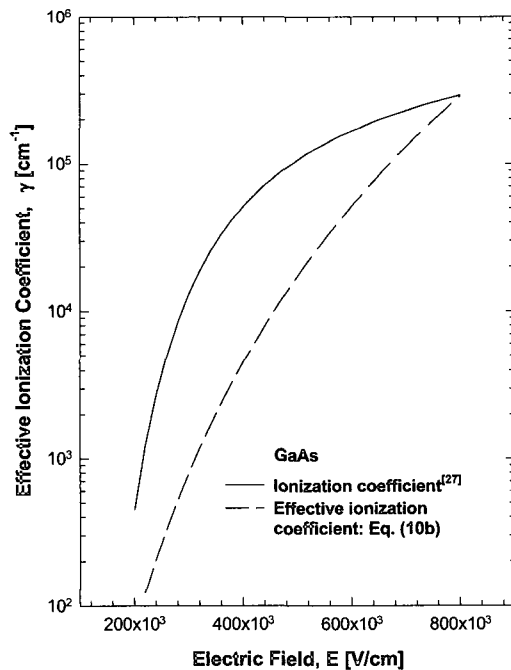
$$\int_0^W \gamma dx = 1 \quad (11)$$



(a)



(c)



(b)

그림 4. 전계 함수의 유효 이온화계수

(a) GaP (b) GaAs (c) InP

Fig. 4. Effective ionization coefficient as a function of electric field of, (a) GaP (b) GaAs (c) InP.

할 경우, 복잡한 과정을 거쳐야 하는 것과는 달리, 식 (11)을 이용함으로써 전계 E 만의 함수로 된 유효 이온화계수 식 (10)을 적분하게 되어, 간단히 항복전압을 구하게 된다.

GaP의 경우, 유효 이온화계수 식 (10a) 및 전계 식 (7)을 이온화 적분 식 (11)에 대입하면 식 (12)가 된다.

$$\int_0^W 1.57 \times 10^{-31} \left[ \frac{qN_D}{\epsilon_s} (W-x) \right]^6 dx = 1 \quad (12)$$

식 (12)로부터 평면형 접합에 대한 항복시 공핍층 폭은 식 (13)과 같이 구해진다.

$$W_{C, pp(GaP)} = 2.19 \times 10^{10} N_D^{-0.857} \quad (13a)$$

$$W_{C, pp(GaAs)} = 1.91 \times 10^{10} N_D^{-0.857} \quad (13b)$$

$$W_{C, pp(InP)} = 1.80 \times 10^{10} N_D^{-0.857} \quad (13c)$$

여기서, W는 n 영역으로 확산되는 공핍층 폭으로서 이온화 과정이 W까지 이루어지는 것으로 가정하여 적분을 수행한다. 식 (1)을 이용하여 이온화 적분을 수행

식 (13)에서 아랫 첨자 C는 임계값을 나타내고, pp는 평면형이나 준 무한대 접합을 의미한다. 그림 5에는 식 (13)의 해석적 표현식을 이용하여 얻은 GaP와 GaAs

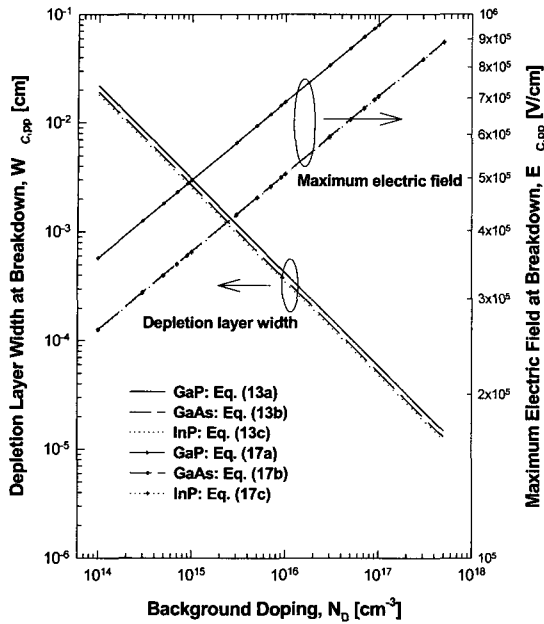


그림 5.  $p^+n$  접합의 농도에 따른 항복시 공핍층 폭과 최대 전계

Fig. 5. Depletion layer width and maximum electric field as a function of doping concentration of  $p^+n$  junction.

및 InP  $p^+n$  접합의 공핍층 폭을 각각 비교하여 나타냈다. 그림 5로부터 GaP와 GaAs 및 InP의 항복시 공핍층 폭이 도핑 농도가 높을수록 점차 감소함을 나타냈는데, 이것은  $p^+n$  접합에서 낮은 농도 쪽으로 공핍층 폭이 더 많이 확산되어 감을 의미하는 것이다.

$x=0$ 의 경우, 식 (8)에 식 (13)을 대입하면 계단형 접합 다이오드의 항복전압은 식 (14)로부터 식 (15)가 된다<sup>[33]</sup>.

$$V_{B, pp} = \frac{qN_D W_{c, pp}^2}{2\epsilon_s} \quad (14)$$

$$V_{B, pp(GaP)} = 3.89 \times 10^{13} N_D^{-0.714} \quad (15a)$$

$$V_{B, pp(GaAs)} = 2.51 \times 10^{13} N_D^{-0.714} \quad (15b)$$

$$V_{B, pp(InP)} = 2.36 \times 10^{13} N_D^{-0.714} \quad (15c)$$

또한, 평면형 접합의 항복전압을 공핍층 폭의 함수로 나타내면 식 (16)과 같다.

$$V_{B, pp(GaP)} = 7.78 \times 10^{22} W_{c, pp(GaP)}^{0.833} \quad (16a)$$

$$V_{B, pp(GaAs)} = 5.02 \times 10^{22} W_{c, pp(GaAs)}^{0.833} \quad (16b)$$

$$V_{B, pp(InP)} = 4.72 \times 10^{22} W_{c, pp(InP)}^{0.833} \quad (16c)$$

이 식은 원통형 접합의 항복전압을 농도와 무관한 일 반식으로 나타내는데 이용된다. 그림 6(a)에는 식 (15)를 이용하여 얻은 GaP와 GaAs 및 InP의  $p^+n$  다이오드의 해석적인 항복전압을  $10^{14} \text{ cm}^{-3} \sim 5 \times 10^{17} \text{ cm}^{-3}$  도핑 농도에 대해 비교하여 나타냈다. 그림 6(a)에서 일정 농도에 대한 항복전압의 크기는 발표된 바와 같이 GaP, GaAs, InP 순으로 나타났다<sup>[27]</sup>. 그림 6(b)~(d)에서 실선 — 은 본 연구에서의 해석적 결과이고, 그림 6(b)의 굵은 점선 ---은 식 (1)을 이용한 GaP의 수치적 결과<sup>[15]</sup>로서 해석적 결과와 잘 일치하였다. 그림 6(c)에서 ●<sup>[34]</sup> 기호는 GaAs 실험 결과이고, 그림 6(d)에서 굵은 점선 ---은 InP의 수치적 결과<sup>[21]</sup>이며, ●<sup>[35]</sup>, ■<sup>[21]</sup>, ▲<sup>[36]</sup>, ▼<sup>[17]</sup>, ◆<sup>[22]</sup> 기호는 각각 InP 실험 결과이다. InP의 경우 그림 6(d)에서 해석적 결과와 수치적 항복전압을 비교한 결과 큰 차이를 나타내 오히려 해석적 결과가 실험 결과와 더 잘 일치하였다. 그림 6의 해석적 항복전압 결과로부터 농도가 높아짐에 따라 항복전압이 낮아짐을 확인할 수 있다.

그림 4에서 유효 이온화 계수  $\gamma$ 가 이온화계수  $\alpha \approx \beta$ 와 차이를 보임에도 불구하고, 근사화시킨 유효 이온화 계수를 이용하더라도 그림 6(b)~(d)에서 해석적 항복전압 결과가 수치적 결과 및 실험 결과와 큰 오차를 나타내지 않음을 볼 수 있다.

항복시 최대 전계는 식 (7)로부터 식 (17)과 같이 구해진다.

$$E_{C, pp(GaP)} = 3.56 \times 10^3 N_D^{0.143} \quad (17a)$$

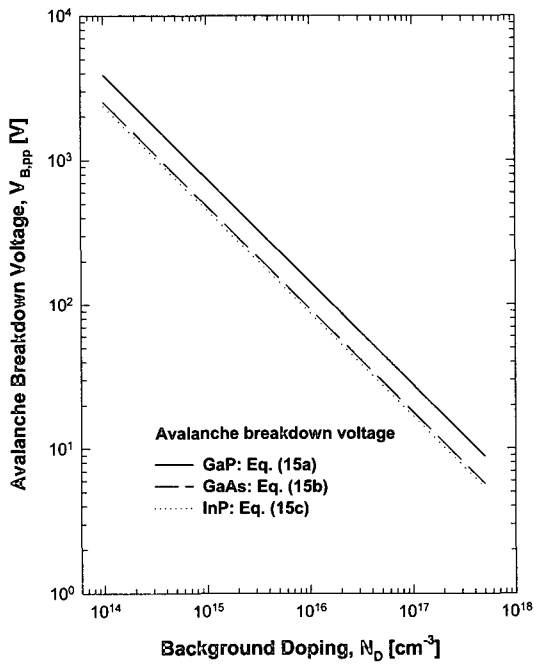
$$E_{C, pp(GaAs)} = 2.64 \times 10^3 N_D^{0.143} \quad (17b)$$

$$E_{C, pp(InP)} = 2.63 \times 10^3 N_D^{0.143} \quad (17c)$$

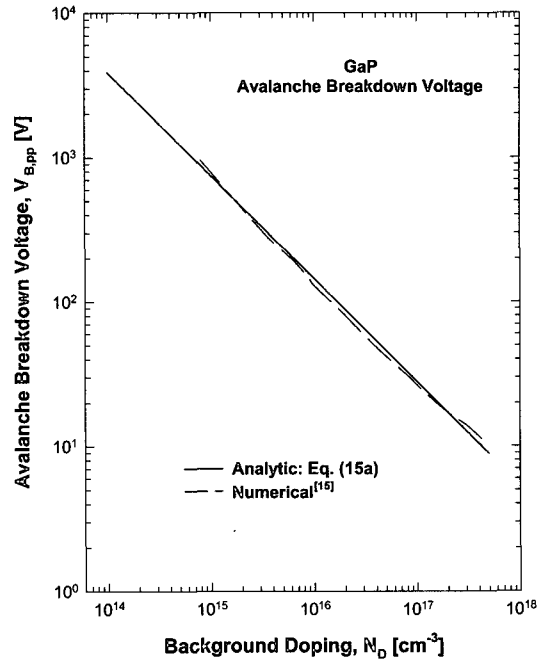
이와 같은 임계 전계는 소자의 아발란치 항복을 결정하는 중요한 요소로서, 계단형 접합에 대한 위의 모든 해석식은 다양한 pn 접합에 대한 기초 변수를 예측하는데 유용하게 사용된다.

한편, GaP와 GaAs 및 InP 평면형 접합의 항복시 임계 전계 식 (18)은 원통형 접합의 경우, 특정 불순물 농도에 무관한  $r_j/W_{pp}$  함수의 임계 항복 전계식을 구하는데 이용된다.

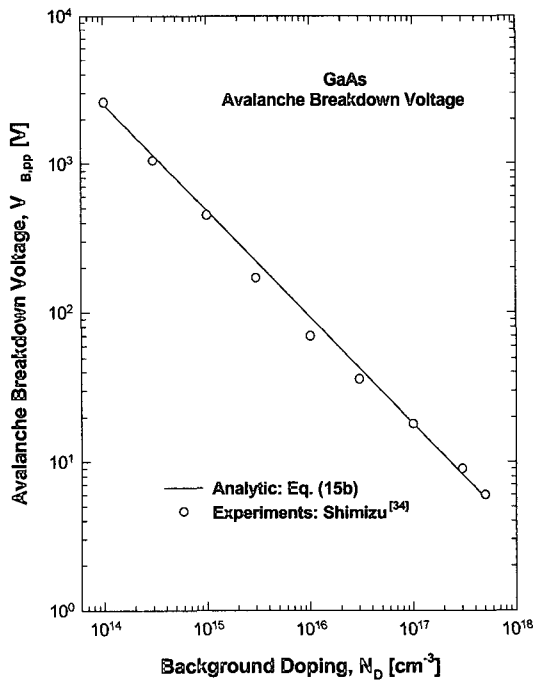
$$E_{C, pp(GaP)} = \frac{1.892 \times 10^5}{W_{C, pp(GaP)}^{0.167}} \quad (18a)$$



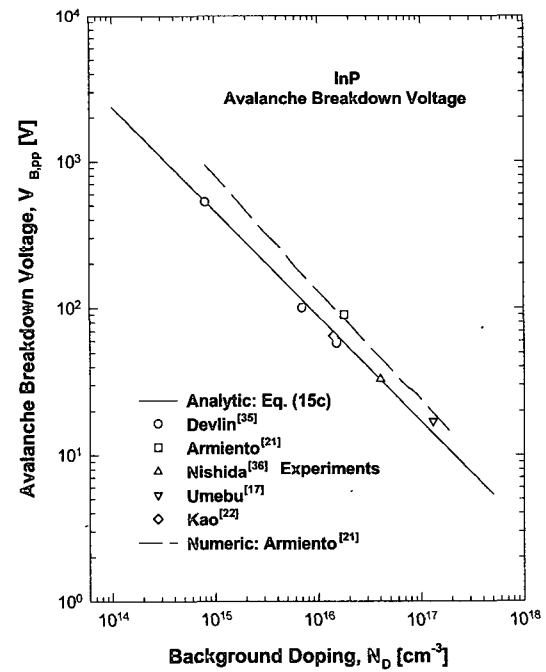
(a)



(b)



(c)



(d)

그림 6. GaP와 GaAs 및 InP p<sup>+</sup>n 접합의 농도에 따른 아발란치 항복전압

(a) GaP, GaAs, InP (b) GaP (c) GaAs (d) InP

Fig. 6. Avalanche breakdown voltage as a function of doping concentration of p<sup>+</sup>n junction of, (a) GaP, GaAs, InP (b) GaP (c) GaAs (d) InP.

$$E_{C, pp(GaAs)} = \frac{1.371 \times 10^5}{W_{C, pp(GaAs)}^{0.167}} \quad (18b)$$

$$E_{C, pp(InP)} = \frac{1.353 \times 10^5}{W_{C, pp(InP)}^{0.167}} \quad (18c)$$

그림 5에는 식 (17)의  $10^{14} \text{cm}^{-3} \sim 5 \times 10^{17} \text{cm}^{-3}$  도핑 농도에 대한 GaP와 GaAs 및 InP p<sup>+</sup>n 접합의 임계 전계에 대한 해석적 결과를 각각 비교하여 나타냈으며, 농도가 증가함에 따라 임계 전계가 증가함을 알 수 있다. 이것은, 전계가 증가할 경우 항복전압의 저하율이 감소하는 것을 의미하며, 식 (17)과 같이 농도의 0.2승(乘) 이하에 비례하므로 그 정도가 미미하다. 따라서, GaP와 GaAs 및 InP의 경우, 임계 전계는 농도가 변하더라도 크게 변하지 않음을 알 수 있다.

이상의 해석적인 식에 의해 나타낸 그림 3에서 그림 6의 결과는 전력 소자의 항복전압 설계시 최적의 에피층 농도와 두께를 결정하는데 유용하게 쓰여진다.

### III. 결과 및 고찰

GaP와 GaAs 및 InP p<sup>+</sup>n 접합의 이온화계수를  $\alpha \approx \beta \approx \gamma$ 로 근사화시켜 유효 이온화계수  $\gamma$ 를 추출하였고,  $\gamma$ 를 이온화 적분식에 대입함으로써 GaP와 GaAs 및 InP p<sup>+</sup>n 평면형 접합의 항복전압에 대한 해석적인 식을 유도하였다. GaP와 GaAs 및 InP의 p<sup>+</sup>n 다이오드의 해석적인 항복전압을  $10^{14} \text{cm}^{-3} \sim 5 \times 10^{17} \text{cm}^{-3}$  도핑 농도에 대해 해석적 결과와 실험 결과 및 수치적 항복전압을 비교한 결과 잘 일치하였고, 농도가 높아짐에 따라 항복 전압이 낮아졌다.

### IV. 결론

GaP와 GaAs 및 InP의 이온화계수 파라미터로부터 유효 이온화계수를 근사적으로 추출하여 p<sup>+</sup>n 접합 다이오드의 항복전압을 농도의 함수로 유도하였다. 유도된 항복전압의 해석적 결과는 수치적 결과와 잘 일치했다. 본 논문에서 유도한 GaP와 GaAs 및 InP의 해석적 항복전압 식은 전력 반도체 소자의 설계에 매우 유용하리라 기대된다.

### 참고 문헌

- [1] C. V. Shank and D. H. Auston, Science, vol. 215, pp. 797-801, 1982.
- [2] J. G. Ruch and G. S. Kino, Phys. Rev., vol. 174, pp. 921-931, 1968.
- [3] W. Fawcett, A. D. Boardman and S. Swain, J. Phys. Chem. Solids, vol. 31, pp. 1963-1990, 1970.
- [4] M. A. Littlejohn, J. R. Hauser and T. H. Glisson, J. Appl. Phys., vol. 48(11), pp. 5487-5490, 1977.
- [5] T. J. Maloney and J. Frey, J. Appl. Phys., vol. 48, pp. 781, 1977.
- [6] S. M. Sze, Physics of Semiconductor Devices, 2nd Edn. Wiley, New York, 1982.
- [7] Many potential applications are discussed in Proc. IEEE Conf. on High Temperature Electronics (Tucson, AZ), IEEE 81CH1658-4, 1981.
- [8] D. L. Keune, M. G. Craford, A. H. Herzog and B. J. Fitzpatrick, J. Appl. Phys., vol. 43, pp. 3417, 1972.
- [9] T. E. Zipperian, R. J. Chaffin and L. R. Dawson, IEEE Trans. Ind. Electron., vol. IE-29, pp. 130, 1982.
- [10] B. J. Baliga, "Power Semiconductor Device Figure of Merit for High-Frequency Applications," IEEE Electron Device Letters, vol.10, no.10, pp.455-457, 1989.
- [11] Ali S. M. Salih et al., "High Voltage GaAs Power Rectifiers with Low Switching and Conduction Losses," Proc. PEDS'95, pp.259-263, Singapore, Feb.21-24 1995.
- [12] M. A. Littlejohn, J. R. Hauser, and T. H. Glisson, "Velocity-field characteristics of  $Ga_{1-x}In_xP_{1-y}As_y$  quaternary alloy," Appl. Phys. Lett., vol. 30, pp. 242-244, 1977.
- [13] L. Aina, M. Burgess, M. Mattingly, J. M. O'Connor, A. Meerschaert, M. Tong, A. Ketterson, and I. Adesida, "0.33- $\mu\text{m}$  gate-length millimeter-wave InP-channel HEMT's with high  $f_t$  and  $f_{max}$ ," IEEE Electron Device Lett., vol. 12, no. 9, pp. 483-485, 1991.
- [14] J. D. Woodhouse, J. P. Donnelly, M. J. Manfra, and R. J. Bailey, "P-AlInAs/InP junction FET's by selective molecular beam epitaxy," IEEE Electron Device Lett., vol. 9, no. 11, pp. 601-603, 1988.
- [15] Y. Okuto and C. R. Crowell, "Threshold energy effect on avalanche breakdown voltage in semiconductor junction," Solid-State Electron., vol. 18, pp. 161-168, 1975.
- [16] M. H. Lee and S. M. Sze, "Orientation dependence of breakdown voltage in GaAs," Solid-State Electron., vol. 23, pp. 1007-1009, 1980.
- [17] I. Umebu, A. N. M. M. Choudhury, and P. N. Robson, "Ionization coefficients measured in abru

[1] C. V. Shank and D. H. Auston, Science, vol.



- pt InP junctions," Appl. Phys. Lett. vol. 36(4), pp. 302-303, 1980.
- [18] R. A. Logan and H. G. White, J. Appl. Phys., vol. 36, pp. 3945, 1965.
- [19] M. Ito, S. Kagawa, T. Kaneda, and T. Yamaoka, "Ionization rates for electron and holes in GaAs," J. Appl. Phys., vol. 49(8), pp. 4607-4608, 1978.
- [20] S. M. Sze and G. Gibbons, "Effect of junction curvature on breakdown voltage in semiconductors," Solid-State Electron., vol. 9, pp. 831-845, 1966.
- [21] C. A. Armiento, S. H. Groves, and C. E. Hurwitz, "Ionization coefficients of electrons and holes in InP," Appl. Phys. Lett. vol. 35(4), pp. 333-335, 1979.
- [22] C. W. Kao and C. R. Crowell, "Impact ionization by electrons and holes in InP," Solid-State Electron., vol. 23, pp. 881-891, 1980.
- [23] S. L. Miller, "Ionization rates for holes and electrons in silicon," Physical Review, vol. 105, no. 4, pp. 1246-1249, 1957.
- [24] G. A. Baraff, Phys. Rev., vol. 128, pp. 2507, 1962.
- [25] C. R. Crowell and S. M. Sze, Appl. Phys. Lett., vol. 9, pp. 242, 1966.
- [26] Y. Okuto and C. R. Crowell, Phys. Rev., vol. B6, pp. 3076, 1972.
- [27] J. R. Hauser, "Avalanche breakdown voltages for III-V semiconductors," Appl. Phys. Lett., vol. 33(4), no. 15, pp. 351-353, 1978.
- [28] H. Kressel and G. Kupsky, "The effective rate for hot carriers in GaAs," INT. J. Electronics, vol. 20, no. 6, pp. 535-543, 1966.
- [29] G. E. Bulman, V. M. Robbins, K. F. Brennan, K. Hess, and G. E. Stillman, "Experimental determination of impact ionization coefficient in (100) GaAs," IEEE Electron Device Letters, vol. EDL-4, no. 6, pp. 181-185, 1993.
- [30] T. P. Pearsall, F. Capasso, R. E. Nahory, M. A. Pollack, and J. R. Chelikowsky, "The band structure dependence of impact ionization by hot carriers in semiconductors: GaAs," Solid-State Electron., vol. 21, pp. 297-302, 1978.
- [31] W. Fulop, "Calculation of avalanche breakdown of silicon p-n junctions," Solid-State Electron., vol. 10, pp. 39-43, 1967.
- [32] K. G. McKay, "Avalanche breakdown in silicon," Phys. Rev., vol. 94, no. 4, pp. 877-884, 1954.
- [33] P. Mars, "Temperature dependence of avalanche breakdown voltage in p-n junctions," Int. J. Electronics, vol. 32, no. 1, pp. 23-37, 1971.
- [34] A. Shimizu and T. Koshimizu, "Avalanche breakdown voltage of GaAs hyperabrupt junctions," Solid-State Electron., vol. 24, pp. 1155-1160, 1981.
- [35] W. J. Devlin, K. T. Ip, D. P. Leta, L. F. Eastman, G. H. Morrison, and J. Comas, Proceeding of International Conference on Gallium Arsenide and Related Compounds, St. Louis, pp. 510, 1978 (Institute of Physics, London, 1979).
- [36] K. Nishida, K. Taguchi, and Y. Matsumoto, "InGaAsP hetero-structure avalanche photo-diodes with high avalanche gain," Appl. Phys. Lett., vol. 35, pp. 251, 1979.

---

 저 자 소 개
 

---



정 용 성 (정회원)

1978년 2월 아주대학교  
전자공학전공 학사.

1988년 2월 한양대학교  
전자공학전공 석사.

1999년 2월 아주대학교  
전자공학전공 박사.

1996년 3월 ~ 현재 서라벌대학 멀티미디어학부 교수  
<주관심분야: 화합물 반도체 소자 모델링>